

ĐỀ CƯƠNG CHI TIẾT

TÊN ĐỀ TÀI TIẾNG VIỆT: PHÁT TRIỂN TRÌNH MÔ PHỎNG SOC
TÊN ĐỀ TÀI TIẾNG ANH: SOC SIMULATOR DEVELOPMENT
Cán bộ hướng dẫn: <div><div>1.</div><div>Ths. Nguyễn Minh Quân</div></div> <div><div>2.</div><div>KS. Trần Đại Dương</div></div>
Thời gian thực hiện: Từ ngày 03/03/2025 đến ngày 13/06/2025
Sinh viên thực hiện: Nguyễn Gia Bảo Ngọc – 21520366
<div><div>Nội dung đề tài</div><div><div>Tổng quan đề tài:</div><div><p>Hiện nay, tại các trường Đại học, các viện nghiên cứu, trong việc giảng dạy môn Kiến trúc Máy tính đã ứng dụng nhiều phần mềm, trang Web hỗ trợ nhằm mục đích nâng cao chất lượng giảng dạy. Tiêu biểu là phần mềm “Mars”, trang “RISC-V Interpreter” của đại học Cornell. Ngoài ra, việc mô phỏng bộ vi xử lý bên trong SoC đã được các nhà nghiên cứu dành sự quan tâm, cho ra đời nhiều công trình nghiên cứu, tiêu biểu là sản phẩm “WebRISC – V” của nhóm tác giả Gianfranco Mariotti, Roberto Giorgi.</p><p>Phần mềm MARS cung cấp cho người dùng một bộ công cụ chi tiết mô phỏng phương thức hoạt động của một vi xử lý MIPS bao gồm: trình soạn thảo mã nguồn, bảng thanh ghi mục đích chung và dấu phẩy động, hỗ trợ các lệnh Syscall và trình mô phỏng bằng đồ họa (MIPS – XRAY), cùng với các chức năng quan trọng khác. Tuy vậy, phần mềm MARS vẫn chưa hỗ trợ người dùng ở mức độ hệ thống máy tính mà chỉ tập trung vào một bộ phận là vi xử lý. Ngoài ra, MARS chỉ đang chỉ đang hỗ trợ người dùng mô phỏng vi xử lý dựa trên kiến trúc tập lệnh MIPS, tuy nhiên kiến trúc RISC – V đang dần trở thành xu thế trong tương lai.</p><p>Trang “RISC-V Interpreter” của đại học Cornell, tập trung phát triển một bộ mô phỏng vi xử lý RISC – V trên nền web, đơn giản và dễ sử dụng. Tuy vậy, hạn chế của trang web này là chỉ hỗ trợ việc biên dịch mã nguồn hợp ngữ RISC – V, cho phép người dùng quan sát những thay đổi của các giá trị bên trong bộ nhớ hoặc các thanh ghi mục đích chung. Trang web vẫn chưa hỗ trợ chức năng nâng cao như mô tả đường dữ liệu của vi xử lý và mô phỏng ở mức độ hệ thống máy tính mà chỉ tập trung vào một bộ phận là vi xử lý.</p></div></div></div>

Trang “WebRISC – V” đã khắc phục được những nhược điểm của phần mềm MARS và Trang “RISC-V Interpreter”, khi thành công phát triển một bộ công cụ mô phỏng vi xử lý RISC – V trên nền web với đầy đủ các chức năng tiêu biểu như trình soạn thảo mã nguồn, biên dịch, cho phép người dùng quan sát các vùng dữ liệu bên trong bộ nhớ, mô phỏng đường dữ liệu của vi xử lý ở cả đơn chu kỳ và đa chu kỳ,... Tuy đã thành công trong việc phát hành các công cụ mô phỏng vi xử lý RISC – V với các chức năng từ cơ bản đến nâng cao, nhưng các công trình nghiên cứu này vẫn chưa được phát triển để trở thành một hệ thống máy tính hoàn chỉnh.

Mục tiêu của đề tài:

Mục tiêu tổng quát của đề tài nghiên cứu là xây dựng một bộ công cụ mô phỏng có chức năng mô tả hành vi của một SoC điển hình với các thành phần cơ bản và triển khai các dịch vụ của hệ điều hành, tạo nên bộ công cụ hỗ trợ mục tiêu giáo dục. Từ các mục tiêu mục tiêu tổng quát trên, đề tài sẽ chú trọng đạt được các mục tiêu chi tiết sau:

- Sản phẩm nghiên cứu sẽ cung cấp trình mô phỏng SoC bao gồm các thành phần điển hình như: bộ xử lý (processor), đơn vị quản lý bộ nhớ (MMU – memory management unit), các thiết bị nhập/xuất (I/O - input/output), bộ nhớ (memory) và thành phần truy xuất bộ nhớ trực tiếp (DMA – Direct Memory Access).
- Sản phẩm của quá trình nghiên cứu là một hệ thống máy tính hoàn chỉnh trên cơ sở kết hợp giữa việc mô phỏng các thành phần trong một SoC và các dịch vụ của hệ điều hành.
- Bộ công cụ cung cấp cho người dùng nhiều chức năng ở mức trừu tượng bậc cao như trình biên dịch, cho phép người dùng quan sát trạng thái hoạt động của hệ thống, chuyển đổi mã máy thành hợp ngữ tương ứng, cho phép cấu hình các thành phần của SoC. Hỗ trợ người dùng trong quá trình sử dụng và phản hồi trải nghiệm.

Dựa trên các mục tiêu chi tiết, sản phẩm mong đợi của đề tài nghiên cứu sẽ kế thừa các ưu điểm của các công trình nghiên cứu trước. Bộ công cụ cung cấp các chức năng cho phép người dùng biên dịch mã nguồn, giả lập thành phần bộ xử lý, cho phép người dùng quan sát trạng thái hoạt động của các thành phần được mô phỏng.

Đề tài tiếp tục cải tiến so với các công trình nghiên cứu trước, hỗ trợ mô phỏng chức năng của các thành phần khác trong SoC ngoài bộ vi xử lý như: đơn vị quản lý bộ nhớ các thiết bị ngoại vi, thành phần truy xuất bộ nhớ trực tiếp. Phát triển giả lập các dịch vụ của hệ điều hành như cấp phát bảng trang, các lệnh Syscall kết hợp với việc mô phỏng phần cứng cho ra đời một hệ thống máy tính hoàn chỉnh.

Phương pháp thực hiện:

1. Phương pháp nghiên cứu tài liệu:

- Tìm hiểu lý thuyết về vi xử lý với kiến trúc tập lệnh RISC – V cũng như các thành phần MMU, DMA,...
- Tìm hiểu các dịch vụ của hệ điều hành, phương pháp quản lý bộ nhớ.
- Tìm hiểu cách thức triển khai của các công cụ mô phỏng đã được ra mắt.

2. Phương pháp phát triển: tiến hành triển khai bộ mô phỏng SoC trên nền Web.

3. Phương pháp mô phỏng: hệ thống được mô phỏng bằng cách triển khai mã nguồn mô phỏng lên môi trường Web thực tế.

4. Phương pháp thực nghiệm: triển khai trang công cụ công khai, cho phép người dùng cho thể truy cập thông qua đường dẫn.

Các nội dung chính và giới hạn của đề tài

1. Các nội dung chính của đề tài:

- Giả lập các thành phần chính của SoC là đơn vị quản lý bộ nhớ (MMU – memory management unit), các thiết bị nhập/xuất (I/O - input/output), bộ nhớ (memory), thành phần truy xuất bộ nhớ trực tiếp (DMA – Direct Memory Access).
- Giả lập một hệ thống máy tính gồm hai cấp hoạt động: bộ xử lý (Processor) – đơn vị quản lý bộ nhớ (MMU – memory management unit) – bộ nhớ (memory); thành phần truy xuất bộ nhớ trực tiếp (DMA – Direct Memory Access) – các thiết bị ngoại vi.
- Giả lập dịch vụ cấp phát bảng trang kết hợp với thành phần đơn vị quản lý bộ nhớ (MMU) cung cấp chức năng chuyển đổi địa chỉ, quản lý bộ nhớ.

2. Giới hạn của đề tài: Các thành phần của SoC và các dịch vụ hệ điều hành được nghiên cứu và phát triển trong phạm vi đề tài dừng lại ở mức chức năng, nhằm hướng đến mục đích giáo dục. Các chức năng liên quan đến công suất, diện tích, định thời hay cơ chế ngắt không nằm trong phạm vi nghiên cứu của đề tài. Các công việc phát triển môi trường, giao diện, đồ họa trên nền Web không nằm trong phạm vi của đề tài.

3. Phương pháp đánh giá và minh họa hệ thống:

- Đánh giá trải nghiệm và mức độ thân thiện thông qua phản hồi từ người dùng.
- Kiểm tra tính đúng đắn của hệ thống bằng các kịch bản kiểm tra thông qua mã nguồn là hợp ngữ RISC – V.
- Giao diện của trình mô phỏng được xây dựng với bố cục chia làm 2 phần chính: phần điều khiển và điều hướng. Phần điều khiển bao gồm các nút điều khiển, bản

đồ điều hướng chức năng (cố định bên trái ngoài cùng). Phần chức năng có thể chuyển đổi qua lại cho phép người dùng tương tác và theo dõi hoạt động của các thành phần dựa được điều hướng đến. Ngoài ra, giao diện còn bao gồm thông tin liên hệ của nhóm tác giả.

Kế hoạch thực hiện:

Bảng kế hoạch thực hiện

	Tháng 3	Tháng 4	Tháng 5	Tháng 6
Nghiên cứu lý thuyết	3/3 – 31/3			
Tiến hành lập trình giả lập cho các thành phần của hệ thống	17/3 – 27/4			
Xây dựng giao diện	17/3 – 27/4			
Kiểm tra chức năng		17/4 – 17/5		
Thăm dò ý kiến người dùng và cập nhật chức năng			17/5 – 6/6	
Chỉnh sửa sau cùng và viết báo cáo			30/5 – 6/6	

Xác nhận của CBHD

(Ký tên và ghi rõ họ tên)

Nguyễn Minh Quân

Trần Đại Dương

TP. HCM, ngày 15 tháng 02 năm 2025

Sinh viên

(Ký tên và ghi rõ họ tên)

Nguyễn Gia Bảo Ngọc