

CI 5 : ÉTUDE DU COMPORTEMENT DES SYSTÈMES NUMÉRIQUES

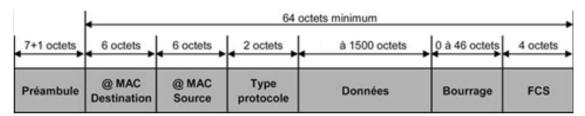
CHAPITRE 3 – RÉSEAUX

D'après les Sciences de l'Ingéneur en PTSI – Éditions Ellipses Laurent Deschamps & Patrick Beynet

1 Réseau industriel

D'après concours Centrale Supélec.

Un réseau industriel utilisé pour la supervision de la ligne de production de culasses de moteurs, est Ethernet 100 Mbits/s. Celui-ci relie notamment les différents automates, variateurs et l'ordinateur superviseur. Ce réseau est basé autour d'un équipement appelé « switch » sur lequel chaque équipement est relié via quatre paires torsadées. En réalité, deux seulement servent dans la norme à 100 Mbits/s, une pour l'émission, l'autre pour la réception. Le codage des données sur les paires torsadées est en MLT3 couplé au codage paquet 4B5B. Une trame Ethernet 100 Mbits/s est composée de différents champs. Sa structure est donnée ci-dessous.



Le champ « Préambule » est composé de huit octets. Sept octets sont identiques et valent tous en binaire « 10101010 ». Le 8ème octet est appelé SFD (Starting Frame Delimiter) et permet la synchronisation entre l'émetteur et le récepteur et vaut « 10101011 ». Les champs « @ MAC Destination » et « @ MAC Source » sont les adresses MAC des cartes réseaux des systèmes récepteur et émetteur. Leur longueur est de six octets. Le champ « Type protocole » permet de définir le type de protocole utilisé pour les échanges. Ce champ est de longueur deux octets.

Le champ « Données » comporte les bits informatifs à transmettre. Il est de longueur variable de 0 à 1500 octets.

Le champ « Bourrage » n'est utilisé que lorsque la longueur du champ de données est inférieure à 46 octets. Il a la longueur minimale qui permet de donner à l'ensemble Données + Bourrage une longueur de 46 octets au moins. Il est de longueur variable donc de 0 octet (si au moins 46 octets dans le champ Données) à 46 octets (si 0 octet dans le champ « Données »). Le champ « FCS » (Frame Check Sequence) de longueur quatre octets, est ajouté à l'émission pour contrôler la bonne transmission des informations. Le calcul de ce champ est basé sur un CRC (Code à Redondance Cyclique). On précise qu'un bit est envoyé sur le support de transmission à chaque front montant de l'horloge. Un seul émetteur peut émettre à la fois.

Question 1

Déterminer le mode de transmission (série ou parallèle), le type de transmission (synchrone ou asynchrone), et le sens des échanges (simplex, half-duplex ou full-duplex). Justifier les réponses.

Question 2

Calculer les valeurs des débits utiles minimaux et maximaux.

Question 3

Calculer les temps nécessaires pour transmettre une trame contenant 0 octet de données, et une trame contenant 1500 octets de données.

Le signal présent sur le support physique (appelé aussi médium) est modulé par une modulation « MLT – 3 ». Elle consiste à changer le niveau de tension présent sur le support physique dans l'ordre suivant +V, 0, –V, 0, +V, 0, etc. lorsque l'on désire transférer un niveau « 1 » logique. Aucun changement de niveau de tension n'est réalisé lorsque l'on désire transmettre un « 0 » logique. On rappelle qu'un bit est envoyé à chaque front montant de l'horloge.

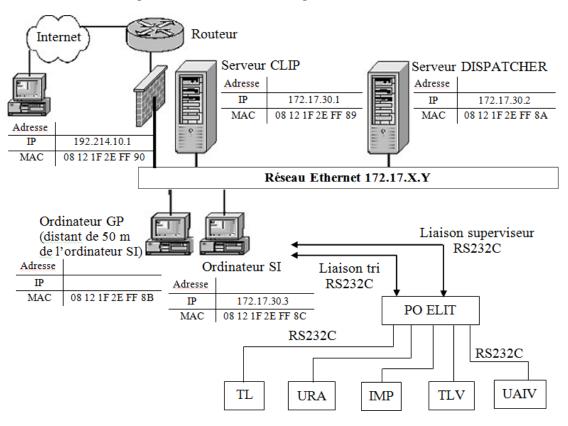


Question 4

Tracer le chronogramme de la tension présente sur le support de transmission si l'on désire transmettre le premier octet du préambule. Placer en concordance des temps le signal d'horloge. On suppose que le dernier bit à « 1 » transmis avant la transmission de ce préambule a été codé par un niveau de tension égale à -V.

2 Exercice 2

Soit l'architecture Ethernet d'une partie d'un centre de tri de la poste :



Question 1

D'après l'organisation informatique adoptée par la Poste, représentée ci-dessus, identifier la topologie du réseau (de bus, de maille, anneau, étoile ou point à point) et justifier cette solution.

Une adresse IP est constituée d'une paire (adresse de réseau, adresse de la machine) et appartient à une certaine classe (A, B, C, D ou E) selon la valeur de son premier octet. Elle donne l'espace d'adresses possibles pour chaque classe.

Ainsi, les adresses de classe A sont utilisées pour les très grands réseaux qui comportent entre $2^{24} = 16777216$ et $2^{16} = 65536$ ordinateurs. La politique actuelle est de ne plus définir de tels réseaux.

Les adresses de classe B sont utilisées pour les réseaux ayant entre $2^8 = 256$ et $2^{16} = 65\,536$ ordinateurs, 14 bits définissent l'adresse du réseau et 16 bits celle d'une machine sur le réseau. Seules 256 machines sont possibles sur un réseau de classe C dont le nombre de réseau possible dépasse les 2 millions (= 2^{21}).



								Plage d'adre	esses IP	
Classe						Adresse min :	Adresse max :			
A	0	Α	dre	sse	rése	eau	Adresse machine			127.255.255.255
	7 bits							24 bits		
В	1	0	Adresse réseau					Adresse machine	128.0.0.0	191.255.255.255
14 bits						oits		16 bits		
C	1	1	0		Ac	lresse rése	au	Adresse machine	192.0.0.0	223.255.255.255
	21					21 bits		8 bits		
D	1	1	1	0		Adr	esse m	ultidestinataire	224.0.0.0	239.255.255.255
	28 bits									
E	1	1	1	1	0	Rés	ervé po	our usage ultérieur	240.0.0.0	247.255.255.255

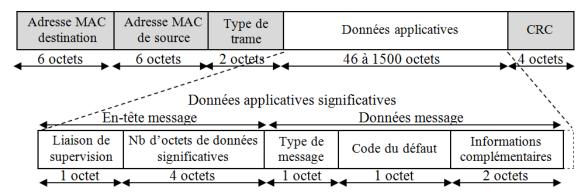
Question 2

Déterminer la classe d'adresse IP utilisée par la Poste.

Question 3

Sélectionner parmi la liste ci-dessous, l'adresse IP de l'ordinateur GP à configurer au réseau Ethernet : 172.17.30.3, 172.17.0.0, 172.16.0.0, 192.17.112.15, 172.17.30.4.

Structure d'une trame (ou paquet) Ethernet :



Remarque : Les données applicatives non significatives prennent la valeur FF.

Informations définissant le type de trame :

Code (en hexadécimal)	Description
08 06	Requête ARP
80 35	Réponse RARP
08 00	Protocole utilisé TCP/IP
06 00	Protocole utilisé XNS

Extrait du tableau de codes hexadécimaux de la liaison de supervision :

Liaison de supervision	Code hexadécimal
INFORMATION_TRI	A
CONFIRMATION_TRI	В
FERMETURE_SESSION	С
LISTE_USAGERS	E
ETAT_PO	F
DEFAUT	10
ARRET_DEPILAGE	11
AUTORISATION_CONVOYAGE	12
INTERDICTION_CONVOYAGE	13
DEMANDE_PERIPHERIQUES	1C
REPONSE_PERIPHERIQUES	1D



Extrait du tableau de codes hexadécimaux du message « ETAT PO » :

Signification	Code <u>hexadécimal</u>
Initialisation	0
Machine arrêtée	3
Exploitation, dépileur arrêté	5
Exploitation, dépileur en marche	6
Arrêt machine	7

Extrait du tableau de codes hexadécimaux des champs « Code du défaut » et « Informations complémentaires » :

Code hexadécimal	Libellé du code du défaut	Information complémentaire (octet 1)	Info. complémentair (octet 2)		
0	Défaut chaîne de conditionnement	Apparition / disparition			
1	Défaut chaîne de sécurité				
2	Bourrage	Type de bourrage (voir ci-après)	Numéro de ligne ou de réceptacle		
3	Réceptacle plein	Numéro du réceptacle concerné			
4	Réceptacle dégradé	Numéro du réceptacle concerné			
Е	Défaut URA	Type du défaut (voir ci-après)			
F	Défaut UAI	Type du défaut			
10	Défaut IER	Numéro de l'IER	Type du défaut		
11	Défaut IRJE	Type du défaut	Apparition / Disparition		
12	Défaut TL	Type de défaut (voir ci-après)			
13	Défaut TLV	Type de défaut			
14	Panne GIO				

Remarque : Lorsqu'il n'est pas significatif, un champ d'information complémentaire prend la valeur hexadécimale FF.

Tableau Défaut TL:

1001000 2 01000 12 .											
Libellé	Code hexadécimal										
Défaut tête de lecture	0										
Défaut cellules tête de lecture	1										

Soit la trame Ethernet suivante :

08 12 1F 2E FF 8B	08 12 1F 2E FF 8C	08 00 OF	00 00 00 03	06	12	01	FF
FF FF FF FF FF FF	FF FF FF FF FF FF	F FF FF FF FF	FF FF FF FF FF	FF F	F		
FF FF FF FF FF FF	FF FF FF FF FF	CRC					

Question 4

Citer l'ordinateur de destination et de source.

Ouestion 5

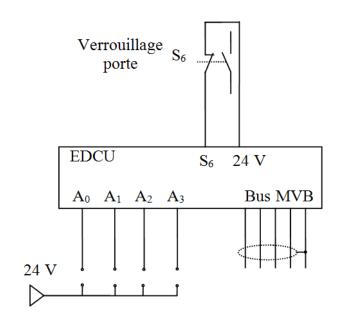
Décoder les différents champs et informations transmises par cette trame.

3 Exercice 3

Sur un tramway, l'information « porte verrouillée » est transmise vers le poste de conduite via le bus de terrain MVB. Chaque contact de porte transmet l'information de verrouillage porte (S_6) sur la carte électronique embarquée (EDCU). L'information est ensuite codifiée puis envoyée par la carte électronique au poste de conduite via le bus de terrain MVB.

Chacune des douze portes possède une adresse codée sur 12 bits. Seul le paramétrage sur la carte électronique des 4 bits de poids faible permet l'identification de la porte. Le tableau ci-dessous (figure 1) montre le paramétrage des portes (un x dans le tableau représente la mise en place d'un cavalier sur la carte électronique).





Numéro	Bits de poids faibles										
de porte	A ₃	\mathbf{A}_2	A ₁	A_0							
1											
2				X							
3			X								
4			X	X							
5		X									
6		X		X							
11		X	X								
12		X	X	X							
13	X										
14	X			X							
15	X		X								
16	X		X	X							

Figure 1 : Codage carte

Ouestion 1

Montrer comment est transmise l'information par le bus de terrain MVB. Pour cela : compléter le tableau ci-dessous (l'indice « H » signifie que le nombre est écrit en base hexadécimale).

Porte	Niveau de S ₆	Adresse basse	Infos transmises sur le bus MVB
Porte 5 non verrouillée	0 V	$4_{ m H}$	4 _H , S ₆ =0
Porte 12 verrouillée			
Porte 16 non verrouillée			

Question 2

A partir de l'analyse de la présentation du bus dans la méthode 26.3, déterminer les deux trames transmises sur le bus de terrain MVB lorsque :

- le maître interroge la porte 15 sur l'état de son contact de verrouillage;
- la porte 15 répond qu'elle n'est pas verrouillée à cause d'un obstacle.

(Utiliser la lettre x pour les bits dont l'état ne nous intéresse pas ainsi que pour les bits de contrôle.)

4 Exercice 4

Une voiture haut de gamme comporte plusieurs calculateurs reliés en réseaux par des bus multiplexés dont le bus CAN. La CITRÖEN C6 dispose de trois réseaux utilisant le protocole CAN (Controller Area Network) et comportant chacun une dizaine de calculateurs :



- réseau CAN confort (CAN CONF);
- réseau inter systèmes (CAN I/S);
- réseau carrosserie (CAN CAR).

Le calculateur DSG et une dizaine d'autres, utilisent le bus CAN I/S. Par conséquent, à un instant donné, tous ces calculateurs peuvent être amenés à vouloir transmettre leur message. Pour résoudre le conflit de prise du bus, le protocole CAN utilise une procédure d'arbitrage. Tous les messages sont classés par priorités croissantes selon l'identificateur attribué lors de la conception : on attribue l'identificateur ayant la plus petite valeur au message le plus prioritaire. La norme du protocole du bus CAN définit deux formats :

- version standard CAN 2.A (champ identificateur sur 11 bits);
- version étendu CAN 2.B (champ identificateur sur 29 bits).

Le débit de transmission sur le réseau CAN peut atteindre 1 Mbits/s. Deux classes de débits sont également normalisées :

- CAN Low Speed (noté CAN LS), dont le débit peut atteindre les 125 Kbits/s;

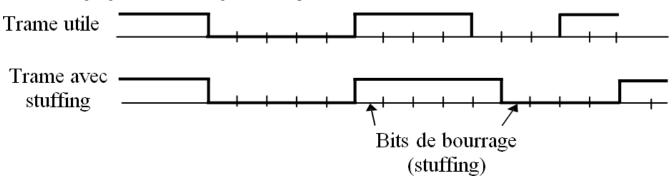


– CAN High Speed (noté CAN HS), de 125 kbits/s jusqu'à 1 Mbits/s.

La synchronisation des nœuds récepteurs sur le nœud émetteur exploite les transitions entre les niveaux récessif et dominant. Pour éviter une longue suite de niveaux identiques, le gestionnaire du protocole introduit (au niveau de la transmission TxD), après 5 bits de niveaux identiques (dominant ou récessif), un bit supplémentaire de niveau opposé pour casser le rythme, c'est ce qu'on appelle le bit de « bourrage » ou de « stuffing ».

Cette technique allonge bien sûr la longueur de la trame et donc le temps de sa transmission. Quant aux nœuds récepteurs, ils feront l'opération inverse. C'est-à-dire, enlever les bits de « stuffing » (qui peuvent être présents dans le signal RxD) avant de traiter le contenu de la trame.

Voici un exemple qui illustre la technique de bourrage :



Question 1

Donner la taille du champ identificateur du standard CAN 2.A.

Question 2

Calculer le nombre d'identificateurs distincts que permet de coder le standard CAN 2.A.

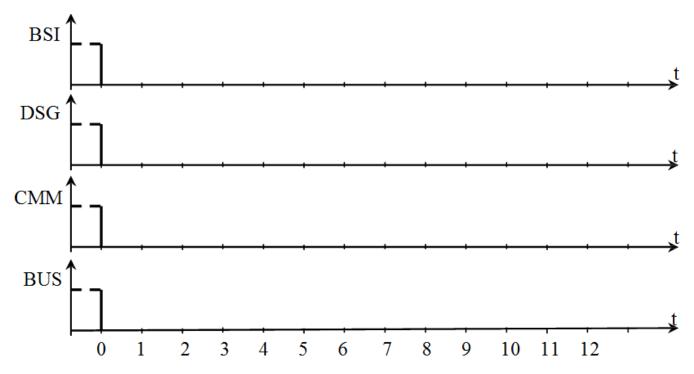
A un instant donné, trois calculateurs BSI, DSG et CMM, souhaitent émettre leurs messages d'identificateurs respectifs 0x51E, 0x52E et 0x54E.

Question 3

Identifier le calculateur qui transmettra en premier son message. Justifier la réponse.

Question 4

Compléter les chronogrammes du processus d'arbitrage.





Question 5

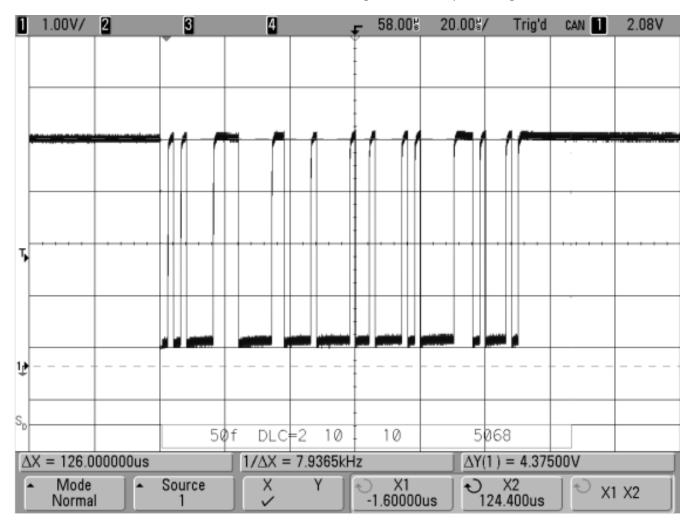
Relever les noms des calculateurs et le numéro des instants à partir duquel ils se mettent en position récepteurs (perte du bus). Pour éviter de longue suite de bits dominants ou récessifs, chaque contrôleur CAN d'un calculateur introduit volontairement dans la trame à transmettre des bits de bourrage (Stuffing). Le calculateur BSI envoie un message d'identificateur 0x7C1.

Question 6

Remplir les champs identificateurs du tableau ci-dessous et entourer le ou les bits de bourrage.

	S O F	Champs identificateur (0x7C1)										
Trame sans bourrage												
Trame avec bourrage												

Le chronogramme de la figure 2 est relevé sur un oscilloscope et permet le décodage d'une trame CAN. Ce signal est prélevé sur l'entrée TxD de l'interface bus CAN. La durée de la trame complète est de $126 \,\mu s$ et comporte au total 63 bits.



Question 7

Délimiter sur ce chronogramme l'identificateur de la trame CAN. Donner sa valeur.

Question 8

Déterminer le débit de transmission et en déduire le type de réseaux (CAN LS ou HS) qui véhicule cette trame.



5 Exercice 5

On s'intéresse à un récepteur satellite numérique. Ces derniers sont équipés de nombreux circuits de gestion de démodulation ainsi que de traitement de flux numérique.

Le microcontrôleur principal doit pouvoir les configurer et connaître leur état à tout moment, et cela se fait dans notre cas par le Bus I2C.

Question 1

Présenter de façon succincte l'intérêt du bus I2C.

Question 2

Donner une description succincte de ce qu'est : un transmetteur, un receveur, un maître, un esclave.

Question 3

Décrire de façon succincte (sauf l'arbitrage dont on expliquera en détail la procédure) les notions : de multi-maître, d'arbitrage, de synchronisation.

Question 4

Donner l'algorithme (en 9 étapes) de la procédure de communication entre un maître et un esclave.

Question 5

Définir les spécifications matérielles des conditions de « Start » et de « Stop ».

Question 6

Décrire comment est organisé l'adressage des différents circuits intégrés respectant les spécifications du bus I2C. Le composant PCF 8584 est le contrôleur du bus I2C. Il doit communiquer avec le composant TDA 8425 (Hi-Fi Stereo Audio-Processor) qui contrôle le commutateur audio du décodeur. L'adresse I2C, du circuit TDA 8425 est composée de :

- quatre bits de poids forts fixés par le constructeur : A6 A5 A4 A3 = 1000;
- trois bits de poids faible fixés sur les broches : A2 A1 A0 = 0 0 1;
- bit de R/W à 0 (procédure d'écriture).

L'adresse est donc en binaire : $1000010_{(2)}$, soit en hexadécimal : 82_H .

Question 7

Tracer les chronogrammes des signaux SCL et SDA lors de l'écriture par le contrôleur PCD 8584 des deux octets successifs 00H et F7H dans le circuit TDA 8425.

Pour information cette action correspond à un réglage du volume (gain) de la voie gauche (VL) à + 6 dB. On repèrera sur ce tracé les conditions de « Start » et de « Stop », les acquittements, ainsi que le circuit (contrôleur de bus ou processeur audio) qui, à chaque instant « pilote » les lignes SCL et SDA.