

SEL-EESC-USP

# Transistores de Efeito de Campo de Porta Isolada - Introdução

P. R. Veronese  
2012

## SEL – EESC – USP

### Transistores de Efeito de Campo de Porta Isolada

#### 1. O Capacitor MOS

##### 1.1 – Estrutura Idealizada

A Figura 1.1 apresenta o corte esquemático de um capacitor MOS (*Metal-Oxide-Semiconductor*). Ele é constituído por uma placa de metal com comprimento  $L$  na direção  $x$  e com uma largura  $W$  na direção  $z$ . Essa placa está ligada ao terminal **G**. Ligada ao terminal **B** tem-se a outra placa do capacitor constituída de silício medianamente dopado, **p** ou **n**, com concentração de dopantes situada nas faixas  $10^{14} \text{ cm}^{-3} \leq N_a \leq 10^{17} \text{ cm}^{-3}$  ou  $10^{14} \text{ cm}^{-3} \leq N_d \leq 10^{17} \text{ cm}^{-3}$ , respectivamente. As placas desse capacitor estão isoladas entre si por uma lâmina delgada de material dielétrico, dióxido de silício ( $\text{SiO}_2$ ) no caso, com espessura igual a  $t_{ox}$ . Supondo-se que o silício da Figura 1.1 seja medianamente dopado **p**, com uma concentração de dopantes igual à  $N_a$ , homoganeamente distribuída pelo volume e supondo-se também que o metal possua uma função trabalho idêntica à do silício, tem-se, nessas condições, que o contato metal-semicondutor é totalmente neutro, isto é não existe campo elétrico de atração ou de repulsão de cargas na fronteira e, portanto, o silício não sofre nem depleção e nem enriquecimento pela presença do metal. Nessas condições, sem nenhuma interação interna e sem campo elétrico externamente aplicado, a estrutura está em equilíbrio térmico e suas bandas de energia estão na condição de banda plana [1].

##### 1.1.1 – Banda Plana ( $V_G = V_B = 0$ )

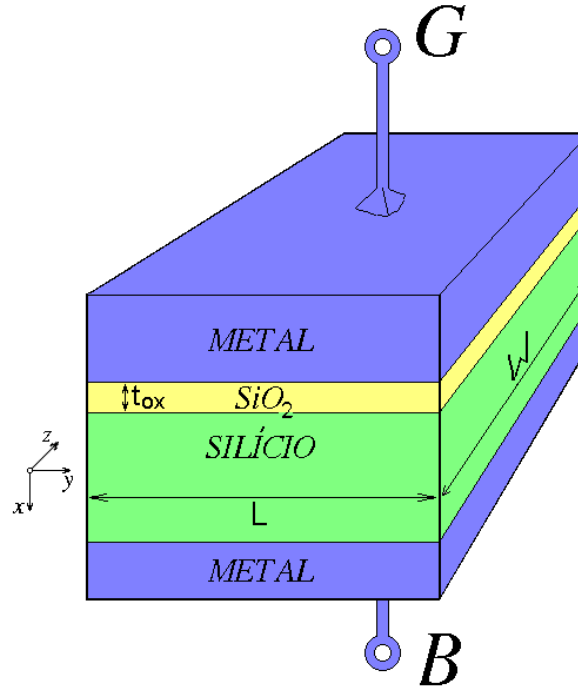
Se nenhum potencial externo for aplicado à estrutura, as bandas de energia do metal e do semicondutor permanecem perfeitamente planas na região neutra, como mostra a Figura 1.2. Nesse caso o sistema está em equilíbrio térmico e o potencial de quase-Fermi de lacunas no semicondutor vale, calculado com rigor [2]:

$$\phi_{Fp} = V_t \times \ln \frac{N_a}{n_i} + \frac{V_t}{2} \times \ln \frac{N_c}{N_v} \quad [\text{V}]$$

Na equação acima,  $V_t = kT/q$  é o potencial térmico,  $N_a$  é a concentração de dopantes aceitadores do substrato,  $n_i$  é a concentração intrínseca de portadores no silício e  $N_c$  e  $N_v$  são, respectivamente, as densidades efetivas de estado nas bordas das bandas de condução e de valência do semicondutor. Como, no silício,  $N_c \cong N_v$  [2], é comum se usar a aproximação:

$$\phi_{Fp} = V_t \times \ln \frac{N_a}{n_i} \quad [\text{V}] \quad (1.1)$$

Considerando o metal neutro, pode-se dizer que o nível de Fermi da estrutura é igual ao nível de Fermi do semicondutor e, portanto,  $E_{Fm} = E_{Fs} = E_F$ . O óxido, também considerado neutro, possui igualmente as bandas planas.



**Figura 1.1 – Estrutura de um Capacitor MOS.**

A interface óxido-semicondutor não é estruturalmente perfeita, pois une a estrutura monocristalina do semicondutor com a estrutura amorfa do óxido, criando uma camada indefinida cuja dimensão, na direção  $x$ , é conhecida como *Comprimento de Debye Extrínseco* ( $L_D$ ). Essas imperfeições na ligação da cadeia cristalina criam uma região de cargas espaciais metalúrgicas confinadas no comprimento de Debye, que vale [2]:

$$L_D = \sqrt{\frac{\epsilon_s V_t}{q N_a}} \quad [\text{cm}] \quad (1.2)$$

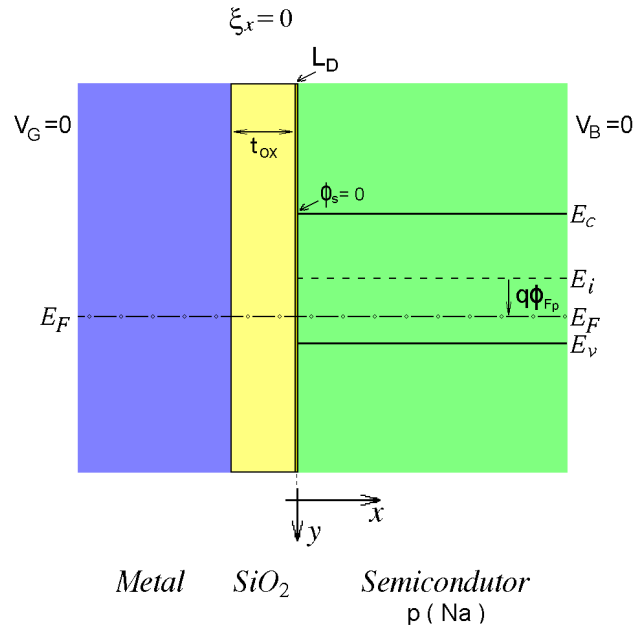
Na Equação 1.2,  $\epsilon_s = 11,9 \times \epsilon_0 = 1,05364835 \times 10^{-12} \text{ F/cm}$  é a constante dielétrica do silício,  $V_t$  é o potencial térmico,  $q = 1,60217733 \times 10^{-19} \text{ C}$  é a carga do elétron e  $N_a$  é a concentração extrínseca de aceitadores do substrato. Para o cálculo do potencial térmico, com a temperatura  $T$  dada em [K], pode-se usar a seguinte equação:

$$V_t = 86,1734215226 \mu \times T \quad [\text{V}] \quad (1.3)$$

A capacitância por unidade de área do capacitor da Figura 1.2, que é conhecida como *Capacitância de Banda Plana (Flat Band)*, é calculada, portanto, pela associação da capacitância do óxido ( $C_{ox}$ ) com a capacitância de Debye ( $C_D$ ), isto é:

$$C_{MOS} = C_{FB} = \frac{C_{ox} C_D}{C_{ox} + C_D} = \frac{\epsilon_{ox}}{t_{ox} + \frac{\epsilon_{ox}}{\epsilon_s} \sqrt{\frac{\epsilon_s V_t}{q N_a}}} \quad [\text{F/cm}^2] \quad (1.4)$$

Na Equação 1.4, tem-se que:



**Figura 1.2 – Capacitor MOS na Condição de Banda Plana. Foram Desprezadas as Influências do Metal e do Óxido Sobre o Silício.**

$$C_{ox} = \frac{\epsilon_{ox}}{t_{ox}} \quad [\text{F/cm}^2] \quad \text{e} \quad C_D = \frac{\epsilon_s}{L_D} \quad [\text{F/cm}^2]$$

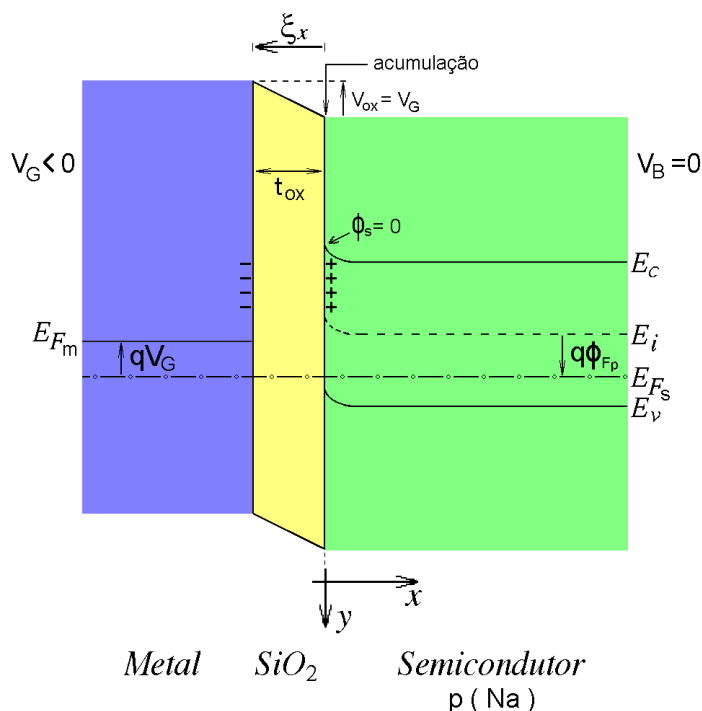
A grandeza  $\epsilon_{ox} = 3,9 \times \epsilon_0 = 3,453133249 \times 10^{-13} \text{ F/cm}$  é a constante dielétrica do óxido e  $t_{ox}$ , medida em [cm], é a sua espessura.  $L_D$  é o comprimento de Debye extrínseco, calculado pela Equação 1.2. A permitividade do vácuo vale  $\epsilon_0 = 8,85418781761 \times 10^{-14} \text{ F/cm}$ .

### 1.1.2 - Acumulação ( $V_G < 0$ e $V_B = 0$ )

Quando a tensão aplicada ao terminal **G** do capacitor for negativa em relação ao substrato **B**, um campo elétrico  $\xi_x$ , com o sentido indicado na Figura 1.3, é induzido sobre o dielétrico. Nesse caso, cargas peliculares são armazenadas nas placas do capacitor, ou sejam, elétrons no metal e lacunas no semicondutor **p**. A acumulação de lacunas na interface óxido-semicondutor tende a neutralizar a região de Debye e o potencial  $\phi_s$  nessa superfície permanece essencialmente nulo. A tensão externa aplicada é, portanto, suportada totalmente pelo óxido como em um capacitor físico convencional e as bandas de energia são encurvadas como mostra a Figura 1.3. Nesse caso, a capacitância da estrutura é máxima e vale:

$$C_{MOS(\max)} = C_{ox} = \frac{\epsilon_{ox}}{t_{ox}} \quad [\text{F/cm}^2] \quad (1.5)$$

A tensão suportada pelo óxido vale:



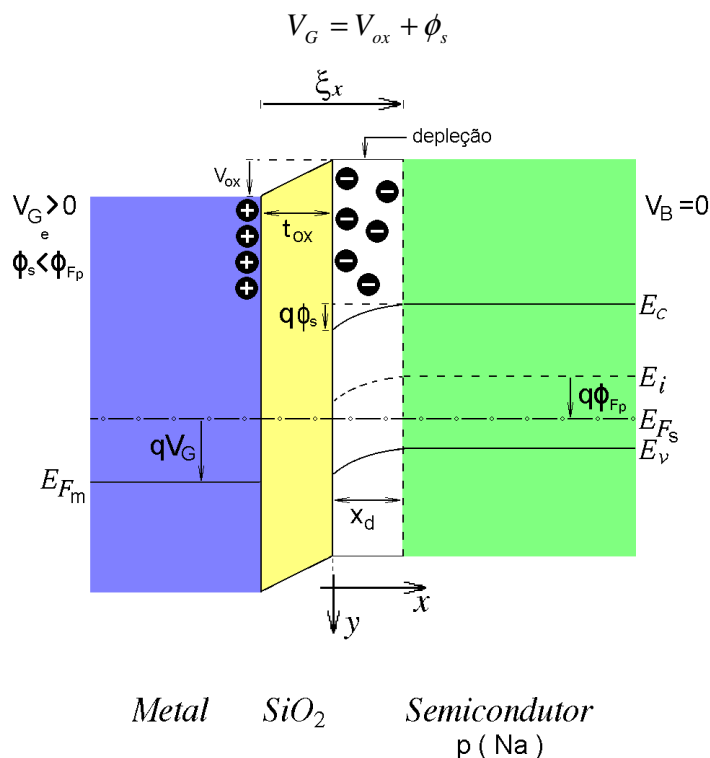
**Figura 1.3 - Capacitor MOS na Condição de Acumulação. Foram Desprezadas as Influências do Metal e do Óxido Sobre o Silício.**

$$V_{ox} = V_G = -\frac{Q_{Si(ac)}}{C_{ox}} \quad [V]$$

A grandeza  $Q_{Si(ac)}$  representa a carga total de acumulação armazenada no capacitor e é medida em  $[C/cm^2]$ .

### 1.1.3 - Depleção ( $V_G > 0$ ; $V_B = 0$ e $\phi_s < \phi_{Fp}$ )

Quando uma tensão positiva, em relação ao substrato **B**, é aplicada ao terminal **G** e o substrato for do tipo **p**, a estrutura da Figura 1.1 deixa de ter o comportamento de um capacitor convencional e passa a se comportar como um capacitor variável por tensão, pela ação do campo elétrico sobre o semicondutor, se este for fraco ou medianamente dopado. O campo elétrico  $\xi_x$ , com o sentido indicado na Figura 1.4, expulsa lacunas da superfície óxido-semicondutor, causando a depleção do silício e formando uma região de cargas espaciais, com largura igual à  $x_d$ , composta de íons negativos fixos. Essa camada, gradativamente com cada vez menos cargas livres conforme crescem o potencial  $V_G$  e a distância  $x$ , alarga a lâmina do dielétrico do capacitor para  $t_{ox} + x_d$ . Com um dielétrico mais largo, a capacitância da estrutura diminui. O comprimento de Debye, nesse caso, pode ser considerado desprezível. As bandas de energia são encurvadas porque o potencial de Fermi do semicondutor na interface ( $x = 0$ ) é menor do que no substrato ( $x \geq x_d$ ), denotando a menor população de cargas livres nessa região ( $0 \leq x \leq x_d$ ). A tensão externamente aplicada fica distribuída entre as duas regiões e, portanto, pode-se escrever que:



**Figura 1.4 - Capacitor MOS na Condição de Depleção. Foram Desprezadas as Influências do Metal e do Óxido Sobre o Silício.**

Nessa equação,  $V_{ox}$  é a tensão sobre o óxido e  $\phi_s$  é a tensão na interface ( $x = 0$ ), também chamada de tensão de superfície.

*1.1.3.a – Profundidade de Depleção:*

A profundidade de depleção  $x_d$  pode ser calculada usando-se a teoria de junções abruptas. Segundo a equação de Poisson, considerando  $\rho$  como a densidade volumétrica de cargas, tem-se que:

$$\frac{d^2 V_x}{dx^2} = -\frac{\rho}{\epsilon} = \frac{qN_a}{\epsilon_s} \quad (1.6)$$

Integrando-se a Equação 1.6, obtém-se:

$$\frac{dV_x}{dx} = \frac{qNa}{\epsilon_s} x + c_1$$

Mas, relacionando-se potencial com campo elétrico, escreve-se:

$$\frac{dV_x}{dx} = -\xi_x$$

Como  $\xi_x = 0$  para  $x = x_d$ , pois o substrato é considerado uma região neutra com gradientes de campo e de potencial nulos em seu interior, determina-se que:

$$\xi_x = -\frac{qN_a}{\epsilon_s} \times (x - x_d) = -\frac{dV_x}{dx} \quad (1.7)$$

Integrando-se a Equação 1.7, obtém-se:

$$V_x = \frac{qN_a}{\epsilon_s} \times \left( \frac{x^2}{2} - xx_d \right) + c_2 \quad (1.8)$$

Pela suposição de neutralidade do substrato feita anteriormente, estabelece-se que  $V = 0$  para  $x = x_d$ . Substituindo-se esses valores na Equação 1.8, tem-se:

$$V_x = \frac{qN_a}{\epsilon_s} \times \left( \frac{x^2}{2} - xx_d + \frac{x_d^2}{2} \right) \quad (1.9)$$

Para  $x = 0$ , a tensão, que é a tensão de superfície da interface óxido-semicondutor, pode ser determinada por:

$$\phi_s = \frac{qN_a}{\epsilon_s} \times \frac{x_d^2}{2} \quad [\text{V}] \quad (1.10)$$

A profundidade de depleção vale, portanto:

$$x_d = \sqrt{\frac{2\epsilon_s\phi_s}{qN_a}} \quad [\text{cm}] \quad (1.11)$$

Usando-se os resultados obtidos pelas Equações 1.9 e 1.10, pode-se ainda escrever que, para  $0 \leq x \leq x_d$ :

$$V_x = \left( 1 - \frac{x}{x_d} \right)^2 \times \phi_s \quad [\text{V}] \quad (1.12)$$

Como  $V_G = V_{ox} + \phi_s$ , conclui-se então, pelas Equações 1.11 e 1.12, que, enquanto a tensão  $V_G$  estiver crescendo positivamente, o silício estará sofrendo depleção, cuja profundidade será diretamente proporcional à raiz quadrada da tensão aplicada e inversamente proporcional à raiz quadrada da concentração de dopantes do substrato. Substratos muito dopados praticamente não sofrem depleção e, conseqüentemente, não causam variações significativas na capacitância total do dispositivo em função da tensão externa aplicada.

### 1.1.3.b – Capacitância:

A capacitância total do dispositivo é igual à associação em série da capacitância do óxido, fixa, e da capacitância de depleção, variável. Escreve-se, então, que:

$$C_{MOS} = \frac{C_{ox}C_d}{C_{ox} + C_d} \quad [\text{F/cm}^2] \quad (1.13)$$

E, onde:

$$C_{ox} = \frac{\epsilon_{ox}}{t_{ox}} \quad \text{e} \quad C_d = \frac{\epsilon_s}{x_d}$$

A carga total acumulada no capacitor, nesse caso, é a carga de depleção que vale:

$$Q_{Si(depl)} = -qN_a x_d \quad [\text{C/cm}^2]$$

A situação descrita neste item persiste até que a tensão de superfície atinja um valor igual à  $\phi_{Fp}$ , isto é, igual ao potencial de Fermi do substrato. Quando isso acontecer, a energia de Fermi do semiconductor iguala-se à do seu nível intrínseco, isto é,  $\phi_s = \phi_{Fp}$ . Um aumento de campo elétrico, nessa situação, não mais contribuirá para a depleção de cargas na interface, mas iniciará o processo de inversão de cargas nessa região. Fisicamente significa que, quando todas as cargas da interface estiverem em depleção, a energia do campo elétrico começa a ser usada para acumular elétrons na interface. Esse fenômeno ocorre porque a energia potencial contida no campo elétrico supera o *gap* do semiconductor e começa a liberar novos pares elétron-lacuna. As lacunas liberadas são expulsas para o substrato e os elétrons liberados são atraídos para a interface, formando uma folha de cargas livres negativas. Ao mesmo tempo, o substrato ainda continua a sofrer depleção longe da interface.

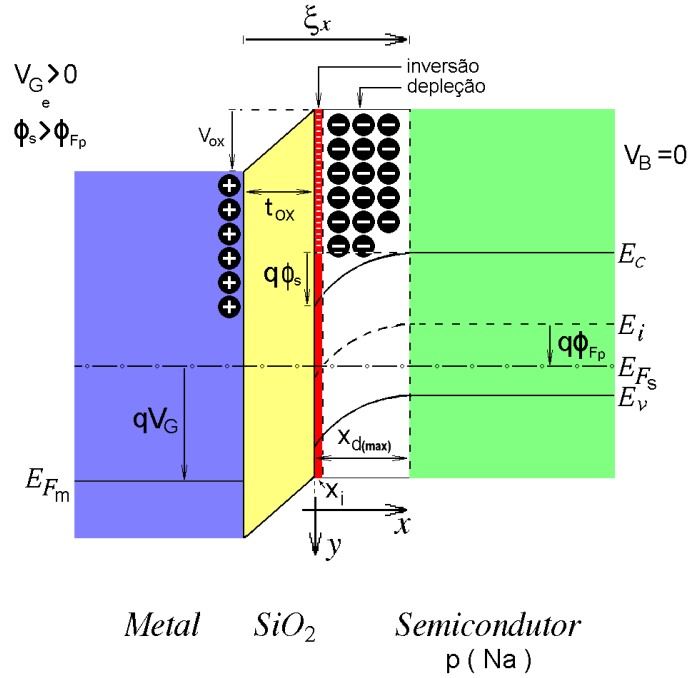
#### 1.1.4 - Depleção e Inversão Fraca ( $V_G > 0$ ; $V_B = 0$ e $\phi_{Fp} < \phi_s < 2\phi_{Fp}$ )

É a situação descrita no final do item anterior. Nesse intervalo, a concentração de lacunas livres torna-se menor do que a concentração intrínseca, isto é,  $p_p(x) < n_i$ , e a concentração de elétrons livres ultrapassa a intrínseca, isto é,  $n_p(x) > n_i$ . Dentro do intervalo  $0 \leq x \leq x_d$ , no ponto no qual a banda de energia do nível intrínseco cruza a banda do nível de Fermi, isto é, no ponto onde  $E_i = E_{Fs}$ , as concentrações igualam-se resultando em  $p_p(x) = n_p(x) = n_i$ . A Figura 1.5 ilustra esse intervalo e esse ponto especificamente. A capacitância total da estrutura continua sendo calculada pela Equação 1.13.

##### 1.1.1 - Inversão Forte ( $V_G > 0$ ; $V_B = 0$ e $\phi_s \geq 2\phi_{Fp}$ )

Se o campo elétrico, com o sentido indicado na Figura 1.5, continuar aumentando em módulo, sua energia passará a ser despendida unicamente na inversão de cargas e seu efeito sobre a depleção declinará. Quando uma determinada intensidade de campo na interface óxido-semiconductor for atingida, o número de cargas invertidas iguala-se à concentração extrínseca do substrato, isto é,  $|n_{p(x=0)}| = N_a$ . Nesse ponto diz-se que o semiconductor atingiu a condição de inversão forte. A partir desse ponto, qualquer aumento no campo elétrico contribuirá, apenas, com a inversão de cargas e não mais com a depleção. A região que sofreu depleção atinge, portanto, uma profundidade máxima,  $x_{d(max)}$ , e a capacitância do dispositivo tende a um valor limite mínimo. A tensão de superfície que inicia esse processo é chamada tensão de inversão ( $\phi_s = \phi_{s(inv)}$ ) e a tensão externa aplicada causadora de  $\phi_{s(inv)}$  é conhecida como tensão de limiar (*threshold voltage*) e denotada genericamente pelo símbolo  $V_{To}$  ou particularmente pelos símbolos  $V_{Tn}$  ou  $V_{Tp}$ , se as cargas invertidas forem elétrons ou lacunas, respectivamente. Em folhas de dados (*datasheets*) de MOSFET's, a tensão de limiar é denotada por  $V_{GS(th)}$ . As cargas de inversão formadas são essencialmente superficiais, ocupando uma profundidade  $x_i$  que atinge, no máximo, uma faixa de  $10 \text{ \AA}$  a  $100 \text{ \AA}$  ( $1 \text{ \AA} = 0,1 \text{ nm} = 10^{-8} \text{ cm}$ ).





**Figura 1.5 - Capacitor MOS na Condição de Depleção e Inversão. Foram Desprezadas as Influências do Metal e do Óxido Sobre o Silício.**

A partir desse ponto, a população de cargas de inversão crescerá exponencialmente com a tensão aplicada e a tensão de superfície tenderá a um valor de saturação, que se rigorosamente calculado, valerá  $\phi_s = \phi_{s(inv)} + kV_t$ , com  $0 < k \leq 10$ .

#### 1.1.5.a – Cálculo da Tensão de Inversão:

Na estrutura mostrada na Figura 1.5, a concentração de elétrons na interface óxido-semicondutor pode ser calculada, em função do potencial aplicado, pela Equação 1.14 [2]:

$$n_p(x) = n_i \times \exp\left|\frac{\phi_s - \phi_{Fp}}{V_t}\right| \quad [\text{cm}^{-3}] \quad (1.14)$$

Como o ponto de inversão forte inicia-se quando  $|n_p(x)| = N_a$ , igualando-se a Equação 1.14 com o resultado obtido da Equação 1.1, obtém-se:

$$n_i \times \exp\left|\frac{\phi_{Fp}}{V_t}\right| = n_i \times \exp\left|\frac{\phi_{s(inv)} - \phi_{Fp}}{V_t}\right|$$

Conclui-se, portanto, que:

$$\phi_{s(inv)} = 2\phi_{Fp} \quad [\text{V}] \quad (1.15)$$

A tensão  $\phi_{s(inv)}$  é, portanto, a tensão que, aplicada à interface óxido-semicondutor da estrutura da Figura 1.1, consegue inverter totalmente o substrato.

Rigorosamente, o valor correto dessa tensão é  $\phi_{s(inv)} = 2\phi_{Fp} + kV_t$ , com  $k \cong 6$  [3]. Na literatura em geral, assim como neste texto, a tensão de inversão, no entanto, será aproximada pela Equação 1.15.

#### 1.1.5.b – Cálculo da Tensão de Limiar de Inversão:

A profundidade de depleção da estrutura é calculada pela Equação 1.11. No limiar de inversão forte, quando  $\phi_s = 2\phi_{Fp}$ , os mecanismos de depleção declinam e sua profundidade tende a um valor máximo,  $x_{d(max)}$ , que vale, portanto:

$$x_{d(max)} = \sqrt{\frac{2\epsilon_s(2\phi_{Fp})}{qN_a}} \quad [\text{cm}] \quad (1.16)$$

A tensão total  $V_G$ , aplicada à estrutura, é subdividida em duas parcelas: a queda de tensão sobre o óxido e a queda de tensão sobre a região de depleção. No limiar de inversão, a tensão aplicada sobre a região de depleção é a tensão de inversão e a tensão aplicada sobre o óxido é igual à relação entre a carga acumulada no capacitor e a capacitância do óxido. Assim:

$$V_G = V_{ox} + V_{depl} = \frac{qN_a x_{d(max)}}{C_{ox}} + \phi_{s(inv)}$$

Essa tensão é a tensão de limiar de inversão da estrutura ( $V_{GS(th)}$  ou  $V_{To}$ ). Substituindo-se os valores de  $x_{d(max)}$  e de  $\phi_{s(inv)}$ , calculados respectivamente pelas Equações 1.16 e 1.15, obtém-se finalmente:

$$V_{To} = V_{Tn} = \frac{\sqrt{2\epsilon_s q N_a (2\phi_{Fp})}}{C_{ox}} + 2\phi_{Fp} \quad [\text{V}] \quad (1.17)$$

A Equação 1.17 pode, ainda, ser escrita de forma mais condensada como mostra a Equação 1.18:

$$V_{To} = V_{Tn} = \gamma \times \sqrt{2\phi_{Fp}} + 2\phi_{Fp} \quad [\text{V}] \quad (1.18)$$

A grandeza  $\gamma$ , chamada de sensibilidade de corpo, traz informações físicas da estrutura e indica a influência que o substrato causa no funcionamento do capacitor MOS. A sensibilidade de corpo vale:

$$\gamma = \frac{\sqrt{2\epsilon_s q N_a}}{C_{ox}} \quad [\sqrt{\text{V}}] \quad (1.19)$$

#### 1.1.5.c – Cálculo da Capacitância:

Nessa região, a capacitância da estrutura tende a seu valor mínimo que vale:

$$C_{MOS(min)} = \frac{C_{ox} C_{d(min)}}{C_{ox} + C_{d(min)}} \quad [\text{F/cm}^2] \quad (1.20)$$

E, onde:

$$C_{ox} = \frac{\epsilon_{ox}}{t_{ox}} \quad \text{e} \quad C_{d(\min)} = \frac{\epsilon_s}{x_{d(\max)}}$$

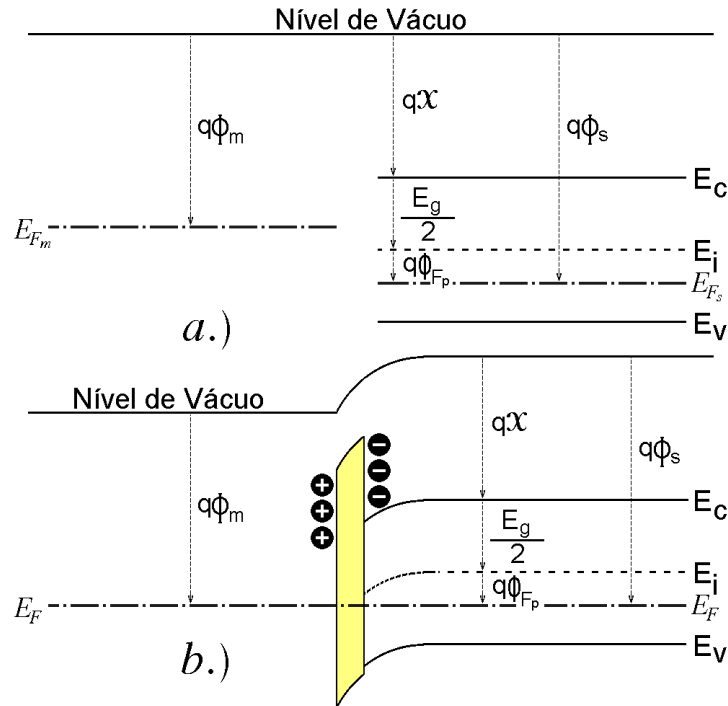
Deve-se observar que as capacitâncias calculadas pelas Equações 1.4; 1.5; 1.13 e 1.20 são por unidade de área do capacitor. Para calcular as capacitâncias absolutas desse capacitor devem-se multiplicar essas equações por  $W \times L$ , ambos em [cm].

## 1.2 – Efeitos de Segunda Ordem

Os mecanismos adicionais que agem na estrutura do capacitor *MOS*, alterando seu comportamento em relação ao exposto no Item 1.1, são conhecidos por efeitos de segunda ordem. Os principais e mais evidentes são: o efeito do metal de porta (**G**) sobre o semiconductor, o efeito do óxido sobre o semiconductor e a implantação, por mecanismos externos, de cargas livres periféricas na interface óxido-semiconductor.

### 1.2.1 – Efeito do Metal de Porta Sobre o Semiconductor

O metal de porta é constituído por uma fina camada de material condutor depositado ou crescido sobre o óxido fino de porta, encobrindo-o em toda a sua extensão. Os materiais mais usados em microeletrônica são: o alumínio, o cobre, o polisilício  $n^+$ , o polisilício  $p^+$  e alguns tipos de silicatos. Polisilícios ou silícios policristalinos são cristais de silício cuja cadeia cristalina não segue apenas a uma orientação. Os policristalinos são mais fáceis de serem obtidos, pois são gerados pelo crescimento epitaxial de silício sobre o óxido de silício, que é um material amorfo. São dopados com concentrações  $n^+$  ou  $p^+$  para se tornarem bons condutores. Os níveis de Fermi desses materiais tendem, respectivamente, ao nível de condução ou ao nível de valência do semiconductor, isto é,  $q\phi_{Fn} \rightarrow E_c$  ou  $q\phi_{Fp} \rightarrow E_v$ . Os polisilícios são usados em camadas enterradas de metalização e conhecidos como metais 2, 3, etc.. Silicatos são camadas condutoras obtidas através da deposição de metais refratários sobre o polisilício. Quando fortemente aquecidos esses metais reagem com o polisilício formando silicatos altamente condutores. Os silicatos mais comuns em microeletrônica são:  $PtSi$ ;  $MoSi_2$ ;  $CoSi_2$  e  $TiSi_2$  [2]. Metais puros, como o alumínio e, eventualmente, o cobre, são usados como metal 1, isto é, na camada mais superior de um circuito integrado, executando ligações entre dispositivos. Na microeletrônica moderna, as portas de dispositivos *MOS* são quase sempre construídas com polisilício superdopado ou degenerado. O metal de porta permanece neutro, isto é, deixa de encurvar as bandas de energia do semiconductor, apenas se os dois materiais possuírem a mesma função trabalho. Define-se como função trabalho à diferença energética entre o nível de vácuo e o nível de Fermi do material [2]. A Figura 1.6a mostra as bandas de energia relacionadas ao nível de vácuo de um metal ( $q\Phi_m$ ) e de um semiconductor ( $q\Phi_s$ ) do tipo **p**, que não estão em contato íntimo. Quando os dois materiais forem colocados em contato íntimo, os níveis de Fermi se igualam [2] e, conseqüentemente, as bandas de energia do óxido e do semiconductor encurvam-se para se adaptarem aos novos níveis energéticos. A curvatura das bandas de energia será proporcional à diferença entre as funções trabalho do metal e do semiconductor ( $q\Phi_{ms}$ ) e poderá estar no sentido de acumulação ou de depleção de cargas, dependendo do sentido do deslocamento. Chamando-se de  $q\Phi_m$  a função trabalho do metal e de  $q\Phi_s$  a função trabalho do semiconductor, a diferença entre elas será:



**Figura 1.6 – Bandas de Energia de um Metal e de um Semicondutor do Tipo *p*. a.) Isoladamente. b.) Em Contato Íntimo, com Depleção do Semicondutor ( $\Phi_{ms} < 0$ ).**

$$q\Phi_{ms} = q(\Phi_m - \Phi_s) \quad [\text{eV}] \quad (1.21)$$

Se  $q\Phi_{ms} = 0$ , o metal permanece neutro e, conseqüentemente, não atua sobre o semicondutor, deixando de encurvar suas bandas de energia. Nesse caso, o metal nem causa depleção e nem causa acumulação de cargas sobre o semicondutor e a tensão de limiar de inversão permanece calculada pela Equação 1.18, para substratos do tipo **p**.

Se  $q\Phi_{ms} > 0$ , as bandas são encurvadas ascendentemente, causando acumulação de cargas na interface óxido-semicondutor, isto é, excesso de lacunas para substrato **p**. A estrutura, nesse caso, não possui a condição de banda plana em equilíbrio térmico. Para que as bandas fiquem planas, há necessidade da aplicação de uma tensão externa no terminal de porta para neutralizar o efeito do metal sobre o semicondutor. Essa tensão, chamada de tensão de banda plana, é, no caso, positiva e vale, quando referida ao metal:

$$V_{FB(\text{met})} = \Phi_{ms} \quad [\text{V}] \quad (1.22)$$

Se  $q\Phi_{ms} < 0$ , as bandas são encurvadas descendentemente, causando depleção de cargas na interface óxido-semicondutor, como ilustra o exemplo da Figura 1.6b. Nesse caso, a tensão de banda plana, também calculada pela Equação 1.22, será negativa com o propósito de atrair lacunas para a interface e neutralizar a depleção. A função trabalho é única para cada metal e situa-se em torno de 1 eV para toda a gama de metais mais comumente usados em microeletrônica. Possui, ainda, uma pequena dependência térmica. A junção de dois metais adequados, como o cobre e o *constantan*, por exemplo, graças à diferença entre as funções trabalho de cada um, gera um pequeno potencial de contato com coeficiente positivo de temperatura e é usada como transdutor térmico ou termopar.

Os semicondutores, por outro lado, possuem funções trabalho muito variáveis e com grande dependência térmica. Nesses materiais, a função trabalho é constituída pela soma de três parcelas distintas: a afinidade eletrônica ( $q\chi$ ), a metade do *gap* ( $E_g/2$ ) e o nível de Fermi, relacionado ao nível intrínseco ( $q\phi_F$ ). A afinidade eletrônica é a diferença energética entre o nível de vácuo e o nível de condução ( $E_c$ ) do semicondutor e é razoavelmente constante para cada material. O nível intrínseco ( $E_i$ ) é o nível energético associado ao centro do *gap*. Dependendo do tipo e da intensidade de dopagem de um semicondutor, o seu nível de Fermi pode estar situado acima ou abaixo do nível intrínseco, separado por uma distância energética igual a  $q\phi_F$ , positiva ou negativa. Conclui-se, portanto, que a função trabalho de um semicondutor do tipo **n** vale:

$$q\Phi_s = q\chi + \frac{E_g}{2} - q\phi_{Fn} \quad [\text{eV}] \quad (1.23a)$$

Para o semicondutor do tipo **p**, a função trabalho vale:

$$q\Phi_s = q\chi + \frac{E_g}{2} + q\phi_{Fp} \quad [\text{eV}] \quad (1.23b)$$

Os potenciais de Fermi de cada substrato, como já foi visto, valem:

$$\phi_{Fn} = V_t \times \ln \frac{N_d}{n_i} \quad [\text{V}] \quad \text{e} \quad \phi_{Fp} = V_t \times \ln \frac{N_a}{n_i} \quad [\text{V}]$$

A diferença entre a função trabalho do metal e do semicondutor pode ser expressa em termos de energia ( $q\Phi_{ms}$ ) ou em termos de potencial ( $\Phi_{ms}$ ), cujos valores numéricos são idênticos por conta da transformação da unidade [J] (*joule*) na unidade [eV] (*elétron-volt*). Lembrando-se que, para o silício,  $q\chi = 4,15 \text{ eV}$  e  $E_g = 1,11 \text{ eV}$ , em  $27^\circ \text{C}$  [2], a Tabela 1.1 fornece alguns valores de  $\Phi_{ms}$  estabelecidos entre os metais mais usuais e o silício.

Material	$q\Phi_m$ [eV]	$q\Phi_s$ [eV]	$\Phi_{ms}$ [V]
Alumínio	4,10	-	-
Cobre	4,70	-	-
Ouro	5,00	-	-
PoliSi <b>n</b> <sup>+</sup>	4,15	-	-
PoliSi <b>p</b> <sup>+</sup>	5,26	-	-
Silício <b>n</b>	-	$4,705 - q\phi_{Fn}$	-
Silício <b>p</b>	-	$4,705 + q\phi_{Fp}$	-
Alumínio/Silício <b>n</b>	-	-	$-0,605 + \phi_{Fn}$
Alumínio/Silício <b>p</b>	-	-	$-0,605 - \phi_{Fp}$
PoliSi <b>n</b> <sup>+</sup> /Silício <b>n</b>	-	-	$-0,555 + \phi_{Fn}$
PoliSi <b>p</b> <sup>+</sup> /Silício <b>n</b>	-	-	$+0,555 + \phi_{Fn}$
PoliSi <b>n</b> <sup>+</sup> /Silício <b>p</b>	-	-	$-0,555 - \phi_{Fp}$
PoliSi <b>p</b> <sup>+</sup> /Silício <b>p</b>	-	-	$+0,555 - \phi_{Fp}$

**Tabela 1.1 – Funções Trabalho e Diferenças de Funções Trabalho Entre Alguns Metais e o Silício.**

Quando silicatos são usados como metal de porta, a função trabalho do metal continua sendo a do polisilício usado, pois a reação do metal refratário sobre o polisilício não alcança toda a sua extensão. Na interface óxido-metal continua existindo, portanto, apenas uma finíssima camada de polisilício que age sobre o semicondutor.

### 1.2.2 - Efeito do Óxido de Porta Sobre o Semicondutor

No capacitor *MOS*, o óxido ( $SiO_2$ ) crescido sobre o substrato de silício comporta-se de modo neutro em relação ao semicondutor apenas se for totalmente puro. Isso só ocorre se o óxido não contiver cargas elétricas aprisionadas em seu interior, o que dificilmente ocorre na prática. O processo de oxidação, relativamente simples, consiste na colocação do substrato, com a superfície polida, em um forno de sílica fortemente aquecido e com oxigênio ou com vapor de água na atmosfera. O oxigênio da água oxida o silício e o hidrogênio é despreendido. A precisão desse processo está na limpeza da atmosfera da sala limpa onde se desenrola o evento e na tecnologia usada pelo fabricante. Nos processos de oxidação atuais, os óxidos costumam aprisionar cargas de três naturezas diferentes [2] [3]:

#### 1.2.2.a – Cargas Móveis ( $Q_m$ ):

São cargas sempre positivas provenientes do aprisionamento de cátions de sódio e de potássio,  $Na^+$  e  $K^+$ , presentes na atmosfera de fornos e salas limpas. Essas cargas positivas ficam espalhadas pelo interior do óxido e são levemente móveis, principalmente em altas temperaturas. Sendo positivas, induzem depleção em substratos do tipo **p** e causam acumulação de cargas em substratos do tipo **n**, encurvando, em ambos os casos, as bandas de energia do semicondutor em repouso. Pelo fato de serem móveis, o efeito sobre o semicondutor torna-se variável em função da aplicação de campos elétricos externos e o equacionamento desse fenômeno é muito complicado.

#### 1.2.2.b – Cargas de Armadilhas ( $Q_t$ ):

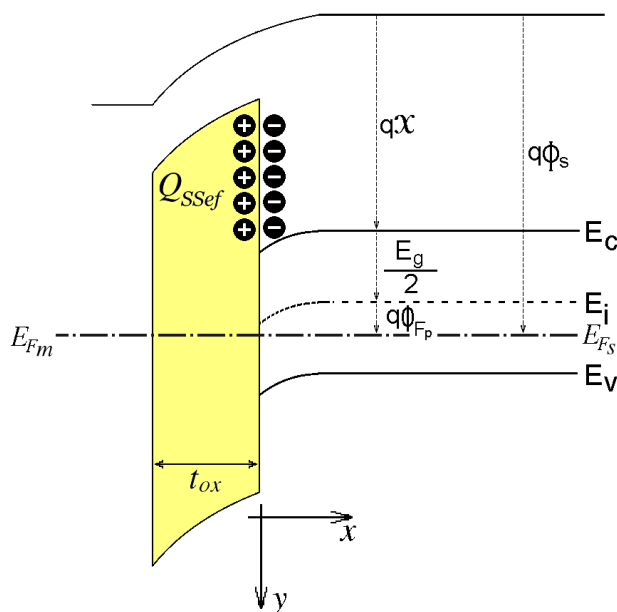
São cargas aprisionadas pelo óxido não apenas durante seu processo de fabricação, mas, principalmente, durante sua vida útil. Essas cargas são adquiridas por radiações, fotoemissões ou através de injeções por impacto de cargas aceleradas no substrato por campos elétricos intensos (*hot-carriers*). Essas cargas podem ser positivas (*hot-holes*) ou negativas (*hot-electrons*) e conforme vão sendo aprisionadas, degradam gradativamente o desempenho do dispositivo.

#### 1.2.2.c – Cargas Fixas de Interface ( $Q_s$ ):

São cargas resultantes de imperfeições na interface  $Si/SiO_2$ . Elas dependem da taxa de oxidação, do tratamento térmico subsequente e, principalmente, da orientação cristalina do substrato. Substratos com orientação {100} na interface causam menor densidade de  $Q_s$  do que substratos com orientação {111} e, por isso, são os preferidos na construção do *MOSFET*.

#### 1.2.2.d – Carga Efetiva de Superfície ( $Q_{sef}$ ):

O efeito total das cargas aprisionadas é calculado em função de uma densidade superficial efetiva de cargas (*effective surface-state charge*), denotada por  $+Q_{sef}$ , medida em  $[C/cm^2]$  e considerada como acumulada de modo equivalente na interface óxido-semicondutor.



**Figura 1.7 – Influência da Carga Aprisionada no Óxido Sobre um Substrato do Tipo *p*.**

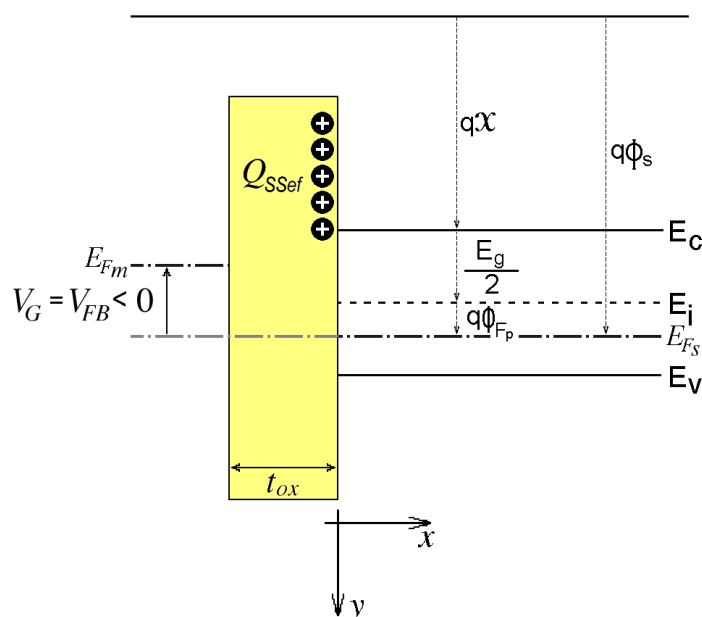
Nos processos de fabricação modernos, essa carga efetiva equivalente cai na faixa:  $3,2 \text{ nC/cm}^2 \leq +Q_{ssef} \leq 16 \text{ nC/cm}^2$  [3]. Sendo sempre positiva, ela causa depleção em substratos **p** e enriquece substratos **n**. A Figura 1.7 ilustra esse fenômeno para substratos do tipo **p**. A tensão que deve ser aplicada à porta **G** para neutralizar esse efeito é a tensão de banda plana referente ao óxido e que vale, para substratos **p** ou **n**:

$$V_{FB(ox)} = -\frac{Q_{ssef}}{C_{ox}} \quad [\text{V}] \quad (1.24)$$

A Figura 1.8 mostra o efeito da aplicação da tensão de banda plana na estrutura apresentada na Figura 1.7.

### 1.1.1 – Implantação Iônica de Canal

Implantação iônica é um método que permite introduzir, a frio, impurezas dopantes, geralmente boro, arsênio ou fósforo, através do bombardeamento em varredura de íons desses materiais sobre a superfície do silício. Esses íons são acelerados com energia cinética na faixa de  $10 \text{ keV}$  a  $300 \text{ keV}$ , dependendo da profundidade desejada de dopagem. O bombardeamento causa danos à cadeia cristalina do semiconductor que pode, no entanto, ser reconstituída através um recozimento posterior chamado *annealing*. Após o *annealing* os átomos dopantes ficam distribuídos com grande homogeneidade, mas apenas na região superficial do semiconductor [2]. Dopagens profundas, com alcance superior a  $1 \mu\text{m}$ , não são viáveis pelo método de implantação iônica, pois causam danos irremediáveis à estrutura cristalina do semiconductor. O método de implantação iônica permite um controle bastante preciso de dosagem de dopantes e é usado, no capacitor *MOS*, para o ajuste final da tensão de limiar de inversão. A carga é implantada na região superficial da interface óxido-semicondutor, alterando a concentração de portadores livres nessa região e diferenciando-a da concentração do substrato.



**Figura 1.8 – Aplicação da Tensão de Banda Plana Para Neutralizar os Efeitos do Óxido Sobre o Semicondutor.**

As Figuras 1.9a e 1.9b mostram esquematicamente o processo para a implantação de boro e de fósforo, respectivamente, em um substrato do tipo **p**. A densidade superficial líquida de cargas implantadas vale  $\pm Q_{(II)}$ , medida em  $[C/cm^2]$ , com sinal positivo se a implantação for de boro (lacunas em excesso) e com sinal negativo se a implantação for de fósforo (elétrons em excesso). Íons de boro e de fósforo ou de arsênio, podem ser implantados em quaisquer substratos, **p** ou **n**. Para neutralizar o efeito da implantação iônica, que encurva as bandas de energia do semicondutor, deve-se aplicar à porta **G** uma tensão de banda plana igual a:

$$V_{FB(I/I)} = \pm \frac{Q_{(I/I)}}{C_{ox}} \quad [V] \quad (1.25)$$

Na prática, em processos modernos, são comuns dosagens de implantação iônica dentro da faixa:  $16 \text{ nC/cm}^2 \leq |Q_{(II)}| \leq 160 \text{ nC/cm}^2$ .

O sinal da tensão de banda plana é positivo se a implantação for de boro, em qualquer substrato, e negativa se a implantação for de fósforo ou de arsênio, em qualquer substrato. Informações complementares sobre implantação iônica podem ser obtidas na literatura especializada [4].

### 1.1.1 – Tensão de Banda Plana Total

Como foi visto, a tensão de banda plana é a tensão  $V_{GB}$  que deve ser aplicada à estrutura da Figura 1.1 para colocá-la na condição de banda plana, neutralizando todos os efeitos de segunda ordem apresentados nos itens anteriores. Englobando-se todos os efeitos de segunda ordem apresentados, a tensão de banda plana total da estrutura vale:

$$V_{FB} = V_{FB(met)} + V_{FB(ox)} + V_{FB(I/I)}$$



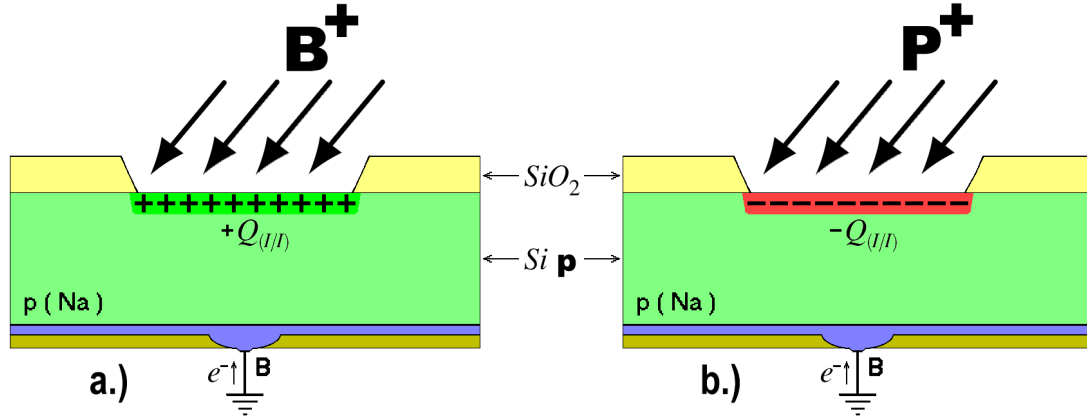


Figura 1.9 – Implantação Iônica em um Substrato do Tipo *p*. a.) de Boro. b.) de Fósforo.

Usando-se os resultados obtidos pelas Equações 1.22; 1.24 e 1.25, pode-se, então, escrever que:

$$V_{FB} = \Phi_{ms} - \frac{Q_{SSef}}{C_{ox}} \pm \frac{Q_{(II)}}{C_{ox}} \quad [V] \quad (1.26)$$

## 1.2 – Tensão de Limiar de Inversão

Entende-se por tensão de limiar à tensão  $V_{GB}$  que deve ser aplicada à estrutura da Figura 1.1 para causar a completa inversão de cargas do substrato na interface óxido-semicondutor. Seu valor, para substratos *p*, é obtido através do cálculo idealizado dado pela Equação 1.18, adicionando-se os efeitos de segunda ordem dados pela Equação 1.26.

Tem-se, portanto, para substratos do tipo *p*:

$$V_{To} = V_{Tn} = \Phi_{ms} - \frac{Q_{SSef}}{C_{ox}} \pm \frac{Q_{(II)}}{C_{ox}} + \gamma \sqrt{2\phi_{Fp}} + 2\phi_{Fp} \quad [V] \quad (1.27a)$$

Analogamente, tem-se para substratos do tipo *n*:

$$V_{To} = V_{Tp} = \Phi_{ms} - \frac{Q_{SSef}}{C_{ox}} \pm \frac{Q_{(II)}}{C_{ox}} - \gamma \sqrt{2\phi_{Fn}} - 2\phi_{Fn} \quad [V] \quad (1.27b)$$

Nessas equações,  $\gamma$  é a sensibilidade de corpo do dispositivo calculada pela Equação 1.19 para substratos *p*. Genericamente essa grandeza vale:

$$\gamma = \frac{\sqrt{2\epsilon_s q N_x}}{C_{ox}} \quad [\sqrt{V}] \quad (1.28)$$

E, onde,  $N_x = N_a$  para substratos do tipo *p* e  $N_x = N_d$  para substratos do tipo *n*. Os potenciais de Fermi do substrato valem, respectivamente:

$$\phi_{Fp} = V_t \ln \frac{N_a}{n_i} \quad [V] \quad \text{e} \quad \phi_{Fn} = V_t \ln \frac{N_d}{n_i} \quad [V] \quad (1.29)$$

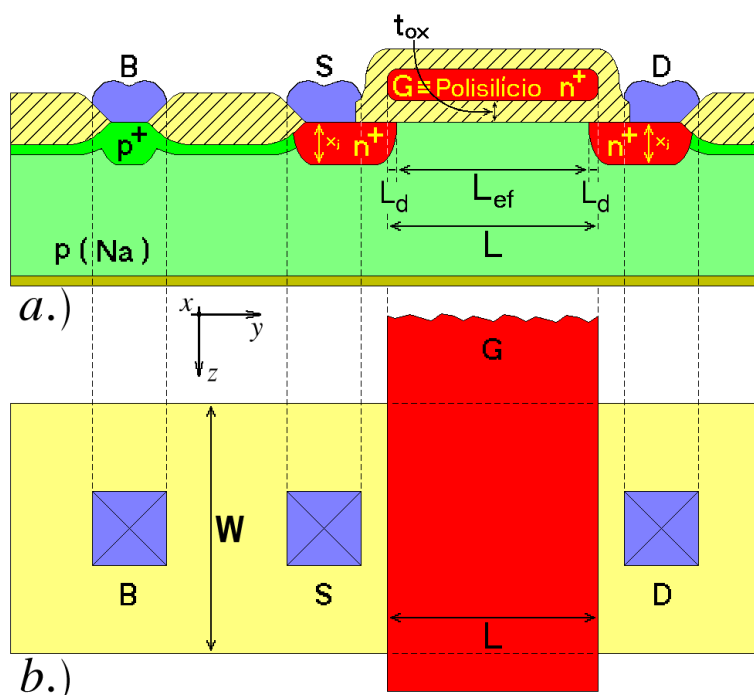
### 1.3 – Referências

- [1] A. S. Sedra, K. C. Smith. *Microeletrônica*, 5ª Edição, Pearson Education do Brasil, São Paulo, 2007, Cap. 4.
- [2] B. G. Streetman. *Solid State Electronics Devices*, Prentice Hall Inc., New Jersey, USA, 1995, Caps. 1, 2, 3 e 5.
- [3] Y. P. Tsividis. *Operation and Modeling of the MOS Transistor*, McGraw-Hill Book Co., Singapore, Mal., 1988, Cap. 2.
- [4] Y. P. Tsividis. *Operation and Modeling of the MOS Transistor*, McGraw-Hill Book Co., Singapore, Mal., 1988, Cap. 6.

## 2. O Transistor *MOS*

### 2.1- Estrutura Idealizada

O transistor *MOS* é uma estrutura composta por um capacitor *MOS* ao qual são adicionados mais dois eletrodos, chamados dreno e fonte, interligando a região superficial situada logo abaixo do óxido fino e do metal de porta. A Figura 2.1 apresenta esquematicamente essa estrutura, em uma visão de planta e de corte transversal. O substrato, no caso, é do tipo **p** com uma concentração de impurezas igual a  $N_a$  [ $\text{cm}^{-3}$ ], geralmente fraca ou medianamente dopado. O óxido de porta, chamado de óxido fino, é o dióxido de silício ( $\text{SiO}_2$ ) e possui uma espessura igual a  $t_{ox}$  [cm], normalmente com dimensões situadas na faixa:  $10 \text{ nm} \leq t_{ox} \leq 100 \text{ nm}$ , ou seja,  $100 \text{ \AA} \leq t_{ox} \leq 1000 \text{ \AA}$ . O canal do dispositivo será formado na região abaixo do óxido fino. Essa região possui comprimento metalúrgico igual a  $L$  [cm] e largura metalúrgica igual a  $W$  [cm]. Os eletrodos adicionados ao capacitor *MOS* são o dreno **D** e a fonte **S**, situados nas extremidades do canal. Pelo sistema adotado de coordenadas, o comprimento do canal ( $L$ ) está posicionado na direção  $y$ , com sua origem situada na fonte **S** e crescendo no sentido do dreno **D**. A largura do canal ( $W$ ) está posicionada na direção  $z$ , com sua origem situada em uma das bordas do mesmo. A profundidade de canal ( $x_i$ ) está posicionada na direção  $x$ , com sua origem situada na interface óxido-semicondutor e crescendo conforme se aprofunda no substrato. Se o canal ainda não foi formado, como mostra a Figura 2.1b, tem-se que  $x_i = 0$ . Quando o canal for formado pela inversão de cargas do substrato, ele será constituído por uma folha de cargas essencialmente superficiais, que atingirão uma profundidade da ordem de  $x_i = 10 \text{ \AA}$ , podendo alcançar, na pior das hipóteses,  $x_i = 100 \text{ \AA}$ . Embora possam ser fabricados com outras geometrias, os transistores *MOS* construídos pelo processo planar são estruturas retangulares perfeitamente simétricas no plano  $yz$ , significando que os eletrodos de extremidade de canal podem ser usados indiscriminadamente como dreno ou como fonte. As dimensões metalúrgicas  $L$  e  $W$  são estipuladas pelo projetista e determinadas com grande precisão pela máscara fotográfica de difusão de dreno e de fonte, que, no caso da Figura 2.1, são difusões  $\mathbf{n}^+$ . A dimensão mínima dessas grandezas é determinada pela tecnologia do processo de fabricação, podendo atingir, nos dias atuais, dimensões submicrométricas, como  $20 \text{ nm}$ , por exemplo. Descrições detalhadas de processos de fabricação *MOS* podem ser obtidas na literatura especializada [1]. Quando o transistor *MOS* estiver submerso em um substrato que abriga outros componentes, para que haja isolamento elétrica entre eles, o substrato, se for do tipo **n**, deverá estar ligado à tensão mais positiva do circuito e, se for do tipo **p**, deverá estar ligado à tensão mais negativa do circuito. Em transistores individuais ou discretos não há essa exigência. O eletrodo de fonte pode ou não estar em curto-circuito com o substrato, isto é,  $V_{SB}$  pode ser nulo ou não. Na Figura 2.1, o substrato e a fonte podem ou não ser interligados. Se **B** e **S** estiverem interligados, perde-se a simetria dreno-fonte, isto é, o dreno e a fonte não podem ser mais intercambiados. Abaixo do óxido grosso é feita uma implantação  $\mathbf{p}^+$ , cujo objetivo é evitar que depleções ou inversões acidentais sejam aí formadas, criando canais fantasmas do tipo **n**, nessas regiões. A ligação dos eletrodos do transistor com o exterior é feita através dos chamados contatos ôhmicos. Nos terminais **D** e **S** são executadas difusões  $\mathbf{n}^+$  cujo contato com os metais é do tipo não depletivo, minimizando as perdas dos contatos ôhmicos. O alumínio e o silício  $\mathbf{n}^+$ , por exemplo, formam um contato levemente acumulativo e, portanto, com baixas perdas ôhmicas.



**Figura 2.1 – Dados Construtivos Esquemáticos do Transistor MOS de Enriquecimento com Substrato p. a.) Corte Transversal. b.) Planta.**

Contatos entre metais e semicondutores do tipo **p** são quase sempre depletivos, formando junções retificadoras de barreira Schottky. Degenerando-se o semiconductor através de uma difusão **p<sup>+</sup>** no contato **B**, no entanto, obtém-se uma junção em depleção com profundidade de ( $x_d$ ) ínfima, passível de ser vencida, em ambos os sentidos de condução, pelo efeito de tunelamento e formando um bom contato ôhmico [2]. Na metalização a quente do silício **p** usando-se o alumínio, por exemplo, este se difunde pelo silício, dopando o semiconductor e criando uma interface não abrupta **p<sup>+</sup>**. A metalização a quente do silício **p** pelo alumínio, que deveria, pela teoria exposta, gerar uma barreira Schottky retificadora, acaba gerando, consequentemente, um contato ôhmico de ótima qualidade, do tipo **Al-Si<sub>p</sub><sup>+</sup>**. Contatos ôhmicos de boa qualidade geram perdas de contato inferiores a  $10\ \Omega$ .

## 2.2 - Características Elétricas Estáticas do Transistor MOS

O transistor **MOS** ou **MOSFET** é um quadripolo caracterizado por quatro grandezas elétricas estáticas interdependentes: a corrente de porta ( $I_G$ ), a corrente de dreno ( $I_D$ ), a tensão entre porta e fonte ( $V_{GS}$ ) e a tensão entre dreno e fonte ( $V_{DS}$ ). Se a fonte e o substrato não estiverem interligados, uma quinta variável ( $V_{SB}$ ) também se apresentará. Pela ação isolante do óxido fino, a corrente de porta pode ser considerada nula em regime permanente. A corrente de dreno, que pode atingir centenas de amperes em dispositivos de potência, é controlada pelo campo elétrico transversal gerado pela tensão  $V_{GS}$  e possui, também, uma dependência do campo elétrico longitudinal gerado pela tensão  $V_{DS}$ , que poderá ser forte ou fraca, dependendo da região de polarização do dispositivo. As Figuras 2.2a e 2.2b mostram os circuitos elétricos adequados para a determinação dessas grandezas para o **MOSFET** canal **n** e **p**, respectivamente, indicando as polaridades de tensões e de correntes.

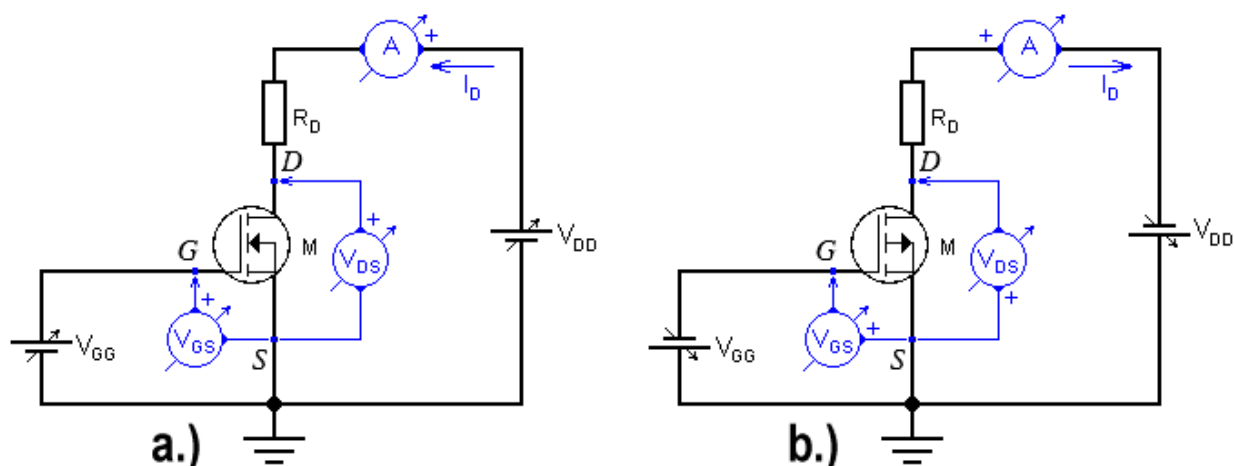


Figura 2.2 – Circuitos Usados na Determinação das Características Estáticas de MOSFET's de Enriquecimento. a.) Canal *n*. b.) Canal *p*.

Enquanto os canais não forem formados nos transistores MOS, as correntes de dreno são essencialmente nulas, porque a condução de corrente é bloqueada por dois diodos contrapostos e, sempre, um deles estará reversamente polarizado. A condução significativa do canal de um MOSFET será iniciada quando a tensão de limiar de condução ( $V_{GS(th)}$ ,  $V_{To}$ ,  $V_{Tn}$  ou  $V_{Tp}$ ) for vencida. Após a tensão de limiar ser ultrapassada, um canal condutor é formado na superfície imediatamente abaixo do óxido de porta, interligando as duas difusões de dreno e de fonte. Nesse caso, a corrente  $I_D$  cresce proporcionalmente aos módulos de  $V_{GS}$  e de  $V_{DS}$ . Convencionalmente, os sentidos dessas grandezas são:

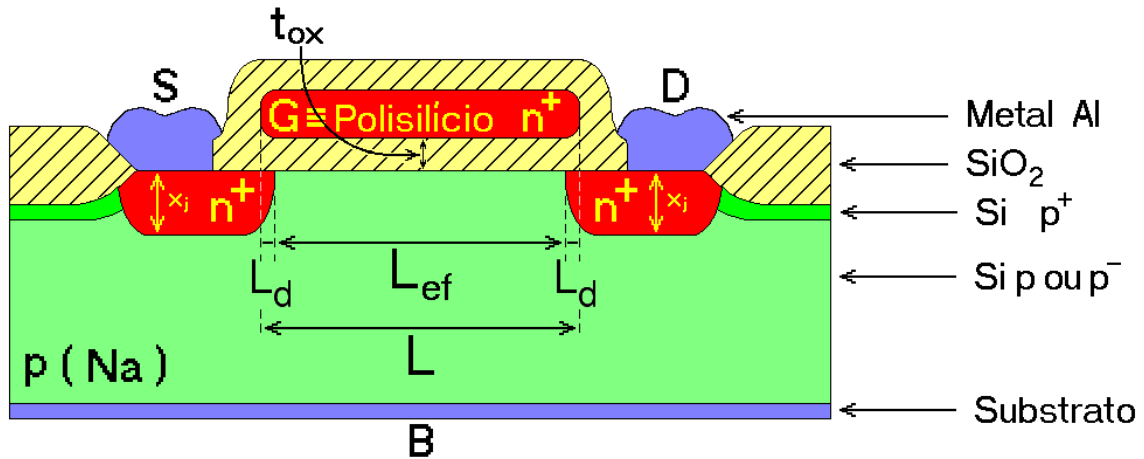
- MOSFET canal **n** de enriquecimento:  $V_{Tn} > 0$ ;  $V_{DS} \geq 0$  e  $I_D \geq 0$ .
- MOSFET canal **n** de depleção:  $V_{Tn} < 0$ ;  $V_{DS} \geq 0$  e  $I_D \geq 0$ .
- MOSFET canal **p** de enriquecimento:  $V_{Tp} < 0$ ;  $V_{DS} \leq 0$  e  $I_D \leq 0$ .
- MOSFET canal **p** de depleção:  $V_{Tp} > 0$ ;  $V_{DS} \leq 0$  e  $I_D \leq 0$ .

A tensão  $V_{GS}$  pode ser negativa, positiva ou nula nos quatro casos. Deve-se observar que, para o teste de dispositivos de alta corrente, a tensão  $V_{GS}$  deve ser pulsada para não aquecer demasiadamente o transistor e, com isso, alterar suas características. Assim, são usadas tensões pulsadas com pulsos de 200  $\mu s$  e com ciclo de trabalho máximo de 20 %.

## 2.3– Cálculo de $I_D \times V_{GS} \times V_{DS}$ – MOSFET Canal *n*

### 2.3.1 – Região Ôhmica [ $V_{GS} > V_{Tn}$ e $0 \leq V_{DS} \ll (V_{GS} - V_{Tn})$ ]

Para esse cálculo será usada uma estrutura de enriquecimento canal **n**, como descrita na Figura 2.3. Para as outras estruturas, os resultados poderão ser extrapolados a partir dos resultados obtidos aqui. As grandezas elétricas calculadas podem ser medidas, na prática, usando-se o circuito da Figura 2.2a. Nessa estrutura, as dimensões metalúrgicas do canal são  $L$ , para o comprimento, e  $W$ , para a largura. Durante o processo de fabricação, nas difusões de dreno e de fonte, as regiões  $n^+$  acabam penetrando levemente abaixo do óxido fino, com uma profundidade de difusão igual à  $L_D$  [cm], encurtando, assim, o comprimento elétrico do canal. Em cálculos mais precisos, portanto, deve-se usar o comprimento efetivo de canal ( $L_{ef}$ ) e não o comprimento metalúrgico ( $L$ ). O comprimento efetivo vale:



**Figura 2.3 – Corte Esquemático da Estrutura MOS de Enriquecimento Canal  $n$ , Usada para o Cálculo de  $I_D \times V_{GS} \times V_{DS}$ .**

$$L_{ef} = L - 2L_D \quad [\text{cm}] \quad (2.1)$$

Na prática essa profundidade de difusão fica na faixa:  $0,08L \leq L_D \leq 0,25L$ .

A mesma consideração é feita em relação à largura de canal  $W$ , embora nesse caso, com grande frequência, considera-se  $W_{ef} = W$ . Rigorosamente, porém, deve-se calcular:

$$W_{ef} = W - 2L_D \quad [\text{cm}] \quad (2.2)$$

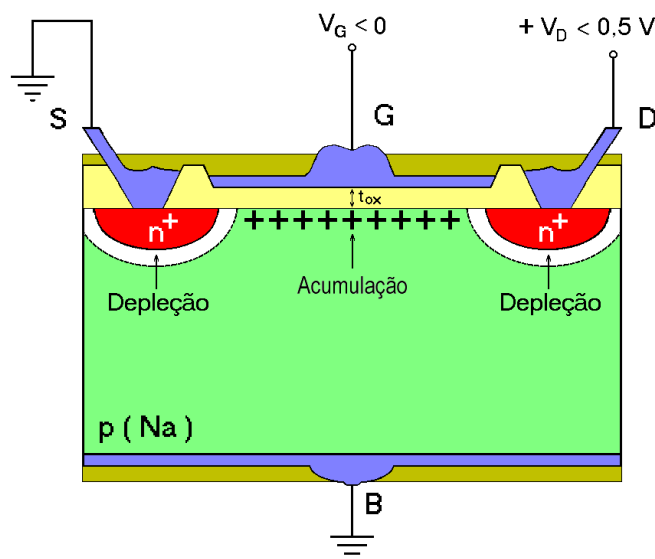
Na fase atual de cálculos, por simplicidade, serão considerados:  $W_{ef} \cong W$  e  $L_{ef} \cong L$ .

Ainda na estrutura da Figura 2.3, o óxido possui uma largura igual à  $t_{ox}$  [cm] e o substrato possui uma concentração de dopantes aceitadores igual à  $N_a$  [cm<sup>-3</sup>], distribuídos de maneira perfeitamente homogênea através do volume. A fonte e o substrato do FET estão interligados e, portanto,  $V_{SB} = 0$ . A tensão aplicada externamente ao dreno é positiva e suficientemente pequena, isto é,  $0 \leq V_{DS} \ll 0,5 V$ . Assim, o campo elétrico transversal tende a ser uniformemente distribuído ao longo do canal do dispositivo da Figura 2.3 e pode-se afirmar, portanto, que  $V_{GS} \approx V_{GD}$ . A tensão  $V_{GS}$  pode variar à vontade, desde valores negativos até valores bem positivos. A única limitação para o valor do módulo de  $V_{GS}$  está relacionada com a rigidez dielétrica do óxido de silício puro, ou seja,  $\epsilon_{r(ox)} = 10^7 \text{ V/cm}$ . Quando  $V_{GS}$  for aplicado ao dispositivo, a queda de tensão referente ao óxido não pode exceder ao valor de  $\epsilon_{r(ox)} \times t_{ox}$ . A tensão de limiar de inversão de canal da estrutura da Figura 2.3 é positiva e calculada pela Equação 1.27a.

#### 2.3.1.a – Acumulação ( $V_{GS} < 0$ ):

Quando tensões negativas forem aplicadas à porta da estrutura da Figura 2.4, existirá apenas acumulação de lacunas na interface óxido-semicondutor. A estrutura ficará constituída, então, por duas junções  $n^+p^+$  e  $p^+n^+$ , formando dois diodos contrapostos. O potencial  $V_{DS}$  não poderá produzir, conseqüentemente, corrente em nenhum sentido entre dreno e fonte e o canal do transistor estará cortado.

#### 2.3.1.b – Depleção e Inversão Fraca ( $0 < V_{GS} < V_{Tn}$ ):



**Figura 2.4 - Corte Esquemático da Estrutura MOS de Enriquecimento Canal  $n$ , Usada para o Cálculo de  $I_D \times V_{GS} \times V_{DS}$  em Regime de Acumulação.**

Nessa situação, toda a superfície do canal, na interface óxido-semicondutor, sofrerá depleção de cargas e essa região interligará as regiões de depleção das junções  $pn^+$  existentes no dreno e na fonte, como mostra a Figura 2.5. Sendo uma região de cargas espaciais, sem portadores livres, a corrente devida ao potencial  $V_{DS}$  continuará desprezível e o canal permanecerá cortado. Pela suposição de que  $V_{DS} \ll 0,5 \text{ V}$ , a largura de depleção será constante em toda a extensão do canal. Quando  $V_{GS}$  se aproximar de  $V_{To}$ , a inversão fraca é iniciada e uma pequena população de portadores livres aparecerá, iniciando a condução de canal que, ainda, na maioria dos casos, pode ser considerada desprezível. Essa região de funcionamento é conhecida como região subliminar e vem recebendo ultimamente uma atenção maior dos pesquisadores que pretendem usá-la em circuitos analógicos de baixa tensão e de baixíssima potência.

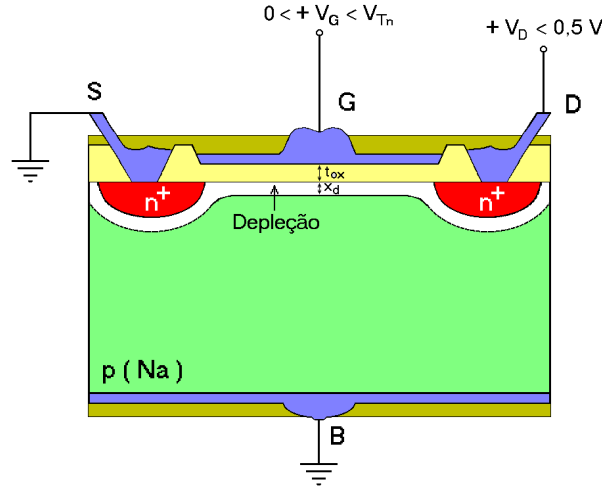
### 2.3.1.c – Inversão Forte ( $V_{GS} > V_{Tn}$ ):

Com  $V_{GS} > V_{Tn}$ , inicia-se a inversão forte de cargas do substrato na interface óxido-semicondutor e um canal de elétrons livres interligará as duas difusões de dreno e de fonte, formando um canal  $n$  e possibilitando o aparecimento da corrente  $I_D$ , como ilustra a Figura 2.6. O cálculo da corrente de dreno, em função das tensões  $V_{GS}$  e  $V_{DS}$  aplicadas, segue o seguinte desenvolvimento:

**Condutividade do Canal:** Em um semicondutor, a condutividade é calculada pelo produto da concentração volumétrica de cargas livres pela mobilidade do portador nesse meio. Então:

$$\sigma = q \times n_p \times \mu_n \quad [\Omega^{-1} \text{cm}^{-1}] \quad (2.3)$$

**Condutância do Canal:** A condutância de qualquer condutor elétrico é igual ao produto de sua condutividade pela razão entre a área seccional de condução e o comprimento do condutor. Então:



**Figura 2.5 - Corte Esquemático da Estrutura MOS de Enriquecimento Canal  $n$ , Usada para o Cálculo de  $I_D \times V_{GS} \times V_{DS}$  em Regime de Depleção.**

$$G = q \times n_p \times \mu_n \times \frac{W}{L} \times x_i \quad [\Omega^{-1}] \quad (2.4)$$

Na Equação 2.4, o produto  $|Q_{inv}| = q \times n_p \times x_i$  [C/cm<sup>2</sup>] é a densidade superficial líquida de cargas de condução e  $x_i$  é a profundidade do canal. A tensão  $V_{To} = V_{Tn}$ , aplicada à porta, produz a carga de inversão usada na formação do canal. Qualquer tensão  $V_{GS} > V_{Tn}$ , portanto, produz uma carga de condução de canal, armazenada no capacitor  $C_{ox}$ , que pode ser calculada por:

$$|Q_{inv}| = q \times n_p \times x_i = C_{ox} \times (V_{GS} - V_{Tn}) \quad [\text{C/cm}^2]$$

Substituindo-se esse resultado na Equação 2.4, obtém-se a Equação 2.5 que representa a condutância do canal em função de  $V_{GS}$ , para  $V_{DS} \ll 0,5$  V.

$$G = \frac{W}{L} \times \mu_n \times C_{ox} \times (V_{GS} - V_{Tn}) \quad [\Omega^{-1}] \quad (2.5)$$

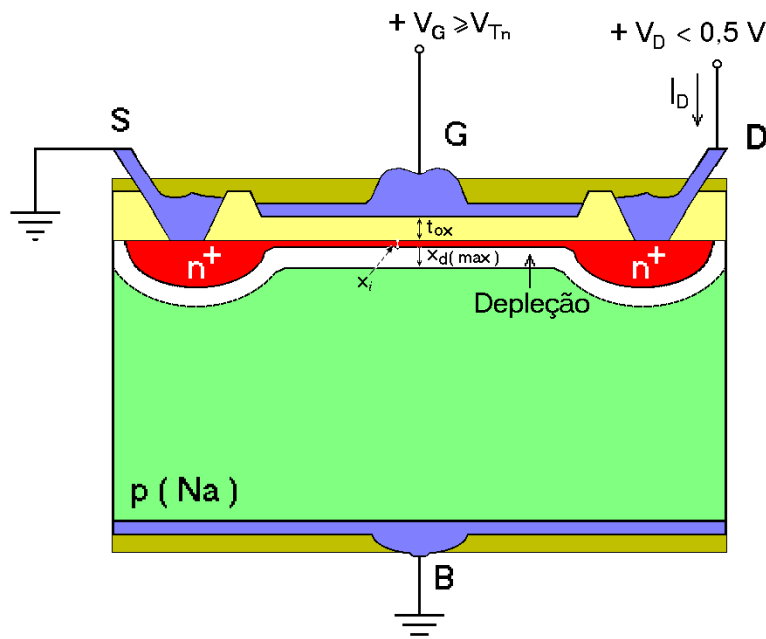
*Corrente de Dreno:* Em um condutor elétrico, a corrente é calculada pelo produto de sua condutividade pela tensão aplicada sobre ele. Então, no canal da estrutura da Figura 2.6, para  $V_{GS} \geq V_{Tn}$  e  $0 \leq V_{DS} \leq 0,5$  V, tem-se que:

$$I_D = \frac{W}{L} \times \mu_n \times C_{ox} \times (V_{GS} - V_{Tn}) \times V_{DS} \quad [\text{A}] \quad (2.6)$$

Conclui-se, portanto, que, próximo da origem das curvas de  $I_D \times V_{DS}$ , o *MOSFET* comporta-se como um resistor linear controlado por tensão ( $V_{GS}$ ). Por isso essa região de funcionamento é conhecida como região ôhmica. A resistência líquida do canal, calculada nas imediações da origem das curvas, é, então, calculada pela equação:

$$R_{DS(on)} = \frac{L}{W \mu_n C_{ox} (V_{GS} - V_{Tn})} \quad [\Omega] \quad (2.7)$$





**Figura 2.6 - Corte Esquemático da Estrutura MOS de Enriquecimento Canal  $n$ , Usada para o Cálculo de  $I_D \times V_{GS} \times V_{DS}$  em Regime de Inversão.**

O termo, dado pela Equação 2.8, é chamado de fator de transcondutância do *MOSFET*.

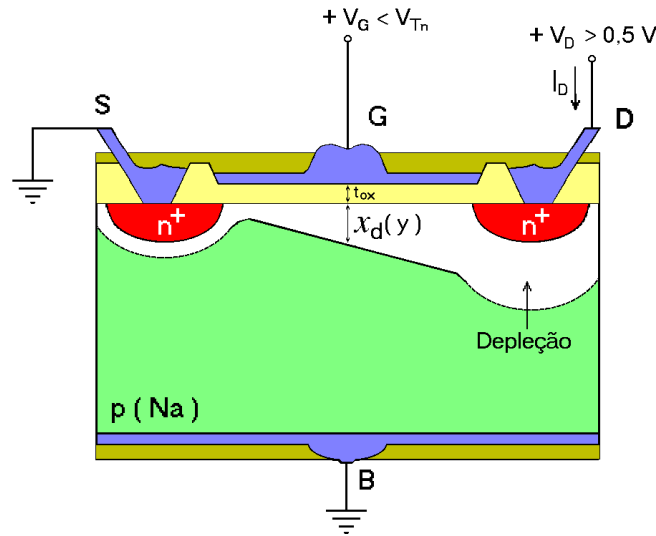
$$\beta_n = \frac{W}{L} \times k_{pn} = \frac{W}{L} \times \mu_n \times C_{ox} \text{ [A/V}^2\text{]} \quad (2.8)$$

### 2.3.2 – Região Linear [ $V_{GS} > V_{Tn}$ e $0 \leq V_{DS} \leq (V_{GS} - V_{Tn})$ ]

É conhecida como região linear à região do gráfico  $I_D \times V_{DS}$ , representativo das características estáticas do *MOSFET*, na qual as curvas, partindo da origem, apresentam-se bem verticalizadas. Pela semelhança com as curvas características da válvula tríodo, essa região também é conhecida como região tríodo do *MOSFET*.

#### 2.3.2.a – Depleção ( $0 \leq V_{GS} \leq V_{Tn}$ ; $0 \leq \phi_s \leq 2\phi_{fp}$ e $0 \leq V_{DS} \leq (V_{GS} - V_{Tn})$ ):

Mantendo-se a mesma estrutura descrita na Seção 2.3.1, mas aplicando-se tensões  $V_{DS}$  positivas e relativamente elevadas, tem-se que a tensão reversa aplicada à junção fonte-substrato permanece com um valor nulo e a tensão reversa aplicada à junção dreno-substrato adquire o valor de  $V_{DS}$ . A região em depleção, portanto, aprofunda-se mais no lado do dreno do que no lado da fonte. Se a tensão  $V_{GS}$  for suficientemente elevada para causar depleção no canal, a profundidade de depleção será desigual, como mostra a Figura 2.7. No lado da fonte, a profundidade de depleção será a mesma mostrada na Figura 2.5. No lado do dreno, porém, será bem maior devido à contribuição da tensão reversa adicional  $V_{DS}$ . Adotando-se o sistema de coordenadas da Figura 2.8, tem-se, então, que a profundidade de depleção é variável no decorrer do canal e vale  $x_d(y)$ . A tensão de superfície da interface óxido-semicondutor, consequentemente, adquire um valor variável igual à  $\phi_s(y)$ . A relação de tensões aplicada à malha  $G$ - $S$  vale, portanto:



**Figura 2.7 - Corte Esquemático da Estrutura MOS de Enriquecimento Canal  $n$ , Usada para o Cálculo de  $I_D \times V_{GS} \times V_{DS}$ , em Regime de Depleção, pela Teoria de Canal Gradual.**

$$V_{GS} = V_{FB} + V_{ox} + \phi_s(y) \quad [\text{V}] \quad (2.9)$$

Escrevendo-se a Equação 2.9 em função das cargas armazenadas no capacitor, tem-se:

$$V_{GS} = V_{FB} - \frac{Q_{Si}(y)}{C_{ox}} + \phi_s(y) \quad [\text{V}] \quad (2.10)$$

Na Equação 2.10,  $Q_{Si}(y)$  [ $\text{C}/\text{cm}^2$ ] é a densidade superficial de cargas armazenadas no semiconductor no decorrer do canal, considerada negativa por ser formada por íons negativos de depleção ou por elétrons invertidos.

**2.3.2.b – Inversão Forte ( $V_{GS} > V_{Tn}$ ;  $\phi_s > 2\phi_{Fp}$  e  $0 \leq V_{DS} \leq (V_{GS} - V_{Tn})$ ):**

**Carga Armazenada:** Quando a tensão  $\phi_s$  atingir o valor de  $2\phi_{Fp}$  em todos os pontos do canal, como descreve a Equação 1.15 na Secção 1.1.5.a, todo o substrato, nessa interface, estará invertido e apto para permitir a passagem da corrente  $I_D$ . Nesse ponto, a densidade superficial de cargas armazenadas no decorrer do canal adquire o seguinte valor:

$$Q_{Si}(y) = Q_{depl}(y) + Q_{inv}(y) \quad [\text{C}/\text{cm}^2] \quad (2.11)$$

Onde:  $Q_{depl}(y)$  refere-se à carga de depleção e  $Q_{inv}(y)$  refere-se à carga de inversão armazenada no semiconductor, no decorrer do canal.

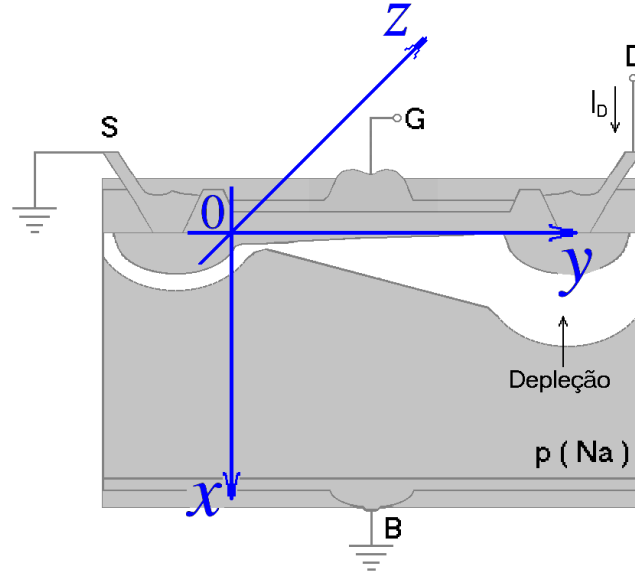
Pela Equação 2.10, pode-se escrever que:

$$Q_{Si}(y) = -[V_{GS} - V_{FB} - \phi_s(y)] \times C_{ox} \quad [\text{C}/\text{cm}^2] \quad (2.12)$$

Englobando-se as Equações 2.12 e 2.11, obtém-se:

$$Q_{inv}(y) = -[V_{GS} - V_{FB} - \phi_s(y)] \times C_{ox} - Q_{depl}(y) \quad [\text{C}/\text{cm}^2] \quad (2.13)$$

A carga de depleção, armazenada no semiconductor, vale:



**Figura 2.8 – Sistema de Coordenadas da Estrutura MOS de Enriquecimento Canal  $n$ , Usada para o Cálculo de  $I_D \times V_{GS} \times V_{DS}$ .**

$$Q_{depl}(y) = -qN_a x_d(y) \quad [\text{C/cm}^2] \quad (2.14)$$

No ponto onde a inversão do substrato é iniciada, a depleção praticamente cessa e  $x_d \rightarrow x_{d(max)}$ . Neste caso, como a profundidade de depleção é variável, usando-se o resultado da Equação 1.11, tem-se que:

$$x_{d(max)} = \sqrt{\frac{2\epsilon_s [V(y) + 2\phi_{fp}]}{qN_a}} \quad [\text{cm}] \quad (2.15)$$

A tensão de superfície no decorrer do canal, em inversão forte, vale, portanto:

$$\phi_s(y) = 2\phi_{fp} + V(y) \quad [\text{V}] \quad (2.16)$$

Onde: para  $y = 0 \rightarrow V(y) = 0$  (lado da fonte) e para  $y = L \rightarrow V(y) = V_{DS}$  (lado do dreno).

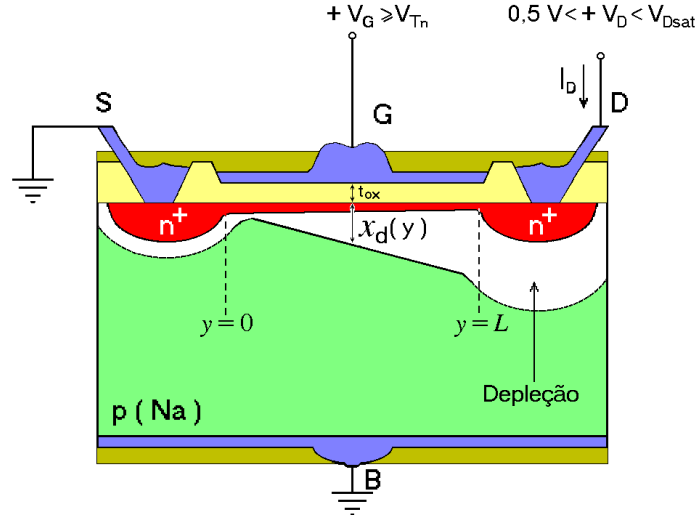
Substituindo-se o resultado obtido pela Equação 2.15 na Equação 2.14, obtém-se:

$$Q_{depl}(y) = -\sqrt{2\epsilon_s qN_a} [V(y) + 2\phi_{fp}] \quad [\text{C/cm}^2] \quad (2.17)$$

Englobando-se, finalmente, os resultados das Equações 2.13, 2.16 e 2.17, chega-se ao valor da densidade superficial de cargas de inversão no decorrer do canal em inversão forte. Esse resultado vale:

$$Q_{inv}(y) = -[V_{GS} - V_{FB} - V(y) - 2\phi_{fp}] \times C_{ox} + \sqrt{2\epsilon_s qN_a} [V(y) + 2\phi_{fp}] \quad [\text{C/cm}^2] \quad (2.18)$$

Analisando-se a Equação 2.18 percebe-se que o módulo da carga de inversão atinge seu valor máximo na fonte do MOSFET onde  $y = 0$  e  $V(y) = 0$ . No lado do dreno, onde  $y = L$  e  $V(y) = V_{DS}$ , a disponibilidade de cargas de inversão cai significativamente. É formado, então, um canal gradual de profundidade variável igual à  $x_i(y)$ , como mostra a Figura 2.9.



**Figura 2.9 - Corte Esquemático da Estrutura MOS de Enriquecimento Canal  $n$ , Usada Para o Cálculo de  $I_D \times V_{GS} \times V_{DS}$ , em Regime de Inversão Forte, pela Teoria de Canal Gradual.**

Essa situação persiste enquanto a tensão de dreno for ainda suficientemente pequena para que  $x_i(y)$  ainda exista em toda a extensão do canal, isto é, enquanto  $V_{DS} < (V_{GS} - V_{Tn})$ .

*Condutividade do Canal:* A condutividade do canal na direção  $y$  vale:

$$\sigma(y) = q \times n_p(y) \times \mu_n \quad [\Omega^{-1} \text{cm}^{-1}] \quad (2.19)$$

Na Equação 2.19,  $n_p(y)$  é a densidade volumétrica de cargas livres no decorrer do canal e  $\mu_n$  é a mobilidade dessas cargas, considerada constante em primeira instância.

*Condutância do Canal:* O canal da Figura 2.9 possui uma condutância variável obtida pela integração do produto da condutividade pela área seccional no decorrer do mesmo e dividido pelo seu comprimento. Então:

$$G(y) = \frac{W}{L} \times \int_0^{x_i} \sigma(y) dy \quad [\Omega^{-1}]$$

Substituindo-se o valor de  $\sigma(y)$  pela Equação 2.19, obtém-se:

$$G(y) = \frac{W}{L} \times \mu_n \times \int_0^{x_i} q n_p(y) dy \quad [\Omega^{-1}] \quad (2.20a)$$

O termo dado pela integral da Equação 2.20a representa a densidade superficial de cargas de inversão do canal, ou seja:

$$|Q_{inv}| = \int_0^{x_i} q n_p(y) dy \quad [\text{C}/\text{cm}^2]$$

Então:

$$G(y) = \frac{W}{L} \times \mu_n \times |Q_{inv}| \quad [\Omega^{-1}] \quad (2.20b)$$

*Resistência Incremental de Canal:* A resistência em um comprimento infinitesimal de canal vale:

$$dR = \frac{dy}{L \times G(y)} = \frac{dy}{W\mu_n |Q_{inv}|} \quad [\Omega] \quad (2.21)$$

Aplicando-se a Lei de Ohm no canal, isto é,  $dV = I_D \times dR$ , e usando-se a Equação 2.21, obtém-se:

$$dV = \frac{dy}{W\mu_n |Q_{inv}|} \times I_D \quad \text{ou} \quad |Q_{inv}| dV = \frac{dy}{W\mu_n} I_D$$

Substituindo-se  $|Q_{inv}|$  pelo valor dado pela Equação 2.18 e integrando-se ao longo do canal, obtém-se:

$$\int_0^{V_{DS}} \left\{ [V_{GS} - V_{FB} - 2\phi_{Fp} - V(y)] \times C_{ox} - \sqrt{2\epsilon_s q N_a [2\phi_{Fp} + V(y)]} \right\} dV = I_D \int_0^L \frac{dy}{W\mu_n}$$

As integrais parciais valem:

$$I_D \int_0^L \frac{dy}{W\mu_n} = \frac{I_D}{W\mu_n} \times y \Big|_0^L = \frac{I_D}{\mu_n} \times \frac{L}{W}$$

$$\int_0^{V_{DS}} \left\{ [V_{GS} - V_{FB} - 2\phi_{Fp} - V(y)] C_{ox} \right\} dV = \left[ \int_0^{V_{DS}} (V_{GS} - V_{FB} - 2\phi_{Fp}) dV - \int_0^{V_{DS}} V(y) dV \right] \times C_{ox}$$

$\Rightarrow$

$$\int_0^{V_{DS}} \left\{ [V_{GS} - V_{FB} - 2\phi_{Fp} - V(y)] C_{ox} \right\} dV = \left[ (V_{GS} - V_{FB} - 2\phi_{Fp}) \times V \Big|_0^{V_{DS}} - \frac{1}{2} V^2 \Big|_0^{V_{DS}} \right] \times C_{ox}$$

$\Rightarrow$

$$\int_0^{V_{DS}} \left\{ [V_{GS} - V_{FB} - 2\phi_{Fp} - V(y)] C_{ox} \right\} dV = C_{ox} \times \left( V_{GS} - V_{FB} - 2\phi_{Fp} - \frac{V_{DS}}{2} \right) \times V_{DS}$$

e

$$\int_0^{V_{DS}} \left[ \sqrt{2\epsilon_s q N_a [2\phi_{Fp} + V(y)]} \right] dV = \sqrt{2\epsilon_s q N_a} \times \int_0^{V_{DS}} [2\phi_{Fp} + V(y)] dV$$

$\Rightarrow$

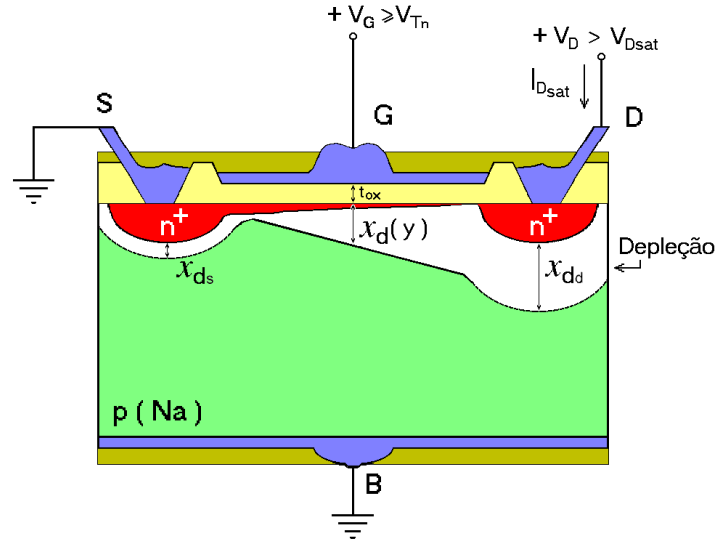
$$\int_0^{V_{DS}} \left[ \sqrt{2\epsilon_s q N_a [2\phi_{Fp} + V(y)]} \right] dV = C_{ox} \times \frac{\sqrt{2\epsilon_s q N_a}}{C_{ox}} \times \int_0^{V_{DS}} [2\phi_{Fp} + V(y)] dV$$

$\Rightarrow$

$$\int_0^{V_{DS}} \left[ \sqrt{2\epsilon_s q N_a [2\phi_{Fp} + V(y)]} \right] dV = C_{ox} \times \gamma \times \int_0^{V_{DS}} [2\phi_{Fp} + V(y)] dV$$

$\Rightarrow$

$$\int_0^{V_{DS}} \left[ \sqrt{2\epsilon_s q N_a [2\phi_{Fp} + V(y)]} \right] dV = C_{ox} \times \gamma \times \left[ \frac{2}{3} (V + 2\phi_{Fp})^{\frac{3}{2}} \Big|_0^{V_{DS}} \right]$$



**Figura 2.10 - Corte Esquemático da Estrutura MOS de Enriquecimento Canal n, Usada para o Cálculo de  $I_D \times V_{GS} \times V_{DS}$ , em Regime de Saturação, pela Teoria de Canal Gradual.**

⇒

$$\int_0^{V_{DS}} \left[ \sqrt{2\epsilon_s q N_a [2\phi_{Fp} + V(y)]} \right] dV = \frac{2}{3} \times C_{ox} \times \gamma \times \left[ (V_{DS} + 2\phi_{Fp})^{\frac{3}{2}} - (2\phi_{Fp})^{\frac{3}{2}} \right]$$

Juntando-se os três resultados obtidos das integrais parciais, produz-se a seguinte solução:

$$I_D = \frac{W}{L} \mu_n C_{ox} \left\{ \left[ V_{GS} - V_{FB} - 2\phi_{Fp} - \frac{V_{DS}}{2} \right] V_{DS} - \frac{2}{3} \gamma \left[ (V_{DS} + 2\phi_{Fp})^{\frac{3}{2}} - (2\phi_{Fp})^{\frac{3}{2}} \right] \right\} \quad [A] \quad (2.22)$$

A Equação 2.22 calcula a corrente de dreno do MOSFET, na região linear ou tríodo, em função das tensões aplicadas externamente na porta e no dreno, em relação à fonte e com  $V_{SB} = 0$ . Essa equação, deduzida pela teoria do canal gradual, é também conhecida como equação analítica do modelo de Meyer [3]. As grandezas  $C_{ox}$ ,  $V_{FB}$ ,  $\phi_{Fp}$  e  $\gamma$  podem ser obtidas pelas Equações 1.5; 1.26; 1.1 e 1.19, respectivamente. A Equação 22 apresenta boa precisão para dispositivos considerados grandes, isto é, com  $L > 2 \mu m$  e  $W > 2 \mu m$ . Para dispositivos submicrométricos, no entanto, efeitos de segunda ordem severos, como, por exemplo, a variação da mobilidade ao longo do canal e os efeitos de campos elétricos intensos, podem tornar essa equação quase inválida. Matematicamente a Equação 2.22 atinge pontos de máximo em função de  $V_{DS}$ , decrescendo, conseqüentemente, a partir de certos valores dessa grandeza. Esse fato é fisicamente incompatível, pois a corrente  $I_D$  não pode diminuir com o aumento de  $V_{DS}$ . Esses pontos de máximo determinam, portanto, a fronteira da região linear ou tríodo. Nesses pontos, os elétrons fortemente atraídos para a interface óxido-semicondutor, estrangulam o canal, reduzindo-o a uma simples folha de cargas superficiais em locomoção. A Figura 2.10 ilustra esse fenômeno. Com o canal estrangulado ou pinçado, corrente teoricamente não tem mais condição de crescer além do valor máximo alcançado pela Equação 2.22, mesmo com o aumento de  $V_{DS}$ . Pelo modelo analítico de Meyer, portanto, a corrente  $I_D$  torna-se constante em função de  $V_{DS}$  quando o canal for estrangulado ou pinçado.

Diz-se, então, que o canal alcançou a saturação e que uma nova região de funcionamento do transistor é iniciada. A tensão  $V_{DS}$  que causa o pinçamento do canal e, conseqüentemente, a saturação do mesmo, é denominada  $V_{Dsat}$ .

### 2.3.3 - Região de Saturação [ $V_{GS} > V_{Tn}$ e $V_{DS} \geq (V_{GS} - V_{Tn})$ ]

É conhecida como região de saturação à região do gráfico  $I_D \times V_{DS}$ , representativo das características estáticas do *MOSFET*, na qual as curvas, partindo dos pontos de máximo da região linear, apresentam-se bem horizontalizadas. Pela semelhança com as curvas características da válvula pênodo, essa região também é conhecida como região pênodo do *MOSFET*. O ponto limítrofe entre as duas regiões é chamado de ponto de pinçamento (*pinch-off*) de canal. Quando o canal atinge o pinçamento pode-se afirmar, como primeira aproximação, que a carga de inversão anula-se. Então, no ponto de pinçamento, pode-se escrever que: se  $y = L \Rightarrow Q_{inv}(y) = 0$ ;  $V(y) = V_{Dsat}$  e  $I_D = I_{Dsat}$ . Substituindo-se esses valores na Equação 2.18, obtém-se:

$$0 = -[V_{GS} - V_{FB} - V_{Dsat} - 2\phi_{Fp}] \times C_{ox} - \sqrt{2\epsilon_s q N_a [V_{Dsat} + 2\phi_{Fp}]}$$

Resolvendo-se para  $V_{Dsat}$  chega-se a:

$$V_{Dsat} = V_{GS} - V_{FB} - 2\phi_{Fp} + \frac{\gamma^2}{2} \times \left[ 1 - \sqrt{1 + \frac{4(V_{GS} - V_{FB})}{\gamma^2}} \right] \quad [V] \quad (2.23a)$$

Se a sensibilidade de corpo  $\gamma$  for relativamente pequena, isto é, se o substrato for fracamente dopado, pode-se escrever, simplificando a Equação 2.23a, que:

$$V_{Dsat} \cong V_{GS} - V_{Tn} \quad [V] \quad (2.23b)$$

Na Equação 2.23b  $V_{Tn}$  é a tensão de limiar de condução de canal e deve ser calculada pela Equação 1.27a.

Para tensões superiores a  $V_{Dsat}$ , isto é, aproximadamente para  $V_{DS} \geq V_{GS} - V_{Tn}$ , a corrente  $I_D$  permanece teoricamente constante e seu valor pode ser calculado substituindo-se  $V_{DS}$  na Equação 2.22 pelo valor de  $V_{Dsat}$  obtido da Equação 2.23a. Então:

$$I_{Dsat} = \frac{W}{L} \mu_n C_{ox} \left\{ \left[ V_{GS} - V_{FB} - 2\phi_{Fp} - \frac{V_{Dsat}}{2} \right] V_{Dsat} - \frac{2}{3} \gamma \left[ (V_{Dsat} + 2\phi_{Fp})^{\frac{3}{2}} - (2\phi_{Fp})^{\frac{3}{2}} \right] \right\} \quad (2.24)$$

## 2.4– Modelo Simplificado

As Equações 2.22 e 2.24, desenvolvidas para o cálculo de  $I_D$  em função de  $V_{GS}$  e de  $V_{DS}$ , são adequadas para aplicações em programas de computadores e em microeletrônica. São, no entanto, incômodas e impróprias para cálculos manuais graças à dependência de grandezas de processos, como  $V_{FB}$ ,  $N_a$  e  $t_{ox}$ , desconhecidas para os usuários convencionais que usam componentes comerciais prontos. Por isso, houve a necessidade de se desenvolver um modelo simplificado que, embora menos preciso, dependa apenas de grandezas elétricas mensuráveis em bancadas de laboratórios.

Esse modelo, conhecido como modelo de Shichman e Hodges [4], pode ser obtido através da simplificação das equações do modelo de Meyer.

#### 2.4.1 - Região Linear [ $V_{GS} > V_{Tn}$ e $0 \leq V_{DS} \leq (V_{GS} - V_{Tn})$ ]

Tomando-se a Equação 2.22 e expandindo-se em série os termos elevados a  $3/2$ , obtém-se:

$$I_D = \frac{W}{L} \mu_n C_{ox} \left\{ \dots - \frac{2}{3} \gamma \left[ (V_{DS} + 2\phi_{Fp})^{\frac{3}{2}} - (2\phi_{Fp})^{\frac{3}{2}} \right] \right\}$$

$\Rightarrow$

$$I_D = \frac{W}{L} \mu_n C_{ox} \left\{ \dots - \frac{2}{3} \gamma \left[ \frac{3}{2} V_{DS} \sqrt{2\phi_{Fp}} + \frac{3}{8} \frac{V_{DS}^2}{\sqrt{2\phi_{Fp}}} - \frac{1}{16} \frac{V_{DS}^3}{\sqrt{(2\phi_{Fp})^3}} + \dots \right] \right\}$$

Pelo fato de  $V_{DS}$  ainda possuir valores baixos nessa região, os termos com ordem igual ou superior a dois podem ser desprezados. Tem-se, portanto, que:

$$I_D \cong \frac{W}{L} \mu_n C_{ox} \left\{ \dots - \frac{2}{3} \gamma \left[ \frac{3}{2} V_{DS} \sqrt{2\phi_{Fp}} \right] \right\}$$

$\Rightarrow$

$$I_D \cong \frac{W}{L} \mu_n C_{ox} \left\{ \left[ V_{GS} - V_{FB} - 2\phi_{Fp} - \frac{V_{DS}}{2} \right] \times V_{DS} - \gamma \sqrt{2\phi_{Fp}} V_{DS} \right\}$$

$\Rightarrow$

$$I_D \cong \frac{W}{L} \mu_n C_{ox} \left[ V_{GS} - V_{FB} - 2\phi_{Fp} - \gamma \sqrt{2\phi_{Fp}} - \frac{V_{DS}}{2} \right] \times V_{DS}$$

Substituindo-se o valor da tensão de limiar de condução, calculado pela Equação 1.27a, obtém-se finalmente:

$$I_D \cong \frac{W}{L} \mu_n C_{ox} \left[ V_{GS} - V_{Tn} - \frac{V_{DS}}{2} \right] \times V_{DS} \quad [\text{A}] \quad (2.25)$$

A Equação 2.25 é a equação da corrente de dreno calculada em função das tensões aplicadas externamente e usada em um modelo elétrico simplificado da região linear. Os resultados numéricos dessa equação coincidem com os da Equação 2.22 em pontos mais próximos da origem. Quando a tensão  $V_{DS}$  começa a se aproximar de  $V_{DSat}$ , um erro maior começa a diferenciar os dois modelos. Deve-se salientar, ainda, que a região ôhmica faz parte da região linear, isto é, a Equação 2.25 tende à Equação 2.6, se  $V_{DS} \rightarrow 0$ .

#### 2.4.2 - Região de Saturação [ $V_{GS} > V_{Tn}$ e $V_{DS} \geq (V_{GS} - V_{Tn})$ ]

A Equação 2.25 possui validade física até seus pontos de máximo. Nesses pontos, nos quais  $V_{DS} = V_{DSat}$ , acontecerá o pinçamento do canal e o MOSFET entrará na região de saturação ou pênodo, na qual a corrente de dreno permanecerá essencialmente constante e igual a  $I_{Dsat}$ .



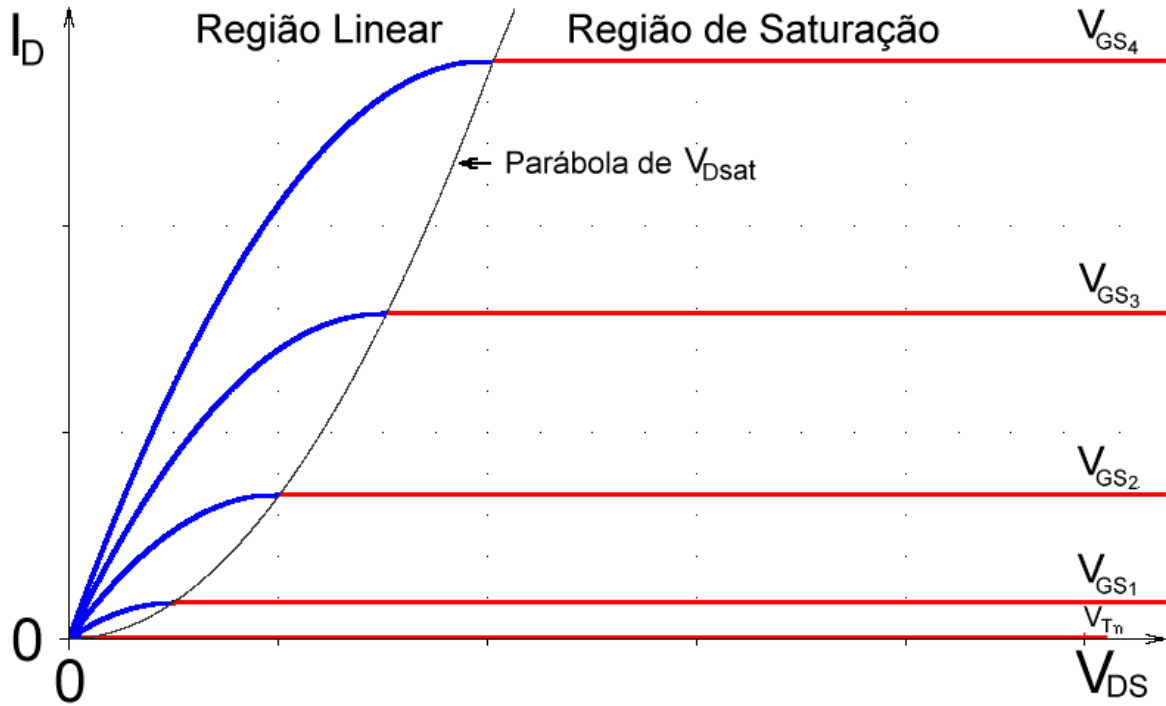


Figura 2.11 – Curvas de  $I_D \times V_{DS}$ , com  $V_{GS}$  como Parâmetro, de um MOSFET Canal  $n$  com  $\lambda = 0$ . Tensões de Porta Positivas:  $V_{GS4} > V_{GS3} > \dots > V_{Tn}$ .

Para se determinar o ponto de máximo da Equação 2.25 para cada  $V_{GS}$ , deve-se derivar a equação e se igualar o resultado a zero. Então:

$$\left. \frac{\partial I_D}{\partial V_{DS}} \right|_{V_{DS}=V_{Dsat}} = \frac{W}{L} \mu_n C_{ox} [V_{GS} - V_{Tn} - V_{Dsat}] = 0$$

$\Rightarrow$

$$V_{Dsat} = V_{GS} - V_{Tn} \quad [\text{V}] \quad (2.26)$$

Substituindo-se esse resultado na Equação 2.25 com  $V_{DS} = V_{Dsat}$ , tem-se que:

$$I_{Dsat} = \frac{W}{L} \mu_n C_{ox} \left[ V_{GS} - V_{Tn} - \frac{V_{GS} - V_{Tn}}{2} \right] \times (V_{GS} - V_{Tn})$$

$\Rightarrow$

$$I_{Dsat} = \frac{1}{2} \times \frac{W}{L} \mu_n C_{ox} \times (V_{GS} - V_{Tn})^2 \quad [\text{A}] \quad (2.27)$$

A Equação 2.27 é a equação da corrente de dreno calculada em função das tensões aplicadas externamente e usada em um modelo elétrico simplificado da região de saturação. Essa corrente é independente de  $V_{DS}$  nesse modelo teórico. O lugar geométrico dos pontos da fronteira entre a região linear e a de saturação é uma parábola conhecida como parábola de  $V_{Dsat}$ . A Figura 2.11 mostra o aspecto das curvas de  $I_D \times V_{DS} \times V_{GS}$  de um MOSFET canal  $n$  com a região de saturação na forma idealizada.

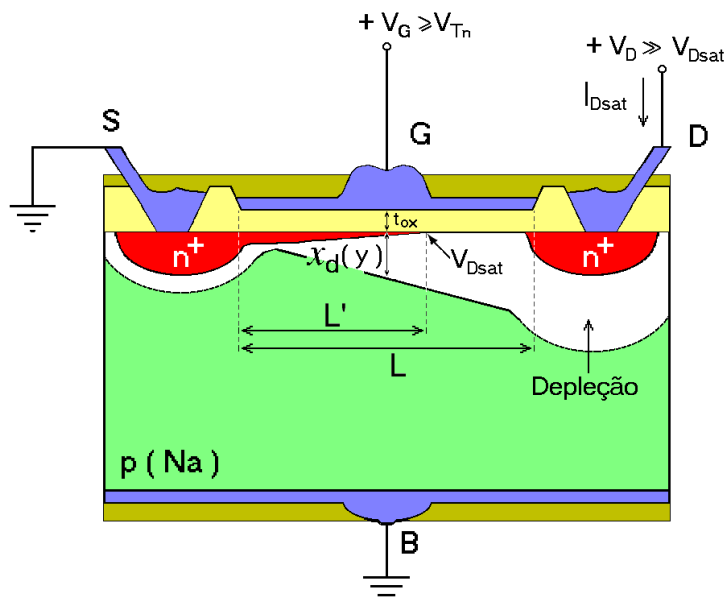


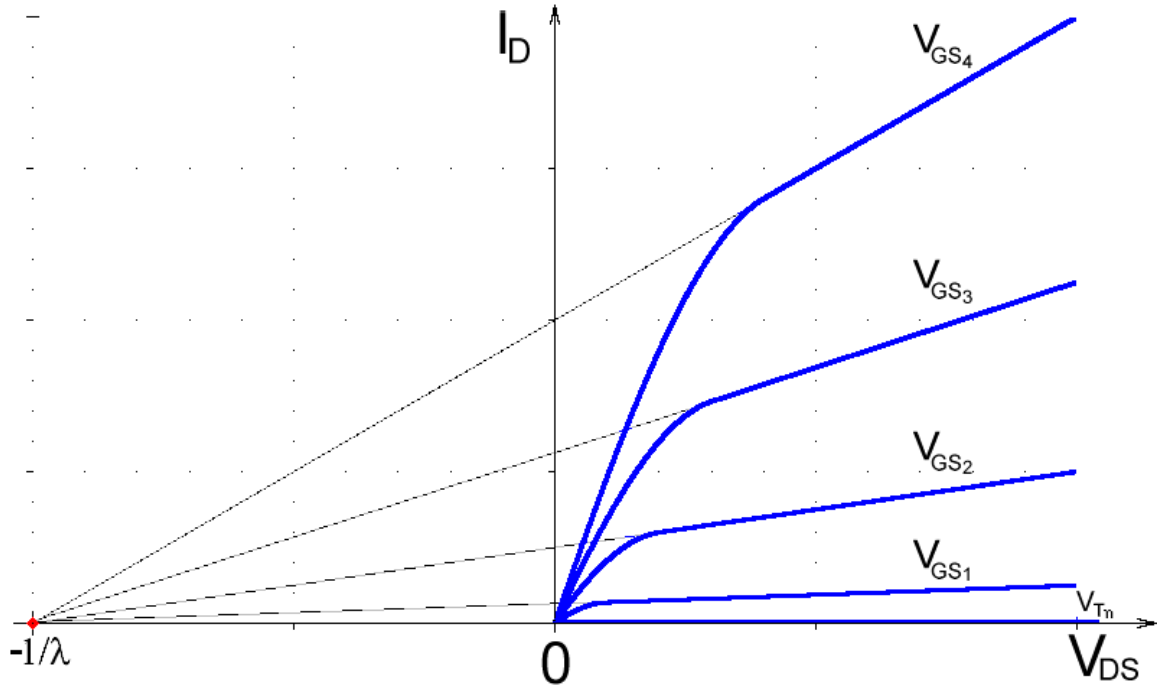
Figura 2.12 – Ilustração do Efeito de Modulação do Comprimento de Canal.

## 2.5– Modulação de Comprimento de Canal

### 2.5.1 – Descrição

Conforme foi deduzido e apresentado pelas Equações 2.24 e 2.27, as correntes de dreno deveriam permanecer constantes para  $V_{DS} \geq V_{Dsat}$  porque o canal, estando estrangulado nessa região, não permite deslocamentos de cargas em número superior ao estipulado no ponto de pinçamento. Na Figura 2.11 são mostradas as curvas de um *MOSFET* canal *n* nessa condição. No entanto, como ilustra a Figura 2.12, se a tensão de dreno continuar crescendo, o ponto de pinçamento é obrigado a se deslocar para o interior do canal porque, se para  $y = L \rightarrow V_{DS} > V_{Dsat}$ , em algum ponto no interior do canal, para  $y = L' < L \rightarrow V_{DS} = V_{Dsat}$ . Como  $V_{Dsat}$  é a tensão que pinça o canal, a região de estrangulamento se estenderá na faixa  $L' \leq y \leq L$  e o comprimento útil de condução será reduzido a  $L'$ . A Equação 2.20b demonstra claramente que a condutância do canal é uma função inversamente proporcional ao seu comprimento. Canais mais curtos, portanto, possuem maior condutância e permitem maior intensidade de corrente com o mesmo potencial aplicado. A corrente  $I_D$ , consequentemente, não pode permanecer constante para  $V_{DS} \geq V_{Dsat}$  como determina o modelo analítico de Meyer. Esse efeito de segunda ordem é conhecido como modulação de comprimento de canal e deve ser equacionado adequadamente para que o modelo do *MOSFET* torne-se mais preciso. Se o *MOSFET* possuir canal longo ( $L \geq 10 \mu m$ ), esse efeito é menos sentido, isto é,  $L' \approx L$  para qualquer  $V_{DS}$  e as Equações 2.24 e 2.27 permanecem razoavelmente precisas. Para *MOSFET* que possui canal muito curto ( $L \leq 10 \mu m$ ), no entanto, como o aprofundamento do pinçamento depende apenas da tensão  $V_{DS}$ , a variação do comprimento de canal é percentualmente pronunciada, isto é,  $L' \ll L$ , causando uma sensível inclinação nas curvas de  $I_D$  para  $V_{DS} \geq V_{Dsat}$ , como ilustra a Figura 2.13.

### 5.5.2 - Equacionamento



**Figura 2.13 - Curvas de  $I_D \times V_{DS}$ , com  $V_{GS}$  como Parâmetro, de um MOSFET Canal  $n$  com  $\lambda \neq 0$ . Considerar:  $V_{GS4} > V_{GS3} > \dots > V_{Tn}$ .**

A modelagem matemática do efeito de modulação de comprimento de canal não é trivial, pois é difícil de ser estabelecida uma relação precisa entre a tensão aplicada e o encurtamento do canal. Optou-se, então, em Nível 1, por uma modelagem linear em função de  $V_{DS}$ , satisfatória para cálculos manuais. Essa modelagem é conseguida multiplicando-se as Equações 2.22; 2.24; 2.25 e 2.27 por um fator linearmente dependente de  $V_{DS}$  e igual a  $(1 + \lambda V_{DS})$ , no qual  $\lambda$  é um novo parâmetro de modelagem chamado coeficiente de modulação de comprimento de canal e medido em  $[V^{-1}]$ . As equações para o modelo simplificado do MOSFET, usado para cálculos manuais e em *Nível 1 (Level 1)* de simuladores de circuitos eletrônicos, valem, portanto:

*Região Linear ou Tríodo ( $V_{DS} \leq V_{Dsat}$ ):*

$$I_D = \frac{W_{ef}}{L_{ef}} \times K_P \times \left( V_{GS} - V_{To} - \frac{V_{DS}}{2} \right) \times V_{DS} \times (1 + \lambda V_{DS}) \quad [A] \quad (2.28a)$$

*Região de Saturação ou Pêntodo ( $V_{DS} \geq V_{Dsat}$ ):*

$$I_D = \frac{W_{ef}}{L_{ef}} \times \frac{K_P}{2} \times (V_{GS} - V_{To})^2 \times (1 + \lambda V_{DS}) \quad [A] \quad (2.28b)$$

Nas Equações 2.28a e 2.28b,  $L_{ef}$  e  $W_{ef}$  são, respectivamente, o comprimento e a largura efetivos do canal do MOSFET. O parâmetro  $K_P = \mu C_{ox} = k_n' [A/V^2]$  é chamado de fator de transcondutância do MOSFET e pode ser melhor especificado como  $K_{Pn} = \mu_n C_{ox} [A/V^2]$ , para o dispositivo de canal **n**, e como  $K_{Pp} = \mu_p C_{ox} [A/V^2]$ , para o dispositivo de canal **p**.

O parâmetro  $V_{To}$  [V] é a tensão de limiar de condução de canal do *MOSFET* e pode ser melhor especificado como  $V_{Tn}$  [V], para o dispositivo de canal **n**, e como  $V_{Tp}$  [V], para o dispositivo de canal **p**. O parâmetro  $\lambda$  [ $V^{-1}$ ] é o coeficiente de modulação de comprimento de canal e pode ser melhor especificado como  $\lambda_n$  [ $V^{-1}$ ], para o dispositivo de canal **n**, e como  $\lambda_p$  [ $V^{-1}$ ], para o dispositivo de canal **p**. As tensões de limiar, ajustadas pelas dosagens de implantação iônica de canal, podem ser positivas ou negativas, conforme o tipo de dispositivo. Então:

$V_{To} > 0$  para *MOSFET* de enriquecimento canal **n**.

$V_{To} < 0$  para *MOSFET* de enriquecimento canal **p**.

$V_{To} < 0$  para *MOSFET* de depleção canal **n**.

$V_{To} > 0$  para *MOSFET* de depleção canal **p**.

Na Figura 2.13 são mostradas as curvas de um *MOSFET* canal **n** com  $\lambda \neq 0$  e com um pronunciado efeito de modulação de comprimento de canal. Note-se que, nesse modelo, as curvas são inclinadas na região de saturação, com uma inclinação linear, e, se extrapoladas, concorrem a um mesmo ponto no eixo de  $V_{DS}$ , cujo valor é igual a  $-1/\lambda$  [V]. O efeito de modulação de comprimento de canal, embora oriundo de causas físicas completamente diferentes, é análogo ao efeito Early ( $V_{AF}$ ) do *BJT* e define a condutância de saída do *FET*. As Equações 2.28a e 2.28b são usadas em simulações de *Nível 1* do *SPICE*. Para cálculos manuais essas equações podem ser reduzidas respectivamente a:

$$I_D = \beta \times \left( V_{GS} - V_{To} - \frac{V_{DS}}{2} \right) \times V_{DS} \times (1 + \lambda V_{DS}) \quad [A] \quad (2.29a)$$

e

$$I_D = \frac{1}{2} \times \beta \times (V_{GS} - V_{To})^2 \times (1 + \lambda V_{DS}) \quad [A] \quad (2.29b)$$

O parâmetro  $\beta = \mu C_{ox} W_{ef} / L_{ef}$  [ $A/V^2$ ], que não é um parâmetro do *SPICE*, continua sendo chamado de fator de transcondutância do *MOSFET* e pode ser melhor especificado como  $\beta_n = \mu_n C_{ox} W_{ef} / L_{ef}$  [ $A/V^2$ ], para o dispositivo de canal **n**, e como  $\beta_p = \mu_p C_{ox} W_{ef} / L_{ef}$  [ $A/V^2$ ], para o dispositivo de canal **p**.

## 2.1- Cálculo de $I_D \times V_{GS} \times V_{DS}$ – *MOSFET* Canal **p**

### 2.6.1 – Estrutura Idealizada

Para esse cálculo será usada uma estrutura de enriquecimento, canal **p**, como descrita na Figura 2.14. As grandezas elétricas calculadas podem ser medidas, na prática, usando-se o circuito da Figura 2.2b. Para a dedução das equações que regem o *MOSFET* canal **p** deve-se seguir exatamente o mesmo roteiro desenvolvido nas Secções 2.3; 2.4 e 2.5 para o *MOSFET* canal **n**, trocando-se apenas os índices das variáveis. O substrato do *MOSFET* canal **p** é do tipo **n** e, quando invertido, forma um canal unipolar de lacunas livres. As grandezas elétricas, portanto, pela convenção de quadripolos, possuem sinais trocados em relação ao *MOSFET* canal **n**, como mostra a Figura 2.2b. Nesse caso, têm-se, portanto que:

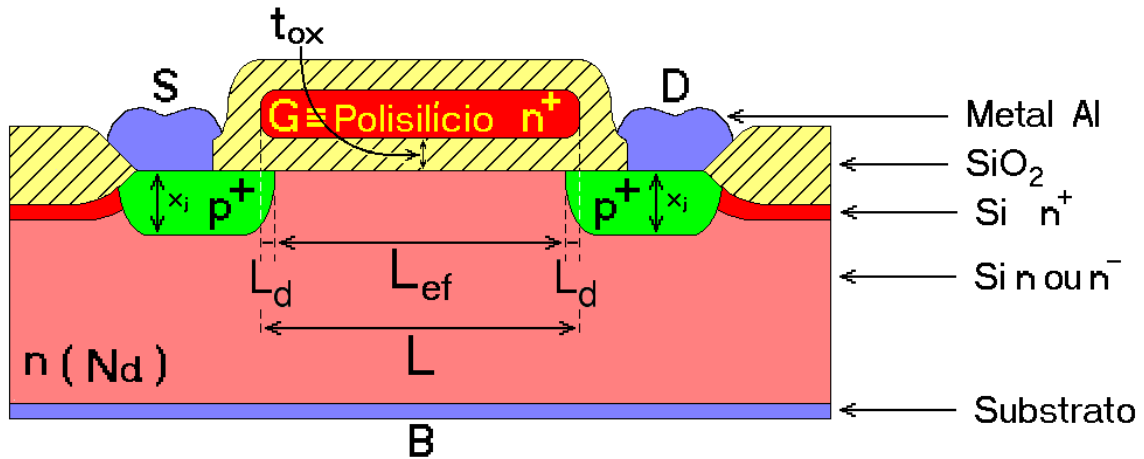


Figura 2.14 - Corte Esquemático da Estrutura MOS de Enriquecimento Canal  $p$ , Usada para o Cálculo de  $I_D \times V_{GS} \times V_{DS}$ .

$$I_D \leq 0.$$

$$V_{DS} \leq 0.$$

$$V_{Tp} < 0, \text{ para o tipo de enriquecimento.}$$

$$V_{Tp} > 0, \text{ para o tipo de depleção.}$$

### 2.6.2 – Equacionamento

O conjunto de equações para o MOSFET canal  $p$  é o seguinte:

#### 2.6.2.a – Tensão de Banda Plana:

$$V_{FB} = \Phi_{ms} - \frac{Q_{SSef}}{C_{ox}} \pm \frac{Q_{(1/1)}}{C_{ox}} \quad [\text{V}] \quad (2.30)$$

#### 2.6.2.b – Tensão de Limiar:

$$V_{Tp} = V_{FB} - \gamma_p \sqrt{(2\phi_{Fn})} - 2\phi_{Fn} \quad [\text{V}] \quad (2.31)$$

Onde:

$$\phi_{Fn} = V_t \ln \frac{N_d}{n_i} \quad [\text{V}] \quad (2.32a)$$

e

$$\gamma_p = \frac{\sqrt{2\epsilon_s q N_d}}{C_{ox}} \quad [\sqrt{\text{V}}] \quad (2.32b)$$

#### 2.6.2.c – Região Linear ou Trípodo ( $V_{GS} \leq V_{Tp}$ e $(V_{GS} - V_{Tp}) \leq V_{DS} \leq 0$ ):

$$I_D = -\frac{W_{ef}}{L_{ef}} \times K_{pp} \times \left[ V_{GS} - V_{Tp} - \frac{V_{DS}}{2} \right] \times V_{DS} \times (1 - \lambda V_{DS}) \quad [\text{A}] \quad (2.33a)$$

Onde:

$$\beta_p = \frac{W_{ef}}{L_{ef}} \mu_p C_{ox} \quad [\text{A/V}^2]$$

2.6.2.d – Região de Saturação ou Pêntodo ( $V_{GS} \leq V_{Tp}$  e  $V_{DS} \leq (V_{GS} - V_{Tp})$ ):

$$I_D = -\frac{1}{2} \times \frac{W_{ef}}{L_{ef}} \times K_{pp} \times (V_{GS} - V_{Tp})^2 \times (1 - \lambda V_{DS}) \quad [\text{A}] \quad (2.33b)$$

Os gráficos resultantes dessas equações são análogos aos das Figuras 2.11 e 2.13, respectivamente para  $\lambda = 0$  e para  $\lambda \neq 0$ , porém rebatidos em torno do eixo de  $I_D$ . Numericamente existe uma grande diferença entre os módulos das correntes de dreno do MOSFET canal **n** e do MOSFET canal **p**, com as mesmas geometrias e sob as mesmas tensões aplicadas. Como a mobilidade  $\mu_n$ , de elétrons, é cerca de três vezes maior no silício do que a mobilidade  $\mu_p$ , de lacunas, para haver casamento estático entre eles, a largura do MOSFET canal **p** deve ser cerca de três vezes maior do que a do MOSFET canal **n**, mantendo-se os mesmos comprimentos para ambos [2].

## 2.2 - Influência da Tensão Fonte-Substrato

Nas deduções precedentes de  $I_D \times V_{DS}$ , os terminais de fonte e de substrato foram considerados em curto-circuito, isto é,  $V_{SB} = 0$ . Essa situação acontece em quase cem por cento dos casos em eletrônica discreta. Em circuitos integrados, porém, muitos transistores estão imersos no mesmo substrato. Para que os transistores possam isolar-se uns dos outros, substratos do tipo **p** devem sempre ser ligados à menor ou a mais negativa tensão do circuito e substratos do tipo **n** devem sempre ser ligados à maior ou a mais positiva tensão do circuito. Dependendo da topologia usada, alguns terminais de fonte podem não estar ligados a essas tensões, criando, assim, um potencial  $V_{SB} \neq 0$ .

### 2.7.1 – Modelo Completo

Analisando-se substratos do tipo **p** com  $V_{SB} > 0$ , percebe-se facilmente que a tensão de limiar de condução de canal é alterada. Como a fonte irá receber uma tensão no sentido oposto à da tensão de porta, haverá a necessidade de uma tensão de inversão superior à convencional para poder inverter o substrato. A tensão de limiar, nesse caso, torna-se, portanto [5]:

2.7.1.a – MOSFET canal **n**, com  $V_{SB} > 0$ :

$$V_{Tn} = V_{FB} + \gamma_n \sqrt{2|\phi_{Fp}| + V_{SB}} + 2\phi_{Fp} = V_{To} + \gamma_n (\sqrt{2|\phi_{Fp}| + V_{SB}} - \sqrt{2|\phi_{Fp}|}) \quad [\text{V}] \quad (2.34a)$$

2.7.1.b – MOSFET canal **p**, com  $V_{SB} < 0$ :

$$V_{Tp} = V_{FB} - \gamma_p \sqrt{2|\phi_{Fn}| + |V_{SB}|} - 2\phi_{Fn} = V_{To} - \gamma_p (\sqrt{2|\phi_{Fn}| + |V_{SB}|} - \sqrt{2|\phi_{Fn}|}) \quad [\text{V}] \quad (2.34b)$$

Por conta da alteração da tensão  $V_{To}$ , a corrente de dreno também será alterada. Então, no modelo analítico de Meyer, as seguintes alterações devem ser feitas para o MOSFET canal **n** com  $V_{SB} > 0$ :

## 2.7.1.c – Região Linear:

$$I_D = \beta_n \left\{ \left[ V_{GS} - V_{FB} - 2\phi_{Fp} - \frac{V_{DS}}{2} \right] V_{DS} - \frac{2}{3} \gamma \left[ (V_{DS} + 2\phi_{Fp} + V_{SB})^{\frac{3}{2}} - (2\phi_{Fp} + V_{SB})^{\frac{3}{2}} \right] \right\} \times (1 + \lambda V_{DS}) \quad (2.35a)$$

## 2.7.1.d – Região de Saturação:

$$I_D = \beta_n \left\{ \left[ V_{GS} - V_{FB} - 2\phi_{Fp} - \frac{V_{Dsat}}{2} \right] V_{Dsat} - \frac{2}{3} \gamma \left[ (V_{Dsat} + 2\phi_{Fp} + V_{SB})^{\frac{3}{2}} - (2\phi_{Fp} + V_{SB})^{\frac{3}{2}} \right] \right\} \times (1 + \lambda V_{DS}) \quad (2.35b)$$

E, onde:

$$V_{Dsat} = V_{GS} - V_{FB} - 2\phi_{Fp} + \frac{\gamma^2}{2} \times \left[ 1 - \sqrt{1 + \frac{4(V_{GS} - V_{FB} - V_{SB})}{\gamma^2}} \right] \quad (2.35c)$$

Raciocínio análogo deve ser usado para o *MOSFET* canal **p** com  $V_{SB} > 0$ .

## 2.7.2 – Modelo Simplificado

No modelo simplificado as equações não se alteram, pois a influência de  $V_{SB}$  já está embutida em  $V_{Tn}$  e  $V_{Tp}$ . Portanto, as Equações 2.29a; 2.29b; 2.33a e 2.33b continuam válidas. Então:

2.7.2.a – *MOSFET* Canal **n** com,  $V_{SB} > 0$ :

$$I_{Dt} = \frac{W_n}{L_n} \times K_{Pn} \times \left( V_{GS} - V_{Tn} - \frac{V_{DS}}{2} \right) \times V_{DS} \times (1 + \lambda_n V_{DS}) \quad [\text{A}] \quad (2.36a)$$

$$I_{Dp} = \frac{1}{2} \times \frac{W_n}{L_n} \times K_{Pn} \times (V_{GS} - V_{Tn})^2 \times (1 + \lambda_n V_{DS}) \quad [\text{A}] \quad (2.36b)$$

2.7.2.b – *MOSFET* canal **p**, com  $V_{SB} < 0$ :

$$I_{Dt} = -\frac{W_p}{L_p} \times K_{Pp} \times \left[ V_{GS} - V_{Tp} - \frac{V_{DS}}{2} \right] \times V_{DS} \times (1 - \lambda_p V_{DS}) \quad [\text{A}] \quad (2.37a)$$

$$I_{Dp} = -\frac{1}{2} \times \frac{W_p}{L_p} \times K_{Pp} \times (V_{GS} - V_{Tp})^2 \times (1 - \lambda_p V_{DS}) \quad [\text{A}] \quad (2.37b)$$

## 2.7.2.c – Tensões de Limiar:

$$V_{Tn} = V_{To} + \gamma_n \times \left( \sqrt{2\phi_{Fp} + V_{SB}} - \sqrt{2\phi_{Fp}} \right) \quad [\text{V}] \quad (2.38a)$$

$$V_{Tp} = V_{To} - \gamma_p \times \left( \sqrt{2|\phi_{Fn}| + |V_{SB}|} - \sqrt{2|\phi_{Fn}|} \right) \quad [\text{V}] \quad (2.38b)$$

A grandeza  $V_{To}$  é a tensão de limiar do *MOSFET* em repouso, isto é, com polarização nula.

## 2.3– Caracterização

Muitas vezes os parâmetros de modelagem de um *MOSFET* não são perfeitamente conhecidos na prática e o usuário precisa fazer alguns ensaios de laboratório para determiná-los. Mesmo os projetistas de circuitos integrados muitas vezes efetuam integrações de transistores *MOS* isolados, com várias geometrias, para poderem caracterizar esses dispositivos em uma determinada tecnologia. Através de equipamentos traçadores automáticos de curvas de dispositivos semicondutores ou mesmo através de algumas medidas simples de bancada, alguns parâmetros de modelagem podem ser determinados, principalmente para cálculos em *Nível 1*.

### 2.8.1 – Obtenção de $V_{To}$

O circuito da Figura 2.15a permite que ensaios de laboratório sejam executados em um *MOSFET* desconhecido e que o parâmetro  $V_{To}$  seja determinado. Para isso, a fonte e o substrato devem estar em curto-circuito ( $V_{SB} = 0$ ) e a tensão da fonte de alimentação  $V_{DD}$  deve ser ajustada para que o *MOSFET* fique polarizado em uma faixa aproximadamente central da região de saturação ( $V_{DS} \gg V_{Dsat}$ ). Em seguida, mantendo-se  $V_{DS}$  constante para eliminar a dependência de  $\lambda$ , deve-se variar a tensão da fonte  $V_{GG}$ , obtendo-se, assim, pelo menos dois pontos de leitura nos instrumentos de medida: ( $V_{GS(a)}$ ;  $I_{D(a)}$ ) e ( $V_{GS(b)}$ ;  $I_{D(b)}$ ). Com esses valores medidos, obtém-se:

$$V_{To} = \frac{V_{GS(a)} \times \sqrt{\frac{I_{D(b)}}{I_{D(a)}}} - V_{GS(b)}}{\sqrt{\frac{I_{D(b)}}{I_{D(a)}}} - 1} \quad [\text{V}] \quad (2.39)$$

### 2.8.2 - Obtenção de $\lambda$

Usando-se o mesmo circuito da Figura 2.15a, a tensão da fonte de alimentação  $V_{GG}$  deve ser ajustada em um valor aproximadamente central à variação imposta no item anterior, ou seja:

$$V_{GG} \cong \frac{V_{GS(b)} + V_{GS(a)}}{2}$$

Em seguida, mantendo-se  $V_{GS}$  constante, deve-se variar a tensão da fonte  $V_{DD}$ , obtendo-se, assim, pelo menos dois pontos de leitura nos instrumentos de medida: ( $V_{DS(a)}$ ;  $I_{D(a)}$ ) e ( $V_{DS(b)}$ ;  $I_{D(b)}$ ). Com esses valores medidos, obtém-se:

$$\lambda = \frac{I_{D(b)} - I_{D(a)}}{V_{DS(b)} I_{D(a)} - V_{DS(a)} I_{D(b)}} \quad [\text{V}^{-1}] \quad (2.40)$$

Um método mais preciso, usando-se o circuito da Figura 2.15b, também pode ser aplicado [6]. Nesse circuito os transistores devem ser casados ou com características bem próximas. A fonte de corrente  $I_{ref}$  deve injetar em  $M_2$  uma corrente de valor aproximadamente central à variação imposta no item anterior, ou seja:



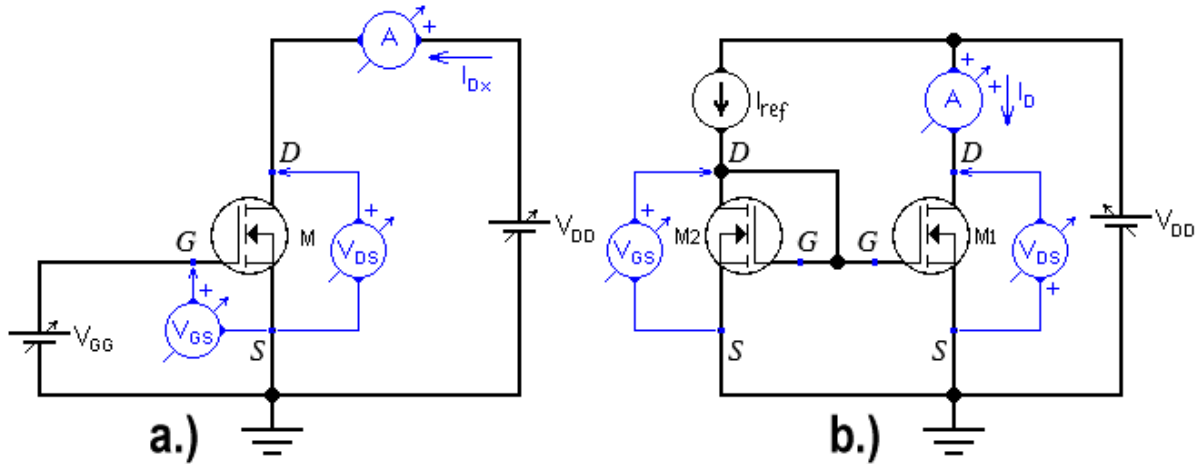


Figura 2.15 – Circuitos Usados Para a Caracterização de MOSFET. a.) Obtenção de  $V_{T0}$  e de  $\beta$  b.) Obtenção de  $\lambda$ .

$$I_{ref} \cong \frac{I_{D(b)} + I_{D(a)}}{2}$$

A fonte  $V_{DD}$  deve ser ajustada para que a tensão  $V_{DS}$  resultante seja a mesma usada no cálculo de  $V_{T0}$ . Em seguida, através dos instrumentos de medida, as grandezas  $I_D$  e  $V_{GS}$  devem ser obtidas. Com esses valores medidos, obtém-se:

$$\lambda = \frac{I_D - I_{ref}}{V_{DS} I_{ref} - V_{GS} I_D} \quad [V^{-1}] \quad (2.41)$$

### 2.8.3 - Obtenção de $\beta$

#### 2.8.3.a – Método Analítico:

Com os valores de  $V_{T0}$  e  $\lambda$  obtidos nos itens anteriores, pode-se calcular o valor de  $\beta$ , respectivamente para os circuitos das Figuras 2.15a e 2.15b:

$$\beta = \frac{2I_{D(b)}}{(V_{GS(b)} - V_{T0})^2 \times (1 + \lambda V_{DS})} \quad [A/V^2] \quad (2.42a)$$

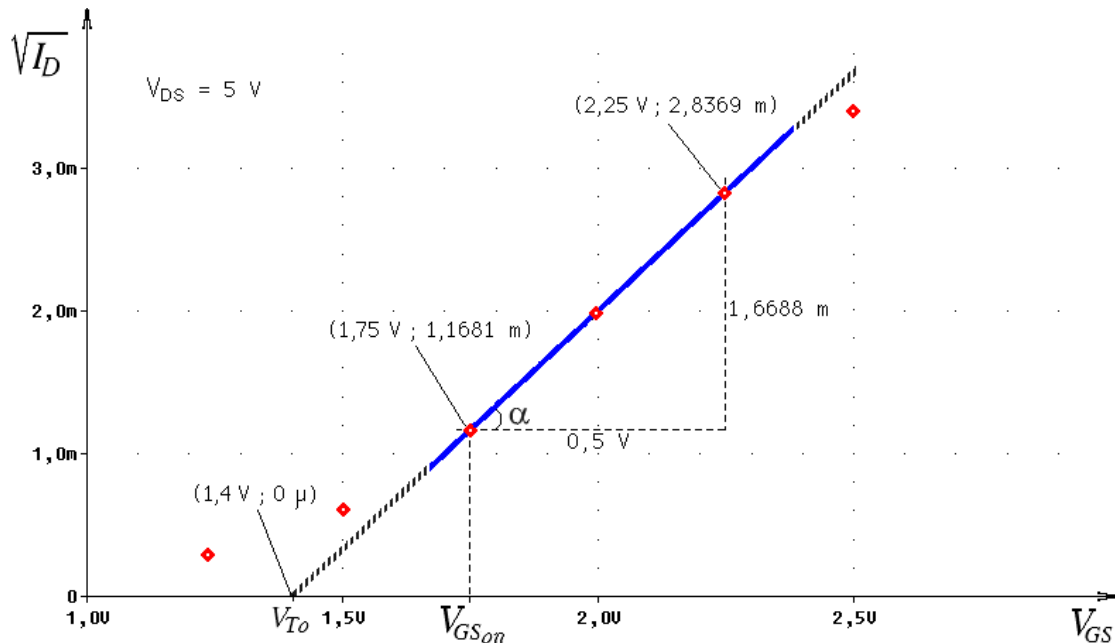
e

$$\beta = \frac{2I_D}{(V_{GS} - V_{T0})^2 \times (1 + \lambda V_{DS})} \quad [A/V^2] \quad (2.42b)$$

Os valores de  $I_{D(b)}$ ;  $V_{GS(b)}$ ;  $V_{DS}$ ;  $I_D$  e  $V_{GS}$  foram os obtidos nas leituras dos instrumentos nos itens anteriores.

#### 2.8.3.b – Método Gráfico:

Outra maneira muito usada na prática para a obtenção de  $V_{T0}$  e  $\beta$ , é o método gráfico.



**Figura 2.16 – Gráfico Usado Para a Determinação de  $\beta$  e de  $V_{To}$  do MOSFET da Figura 2.15a.**

Usando-se o circuito da Figura 2.15a, vários pontos de medidas devem ser determinados, com  $V_{DS}$  constante e com  $V_{DS} \gg V_{Dsat}$ :  $(V_{GS1}; I_{D1})$ ,  $(V_{GS2}; I_{D2})$ , ...,  $(V_{GSn}; I_{Dn})$ , com  $n \geq 3$ . De posse desses pontos, deve-se traçar um gráfico de  $\sqrt{I_D} \times V_{GS}$ , como ilustra a Figura 2.16. A intersecção da reta com o eixo de  $V_{GS}$  coincide com o valor de  $V_{To}$  e a inclinação da reta pode ser usada no o cálculo de  $\beta$ , pois:

$$\sqrt{\frac{\beta}{2}} = \tan \alpha = \frac{\sqrt{I_{D(b)}} - \sqrt{I_{D(a)}}}{\Delta V_{GS}} \quad (2.43)$$

Métodos análogos podem ser usados para a obtenção de parâmetros de MOSFET canal p.

## 2.4– Referências

- [1] D. A. Pucknell, K. Eshraghian. *Basic VLSI Design, Systems and Circuits*, 2<sup>nd</sup> Edition, Prentice Hall Inc., Silicon Systems Engineering Series, Sydney, Australia, 1988.
- [2] S. M. Sze. *Physics of Semiconductor Devices*, 2<sup>nd</sup> Edition, Wiley-Interscience, New York, USA, 1981, Caps. 2 e 5.
- [3] J. E. Meyer. "MOS Models and Circuit Simulations," *RCA Review*, vol. 32, pp. 42-63, March 1971.
- [4] H. Shichman, D. A. Hodges. "Modeling and Simulation of Insulated-Gate Field-Effect Transistor Switching Circuits," *IEEE Journal of Solid-State Circuits*, vol. SC-3, pp. 285-289, Sept. 1968.
- [5] Y. P. Tsividis. *Operation and Modeling of the MOS Transistor*, McGraw-Hill Book Co., Singapore, Mal., 1988, Cap. 2, 3, 4, 5 e 8.
- [6] P. E. Allen, D. R. Holberg. *CMOS Analog Circuit Design*, Holt, Rinehart and Winston Inc., New York, USA, 1987, Caps. 4.