SEL-EESC-USP

# Roteiros de Cálculo de Amplificadores Operacionais CMOS

## 1. Introdução

Amplificadores operacionais são blocos analógicos de alto desempenho que normalmente são transparentes ao circuito no qual estão inseridos. Em geral, além de duas entradas iguais em módulo, uma inversora e outra não inversora, possuem uma saída de sinal e dois terminais de alimentação DC. Para que sejam de uso universal, devem possuir ganho de tensão, em malha aberta, muito elevado  $(A_{vol} \to \infty)$ , resistência de entrada diferencial muito elevada  $(R_{id} \to \infty)$  e resistência de saída muito baixa  $(R_o \to 0)$ . Se, no entanto, o primeiro quesito for satisfeito, isto é, se o ganho de tensão em malha aberta for muito elevado, o amplificador operacional já pode desempenhar muito bem o seu papel, embora sua universalidade não seja plena, ou seja, embora, em algumas aplicações, seu desempenho possa ser prejudicado. Além disso, para que o desempenho em AC seja satisfatório, o amplificador deve possuir uma resposta em frequências a mais estendida possível e uma taxa de resposta a transientes (slew-rate) muito elevada. Em DC, os principais requisitos são: baixo consumo de energia e ampla faixa de tensões de alimentação. Os amplificadores operacionais MOS ou CMOS cumprem bem alguns desses requisitos e serão estudados a seguir.

## 2. Amplificador Diferencial

## 2.1. Polarização

As Figuras 1 e 2 mostram as duas topologias de amplificadores diferenciais, com carga ativa tipo espelho de corrente, e polarizados por uma fonte de corrente de lastro,  $I_{SS}$ . Na Figura 1a o diferencial é PMOS, construído em um poço  $\mathbf{n}$ . Na Figura 1b o diferencial é NMOS, construído em um poço  $\mathbf{p}$ . O primeiro deve ser preferido, na prática, porque o transistor PMOS possui ruído interno, do tipo 1/f, menor do que o transistor NMOS. A sistemática de cálculo das grandezas quiescentes é a seguinte:

## **2.1.a.** Diferencial *PMOS* com fonte de corrente $I_{SS}$ (Figura Ia):

$$-I_{SS} + \frac{W_{1e}}{L_{1e}} K_{P1e} (V_{o1} - V_{SS} - V_{T1e})^2 \times [1 + \lambda_{1e} (V_{o1} - V_{SS})] = 0$$
(1a)

$$-I_{SS} + \frac{W_1}{L_1} K_{P1} (V_X + V_{T1})^2 \times [1 + \lambda_1 (V_X - V_{o1})] = 0$$
(2a)

#### **2.1.b.** Diferencial *NMOS* com fonte de corrente $I_{SS}$ (Figura 1b):

$$-I_{SS} + \frac{W_{1e}}{L_{1e}} K_{P1e} (V_{DD} - V_{o1} + V_{T1e})^2 \times [1 + \lambda_{1e} (V_{DD} - V_{o1})] = 0$$
(1b)

$$-I_{SS} + \frac{W_1}{L_1} K_{P1} \left( -V_X - V_{T1} \right)^2 \times \left[ 1 + \lambda_1 (V_{o1} - V_X) \right] = 0$$
 (2b)

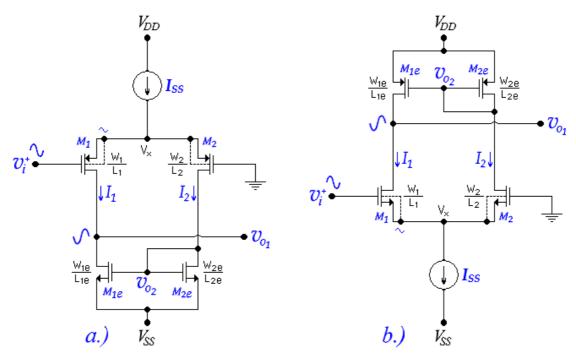


Figura 1 – Operacionais com Corrente de Lastro Iss. a.) Diferencial PMOS. b.) Diferencial NMOS.

Em análise, as Equações 1a e 1b calculam a grandeza  $V_{ol}$  e, em síntese, elas calculam o fator de geometria  $W_{le}$ .

Em análise, as Equações 2a e 2b calculam a grandeza  $V_X$  e, em síntese, elas calculam o fator de geometria  $W_I$ .

Deve-se lembrar de que, em operacionais simétricos,  $I_1 = I_2 = I_{SS}/2$ ;  $V_{oI(DC)} = V_{o2(DC)}$ ;  $W_1 = W_2$  e  $W_{1e} = W_{2e}$ . Os comprimentos de canal normalmente são iguais e, geralmente, maiores do que o mínimo permitido pela tecnologia, isto é,  $L_1 = L_2 = L_{1e} = L_{2e} > L_{min}$ .

## **2.1.c.** Diferencial *PMOS* com fonte de corrente $M_o$ (Figura 2a):

$$V_{X} = V_{DD} - \left[ \frac{2I_{SS}L_{o}}{W_{o}K_{Po}(V_{DD} - V_{b} + V_{To})^{2}} - 1 \right] \times \frac{1}{\lambda_{o}}$$
(3a)

$$V_{o1} = V_X - \left[ \frac{I_{SS} L_1}{W_1 K_{P1} (V_X + V_{T1})^2} - 1 \right] \times \frac{1}{\lambda_1}$$
 (4a)

$$-I_{SS} + \frac{W_{1e}}{L_{1e}} K_{P1e} (V_{o1} - V_{SS} - V_{T1e})^2 \times [1 + \lambda_{1e} (V_{o1} - V_{SS})] = 0$$
(5a)

Em análise, as Equações 5a, 4a e 3a calculam as grandezas  $I_{SS}$ ,  $V_{ol}$  e  $V_X$ , respectivamente.

### 2.1.d. Diferencial *NMOS* com fonte de corrente $M_o$ (Figura 2b):

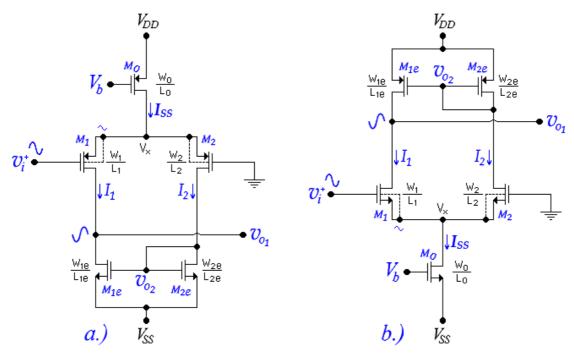


Figura 2 - Operacionais com Fonte de Corrente de Lastro Gerada por  $M_o$ . a.) Diferencial PMOS. b.) Diferencial NMOS.

$$V_{X} = \left[ \frac{2I_{SS}L_{o}}{W_{o}K_{Po}(V_{b} - V_{SS} - V_{To})^{2}} - 1 \right] \times \frac{1}{\lambda_{o}} + V_{SS}$$
(3b)

$$V_{o1} = \left[ \frac{I_{SS} L_1}{W_1 K_{P1} (-V_X - V_{T1})^2} - 1 \right] \times \frac{1}{\lambda_1} + V_X$$
 (4b)

$$-I_{SS} + \frac{W_{1e}}{L_{1e}} K_{P1e} (V_{DD} - V_{o1} + V_{T1e})^2 \times [1 + \lambda_{1e} (V_{DD} - V_{o1})] = 0$$
(5b)

Em análise, as Equações 5b, 4b e 3b calculam as grandezas  $I_{SS}$ ,  $V_{ol}$  e  $V_X$ , respectivamente.

## 2.2. Grandezas AC para pequenos sinais e baixas frequências

Deve-se lembrar de que:  $g_{ml} = g_{m2}$ ;  $r_{dsl} = r_{ds2}$ ;  $g_{mle} = g_{m2e}$  e  $r_{dsle} = r_{ds2e}$ .

#### 2.2.a. Ganho de tensão principal do amplificador diferencial:

$$A_{w1} = \frac{v_{o1}}{v_i^+} = -\frac{2 \times g_{m1} \times r_{ds1} \times r_{oe}}{2 \times (r_{ds1} + r_{oe}) + r_{od}} \quad [V/V]$$
(6)

## 2.2.b. Ganho de tensão secundário do amplificador diferencial:

$$A_{vo2} = \frac{v_{o2}}{v_i^+} = \frac{g_{m1} \times r_{ds1} \times r_{od}}{2 \times (r_{ds1} + r_{od}) + r_{od}} \quad [V/V]$$
(7)

#### **2.2.c.** Ganho do transistor $M_1$ como amplificador dreno-comum:

$$A_{vx} = \frac{v_X}{v_i^+} = \frac{g_{m1} \times r_{ds1} \times (r_{ds1} + r_{od})}{(1 + g_{m1} \times r_{ds1}) \times [2(r_{ds1} + r_{oe}) + r_{od}]} \quad [V/V]$$
(8)

#### 2.2.d. Resistência interna do diodo MOS, vista pelo sinal AC:

$$r_{od} = \frac{r_{ds2e}}{1 + g_{m2e} \times r_{ds2e}} \quad [\Omega]$$

$$\tag{9}$$

### 2.2.e. Resistência interna do espelho de corrente, vista pelo sinal AC:

$$r_{oe} = \frac{\left(1 + g_{m1e} \times r_{od}\right) \times r_{ds1e}}{2} \quad [\Omega]$$

## 2.2.f. Resistência de entrada do amplificador CG, vista na fonte de $M_2$ :

$$R_{i(GC)} = \frac{r_{ds1} + r_{od}}{1 + g_{m1} \times r_{ds1}} \quad [\Omega]$$
 (11)

#### 2.2.g. Resistência de saída principal do amplificador diferencial:

$$R_{o1} = \frac{2 \times r_{ds1} \times r_{oe}}{2(r_{ds1} + r_{oe}) + r_{od}} \quad [\Omega]$$
 (12)

#### 2.2.h. Resistência de saída secundária do amplificador diferencial:

$$R_{o2} = \frac{(2 \times r_{ds1} + r_{ds1e}) \times r_{od}}{2(r_{ds1} + r_{oe}) + r_{od}} \quad [\Omega]$$
(13)

#### 2.2.i. Ganho em modo-diferencial do amplificador:

Se forem aplicados sinais iguais em módulo, mas em contrafase, nas duas entradas, então o ganho de tensão diferencial do amplificador será:

$$A_{ud} = \frac{v_{o1}}{v_i^- - v_i^+} = \frac{4 \times g_{m1} \times r_{ds1} \times r_{oe}}{2 \times (r_{ds1} + r_{oe}) + r_{od}} \quad [V/V]$$
(14)

#### 2.2.j. Ganho em modo-comum do amplificador:

Se forem aplicados sinais iguais, em módulo e em fase, nas duas entradas, então o ganho de tensão em modo-comum do amplificador será:

$$A_{vc} = \frac{g_{m1} \times r_{ds1} \times r_{od}}{r_{ds1} + r_{od} + 2 \times r_{of} \times (1 + g_{m1} r_{ds1})} \quad [V/V]$$
(15)

Onde  $r_{of} = r_{dso}$  é a resistência interna da fonte de corrente  $I_{SS}(M_o)$ , vista pelo sinal AC.

#### 2.2.k. Rejeição a modo-comum do amplificador diferencial:

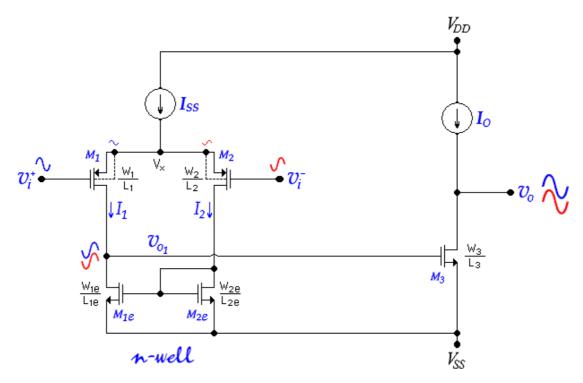


Figura 3 - Amplificador Operacional com Diferencial PMOS e Fontes de Corrente de Polarização.

A rejeição em modo-comum do amplificador diferencial, definida como sendo a razão entre os ganhos,  $A_{vd}/A_{vc}$ , vale, então, em *decibéis*:

$$CMRR = 20 \times \log \left[ 4 \times \frac{r_{ds1} + r_{od} + 2 \times r_{of} \times (1 + g_{m1}r_{ds1})}{2 \times (r_{ds1} + r_{oe}) + r_{od}} \times \frac{r_{oe}}{r_{od}} \right]$$
 [dB]

## 3. Amplificadores Operacionais

## 3.1. Amplificador Operacional do Tipo Miller

Uma arquitetura muito usada de amplificadores operacionais CMOS é a arquitetura de dois estágios, também chamada de arquitetura do tipo Miller. Nesse circuito, o primeiro estágio é um amplificador diferencial MOS, carregado com carga ativa tipo espelho de corrente e polarizado por uma fonte de corrente de lastro,  $I_{SS}$ . O segundo estágio, também polarizado e carregado por uma fonte de corrente  $I_o$ , é um amplificador fonte-comum. Esses amplificadores operacionais possuem altíssima impedância de entrada, alta impedância de saída e ganho em malha aberta que pode ser bem elevado. A compensação em frequências é feita no segundo estágio por um capacitor de efeito Miller ( $C_M$ ), que determina a frequência de transição (produto ganho x largura de faixa) e a velocidade de resposta a transientes ( $slew\ rate$ ) do amplificador. Esse tipo de amplificador, embora não possa ser considerado de uso absolutamente universal, pode ser projetado para possuir baixo consumo e ser alimentado por baixa tensão, servindo a propósitos de aplicações em aparelhos portáteis. Além disso, é a arquitetura mais simples e elementar de amplificadores operacionais CMOS.

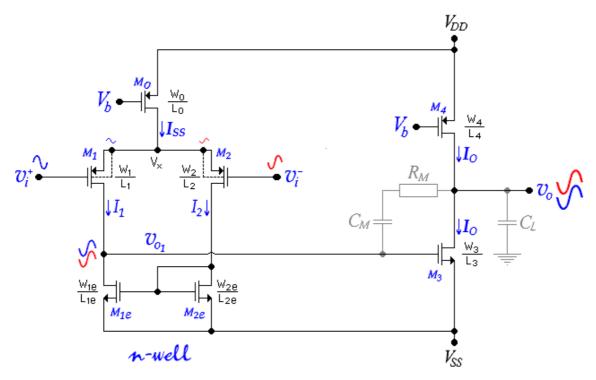


Figura 4 - Amplificador Operacional com Diferencial PMOS e Fontes de Corrente de Polarização, Geradas por  $M_o$  e  $M_4$ .

As Figuras 3 e 4 mostram as duas topologias de amplificadores operacionais com carga ativa tipo espelho de corrente e polarizados por fontes de corrente, com diferenciais *PMOS*. A sistemática de cálculo das grandezas quiescentes é a seguinte:

#### 3.1.a. Polarização

- Diferencial *PMOS* com fontes de corrente  $I_{SS}$  e  $I_o$  (Figura 3):

Nesse caso, além dos cálculos feitos para o amplificador diferencial, através das Equações 1a e 2a, deve-se calcular a corrente quiescente do estágio de saída através da Equação 17:

$$-I_{o} + \frac{1}{2} \times \frac{W_{3}}{L_{3}} \times K_{P3} (V_{o1} - V_{SS} - V_{T3})^{2} \times [1 + \lambda_{3} (V_{off} - V_{SS})] = 0$$
(17)

Idealmente,  $V_{off}$ , que é a tensão de *offset* sistêmico de saída, deveria ser nula, mas, devido ao arredondamento de  $W_3$  para um número inteiro ou para um múltiplo de  $\lambda = L_{min}/2$ , quase sempre a tensão  $V_{off}$  é diferente de zero, embora pequena.

- Diferencial *PMOS* com fontes de corrente geradas por  $M_o$  e por  $M_4$  (Figura 4):

Nesse caso, além dos cálculos feitos para o amplificador diferencial, através das Equações 3a, 4a e 5a, deve-se calcular a corrente quiescente do estágio de saída através das Equações 18a e 18b:

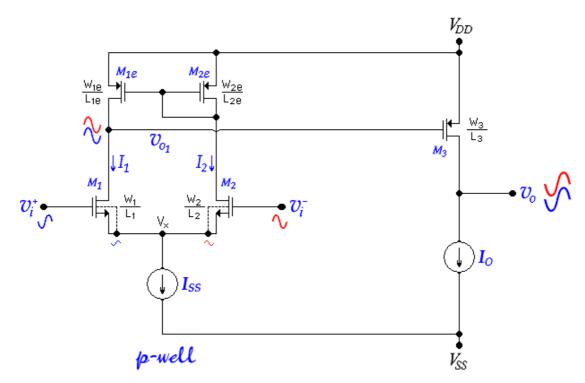


Figura 5 - Amplificador Operacional com Diferencial NMOS e Fontes de Corrente de Polarização.

$$2I_o - \frac{W_4}{L_4} K_{P4} (V_{DD} - V_b + V_{T4})^2 \left[ 1 + \lambda_4 (V_{DD} - V_{off}) \right] = 0$$
 (18a)

$$I_o = \frac{1}{2} \times \frac{W_3}{L_3} \times K_{P3} (V_{o1} - V_{SS} - V_{T3})^2 \times \left[ 1 + \lambda_3 (V_{off} - V_{SS}) \right]$$
(18b)

Idealmente,  $V_{off}$ , que é a tensão de *offset* sistêmico de saída, deveria ser nula, mas, devido ao arredondamento de  $W_3$  e de  $W_4$  para números inteiros ou para um múltiplo de  $\lambda = L_{min}/2$ , quase sempre a tensão  $V_{off}$  é diferente de zero, embora pequena.

#### - Diferencial *NMOS* com fontes de corrente $I_{SS}$ e $I_o$ (Figura 5):

As Figuras 5 e 6 mostram as duas topologias de amplificadores operacionais, com carga ativa tipo espelho de corrente e polarizados por fontes de corrente, com diferenciais *NMOS*. A sistemática de cálculo das grandezas quiescentes segue o mesmo raciocínio desenvolvido para diferenciais *PMOS*. Nesse caso, além dos cálculos feitos para o amplificador diferencial, através das Equações 1b e 2b, deve-se calcular a corrente quiescente do estágio de saída através da Equação 19:

$$-I_o + \frac{1}{2} \times \frac{W_3}{L_3} \times K_{P3} (V_{DD} - V_{o1} + V_{T3})^2 \times [1 + \lambda_3 (V_{DD} - V_{off})] = 0$$
 (19)

Idealmente,  $V_{off}$ , que é a tensão de offset sistêmico de saída, deveria ser nula.

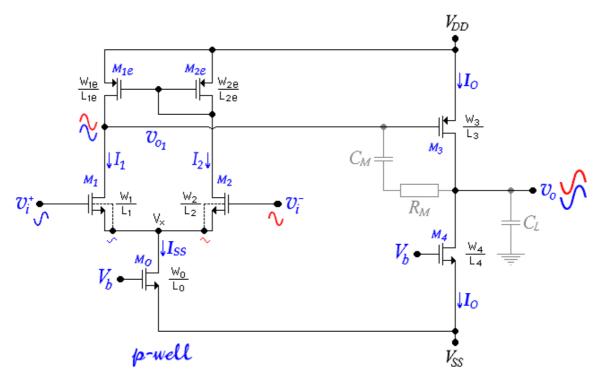


Figura 6 - Amplificador Operacional com Diferencial NMOS e Fontes de Corrente de Polarização, Geradas por  $M_o$  e  $M_4$ .

Devido ao arredondamento de  $W_3$ , no entanto, para um número inteiro ou para um múltiplo de  $\lambda = L_{min}/2$ , quase sempre a tensão  $V_{off}$  é diferente de zero, embora pequena.

- Diferencial *NMOS* com fontes de corrente geradas por M<sub>o</sub> e por M<sub>4</sub> (Figura 6):

Nesse caso, além dos cálculos feitos para o amplificador diferencial, através das Equações 3b, 4b e 5b, deve-se calcular a corrente quiescente do estágio de saída através das Equações 20a e 20b:

$$\frac{W_3}{L_3} K_{P3} (V_{DD} - V_{o1} + V_{T3})^2 [1 + \lambda_3 (V_{DD} - V_{off})] - 2I_o = 0$$
(20a)

$$I_o = \frac{1}{2} \times \frac{W_4}{L_4} \times K_{P4} (V_b - V_{SS} - V_{T4})^2 \times \left[ 1 + \lambda_4 (V_{off} - V_{SS}) \right]$$
(20b)

Idealmente,  $V_{off}$ , que é a tensão de *offset* sistêmico de saída, deveria ser nula, mas, devido ao arredondamento de  $W_3$  e de  $W_4$  para números inteiros ou para um múltiplo de  $\lambda = L_{min}/2$ , quase sempre a tensão  $V_{off}$  é diferente de zero, embora pequena.

- Tensão de offset sistêmico:

Como ponto de partida de projetos de amplificadores, para a obtenção de *offset* sistêmico mínimo, deve-se partir do seguinte cálculo de geometria dos *MOSFET*'s:

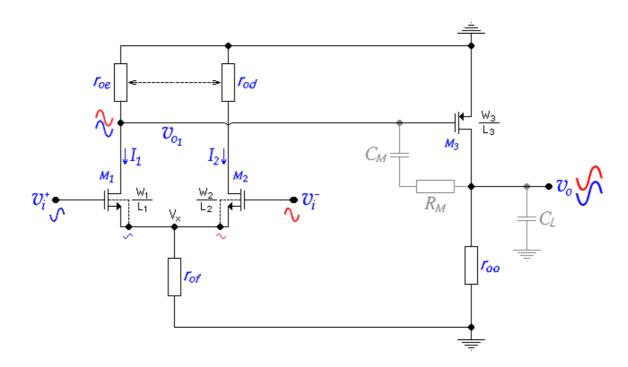


Figura 7 – Circuito Equivalente AC ao Amplificador da Figura 6.

$$\frac{W_{1e}}{\frac{L_{1e}}{W_3}} = \frac{1}{2} \times \frac{W_o}{\frac{L_o}{W_4}}$$
(21)

#### 3.1.b. Grandezas AC para pequenos sinais e baixas frequências:

A Figura 7 mostra o circuito equivalente AC ao circuito da Figura 6. Nesse circuito, como as fontes de corrente são convencionais, valem:  $r_{of} = r_{dso}$  e  $r_{oo} = r_{ds4}$ . Então:

- Ganho de tensão do estágio de saída:

$$A_{v3} = \frac{v_o}{v_{o1}} = -g_{m3} \times \frac{r_{ds3} \times r_{ds4}}{r_{ds3} + r_{ds4}} \cong \frac{2}{(\lambda_3 + \lambda_4) V_{Dsat_3}}$$
 [V/V] (22)

- Ganho de tensão do amplificador operacional:

$$A_{vol} = \frac{v_o}{v_i^+} = g_{m1} \times g_{m3} \times \frac{2 \times r_{ds1} \times r_{oe}}{2 \times (r_{ds1} + r_{oe}) + r_{od}} \times \frac{r_{ds3} \times r_{ds4}}{r_{ds3} + r_{ds4}} \quad [V/V]$$
(23)

- Resistência de saída do amplificador operacional:

$$R_o = \frac{r_{ds3} \times r_{ds4}}{r_{ds3} + r_{ds4}} \cong \frac{1}{(\lambda_3 + \lambda_4)I_o} \quad [\Omega]$$

#### 3.1.c. Outras grandezas AC do amplificador operacional:

- Frequência de transição ou produto ganho × largura de faixa (GBWP):

$$f_T = \frac{g_{m1}}{2\pi C_M} \quad [Hz] \tag{25}$$

- Polo dominante da função de transferência de *A vol*:

$$p_D \cong \frac{f_T}{A_{pol}} \quad [Hz] \tag{26}$$

- Taxa de resposta a transientes (*slew-rate*) com  $C_L = 0$ :

$$SR = \frac{I_{SS}}{10^6 \times C_M} \quad [V/\mu s] \tag{27}$$

- A taxa de resposta a transientes com  $C_L \neq 0$  é imprevisível, mas pode ser estimada por:

$$SR \approx \frac{I_o}{10^6 \times (C_M + C_L)}$$
 [V/\mus] (28)

Para melhorar a simetria do transiente de saída  $(SR^+=SR^-)$ , é aconselhável estipular:

$$\frac{I_o}{C_M + C_L} \cong \frac{I_{SS}}{C_M}$$

- Faixa de tensão de entrada em modo comum para diferenciais PMOS e NMOS, respectivamente.  $V_{To}$  é a tensão de limiar de condução do transistor  $M_O$ .

$$CMR_{(pmos)} = V_b - V_X - V_{To} \quad [V_{pk}]$$
(29a)

$$CMR_{(nmos)} = V_X - V_b + V_{To} \quad [V_{pk}]$$
(29b)

- Resistor de cancelamento do *zero* no semiplano direito do plano complexo:

$$R_{M} = \frac{1}{g_{m3}} \quad [\Omega] \tag{30}$$

- Máxima excursão de saída do amplificador em malha aberta:
  - Para diferenciais *PMOS*:

$$v_{o(\min)} = V_{o1} - V_{T3}$$
 e  $v_{o(\max)} = V_b - V_{T4}$  (31a)

- Para diferenciais *NMOS*:

$$v_{o(\text{max})} = V_{o1} - V_{T3}$$
 e  $v_{o(\text{min})} = V_b - V_{T4}$  (31b)

- Máxima excursão de saída do amplificador com  $G_v = 1$ :
  - Para diferenciais *PMOS*, é o menor entre os dois valores abaixo:

$$v_{o(\text{max})} = V_b - V_{T4} \qquad [V_{\text{pk}}] \tag{32a}$$

$$v_{\text{\tiny o(max)}} = V_{DD} + V_{T1} \quad [V_{pk}] \tag{32b}$$

- Para diferenciais *NMOS*, é o maior entre os dois valores abaixo:

$$v_{o(\min)} = V_b + V_{T3} \quad [V_{pk}] \tag{33b}$$

$$v_{o(\min)} = V_{SS} + V_{T1} \quad [V_{pk}] \tag{33b}$$

Para  $G_v > 1$ , a excursão de saída é total (*rail-to-rail*), desde que a carga do amplificador seja desprezível, isto é, desde que  $R_L >> R_o$ .

#### 3.2. Amplificador Operacional com Cargas Ativas Cascode

As fontes de corrente convencionais do circuito da Figura 6 podem ser substituídas por fontes de corrente cascode, como mostra o circuito da Figura 8. Esse procedimento é tomado para aumentar o ganho do segundo estágio e a aumentar a rejeição a modo comum do amplificador (CMRR), graças aos aumentos significativos das resistências internas das fontes de corrente  $(M_o \ e \ M_d)$ . Com isso, o ganho do amplificador sobe significativamente em malha aberta, mas a resistência de saída também cresce proporcionalmente. As excursões de sinal, tanto na entrada como na saída, também ficam levemente prejudicadas, devido à diminuição de compliância das duas fontes de corrente. O circuito equivalente AC ao circuito da Figura 8 permanece igual ao circuito da Figura 7, mas com os seguintes valores alterados:

$$r_{of} = r_{dso1} + r_{dso2} \left( 1 + g_{mo1} r_{dso1} \right) \tag{34a}$$

$$r_{oo} = r_{ds41} + r_{ds42} \left( 1 + g_{m41} r_{ds41} \right)$$
 (34b)

Raciocínio análogo pode ser aplicado ao circuito da Figura 4. As arquiteturas de amplificadores operacionais mostradas nas Figuras 4, 6 e 8, conhecidas como estruturas Miller de dois estágios, são as mais convencionais e diretas. Apresentam boa estabilidade, boa faixa de ganho em malha aberta, boa excursão de sinal e são menos afetadas por cargas externas, além de necessitarem de apenas uma tensão de polarização interna  $(V_b)$ , no caso dos circuitos mostrados nas Figuras 4 e 6. A desvantagem desse tipo de arquitetura é que ela possui dois nós de alta impedância  $(v_{o1} e v_o)$  que formam, com as capacitâncias associadas a esses nós, dois polos próximos e dentro da faixa de frequências de utilização  $(0 \le f \le f_T)$ . Para serem estáveis em malha fechada, isto é, para possuírem margem de fase adequada para ganho de tensão igual à unidade, esses amplificadores necessitam, portanto, de um dispositivo interno de compensação. Isso é conseguido através da criação de um polo dominante  $(p_D)$  em baixas frequências que substitui o primeiro polo e joga o segundo polo para  $f > f_T$ , como mostra a Figura 9.

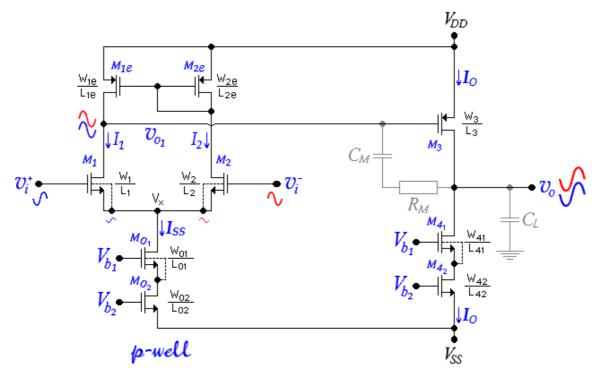


Figura 8 - Amplificador Operacional com Cargas Ativas Cascode.

Esse procedimento exige a integração de um capacitor ( $C_M$ ) e de um resistor ( $R_M$ ), que aumentam a área do *chip*, dificultando e encarecendo o processo de fabricação. Além disso, um polo dominante baixo diminui a taxa de subida do amplificador, que nesse caso, fica, apenas, na faixa:  $5 \ V/\mu s \le SR \le 20 \ V/\mu s$ . Novas arquiteturas devem, portanto, ser investigadas, para suprirem essas deficiências, como as mostradas a seguir.

## 3.3. Amplificador Operacional do Tipo Cascode Telescópico

A Figura 10 mostra duas arquiteturas desse tipo. Os elementos ativos são os transistores  $M_1$ ,  $M_2$ ,  $M_3$  e  $M_4$ , sendo que  $M_3$  e  $M_4$  estão na configuração porta-comum, formando um cascode com os transistores  $M_1$  e  $M_2$ , do par diferencial. Os demais elementos formam fontes e espelhos de corrente. Devido à baixa resistência de entrada do porta-comum, esses amplificadores possuem apenas um nó de alta impedância ( $v_o$ ) e, portanto, pela ausência do polo p2, são incondicionalmente estáveis em malha fechada como se fossem um amplificador de apenas um estágio. A capacitância  $C_L$  é externa e não existem capacitâncias nem resistências internas para dificultar e encarecer o processo de fabricação. Pelo fato de não possuírem polo dominante de baixa frequência e nem efeito Miller, esses amplificadores são muito rápidos, com ganhos de tensão, em malha aberta, muito elevados. As resistências de saída em baixas frequências, graças ao espelho cascode e ao amplificador porta-comum, são elevadíssimas e, por isso, esses tipos de amplificadores também são chamados de OTA (Output Transcondutance Amplifier) de um estágio. O consumo de energia também é menor do que em amplificadores de dois estágios. As desvantagens dessas arquiteturas são, no entanto, óbvias. Como existem cinco ou seis transistores em série entre as duas linhas de alimentação, a excursão de sinal é limitada.

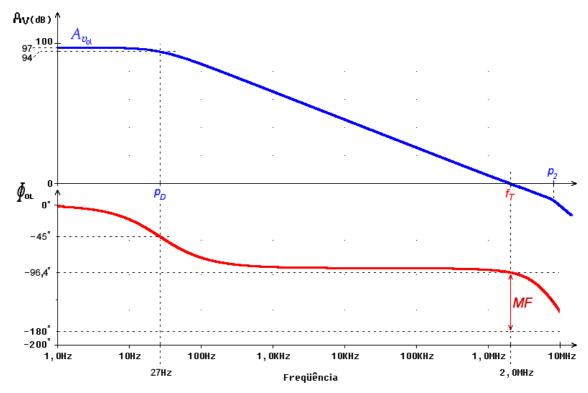


Figura 9 – Curvas de Ganho Versus Frequência e de Fase Versus Frequência dos Amplificadores das Figuras 4, 6 e 8, em Malha Aberta.

Além de necessitarem de duas ou de três tensões de polarização interna  $(V_{b1}, V_{b2} e V_{b3})$ , esses circuitos são muito difíceis de serem polarizados em pontos quiescentes adequados. Por essas razões, não são usados, na prática. Outras arquiteturas do tipo *cascode* mais favoráveis são preferidas, como algumas analisadas a seguir.

## 3.4. Amplificador Operacional do Tipo Cascode Espelhado

Para evitar o excesso de transistores em série entre as linhas de alimentação, os amplificadores do tipo porta-comum podem ser invertidos e as correntes dos transistores do par diferencial podem ser espelhadas para eles, como mostra a Figura 11. Esse tipo de amplificador, conhecido como cascode espelhado (mirrored cascode), continua tendo apenas um nó de alta impedância ( $v_o$ ), porque as impedâncias internas dos diodos MOS, formados por  $M_{Ie}$ , são muito baixas. Esse amplificador também é considerado de estágio único e não precisa de compensação interna. Além disso, possui apenas quatro transistores em série, melhorando as condições de excursão de sinal. Por outro lado, possui um consumo de energia superior ao cascode telescópico e necessita de duas tensões de polarização interna ( $V_{bI}$  e  $V_{b2}$ ). Segue-se uma análise sucinta desse tipo de amplificador.

## 3.4.1. Polarização

O sistema de três equações e três incógnitas, a seguir, resolve a perna central do circuito.

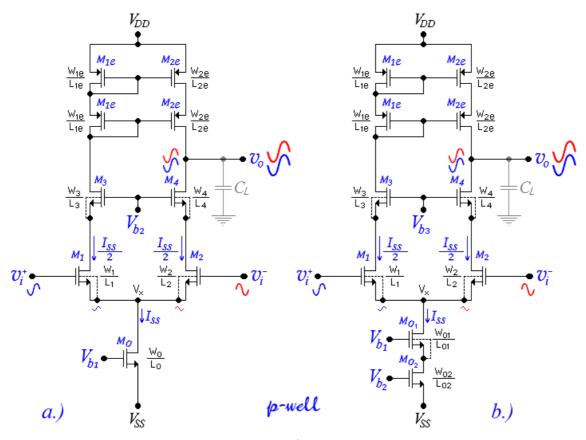


Figura 10 - Amplificadores do Tipo Cascode Telescópico.

Os transistores  $M_1$  e  $M_2$  são considerados idênticos, assim como os diodos MOS, formados por  $M_{1e}$ . As incógnitas desse sistema são:  $I_{SS}$ ,  $V_X$  e  $V_{o1}$ . A sistemática de cálculo, neste caso, é equivalente à apresentada no item 2.1.d, ou seja:

$$V_{X} = \left[ \frac{2I_{SS}L_{o}}{W_{o}K_{Po}(V_{b1} - V_{SS} - V_{To})^{2}} - 1 \right] \times \frac{1}{\lambda_{o}} + V_{SS}$$
(35a)

$$V_{o1} = \left[ \frac{I_{SS} L_1}{W_1 K_{P1} (-V_X - V_{T1})^2} - 1 \right] \times \frac{1}{\lambda_1} + V_X$$
 (35b)

$$-I_{SS} + \frac{W_{1e}}{L_{1e}} K_{P1e} (V_{DD} - V_{o1} + V_{T1e})^2 \times [1 + \lambda_{1e} (V_{DD} - V_{o1})] = 0$$
(35c)

Nos ramos externos, as três equações com três incógnitas são:

$$V_{Y} = V_{DD} - \left[ \frac{2I_{o}L_{2e}}{W_{2e}K_{P2e}(V_{DD} - V_{o1} + V_{T2e})^{2}} - 1 \right] \times \frac{1}{\lambda_{2e}}$$
(36a)

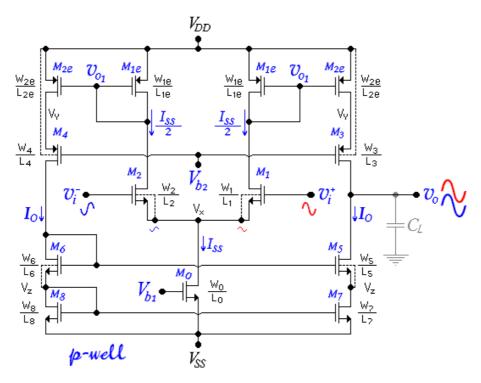


Figura 11- Amplificador Operacional Tipo Cascode Espelhado.

$$V_{off} = V_Y - \left[ \frac{2I_o L_3}{W_3 K_{P3} (V_Y - V_{h2} + V_{T3})^2} - 1 \right] \times \frac{1}{\lambda_3}$$
 (36b)

$$-I_{o} + \frac{1}{2} \times \frac{W_{5}}{L_{5}} K_{P5} \left( \frac{V_{off} - V_{SS}}{2} - V_{T5} \right)^{2} \times \left[ 1 + \lambda_{5} \left( \frac{V_{off} - V_{SS}}{2} \right) \right] = 0$$
 (36c)

As incógnitas são:  $I_o$ ,  $V_Y$  e  $V_{off}$ , sendo  $V_{off}$  a tensão de *offset* sistêmico de saída do amplificador em malha aberta, que, em primeira instância, deve ser nula. Como  $M_5 \equiv M_6 \equiv M_7 \equiv M_8$ , então:

$$V_Z = \frac{V_{SS} + V_{off}}{2}$$

Se  $M_{1e} \equiv M_{2e}$ , então:  $I_o = 0.5 I_{SS}$ , como acontece com frequência. Evidentemente:  $M_3 \equiv M_4$ .

#### - Exemplo:

Sejam: 
$$K_{Pn}=132,4320519~\mu\text{A/V}^2;~V_{Tn}=0,825~V~\text{e}~\lambda_n=0,015~V^1.$$
  $K_{Pp}=42,5~\mu\text{A/V}^2;~V_{Tp}=-0,925~V~\text{e}~\lambda_p=0,0145~V^1.$   $L_o=L_1=L_2=L_{1e}=L_{2e}=2\mu\text{m}.$   $W_o=W_{1e}=W_{2e}=10\mu\text{m}~\text{e}~W_1=W_2=5\mu\text{m}.$   $L_{2e}=L_3=L_4=2\mu\text{m}~\text{e}~L_5=L_6=L_7=L_8=10\mu\text{m}.$   $W_{2e}=10\mu\text{m};~W_3=W_4=20\mu\text{m}~\text{e}~W_5=W_6=W_7=W_8=7\mu\text{m}.$   $V_{DD}=2,5V;~V_{SS}=-2,5V;~V_{b1}=-1,45V~\text{e}~V_{b2}=0,447V.$ 

Então:

$$I_{SS} = 17,12585$$
 [ $\mu$ A]  $V_{o1} = 1,29356$  [V] e  $V_X = -1,04854$  [V]  $I_o = 8,52918$  [ $\mu$ A]  $V_{off} = 796,55$  [ $n$ V]  $V_Y = 1,5701$  [V] e  $V_Z = -1,25$  [V]

e

	$M_1,M_2$	$M_{1e}$ , $M_{2e}$	Mo	$M_3,M_4$	$M_5, M_6, M_7, M_8$
$I_D[\mu A]$	8,56292	-8,56292	17,12585	-8,52918	8,52918
$\mathbf{V_{GS}}\left[\mathbf{V}\right]$	1,04854	-1,20644	1,05000	-1,12310	1,25000
$V_{DS}[V]$	2,34210	-1,20644	1,45146	-1,57010	1,25000
$\mathbf{V}_{\mathbf{Dsat}}\left[\mathbf{V}\right]$	0,22354	-0,28144	0,22500	-0,19810	0,42500
$\mathbf{g_m}[\mu A/V^2]$	76,6109	60,8515	152,230	86,1095	40,1373
$\mathbf{r}_{\mathbf{ds}}\left[\mathbf{M}\mathbf{\Omega}\right]$	8,05902	8,19486	3,97750	8,27000	7,96286

Os parâmetros incrementais foram calculados pelas equações:

$$g_m = \frac{2I_D}{V_{Dsat}}$$
 ;  $r_{ds} = \frac{1 + \lambda V_{DS}}{\lambda I_D}$ 

Outras grandezas:

$$r_{od} = \frac{r_{ds1e}}{1 + g_{m1e}r_{ds1e}} = 16,40 \text{ [k}\Omega] \qquad r_{of} = r_{dso} = \frac{1 + \lambda_n (V_X - V_{SS})}{\lambda_n I_{SS}} = 3,9775 \text{ [M}\Omega]$$

$$r_{oe} = r_{ds5} + r_{ds7} (1 + g_{m5}r_{ds5}) = 2,561 \text{ [G}\Omega]$$

Sendo  $r_{oe}$  a resistência interna do espelho de corrente formado por  $M_5$  e  $M_7$ .

#### 3.4.2. Grandezas AC para pequenos sinais e baixas frequências

#### 3.4.2.a. Ganho de tensão do estágio diferencial:

$$A_{vo1} = \frac{v_{o1}}{v_i^+} = -g_{m1} \times \frac{r_{ds1} \times r_{od}}{2(r_{ds1} + r_{od})} \quad [V/V]$$
(37)

#### 3.4.2.b. Ganho de tensão do segundo estágio:

$$A_{v2} = \frac{v_{Y}}{v_{o1}} = -\frac{2g_{m1e}r_{ds1e} \times (r_{ds3} + r_{oe})}{r_{ds3} + r_{oe} + r_{ds1e}(1 + g_{m3}r_{ds3})} \quad [V/V]$$
(38)

#### 3.4.2.c. Ganho de tensão do terceiro estágio:

$$A_{v3} = \frac{v_o}{v_V} = \frac{(1 + g_{m3}r_{ds3}) \times r_{oe}}{r_{ds3} + r_{oe}}$$
(39)

#### 3.4.2.d. Ganho de tensão total em malha aberta do amplificador operacional:

$$A_{vol} = \frac{v_o}{v_i^+} = A_{vol} \times A_{v2} \times A_{v3}$$
 (40)

#### 3.4.2.e. Resistência de saída do amplificador operacional:

$$R_{o} = \frac{\left[r_{ds3} + r_{ds1e}(1 + g_{m3}r_{ds3})\right] \times r_{oe}}{r_{ds3} + r_{oe} + r_{ds1e}(1 + g_{m3}r_{ds3})} \quad [\Omega]$$
(41)

#### 3.4.3. Outras grandezas AC do amplificador operacional

## 3.4.3.a. Frequência de transição ou produto ganho × largura de faixa (GBWP):

$$f_T \cong \frac{A_{vol}}{2\pi R_o C_L} \quad [Hz] \tag{42}$$

3.4.3.b. Polo dominante da função de transferência de  $A_{ni}$ :

$$p_D \cong \frac{1}{2\pi R_o C_L} \quad [\text{Hz}] \tag{43}$$

3.4.3.c. Taxa de resposta a transientes (slew-rate):

$$SR = \frac{2I_o}{10^6 \times C_L} \quad [V/\mu s] \tag{44}$$

#### 3.4.3.d. Faixa de tensão de entrada em modo-comum:

$$CMR = V_X - V_{b1} + V_{Tn} \quad [V_{pk}] \tag{45}$$

#### 3.4.3.e. Excursão de saída:

A excursão de sinal nesse tipo de amplificador, graças à fonte de corrente *cascode* formada por  $M_5$  e  $M_7$  e graças à colocação de quatro transistores em série, é levemente inferior à do amplificador da Figura 6, aproximando-se mais da excursão de saída do amplificador da Figura 8. Para melhorar esse ponto, o projetista deve procurar, na literatura, fontes ou espelhos de corrente de grande excursão. A máxima excursão de saída para esse circuito pode ser calculada, em malha aberta ou para  $G_v = 1 \text{ V/V}$ , respectivamente, pelas equações:

$$V_{o(\text{max})} = |2V_{GS5} - V_{Tn} + V_{SS}| [V_{\text{pk}}] \text{ ou } V_{o(\text{max})} = |2V_{Dsat5} + V_{SS}| [V_{\text{pk}}]$$
 (46)

#### - Exemplo:

Para o exemplo numérico descrito na Seção 3.6.1, o amplificador apresenta as seguintes grandezas AC:

$$A_{vol} = -0.627 \text{ [V/V]}$$
  $A_{v2} = -304.567 \text{ [V/V]}$   $A_{v3} = 710.824 \text{ [V/V]}$ 

O ganho total do amplificador em malha aberta vale, portanto:

$$A_{vol} = 135.731,4$$
 [V/V] ou  $A_{vol} = 102,62$  [dB]

A resistência de saída do amplificador em malha aberta vale:

$$R_{o} = 1,7814$$
 [G $\Omega$ ]

Outras grandezas AC, com  $C_L = 1 pF$ :

$$f_T = 12,13$$
 [MHz]  $p_D = 89,34$  [Hz]  $SR = 17$  [V/ $\mu$ s]  $CMR = 1,2265$  [V<sub>pk</sub>] 
$$V_{o(max)} = 0,825$$
 [V<sub>pk</sub>] ou  $V_{o(max)} = 1,65$  [V<sub>pk</sub>]

Conclusão:

O amplificador apresentado na Figura 11 é um amplificador operacional que apresenta, em malha aberta, alto ganho de tensão e resistências elevadíssimas, tanto na entrada como na saída, constituindo-se, portanto, em um verdadeiro OTA. A tensão de *offset* de saída, que no amplificador das Figuras 6 e 8 eram dependentes exclusivamente das geometrias dos MOSFET 's, aqui depende fortemente de  $V_{b2}$ , que é uma tensão que pode ser ajustada na linha de produção do chip ou através de um dispositivo externo. A arquitetura cascode espelhado permite, no mínimo, quatro transistores em série e não exige nenhum capacitor e nenhum resistor integrado. A dissipação de potência  $(171 \ \mu W)$  é equivalente ao do amplificador da Figura 6 e, portanto, baixa. O desempenho em velocidade de resposta é altamente dependente da capacitância de carga e da capacitância interna do espelho cascode, mas geralmente é mais rápido do que o amplificador da Figura 6. Em DC, depende de duas linhas de polarização interna  $(V_{b1} \ \mathbf{e} \ V_{b2})$ , fazendo com que o projeto fique mais complexo do que o do amplificador da Figura 6.

## 3.5. Amplificador Operacional do Tipo Cascode Invertido

Uma alternativa aos circuitos das Figuras 10 e 11 é a arquitetura usada na Figura 12, conhecida como cascode invertido ( $folded\ cascode$ ). Esse tipo de amplificador, a exemplo dos dois anteriores, continua tendo apenas um nó de alta impedância ( $v_o$ ), porque a impedância de entrada do amplificador porta-comum, formado por  $M_4$ , é muito baixa. Esse amplificador também é considerado de um estágio e não precisa de compensação interna. Além disso, possui apenas quatro transistores em série, melhorando as condições de excursão de sinal, em relação ao cascode da Figura 10. Por outro lado, possui um consumo de energia levemente superior ao cascode telescópico. Além disso, necessita de três tensões de polarização interna ( $V_{b1}$ ;  $V_{b2}$  e  $V_{b3}$ ), tornando mais complexo o seu projeto. Segue-se uma análise sucinta desse tipo de amplificador.

## 3.5.1. Polarização

O sistema de cinco equações e cinco incógnitas, a seguir, resolve o ponto quiescente do circuito. Os transistores  $M_1$  e  $M_2$  são considerados idênticos, assim como os transistores  $M_{Ie}$  e  $M_{2e}$ . Também valem as identidades:  $M_5 \equiv M_6 \equiv M_7 \equiv M_8$  e  $M_3 \equiv M_4$ . As incógnitas desse sistema são:  $I_{SS}$ ,  $V_X$ ,  $V_{ol}$ ,  $I_o$  e  $V_{off}$ , sendo  $V_{off}$  a tensão de offset sistêmico de saída do amplificador em malha aberta, que, em primeira instância, deve ser nula. Normalmente, em um caso de síntese como ponto de partida de cálculo de anteprojeto, deve-se fazer  $I_1 = I_{SS}$  e  $I_o = I_{SS}/2$ , sendo  $I_1 = I_o + I_{SS}/2$ . Em geral,  $I_1 \ge I, I \times I_{SS}$ .

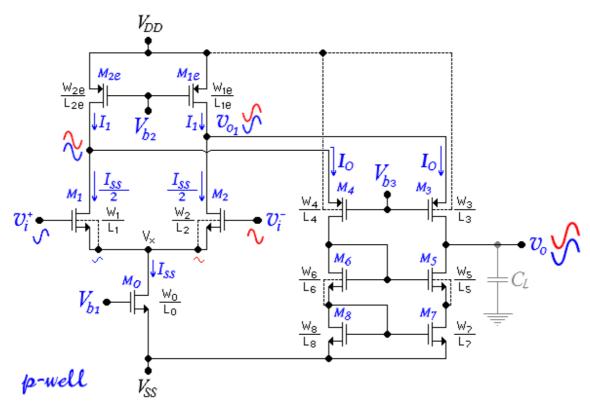


Figura 12 - Amplificador Operacional Tipo Cascode Invertido.

$$-I_{SS} + \frac{W_o}{2L_o} K_{Pn} (V_{b1} - V_{SS} - V_{Tn})^2 \times [1 + \lambda_n (V_X - V_{SS})] = 0$$
(46a)

$$-I_{SS} + \frac{W_1}{L_1} K_{Pn} \left( -V_X - V_{Tn} \right)^2 \times \left[ 1 + \lambda_n \left( V_{o1} - V_X \right) \right] = 0$$
 (46b)

$$-I_{o} - \frac{I_{SS}}{2} + \frac{W_{1e}}{2L_{1e}} K_{Pp} (V_{DD} - V_{b2} + V_{Tp})^{2} \times [1 + \lambda_{p} (V_{DD} - V_{o1})] = 0$$
(46c)

$$-I_{o} + \frac{1}{2} \times \frac{W_{5}}{L_{5}} K_{Pn} \left( \frac{V_{off} - V_{SS}}{2} - V_{Tn} \right)^{2} \times \left[ 1 + \lambda_{n} \left( \frac{V_{off} - V_{SS}}{2} \right) \right] = 0$$
 (46d)

$$V_{off} = V_{o1} - \left[ \frac{2I_o L_3}{W_3 K_{Pp} (V_{o1} - V_{b3} + V_{Tp})^2} - 1 \right] \times \frac{1}{\lambda_p}$$
 (46e)

Infelizmente, embora o sistema constituído pelas Equações  $46a \sim 46e$  seja de cinco equações e de cinco incógnitas, o sistema não possui solução explícita, já que ambas as correntes,  $I_o$  e  $I_{SS}$ , segundo as Equações 46b e 46c, dependem da tensão  $V_{ol}$ , que também é uma incógnita. A única maneira de solucionar esse sistema é através de um programa de cálculo numérico, como o usado pelos simuladores, ou por tentativa e erro.

#### - Exemplo:

Sejam: 
$$K_{Pn} = 132 \ \mu A/V^2$$
;  $V_{Tn} = 0.825 \ V \ e \ \lambda_n = 0.015 \ V^{-1}$ .  $K_{Pp} = 42.5 \ \mu A/V^2$ ;  $V_{Tp} = -0.925 \ V \ e \ \lambda_p = 0.0145 \ V^{-1}$ .  $L_o = L_1 = L_2 = L_{1e} = L_{2e} = L_3 = L_4 = L_5 = L_6 = L_7 = L_8 = 2\mu m$ .  $W_1 = W_2 = W_5 = W_6 = W_7 = W_8 = 2\mu m$ .  $W_o = 4\mu m$ .  $W_{1e} = W_{2e} = 22\mu m \ e \ W_3 = W_4 = 10\mu m$ .  $V_{DD} = 2.5V$ ;  $V_{SS} = -2.5V$ ;  $V_{b1} = -1.25 \ V$ ;  $V_{b2} = 1.25V \ e \ V_{b3} = 0$ .

Então:

$$I_{SS} = 24,290942$$
 [µA]  $V_{o1} = 1,27147$  [V] e  $V_{X} = -1,2461$  [V]  
 $I_{o} = 12,98419$  [µA] e  $V_{off} = 28,791$  [mV] e

	$M_1,M_2$	$M_{1e}$ , $M_{2e}$	Mo	$M_3$ , $M_4$	$M_5, M_6, M_7, M_8$
$I_D[\mu A]$	12,1455	-25,1297	24,29094	-12,9842	12,9842
$\mathbf{V_{GS}}\left[\mathbf{V}\right]$	1,24610	-1,25000	1,25000	-1,27147	1,2356
$\mathbf{V}_{\mathbf{DS}}\left[\mathbf{V}\right]$	2,51757	-1,22853	1,25390	-1,24268	1,2356
$V_{Dsat}[V]$	0,4211	-0,32500	0,42500	-0,34647	0,4394
$\mathbf{g_m}[\mu A/V^2]$	57,6845	154,644	114,3103	74,9510	59,1002
$r_{ds} [M\Omega]$	5,69630	2,79327	2,79613	5,40721	5,23183

Os parâmetros incrementais foram calculados pelas equações:

$$g_m = \frac{2I_D}{V_{Dest}}$$
 e  $r_{ds} = \frac{1 + \lambda V_{DS}}{\lambda I_D}$ 

#### 3.5.2. Grandezas AC para pequenos sinais e baixas frequências

3.5.2.c. Ganho de tensão em malha aberta do amplificador operacional [1]:

$$A_{vol} = \frac{v_o}{v_i^+} = \frac{g_{m1}}{g_{ds1} + g_{ds1e}} + \frac{g_{ds6}}{g_{m5}r_{ds5}}$$
 [V/V] (47)

3.5.2.d. Resistência de saída do amplificador operacional [1]:

$$R_o = \frac{g_{m3}r_{ds3}g_{m5}r_{ds5}}{g_{m5}r_{ds5}g_{ds6} + g_{m5}r_{ds5}(g_{ds1} + g_{ds1e})} \quad [\Omega]$$
(48)

#### 3.5.3. Outras grandezas AC do amplificador operacional

3.5.3.a. Frequência de transição ou produto ganho  $\times$  largura de faixa (GBWP):

$$f_T = \frac{g_{m1}}{2\pi C_T} \quad [Hz] \tag{49}$$

#### 3.5.3.b. Polo dominante da função de transferência de $A_{v_i}$ :

$$p_D \cong \frac{1}{2\pi R_o C_L} \quad [Hz] \tag{50}$$

#### 3.5.3.c. Taxa de resposta a transientes (slew-rate):

$$SR = \frac{2I_o}{10^6 \times C_I} \quad [V/\mu s] \tag{51}$$

#### 3.5.3.d. Faixa de tensão de entrada em modo-comum:

$$CMR = V_{X} - V_{b1} + V_{Tn} \quad [V_{pk}] \tag{52}$$

#### 3.5.3.e. Excursão de saída:

A excursão de sinal nesse tipo de amplificador, graças à fonte de corrente *cascode* formada por  $M_5$  e  $M_7$  e graças à colocação de quatro transistores em série, é levemente inferior à do amplificador da Figura 6, aproximando-se mais da excursão de saída do amplificador da Figura 8. Para melhorar esse ponto, o projetista deve procurar, na literatura, fontes ou espelhos de corrente de grande excursão [2]. A máxima excursão de saída para esse circuito pode ser calculada, em malha aberta ou para  $G_v = 1$  VV, respectivamente, pelas equações:

$$V_{o(\text{max})} = |2V_{GS5} - V_{Tn} + V_{SS}| [V_{\text{pk}}] \text{ ou } V_{o(\text{max})} = |2V_{Dsat5} + V_{SS}| [V_{\text{pk}}]$$
 (53)

#### - Exemplo:

Para o exemplo numérico descrito na Seção 3.5.1, o amplificador apresenta as seguintes grandezas AC:

$$A_{rol} = 29.834,2$$
 [V/V] ou  $A_{rol} = 89,49$  [dB]

A resistência de saída do amplificador em malha aberta vale:

$$R_{o} = 520,887$$
 [M $\Omega$ ]

Outras grandezas AC, com  $C_L = 1 pF$ :

$$f_T = 9,116 \text{ [MHz]}$$
  $p_D = 305,54 \text{ [Hz]}$   $SR = 26 \text{ [V/\mu s]}$   $CMR = 1,2265 \text{ [V_{pk}]}$   $V_{o(\text{max})} = 0,800 \text{ [V_{pk}]}$  ou  $V_{o(\text{max})} = 1,61 \text{ [V_{pk}]}$ 

#### Conclusão:

O amplificador apresentado na Figura 12 é um amplificador operacional que apresenta, em malha aberta, alto ganho de tensão e resistências elevadíssimas, tanto na entrada como na saída, constituindo-se, portanto, em um verdadeiro OTA. A dissipação de potência (125,7  $\mu W$ ) é baixa. Para melhorar a excursão de saída, o projetista deve optar por um espelho cascode ( $M_5$ ,  $M_6$ ,  $M_7$  e  $M_8$ ) de grande excursão [2].

Outras grandezas:

$$r_{oe} = r_{ds5} + r_{ds7} (1 + g_{m5} r_{ds5}) = 1,6281 \text{ [G}\Omega]$$

Sendo  $r_{oe}$  a resistência interna do espelho de corrente formado por  $M_5$  e  $M_7$ .

#### 4. – Referências

[1] M. M. Hershenson, S. P. Boyd, T. H. Lee, "Automated Design of Folded-Cascode Op-Amps with Sensitivity Analysis", Center of Integrated Systems, Stanford University, Stanford, CA, 2007.

[2] P. R. Veronese, "Fontes de Corrente Constante e Espelhos de Corrente", Departamento de Engenharia Elétrica, EESC, USP, 2010.

## 5. – Bibliografia

- P. E. Allen, D. R. Holberg, *CMOS Analog Circuit Design*, 2<sup>th</sup> Edition, Oxford University Press, 2002.
- R. J. Baker, *CMOS Circuit Design, Layout and Simulation*, IEEE Press Series, Wiley-Interscience, Revised 2<sup>th</sup> Edition, New York, 2008.
- P. R. Gray, P. J. Hurst, S. H. Lewis, R. G. Meyer, *Analysis and Design of Analog Integrated Circuits*, 5<sup>th</sup> Edition, John Wiley & Sons, Inc., New York, 2009.
- A. S. Sedra, K. C. Smith, *Microeletrônica*, 5<sup>a</sup> Edição, Pearson-Prentice Hall, São Paulo, 2007.
- P. R. Veronese, *Fontes, Espelhos de Corrente e Referências de Tensão*, SEL-EESC-USP, Rev. 3, 2012.
- B. Razavi, Fundamentos de Microeletrônica, 1ª Ed., LTC, 2010, Caps. 6, 7, 9, 10, 11 e 15.

## Paulo Roberto Veronese.