

中国科学技术大学计算机学院
《数字电路实验》报告



实验题目：使用 Vivado 进行仿真

学生姓名：_____徐奥_____

学生学号：_____PB20061343_____

完成日期：_2021 年 11 月 11 日_

计算机实验教学中心制

2020 年 09 月

【实验题目】

使用 Vivado 进行仿真

【实验练习】

题目 1. 编写 Verilog 仿真文件，生成题目所示的波形，并在 Vivado 中进行仿真

仿真代码如图 1

```
module lab05_q1_s();  
  reg a,b;  
  lab05_q1_v lab05_q1_v(.a(a),.b(b));  
  initial begin  
    a = 1; b = 0;  
    #100 a = 1; b = 1;  
    #100 a = 0; b = 1;  
    #75 a = 0; b = 0;  
    #75 a = 0; b = 1;  
    #50 $finish;  
  end  
endmodule
```

图 1

仿真波形如图 2:

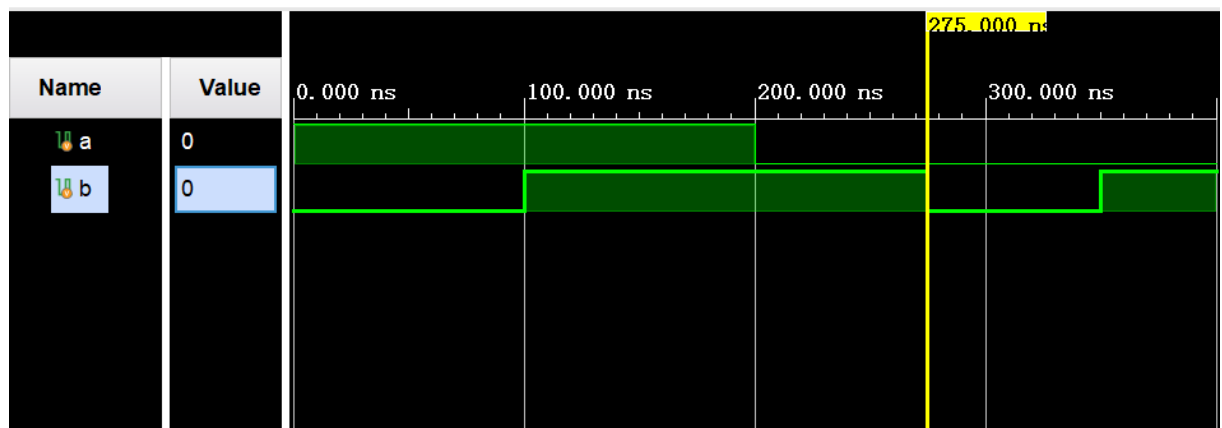


图 2

题目 2. 编写 Verilog 仿真文件，生成题目所示的波形，并在 Vivado 中进行仿真。

仿真代码如图 3

```
module lab05_q2_s();
reg clk,rst_n,d;
lab05_q2_v lab05_q2_v(.clk(clk),.rst_n(rst_n),.d(d));

initial clk = 0;
always #5 clk = ~clk;

initial
begin
    rst_n = 0;
    #27.5 rst_n = 1;
    #27.5 $stop;
end

initial
begin
    d = 0;
    #12.5 d = 1;
    #25 d = 0;
    #17.5 $stop;
end
endmodule
```

图 3

仿真波形如图 4

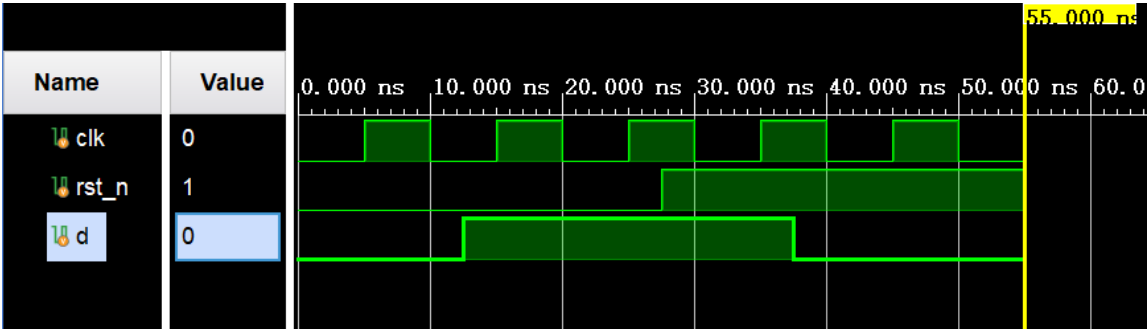


图 4

题目 3. 利用题目 2 中的信号作为以下代码的输入，在 Vivado 中对其仿真，并观察仿真波形。

仿真代码如图 5

```
module lab05_q3_s();
reg clk,rst_n,d;
wire q;
lab05_q3_v lab05_q3_v(.clk(clk),.rst_n(rst_n),.d(d),.q(q));

initial clk = 0;
always #5 clk = ~clk;

initial
begin
    rst_n = 0;
    #27.5 rst_n = 1;
    #27.5 $stop;
end

initial
begin
    d = 0;
    #12.5 d = 1;
    #25 d = 0;
    #17.5 $stop;
end
endmodule
```

图 5

仿真波形如图 6

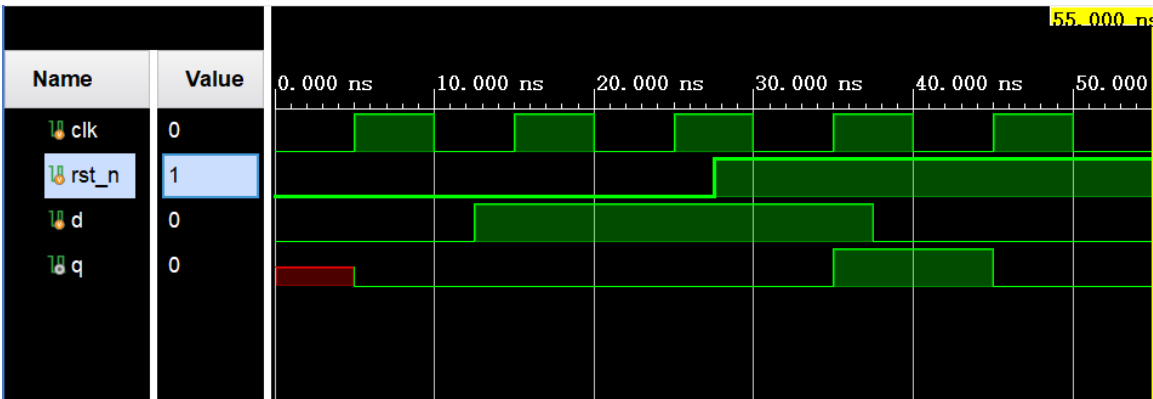


图 6

题目 4. 设计一个 3-8 译码器，编写仿真测试文件，在 Vivado 中对其进行仿真。要求仿真时遍历所有的输入情况组合，给出源代码和仿真截图。

首先，编写 3-8 译码器 Verilog 代码，如图 7，其中输入 A、输入使能 En、输出 Y 均为高电平有效

```
module lab05_q4_v(  
    input [2:0] A,  
    input En,  
    output reg [7:0] Y  
);  
  
integer k;  
  
always @(A,En) begin  
    Y = 8'b0000_0000;  
    for(k = 0; k <= 7; k = k + 1)  
        if((En==1) && (A==k))  
            Y[k] = 1;  
        else  
            Y[k] = 0;  
    end  
endmodule
```

图 7

编写仿真测试文件，遍历所有的输入情况组合，如图 8

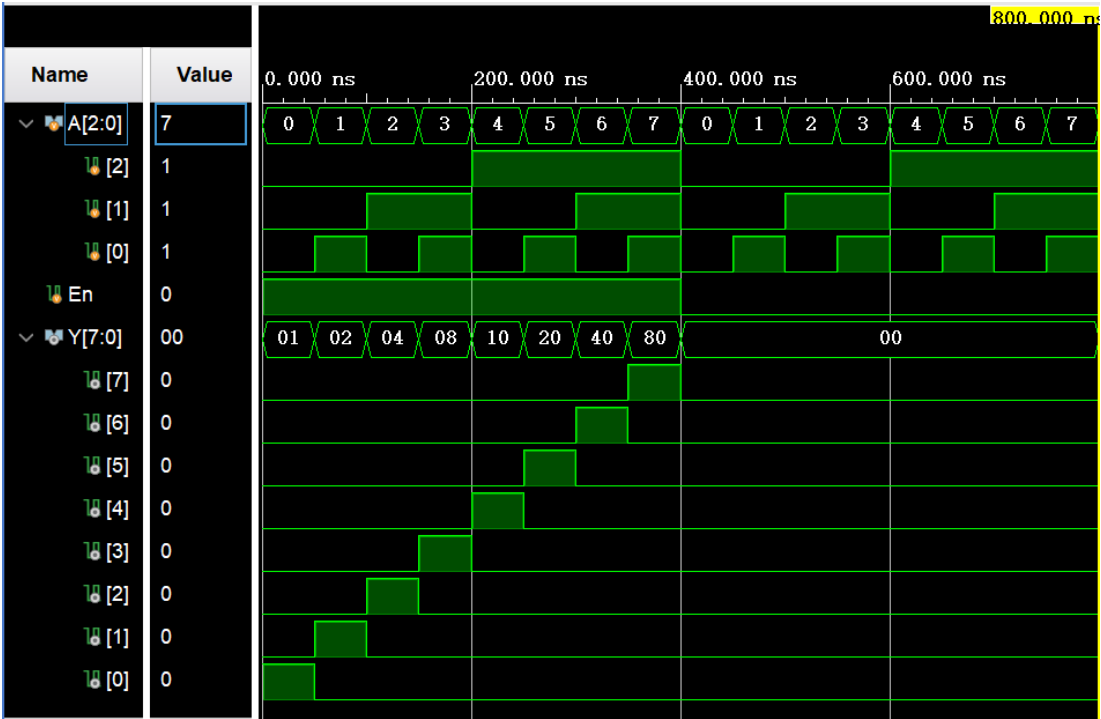
```
module lab05_q4_s();
reg [2:0] A;
reg En;
wire [7:0] Y;
lab05_q4_v lab05_q4_v(.A(A),.En(En),.Y(Y));
initial begin
    En = 1; A = 3'b000;
    #50 En = 1; A = 3'b001;
    #50 En = 1; A = 3'b010;
    #50 En = 1; A = 3'b011;
    #50 En = 1; A = 3'b100;
    #50 En = 1; A = 3'b101;
    #50 En = 1; A = 3'b110;
    #50 En = 1; A = 3'b111;

    #50 En = 0; A = 3'b000;
    #50 En = 0; A = 3'b001;
    #50 En = 0; A = 3'b010;
    #50 En = 0; A = 3'b011;
    #50 En = 0; A = 3'b100;
    #50 En = 0; A = 3'b101;
    #50 En = 0; A = 3'b110;
    #50 En = 0; A = 3'b111;

    #50 $finish;
end
endmodule
```

图 8

仿真波形为：



【总结与思考】

1. 在本次实验中，我学习了如何用 Vivado 新建一个工程，并学习了如何编写一个有效的仿真测试代码。
2. 通过仿真波形，可以清楚地看到自己的代码实现了什么功能、是否按预期实现了功能，有助于判断代码的正确性。
3. 本次实验难度适中，通过实验文档题目的介绍部分，可以快速上手 Vivado。
4. 本次实验任务量适中，题目难度梯度上升，循序渐进，建议保持。