14. Методы организации ввода-вывода

<u>Ввод (вывод)</u> — это обмен информацией между центральным процессором и внешними устройствами. Для центрального процессора любое внешнее устройство представлено регистром данных, адреса и управления. Связь с внешним устройством осуществляется через контроллер.

Рис 14-1.

На ША выставляется адрес внешнего устройства. Он одновременно поступает не все контроллеры. Селектор адреса контроллера фиксирует факт обращения к конкретному контроллеру.

Селектор адреса – устройство, в котором хранится адрес контроллера и осуществляется его сравнение с адресом на шине.

Под действием сигналов управления (in,out) ШУ осуществляется передача данных. Порты ввода-вывода могут иметь неполную разрядность.

3 способа ввода-вывода

1) программно-управляемый ввод-вывод.

Осуществляется по инициативе процессора и под управлением процессора.

Достоинства: аппаратная простота, маленькая программа

2) ввод-вывод по прерываниям

Осуществляется по инициативе внешнего устройства и под управлением процессора.

Достоинства: сокращение простоев при общении с медленными внешними устройствами

Недостатки: усложнение аппаратных и программных средств

3) ввод-вывод с прямым доступом к памяти (ПДП)

Осуществляется по инициативе внешнего устройства и под управлением контроллера ПДП

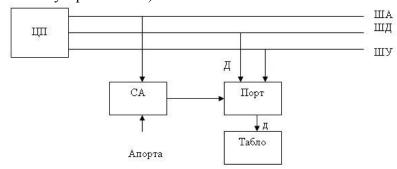
Достоинства: максимальная производительность при обмене с большими массивами

Недостатки: усложнение аппаратных и программных средств

1. Программно-управляемый ввод-вывод

Существует 2 варианта:

• синхронизованный (прямой, без квитирования (для обмена со всегда готовыми внешними устройствами)



Где СА – селектор адреса

Рис 14-2.

• асинхронизированный (по условию, с квитированием). У каждого внешнего устройства имеется триггер готовности

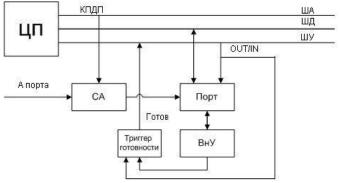
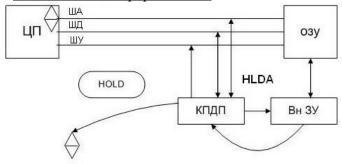


Рис 14-3.

2. Ввод-вывод по прерываниям



 $\Pr T_{mp}$ — регистр типа прерывания

INTR - прерывание

INTA - подтверждение прерывания

Рис 14-4.

Если к процессору в режиме прерывания может обращаться несколько внешних устройств, то внешним устройствам необходимо присвоить приоритеты. Устройство с высшим приоритетом обслуживается в первую очередь.

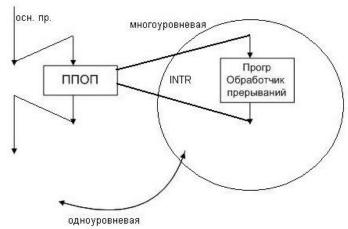


Рис 14-5.

Система прерываний может быть одноуровневой (когда при поступлении более высокого запроса процессор заканчивает предыдущую подпрограмму, а затем переходит к более высокой) и многоуровневой (когда предыдущая программа рвется)

3. Ввод-вывод с прямым доступом к памяти (ПДП)

Осуществляется между внешними ЗУ и ОП процессора, минуя АЛУ.

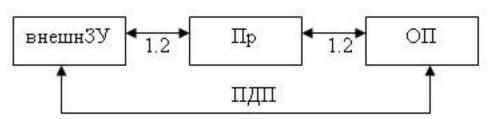


Рис 14-6.

Во время обмена процессор продолжает выполнять основную программу, используя данные и команды, хранящиеся в кэш. Для организации этого обмена контроллер должен быть запрограммирован.

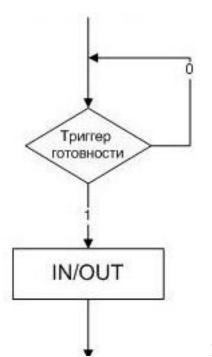


Рис 14-7.

Внешнее устройство подает запрос на обмен в контроллер ПДП (КПДП). Он выставляет запрос HDLD на ШУ. После этого осуществляется цикл программирования КПДП (задаются начальные адреса массивов, их длина и направление обмена). Процессор формирует сигнал подтверждения ПДП (HLDA). Центральный процессор отключается от шин адреса и данных, т.е. переходит в третье высокоимпедансное состояние. Шины адреса и данных подключаются к выходным шинам контроллера ("захват шин"). Контроллер формирует адреса ячеек памяти и адреса ячеек памяти внешнего устройства, и он командует процедурой обмена. Процессор в это время продолжает выполнение основной программы до наступления конфликта.