1. Definición de entradas y salidas

2 Entradas: a y b (canales de bits en serie)

2 Salidas: Cout (carry out) y S, que funcionan con la tabla del semisumador

а	b	Cout	S
0	0	0	0
0	1	0	1
1	0	0	1
1	1	1	0

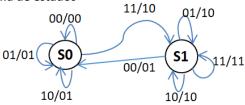
2. Definición de estados

- S0: estado sin carry (no me llevé ninguna)
- S1: estado con carry (me llevé una)

4. Tabla de estados

Estado Presente Y	Estado Futuro Y ⁺ / Salidas Z E1 E0 / Cout S			
	00	01	10	11
S0	SO/00	S0/01	S0/01	S1/10
S1	S0/01	S1/10	S1/10	S1/11

3. Diagrama de estados



5. Minimización de estados

Son todos diferentes

6. Asignación de estado

D

Ш

Hay 2 estados, se necesita 1 FF's, Y Asignaremos arbitrariamente: S0=0, S1=1

7. Tabla de transiciones



Presente	Υ	а	Ь	Futuro	Y	Cout	S
S0	0	0	0	S0	0	0	0
S0	0	0	1	S0	0	0	1
S0	0	1	0	SO	0	0	1
S0	0	1	1	S1	1	1	0
S1	1	0	0	SO	0	0	1
S1	1	0	1	S1	1	1	0
S1	1	1	0	S1	1	1	0
1	1	1	1	S1	1	1	1

8. Elección de FFs

Tipo D por flanco de subida. Q+=D, por tanto, Y+=D

9. Resolución de Karnaughs

$$D = (a \cdot b) + (Y \cdot a) + (Y \cdot b)$$

Cout =
$$(a \cdot b) + (Y \cdot a) + (Y \cdot b)$$

$$S = (Y \cdot /a \cdot /b) + (Y \cdot a \cdot b) + (/Y \cdot a \cdot /b) + (/Y \cdot /a \cdot b) = Y1 + a + b$$

\	Υa		D		
į		00	01	11	10
	0			1	
	1		1	1	1

\	Υa	Cout				
i		00	01	11	10	
	0			1		
	1		1	1	1	

\	Υa		S1		
ì		00	01	11	10
	0		1		1
	1	1		1)

