

IO

(I01) Quina posició de memòria té assignada la interrupció TRAP del i8085?

- 24h
- 26h
- 28h
- 30h

(I02) Quina d'aquestes interrupcions NO és directa?

Trieu-ne una:

- a. RST5.5
- b. RST7.5
- c. RST6.5
- d. INTR
- e. TRAP

La teva resposta és incorrecta.

La resposta correcta és: INTR

(I03) Quina de les següents interrupcions és la menys prioritària?

- INTR
- RST5.5
- RST6.5
- RST7.5
- TRAP

(I04) Quina de les següents interrupcions NO es pot emmascarar?

- INTR
- RST5.5
- RST6.5
- RST7.5
- TRAP

(I05) Quan el microprocessador detecta una interrupció el primer que fa és

Trieu-ne una:

- a. Acabar d'executar la instrucció que estava executant en aquell moment
- b. cedir els busos al dispositiu d'entrada/sortida
- c. deshabilitar les interrupcions
- d. guardar el PC

La teva resposta és incorrecta.

La resposta correcta és: Acabar d'executar la instrucció que estava executant en aquell moment

(I06) Quan atenem a una interrupció...

Trieu-ne una:

- a. el dispositiu d'entrada/sortida guarda el PC
- b. el registre stack pointer s'inicialitza
- c. es guarda Acumulador i registre d'instruccions en pila.
- d. es guarda el PC a la pila de forma automàtica

La teva resposta és incorrecta.

La resposta correcta és: es guarda el PC a la pila de forma automàtica

(I07) Quins són els pasos per sortir de una RAI

- Cap de les opcions és correcta
- **habilitem les interrupcions recuperem el PC i tornem al programa principal**
- recuperem el PC, habilitem les interrupcions i tornem al programa principal
- tornem al programa principal, habilitem les interrupcions i recuperem el PC

(I08) Quan és el microprocessador qui gestiona les transferències entre dispositius parlem que la transferència es fa per

Trieu-ne una:

- a. Interrupcions
- b. Interrupcions + DMA
- c. consulta o polling
- d. DMA

La teva resposta és incorrecta.

La resposta correcta és: consulta o polling

(I09) El següent codi representa la gestió de la prioritat de tres tipus d'interrupcions diferents (Recepció de comunicacions per un bus sèrie anomenat UART, Overflow de un contador anomenat Timer1 i un altre contador anomenat Timer2). La pregunta és:

Quin tipus de gestió de prioritat fem servir en aquest codi si tots tenen el mateix nivell de prioritat per separat?

```
1  void high_priority interrupt InterruptHandler(void) {  
2      //*****  
3      // RX UART interrupt  
4      //*****  
5      if (PIR1bits.RCIF && PIE1bits.RCIE) {  
6          //todo  
7      }  
8      //*****  
9      // TIMER2 interrupt for the PWM  
10     //*****  
11     else if (PIR1bits.TMR2IF == 1) {  
12         //todo  
13     }  
14     //*****  
15     // TIMER1 interrupt for the ADC  
16     //*****  
17     else if (PIR1bits.TMR1IF == 1) {  
18         //todo  
19     }  
20 }  
21 }
```

Trieu-ne una:

- a. Nivells d'interrupció
- b. Prioritat per software (software polling)
- c. Prioritat basada en DMA
- d. Prioritat per gestió de la localització en HW

La teva resposta és incorrecta.

La resposta correcta és: Prioritat per software (software polling)

(I010) Quina gestió de transferència consumeix més recursos un cop està establerta?

- consulta o polling
- interrupcions directes
- interrupcions autovectoritzades
- interrupcions vectoritzades

i

(i3) Calcula el valor que es guarda en acumulador quan s'executa el següent codi

```
.data 50h  
valor db 12h  
.org 10h  
mvi a, 50h  
lxi h, valor  
xra L
```

- 0
- 42h
- 52h
- FFh

(i4) Calcula el contingut en acumulador quan executem el següent codi

```
.data 50h  
valor: db 15h  
resultat: db 4h  
.org 100h  
main:  
lxi h, valor  
mov a,M  
inx h  
mov b, M  
ora b
```

- 101h
- 15h
- 19h
- A1h

(i5) Estima el valor que queda en acumulador després d'executar el següent codi:

```
.data 50h  
valor: db 55h  
resultat: db 05h  
.org 100h  
lxi h, valor  
lxi b, resultat  
ldax b  
mov d, M  
ora d
```

- 55h
- 5Ah
- 5h
- 60h

(i6) Estima el valor que queda en acumulador després d'executar el següent codi:

```
.data 50h  
dada1: db 12h  
dada2: db 34h  
.org 100h  
mvi h, dada1  
mvi b, dada2  
mov a, h  
mov d, b  
ora d
```

- 36h
- 46h
- 51h
- A1h

(i7) Estima el contingut en acumulador un cop executat el següent codi:

```
.data 50h  
dada1: db 5  
dada2: db 2  
.org 100h  
lxi h, dada1  
lxi b, dada2  
ldax b  
mov d,M  
ana d
```

Trieu-ne una:

- a. Ah
- b. 0h
- c. 10h
- d. Cap de les altres respostes és correcta

Retroacció

La teva resposta és incorrecta.

La resposta correcta és: 0h

(i10) Quin és el valor en acumulador un cop executat el següent codi?

```
.data 50h  
dada1: 45h  
dada2: 23h  
.org 100h  
lxi h, dada1  
lxi b, dada2  
mov d, h  
ldax b  
add d
```

• 23h

- 45h
- 68h
- A1h

MP

(MP1) Una memòria cache té una eficiència del 80% i un temps d'accés de 1 nseg. La memòria principal té un temps d'accés de 10 nseg. Quin és el temps d'accés mitjà?

- 1,8 nseg
- 10 nseg
- 11nseg
- **3 nseg**

(MP2) Una memòria cache té un temps d'accés de 0,5 nseg amb una probabilitat d'encert del 75%. Com a memòria principal tenim una DRAM de 8GB amb un temps de 20 nseg. Quin és el temps d'accés mitjà?

- 0,5 nseg
- 20,5 nseg
- 25 nseg
- **5,5 nseg**

(MP3) Una memòria SDRAM és una memòria

- Totes les opcions són certes
- Una memòria reconfigurable, que pot treballar com estàtica o dinàmica
- és una memòria que no requereix refresh
- **és una memòria volàtil**

(MP4) Una memòria RAM té un decodificador de files de 10 bits i un decodificador de columnes de 10 bits. Si la unitat mínima de memòria és de 32 bits, quina és la capacitat de la memòria?

Trieu-ne una:

- a. 32 kbits
- b. 4 MBytes
- c. Totes les respostes són incorrectes
- d. 1 MByte

Retroacció

La teva resposta és incorrecta.

La resposta correcta és: 4 MBytes

(MP6) Calcula la mida de una memòria que té un descodificador de files de 10 bits, un descodificador de columnes de 8 bits i una unitat mínima de memòria de 16 bits.

- 32 kBytes
- 4 kBytes
- **4Mbits**
- No es pot calcular. Desconeix la mida del bus d'adreses i la mida del bus de dades

(MP7) Quina de les següents memòries no requereix refresh

- DDR4
- DRAM
- SDRAM
- **SRAM**

(MP8) Quin dels següents tipus de memòria es fa servir en una cache

- DDR
- DRAM
- SDRAM
- **SRAM**

(MP9) Una memòria cache té una tassa de error del 2%. El temps d'accés és de 0.85 nseg. La memòria principal corresponent al següent nivell té un temps d'accés de 100 nseg. Quin serà el temps mitjà d'accés a la memòria?

- 0,85 nseg
- 10 nseg
- **2,85 nseg**
- 98,85 nseg

(MP10) La unitat mínima de informació al disc dur utilitzada pel disc dur és

- el cilindre
- **el cluster**
- el sector
- la pista

(MP11) Un programa de test programat en C té un total de 10.000 línies de codi. Un cop compilat dona lloc a un total de 5897 instruccions. El programa triga en executar-se en un processador Cortex M5 un temps de 500 nanosegons. Calcula els CPI promig si la freqüència del processador és de 200 MHz

Trieu-ne una:

- a. 100
- b. No es pot calcular. Falten dades
- c. 150
- d. 45 **x**

La teva resposta és incorrecta.

La resposta correcta és: 100

(MP12) Calcula el rendiment de un ordinador on executem un programa que triga 100 microsegons si el nombre d'instruccions a executar és de 4589

- 100%
- 1000
- **10000**
- No es pot calcular. Falten dades

(MP13) Determina quin dels següents equips té un millor rendiment

- 1.- P2 a 100 MHz amb 4,5 CPI
- 2.- ARM Cortex M7 a 200MHz amb 8 CPI
- 3.- MIPS a 150 MHz amb 6 CPI

- ARM
- **ARM i MIPS, ja que estan empatats**
- MIPS
- No es pot calcular. Falten dades
- P2

(M14) Canviem la memòria DDR2 de un ordinador a una DDR4 que és aproximadament 4 vegades més ràpida. Si el temps d'accés a la memòria correspon amb un 50% del total, indica el temps actual si el temps anterior a fer la millora era de 1 microsegon

- 0,324 microsegons
- 0,5 microsegons
- **0,625 microsegons**
- 0,25 microsegons

(MP15) Calcula el temps d'execució d'un determinat programa en un ordinador si:

1.- Posem una memòria 5 vegades més ràpida i que es fa servir un 40% del temps d'execució del programa

2.- Posteriorment canviem la tarja gràfica per una 8 vegades més ràpida, que es fa servir un 25% del temps

El programa amb les condicions inicials trigava en executar-se 10 milisegons.

- 4,61 milisegons
- **5,31 milisegons**
- 6,8 milisegons
- 7,81 milisegons

(MP16) Una millora en un ordinador fa que aquest passi d'executar un programa de 100 milisegons a 90 milisegons. Decidim aplicar una segona millora, que per si sola faria que el temps d'execució passés de 100 milisegons a 80 milisegons. Quin temps resultant tindrem si apliquem les dues millores?

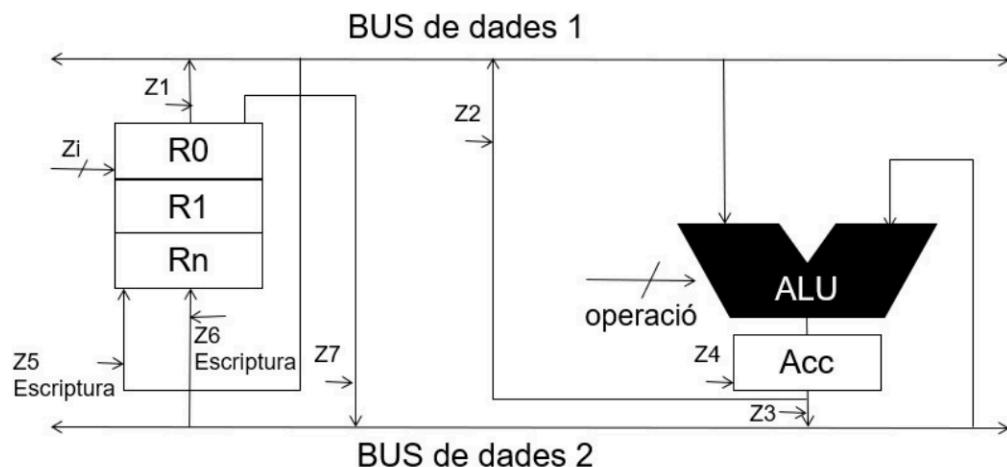
- 70 milisegons
- No es pot saber ja que falten dades
- **Superior a 70 milisegons**
- Inferior a 70 milisegons

CPU

(CPU1) Estima el nombre mínim de cicles requerit per fer l'operació $R1 \Rightarrow R2$ (transferir el contingut de $R1$ a $R2$) amb aquesta unitat de procés, que consta amb un conjunt de registres de doble port

- 1 cicle
- 2 cicles
- 3 cicles
- 4 cicles

(CPU2) Estima el nombre de cicles necessari per fer la operació $R1/2 \Rightarrow R2$ si tenim la següent unitat de procés i el conjunt de registres és de doble port



Trieu-ne una:

- a. 3 cicles
- b. 4 cicles
- c. 2 cicles
- d. 1 cicle

La teva resposta és incorrecta.

La resposta correcta és: 2 cicles

(CPU4) Quina d'aquestes característiques correspon a la unitat de control:

Trieu-ne una:

- a. Descodifica les instruccions ✓
- b. Realitza les operacions aritmètiques i lògiques
- c. Genera les interrupcions
- d. Guarda temporalment el conjunt d'instruccions a executar i el resultat de les dades

La teva resposta és correcta.

La resposta correcta és: Descodifica les instruccions

(CPU5) Quin dels següents registres és el que està més relacionat amb la Unitat de Control

- Acumulador
- MBR
- **Registre d'Instruccions**
- Shift register

(CPU6) Quina de les següents sub-unitats s'encarrega de localitzar la posició de la primera microinstrucció a executar per part de la Unitat de Control

- El Registre d'Instruccions
- **El descodificador**
- El registre d'estat
- El sequenciador

(CPU7) Identifica quina opció correspon a una Unitat de Control amb seqüenciament Implícit

Trieu-ne una:

- a. Incorporen l'adreça de la següent microinstrucció a la pròpia microinstrucció
- b. El seu OpCode correspon amb l'adreça de la primera microinstrucció
- c. hi ha microinstruccions d'execució i microinstruccions de salt
- d. Les microinstruccions són més llargues

La teva resposta és incorrecta.

La resposta correcta és: hi ha microinstruccions d'execució i microinstruccions de salt

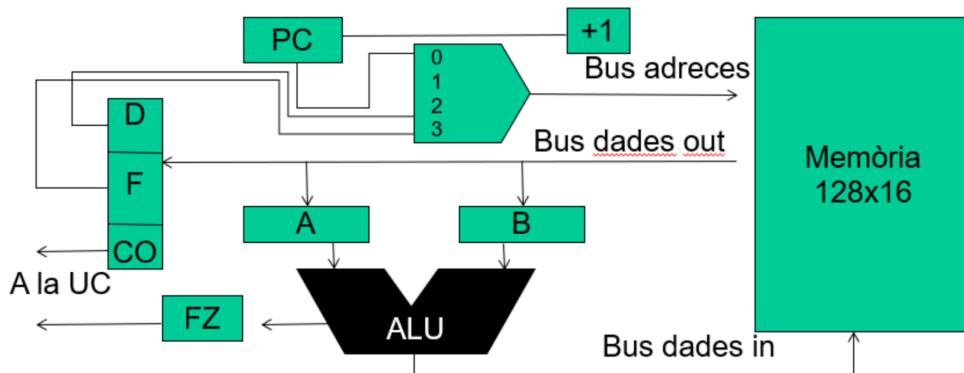
(CPU8) Quina d'aquestes opcions està relacionada amb seqüènciament explicit

- El descodificador indica la primera microinstrucció a executar
- Les microinstruccions estan ordenades
- el OPCode correspon amb l'adreça de la primera microinstrucció a executar
- hi ha microinstruccions d'execució i microinstruccions de salt

(CPU9) En la següent figura, indica el nombre exacte de bits que ha de tenir el bus de control si el nombre d'operacions que pot realitzar aquesta unitat de control és igual a 6

- 10 bits
- 16 bits
- 8 bits
- cap resposta és correcta

(CPU10) Determina el nombre d'entrades cap a la unitat de control que ha de tenir la següent CPU si el registre d'estats només identifica si l'operació dona zero o no i tenim una ISA de 12 instruccions.



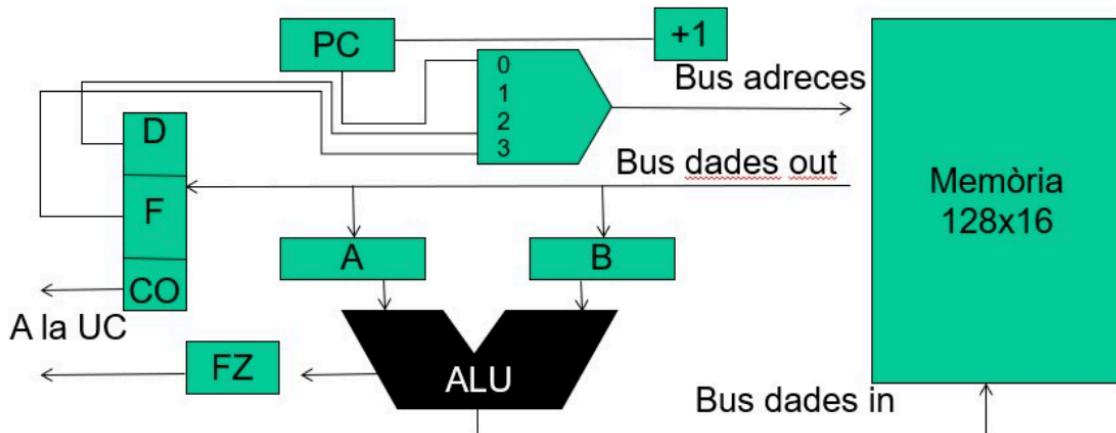
Trieu-ne una:

- a. 5 bits
- b. cap de les opcions és correcta
- c. 4 bits
- d. 3 bits

La teva resposta és incorrecta.

La resposta correcta és: 5 bits

(CPU11) Identifica la mida dels busos de la següent CPU si els registres són de 16 bits, volem que l'escriptura des de memòria es faci en un sol cicle. Seguiu les indicacions de la figura.



Trieu-ne una:

- a. bus de dades de 8 bits, bus d'adreces de 10 bits
- b. Bus de dades de 8 bits bus d'adreces de 11 bits
- c. totes les opcions són incorrectes
- d. Bus de dades de 16 bits, bus d'adreces de 7 bits

La teva resposta és correcta.

La resposta correcta és: Bus de dades de 16 bits, bus d'adreces de 7 bits

Preguntas sin categoría

Quina de les següents instrucció et permet inicialitzar el valor inicial de la pila a partir del contingut d'un parell de registres

- LXI PS, H
- MVI immediat
- **SPHL**
- totes les opcions són incorrectes

Quina d'aquestes instruccions et permet carregar un immediat de 16 bits en un parell de registres

- **LXI H, immediat**
- MVI H, immediat
- SDI immediat
- STAX B

Identifica el nombre de bits que té el bus de adreces, el bus de dades i la suma dels dos en el cas del i8085

- Bus de dades 16 bits
Bus d'adreces 16 bits
Num. de bits totals (dades+adreces): 32 bits
- **Bus de dades 8 bits**
Bus d'adreces 16 bits
Num. de bits totals (dades+adreces): 16 bits
- Bus de dades 8 bits
Bus d'adreces 16 bits
Num. de bits totals (dades+adreces): 24 bits
- Bus de dades 8 bits
Bus d'adreces 8 bits
Num. de bits totals (dades+adreces): 16 bits

Una memòria cache

- és una memòria DRAM amb etiquetes
- és una memòria ROM
- **és una memòria associativa**
- és una memòria de tipo flash integrada en la CPU

Estima el valor que queda en acumulador després d'executar el següent codi:

.data 50h

valor: db 55h

resultat: db 05h

.org 100h

lxi h, valor

lxi b, resultat

ldax resultat

mov d, M

ora d

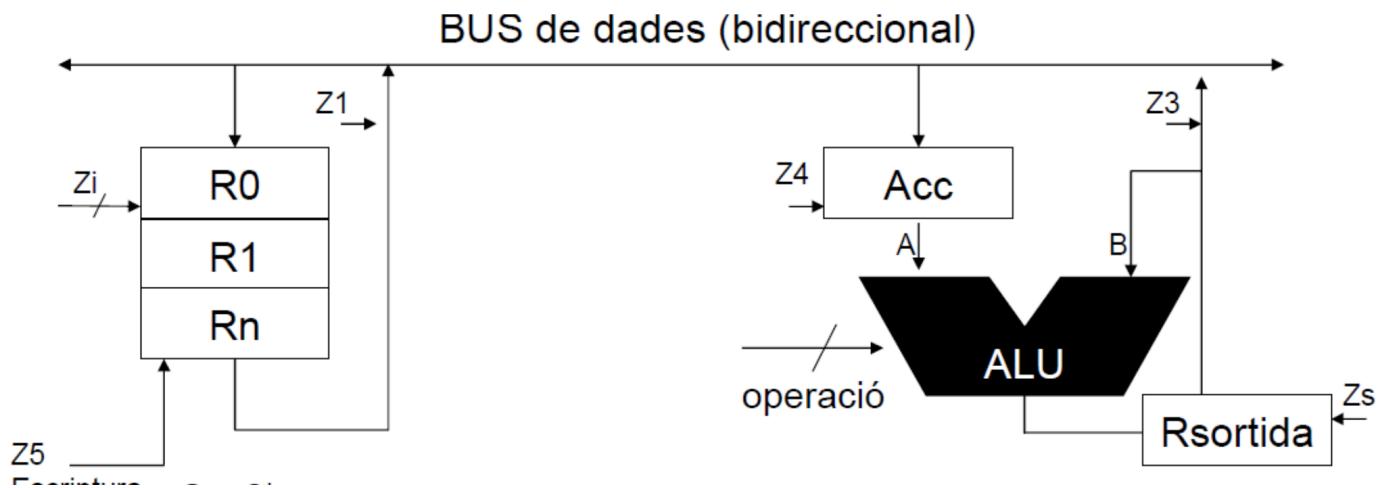
- **55h**
- 5Ah
- 5h
- 60h

B

(B10) Si el nostre nombre d'instruccions del nostre micro és igual a 10, el bus d'adreces és de 10 bits, el bus de dades és de 8 bits i la unitat mínima de memòria és també de 8 bits, la instrucció ADD M, sent M una posició de memòria que opera amb acumulador i on el resultat es guarda en acumulador, quins registres estan implicats en la càrrega i execució d'aquesta instrucció?

- program counter i acumulador en FETCH i registre d'estats i stack pointer en EXE
- **program counter i registre d'instruccions en FETCH i acumulador i registre d'estat en EXE**
- registre de instruccions i acumulador en FETCH i registre acumulador i registre temporal en EXE
- registre de instruccions i stack pointer en FETCH i acumulador i buffer register en EXE

(B11) Identifica el nombre de cicles necessaris per executar $R1+R2 \Rightarrow R1$ amb aquesta arquitectura d'unitat de procés:



Trieu-ne una:

- a. 4 cicles ✓
- b. 5 cicles
- c. 2 cicles
- d. 3 cicles

La teva resposta és correcta.

La resposta correcta és: 4 cicles