1. Definición de entradas y salidas

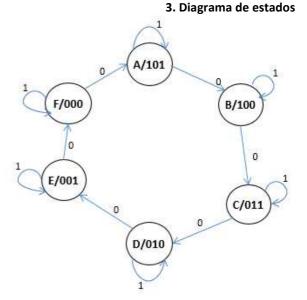
1 Entrada X que hace que avance el contador decreciente (=0) o que se pare (=1) 3 Salidas Z2, Z1 y Z0 para poder contar desde 5 (=101) a 0.

2. Definición de estados

- A estado del contador con salida 5
- B estado del contador con salida 4
- C estado del contador con salida 3
- D estado del contador con salida 2
- E estado del contador con salida 1
- F estado del contador con salida 0

3. Tabla de estados

Estado Presente	Estado F	uturo Y [†]	Salidas				
Υ	X=0	X=1	Z2	Z1	Z0		
Α	В	Α	1	0	1		
В	C	В	1	0	0		
С	D	C	0	1	1		
D	Е	D	0	1	0		
E	F	E	0	0	1		
F	Α	F	0	0	0		



4. Minimización de estados

Son todos diferentes

5. Asignación de estados.

Hay 6 estados, se necesitan 3 FF's: Y2, Y1, Y0.

Asignaremos de forma que cada estado coincida con la salida: A=101, B=100, C=011, D=010, E=001, F=000

D2 D1 D0

6. Tabla de transiciones

Presente	Y2	Y1	Y0	Х	Futuro	Y2 ⁺	Y1 ⁺	YO [†]	Z2	Z1	Z 0
F	0	0	0	0	Α	1	0	1	0	0	0
F	0	0	0	1	F	0	0	0	0	0	0
Е	0	0	1	0	F	0	0	0	0	0	1
Е	0	0	1	1	Е	0	0	1	0	0	1
D	0	1	0	0	Е	0	0	1	0	1	0
D	0	1	0	1	D	0	1	0	0	1	0
С	0	1	1	0	D	0	1	0	0	1	1
С	0	1	1	1	С	0	1	1	0	1	1
В	1	0	0	0	С	0	1	1	1	0	0
В	1	0	0	1	В	1	0	0	1	0	0
Α	1	0	1	0	В	1	0	0	1	0	1
Α	1	0	1	1	Α	1	0	1	1	0	1
-	1	1	0	0	_	Χ	Χ	Χ	Χ	Χ	Χ
-	1	1	0	1	-	Χ	Χ	Χ	Χ	Χ	Χ
-	1	1	1	0	-	Χ	Χ	Χ	Χ	Χ	Χ
-	1	1	1	1	-	Χ	Χ	Χ	Χ	Χ	Χ

7. Elección de FFs

Tipo D por flanco de subida. **Q⁺=D**, por tanto, Y2⁺=D2, Y1⁺=D1, Y0⁺=D0,

8. Resolución de Karnaughs

Y2 Y1 D2				Y2 Y1 D1				Y2 Y1 D0						
Y0 X	00	01	11	10	Y0 X 0	0 01	11	10	Y <u>0</u>		00	01	11	10
00	1)		Χ		00		X	1		oc	1	1	Χ	1
01			×	A	01		X			01			Χ	
11			V	X	11	X	X			11	1	1	Χ	1
10			y	7	10	V	X			10			Х	
Y2 Y1					Y2 Y <u>1</u>				•	Y2 Y1				
Y0 X	00	01	11	10	Y0 X 0	0 01	N	10	Y0	X	00	01	11	10
00			Х	1	00	1	Х			00			Χ	
01			Х	1	01	1	Х			01			Χ	
11			Х	1	11	1	Х			11	1	1	Χ	1
10			X	1	10	1	X			10	F	1	Χ	1
Z2						Z1				ZO				

 $D2 = (/Y2\cdot/Y1\cdot/Y0\cdot/X) + (Y2\cdot X) + (Y2\cdot Y0)$

 $D1 = (Y2\cdot/Y0\cdot/X) + (Y1\cdot Y0) + (Y1\cdot X)$

 $D0 = (/Y0\cdot/X) + (Y0\cdot X)$

9. Esquema lógico del circuito

