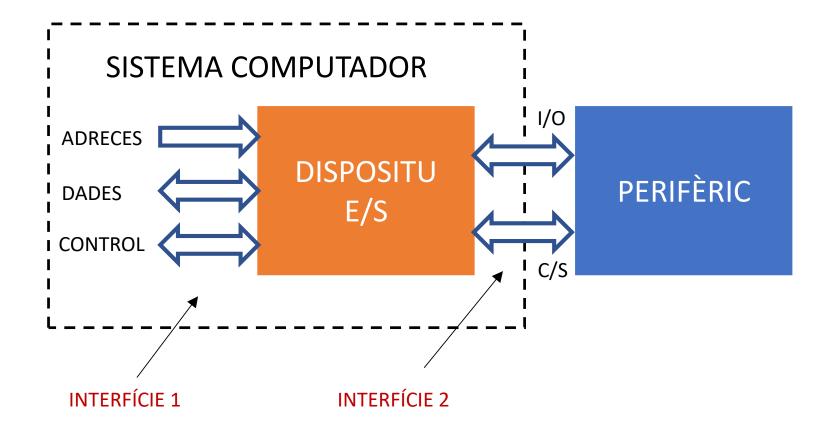
Teoricopràctic 8

Introducció als ordinadors

Interfície / dispositiu d'entrada sortida

- Controlen i sincronitzen la transferencia de dades entre el sistema computador i els perifèrics.
- Estableixen el camí de comunicación entre el sistema computador i els perifèrcis
- Detecten i manipulalen errors de transmissió i recepció.
- Enmagatzemen dades temporalment.



El problema de la sincronització

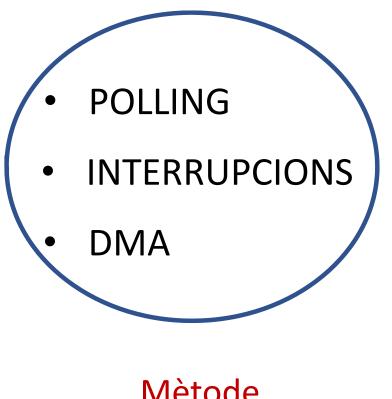
On es fa més palès el problema de la sincronització en la transmissió de la informació?:

- 1) Entre cpu i perifèric o
- 2) Entre perifèric i cpu

Raoneu la vostra resposta. Si ens posem en el cas més favorable, és aquest cas ideal pel que fa a l'eficiència en la transmissió de la informació? Doneu un exemple d'ús.

Sistemes de gestió de transferència d'Informació

Qui gestiona la transferència d'informació entre cpu/memòria i els perifèrics?



CPUDisp. E/S

Mètode

Gestor

Sistemes de gestió de transferència d'Informació

1) Quan és el microprocessador qui gestiona les transferències entre dispositius parlem que la transferència es fa per

- a. consulta o polling
- b. Interrupcions
- o c. Interrupcions + DMA
- O d. DMA

Polling

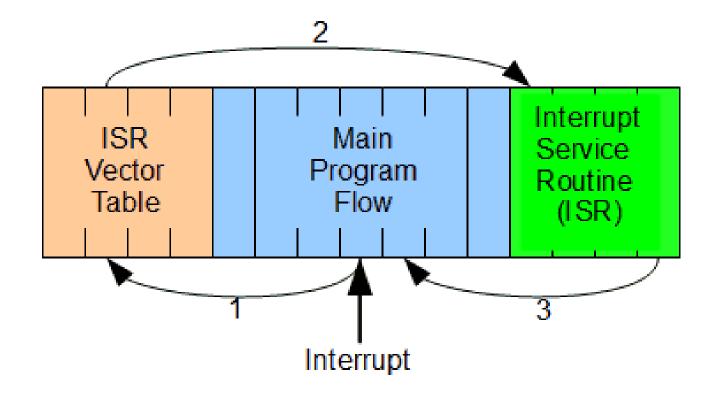
- Què és el polling?
- Com s'implementa (SOFTWARE O HARDWARE)?
- Quina és l'avantatge més evident del polling?
- Quin creieu que són els problemes fonamentals del polling?
- Raoneu les respostes.

Interrupcions

- Què és una interrupció?
- Com s'implementa (SOFTWARE O HARDWARE)?
- Quins avantatges té l'ús d'interrupcions?
- Tenen totes les interrupcions la mateixa prioritat?
- Raoneu les respostes.

Interrupcions

• Què fa el microprocessador quan rep una interrupció?



Rutina d'atenció a la interrupció

2) Quan el microprocessador detecta una interrupció el primer que fa és

- a. cedir els busos al dispositiu d'entrada/sortida
- b. deshabilitar les interrupcions
- c. Acabar d'executar la instrucció que estava executant en aquell moment
- Od. guardar el PC

Rutina d'atenció a la interrupció

3) Quan atenem a una interrupció...

- o a. es guarda el PC a la pila de forma automàtica
- ob. es guarda Acumulador i registre d'instruccions en pila.
- o c. el dispositiu d'entrada/sortida guarda el PC
- O d. el registre stack pointer s'inicialitza

Rutina d'atenció a la interrupció

4) Quins són els pasos per sortir de una RAI

- a. tornem al programa principal, habilitem les interrupcions i recuperem el PC
- O b. habilitem les interrupcions recuperem el PC i tornem al programa principal
- o. recuperem el PC, habilitem les interrupcions i tornem al programa principal
- O d. Cap de les opcions és correcta

Tipus d'interrupcions

- Diferència entre interrupcions mascarables / no mascarables?
- Tipus d'interrupcions segons obtenció de vectors d'interrupció?

- DIRECTES
- VECTORITZADES
- AUTOVECTORIZADES

- VECTOR INTERRUPCIÓ PRORCIONAT PEL USER
- VECTOR INTERRUPCIÓ PRORCIONAT PEL PERIFÈRIC
- DIRECCIÓ RAI FIXA (VECTOR INTERRUPCIÓ FIX)

Tipus

Disponibilitat del vector d'interrupcions

Tipus d'interrupcions / sistemes de gestió de transferència d'Informació

5) Quina gestió de transferència consumeix més recursos un cop està establerta?

- a. interrupcions vectoritzades
- b. interrupcions autovectoritzades
- c. consulta o polling
- d. interrucions directes

	IDEX IORIT	DIRECCIÓ AT SALT	ACTIVACIÓ
TRAP	1	24 H	FLANC DESCENDENT I NIVELL ALT QUE S'HA DE MANTENIR FINS EL MOSTREIG
RST7.5	2	3CH	FLANC ASCENDENT
RST6.5	3	34H	NIVELL ALT FINS AL MOSTREIG
RST5.5	4	2CH	NIVELL ALT FINS AL MOSTREIG
INTR	5	Segons RSTn	NIVELL ALT FINS AL MOSTREIG

Estructura de la memòria al 8085...

FORMATO	RST	CONTADOR DE PROGRAMA
1100 0111	C7	0000 0000 0000 0000H
1100 1111	CF	0000 0000 0000 1000 0008H
1101 0111	D7	0000 0000 0001 0000 0010H
1101 1111	DF	0000 0000 0001 1000 0018H
1110 0111	E7	0000 0000 0010 0000 0020H
1110 1111	EF	0000 0000 0010 1000 0028H
1111 0111	F7	0000 0000 0011 0000 0030H
1111 1111	FF	0000 0000 0011 1000 0038H

Bits que s'han de indicar amb la instrucció RST. Ex:

RST 5h Guarda el PC a la pila i salta a la posició 28H

6) Quina de les següents interrupcions NO es pot emmascarar?

- a. RST6.5
- b. RST5.5
- o c. INTR
- Od. TRAP
- e. RST7.5

7) Quina posició de memòria té assignada la interrupció TRAP del i8085?

- o a. 24h
- O b. 26h
- o c. 30h
- O d. 28h

8) Quina d'aquestes interrupcions NO és directa?

- a. RST5.5
- b. RST7.5
- oc. TRAP
- O d. INTR
- e. RST6.5

9) Quina de les següents interrupcions és la menys prioritària?

- a. RST7.5
- b. INTR
- o c. RST6.5
- d. RST5.5
- e. TRAP

Gestió de prioritat en interrupcions

 Un problema típic que podriem trobar és que un microprocessador rebés simultàniament dues o més peticions d'interrupció. Quines quatre alternatives tenim per gestionar la prioritat d'atenció a les interrupcions?

Gestió de prioritat en interrupcions

10) El següent codi representa la gestió de la prioritat de tres tipus d'interrupcions diferents (Recepció de comunicacions per un bus sèrie anomentat UART, Overflow de un contador anomenat Timer1 i un altre contador anomenat Timer2). La pregunta és:

Quin tipus de gestió de prioritat fem servir en aquest codi si tots tenen el mateix nivell de prioritat per separat?

```
□ void high priority interrupt InterruptHandler(void) {
      //************
      // RX UART interrupt
      //***********
      if (PIR1bits.RCIF && PIE1bits.RCIE) {
      //todo
      //*********
      // TIMER2 interrupt for the PWM
      //*********
      else if (PIR1bits.TMR2IF == 1) {
      //todo
13
      //*********
14
      // TIMER1 interrupt for the ADC
      //********
      else if (PIR1bits.TMR1IF == 1) {
18
      //todo
20
```

- a. Prioritat basada en DMA
- b. Prioritat per gestió de la localització en HW
- o c. Nivells d'interrupció
- d. Prioritat per software (software polling)

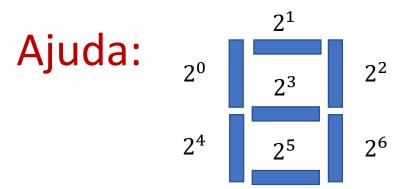
Direct Memory Access (DMA)

- Què és el Direct Memory Access?
- Quines són les seves avantatges?
- Què és el DMAC?
- Quins registres formen part del DMAC?
- En quins modes de transferència pot funcionar el DMAC?

Problemes E/S amb 8085

P1) Feu un programa que negui valors d'un bit introduïts pel teclat i els mostri per un display de 7 segments.

Com a valor alt de bit s'admet '1', mentre que com a valor baix '0'. Cap altra entrada pel teclat és acceptable. Si això passa, el display ha de mostrar la lletra 'E', d'error. Utilitzeu l'interrupcció TRAP per introduir els valor per teclat.



Problemes E/S amb 8085

P2) Feu un programa que negui valors d'un bit introduïts pel teclat i els mostri per pantalla.

Com a valor alt de bit s'admet '1', mentre que com a valor baix '0'. Cap altra entrada pel teclat és acceptable. Si això passa, la pantalla ha de mostrar el caràcter '?' per indicar error. Utilitzeu l'interrupcció TRAP per introduir els valor per teclat.

Ajuda:

0 es 30h en codi ascii hexadecimal 1 es 31h en codi ascii hexadecimal ? es 3Fh en codi ascii hexadecimal

Problemes E/S amb 8085

P3) Feu un programa que en rebre un zero ('0') pel teclat escrigui 'ZERO' a la pantalla. Cap entrada diferent de '0' és acceptable. Un cop es detecti un zero i s'escrigui per pantalla, el programa ha d'acabar. Utilitzeu l'interrupcció TRAP per introduir els valor per teclat.

Ajuda:

Z es 5Ah en codi ascii hexadecimal E es 45h en codi ascii hexadecimal R es 52h en codi ascii hexadecimal O es 4Fh en codi ascii hexadecimal