

De l'Electró al Bit

Electrònica bàsica per a Informàtics

PRÒLEG

Més enllà de la normativa legal, i de totes les competències i coneixements que se suposa que ha de tenir un Enginyer Informàtic, en aquest manual ens hi hem esmerçat per a fer un producte que sigui atractiu i útil.

Vivim temps de canvi, contínuament les formes varien, tot i que no ho facin en el fons. També vivim un temps de saturació, i és per això que ens cal no només fer les coses bé, sinó també fer-les atractives. Crec que és la nostra missió davant cada classe emocionar l'alumne amb continguts interessants i actuals, tot i que la base dels conceptes continuï essent la mateixa des de fa aproximadament 50 anys.

D'altra banda, davant les possibilitats que ens ofereix la tecnologia, mai havia estat tan fàcil trobar informació, però mai tan difícil extreure'n de valuosa. És aquest el concepte d'utilitat al que ens referim. A allò que és essencial, concret i adaptat a l'usuari: l'alumne.

Així doncs, en una visió general de l'electrònica, com correspon a un primer curs en aquesta matèria, cal contemplar diverses opcions d'aproximació. Ens hi podem aproximar de la base en amunt (el famós *bottom-up*), i des dels fonaments de l'electrò construir cel·les de memòria (*de l'electrò al bit*, com diu el títol del llibre). Aquest és l'objectiu dels quatre primers temes. No podíem oblidar però, l'aproximació del sostre en a baix (*top-down*) i veure l'electrònica com sistemes, aprendre-la a tractar i entendre-la de forma general, sense voler entrar en els detalls de composició, només en com actua. Aquest és l'objectiu dels dos darrers temes.

Aquest text no respondrà, ni ho pretén, les expectatives d'experts en electrònica. No serà mai una obra de referència d'enginyers que hi treballin a diari. Només pretén ser un fonament, una primera pedra amb la que es creixi amb posterioritat; clars i ben assentats els conceptes de l'electrònica bàsica per a informàtics.

Albert Cirera.

ÍNDEX

CAPÍTOL I

| | |
|--|----|
| 1. Conceptes bàsics per l'anàlisi de circuits | 5 |
| 1.1. Introducció | 5 |
| 1.2. Variables electròniques més importants | 5 |
| 1.3. Dispositius passius bàsics | 8 |
| 1.4. Lleis de Kirchhoff | 10 |
| 1.5. Teoremes de Thévenin i Norton | 12 |
| 1.6. Príncipi de superposició | 14 |
| 1.7. Aplicacions amb components passius | 16 |
| Bibliografia | 17 |

CAPÍTOL II

| | |
|--|----|
| 2. Teoria i Tecnologia de Semiconductors | 19 |
| 2.1. Introducció | 19 |
| 2.2. Conducció elèctrica | 19 |
| 2.2.1. Estructura cristal·lina i model de bandes | 20 |
| 2.2.2. Conducció per forats i electrons | 22 |
| 2.2.3. Semiconductors intrínsecos | 23 |
| 2.2.4. Semiconductors extrínsecos | 23 |
| 2.2.5. Concentració de portadors | 25 |
| 2.2.6. Corrent elèctric en els semiconductors | 26 |
| 2.3. Tecnologia de semiconductors | 28 |
| 2.3.1. Obtenció del semiconductor cristal·lí | 28 |
| 2.3.2. Dipòsit de capes sobre silici | 30 |
| 2.3.3. Òxid de silici | 30 |
| 2.3.4. Fotolitografia | 31 |
| 2.3.5. Gravat de capes sobre silici | 32 |
| 2.3.6. Difusió | 32 |
| 2.3.7. Implantació iònica | 33 |
| 2.3.8. Encapsulat de dispositius | 33 |
| 2.3.9. Exemple de fabricació d'un transistor MOS | 35 |
| Bibliografia | 35 |

CAPÍTOL III

| | |
|---|----|
| 3. Díodes d'Unió PN | 37 |
| 3.1. Estructura de bandes i característica I(V) | 37 |
| 3.2. El diode com element d'un circuit | 40 |
| 3.3. Circuits habituals basats en díodes | 42 |
| 3.3.1. Circuit rectificador de mitja ona | 42 |

| | |
|---|----|
| 3.3.2. Circuit rectificador d'ona completa amb pont de diòdes | 44 |
| 3.3.3. Filtres oassius en rectificació | 45 |
| 3.3.4. Circuits limitadors | 46 |
| 3.4. Altres diòdes | 46 |
| 3.4.1. Díode zener | 46 |
| 3.4.2. Díode LED (Light Emitting Diode) | 47 |
| 3.4.3. Díodes Schottky | 47 |
| 3.4.4. Altres dispositius diòde | 48 |
| Notes | 48 |
| Bibliografia | 48 |

CAPÍTOL IV

| | |
|---|-----------|
| 4. Transistors d'unió bipolar | 49 |
| 4.1. Estructura física i modes d'operació | 49 |
| 4.1.1. Estructura física | 49 |
| 4.1.2. Corrents en un BJT | 50 |
| 4.1.3. Modes d'operació d'un BJT | 51 |
| 4.2. El BJT en un circuit | 53 |
| 4.2.1. Símbols i convencions | 53 |
| 4.2.2. Resolució de circuits | 54 |
| 4.3. BJT: aplicacions analògiques | 57 |
| 4.3.1. El BJT com a amplificador | 57 |
| 4.3.2. Configuracions bàsiques d'amplificació monoetapa | 59 |
| 4.3.3. L'amplificador diferencial | 60 |
| 4.4. BJT: Aplicacions digitals | 62 |
| 4.4.1. BJT en tall i saturació: ús com a interruptor | 62 |
| 4.4.2. L'inversor lògic amb BJT | 63 |
| 4.4.3. La família lògica TTL | 63 |
| 4.4.4. La família lògica ECL | 65 |
| Bibliografia | 65 |

CAPÍTOL V

| | |
|--|-----------|
| 5. Transistors d'Efecte Camp | 67 |
| 5.1. Estructura física i modes d'operació | 67 |
| 5.1.1. Estructura física | 67 |
| 5.1.2. L'efecte camp | 68 |
| 5.1.3. Corrents en un MOSFET d'enriquiment | 69 |
| 5.2. El MOSFET en un circuit | 73 |
| 5.2.1. Símbols i convencions | 73 |
| 5.2.2. Característica $I_D(V_{DS})$ | 73 |
| 5.2.3. Resolució de circuits | 76 |
| 5.3. MOSFET: Aplicacions analògiques | 78 |
| 5.3.1. El MOSFET com amplificador | 78 |
| 5.3.2. Configuracions bàsiques de l'amplificació monoetapa | 80 |
| 5.4. Aplicacions digitals amb tecnologia CMOS | 83 |
| 5.4.1. L'inversor lògic digital CMOS | 83 |
| 5.4.2. La porta de transmissió CMOS com interruptor | 86 |
| 5.4.3. La família lògica CMOS | 88 |
| 5.4.4. Circuits CMOS seqüencials: Flip-Flops i memòries | 91 |
| Notes | 95 |
| Bibliografia | 95 |

CAPÍTOL VI

| | |
|--|-----|
| 6. Senyals, transferència i resposta | 97 |
| 6.1. Senyals | 97 |
| 6.1.1. Senyals analògics, discrets i digitals | 97 |
| 6.1.2. Ones de senyal bàsiques | 98 |
| 6.1.3. Sistemes | 101 |
| 6.2. Transformades de Laplace | 104 |
| 6.2.1. Senyals i sistemes en freqüència complexa | 104 |
| 6.2.2. Pols i zeros | 106 |
| 6.2.3. Transformada inversa | 107 |
| 6.2.4. Transformació de circuits | 109 |
| 6.3. Transferència i resposta | 111 |
| 6.3.1. Funcions de transferència | 111 |
| 6.3.2. Guanys i diagrames de Bode | 114 |
| Notes | 117 |
| Bibliografia | 118 |

CAPÍTOL VII

| | |
|--|-----|
| 7. Processat Analògic del Senyal amb Amplificadors Operacionals | 119 |
| 7.1. Amplificadors operacionals | 119 |
| 7.1.1. Esquema general d'un sistema analògic | 119 |
| 7.1.2. Amplificadors operacionals | 121 |
| 7.1.3. Anàlisi d'amplificadors operacionals en realimentació | 124 |
| 7.1.4. Conversors I/V i V/I | 125 |
| 7.2. Processat del senyal a l'espai del temps | 127 |
| 7.2.1. Blocs sumadors | 127 |
| 7.2.2. Blocs derivadors i integradors | 129 |
| 7.2.3. Bloc seguidor | 131 |
| 7.2.4. Bloc comparador | 131 |
| 7.3. Processat del senyal a l'espai de les freqüències | 132 |
| 7.3.1. Filtres actius | 133 |
| 7.3.2. Oscil·ladors i generadors de funcions | 137 |
| Bibliografia | 140 |

CAPÍTOL VIII

| | |
|--|-----|
| 8. Conversions A/D i D/A | 141 |
| 8.0. Introducció | 141 |
| 8.1. Convertidors digital – analògic (D/A) | 141 |
| 8.1.1. Convertidor D/A de resistències ponderades | 142 |
| 8.1.2. Convertidor D/A d'escala R-2R | 143 |
| 8.1.3. Convertidor D/A potenciomètric | 144 |
| 8.1.4. Altres característiques d'un convertidor D/A | 144 |
| 8.1.5. Sample & Hold | 146 |
| 8.1.5.1. Sample & Hold bàsic | 146 |
| 8.1.5.2. Exemple de Sample & Hold real | 147 |
| 8.1.5.3. Paràmetres característics d'un Sample & Hold | 149 |
| 8.2. Convertidors analògic – digital (A/D) | 150 |
| 8.2.1. Convertidors A/D basats en DACs | 151 |
| 8.2.1.1. ADC de rampa de comptador (counter-ramp o stairstep ramp) | 151 |
| 8.2.1.2. ADC seguidor (tracking ADC) | 152 |
| 8.2.1.3. ADC d'aproximacions successives (SAR ADC) | 153 |
| 8.2.2. Convertidors A/D en paral·lel | 155 |
| 8.2.3. Convertidors A/D integradors | 155 |

| | |
|---------------------------|-----|
| Bibliografía | 158 |
|---------------------------|-----|

CAPÍTOL I

1. CONCEPTES BÀSICS PER L'ANÀLISI DE CIRCUITS

1.1. Introducció

Es pot considerar que l'electrònica consta de dues parts: l'estudi de dispositius elèctrics i la utilització d'aquests dispositius per aconseguir una sèrie de funcionalitats. Pel que fa a la primera part, l'electrònica es considera una rama de la física, mentre que per la segona part, es considera part de l'enginyeria (en concret, el que s'anomena l'Enginyeria Electrònica). Els principals avantatges de la utilització de l'electrònica són: la seva facilitat en el tractament de les variables electròniques i possiblitat del seu transport a grans distàncies amb pèrdues baixes (de senyal i d'energia).

El fluxe general d'un sistema que incorpora elements electrònics consisteix en les següents etapes: transformació d'un senyal a variables electròniques (per exemple la pulsació mecànica del teclat o una imatge obtinguda d'una càmera digital), tractament d'aquest senyal electrònic (per exemple aplicació de filtres electrònics, amplificació del senyal, etc; per descomptat, també es pot utilitzar la programació per modificar directament aquests senyals) i sortida del senyal a un sistema no electrònic (per exemple un braç de robot mecànic, una pantalla, una impressora, altaveus, etc). No sempre són necessàries totes les etapes en un sistema electrònic.

En aquest llibre farem un estudi detallat d'alguns dels dispositius més importants i utilitzats, així com la seva utilització en el tractament de senyals.

En aquest capítol coneixerem els elements bàsics del circuits electrònics, la seva utilització en circuits electrònics i el càlcul de les variables electròniques d'aquests circuits.

1.2. Variables electròniques més importants

Les variables físiques subjacentes en l'estudi dels sistemes electrònics són dues de fonamentals: la *càrrega* i l'*energia*.

En la pràctica, treballar amb la càrrega en problemes d'electrònica pot resultar incòmode, ja que normalment aquesta està en moviment dins del circuit. Per això es defineix la *intensitat de corrent* (càrregues que passen per un punt del circuit per segon) com:

$$i = \frac{dq}{dt} \quad [C/s = A \text{ (Amperio)}], \quad (1.1)$$

on q és la càrrega de l'electró ($\sim 1.16 \cdot 10^{-19} \text{ C}$) (C: Coulomb, unitat de càrrega). Recordem que, en el sistema internacional, la unitat d'intensitat de corrent (també anomenada simplement *intensitat* o *corrent*) és l'amper: 1 amper = 1 coulomb / 1 segon ; $A = \text{C/s}$. Si es pensa un circuit elèctric com si fos un circuit fluïdic, l'equivalent del corrent elèctric seria el caudal (metres cúbics per segon).

També hem de tenir en compte l'energia (o variació d'energia) que experimenta una càrrega en moure's entre dos punts d'un circuit. Així, definim una nova magnitud física anomenada diferència de tensió (o *voltatge* o *potencial*) com la variació d'energia que pot tenir una càrrega en moure's entre dos punts d'un circuit. Per exemple, la variació de tensió entre els punts A i B d'un circuit (o, el que és el mateix, la tensió del punt A respecte del punt B) es defineix com:

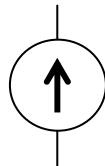
$$V_A - V_B = \frac{dU_{AB}}{dq}, \quad (1.2)$$

on U_{AB} és la variació d'energia en joules (J). La tensió es mesura en volts ($V = J/C$). També és útil una altra magnitud anomenada potència, definida com:

$$P = \frac{dU}{dq} \cdot \frac{dq}{dt} = i \cdot V. \quad (1.3)$$

Per tant, en un circuit, la potència és la intensitat per la tensió.

En un circuit existeixen fonts de tensió i fonts de corrent. Les fonts de corrent se simbolitzen de la manera següent:



on el sentit de la fletxa indica cap a on es mouen les càrregues positives.

Aquesta font pot generar corrent de dues maneres diferents. En un primer cas el corrent és continu i no hi ha variació temporal (per exemple, $I = 3A$, $I = -2A$). Aquest mode de funcionament s'anomena DC (en anglès *Direct Current*) (més estrictament, DC correspon a corrents que sempre mantenen la mateixa direcció). En un segon cas podem trobar-nos amb variacions temporals del valor i sentit del corrent ($i = 4 \cdot \sin(\omega \cdot t) \cdot A$ o $i = -3 \cdot \exp(-t/t_0) A$), que donaran lloc al corrent altern, AC (en anglès *Altern Current*). També ens podem trobar amb el cas mixt: $i = 4 \cdot \sin(\omega \cdot t) + 3 A$.

És normal reservar les lletres majúscules per a magnituds en DC i les minúscules per a magnituds en AC.

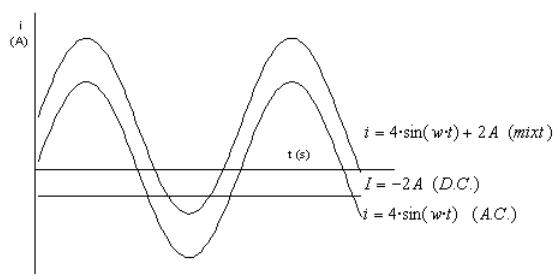


Figura 1.1. Representació de diversos senyals.

En el cas de la tensió, també distingim entre DC i AC; a més a més, la representació de les fonts canvia segons si són de corrent continu o de corrent altern.



Figura 1.2. Diferents representacions de fonts de corrent continu i fonts de corrent altern.

Normalment, la tensió es dóna com la diferència entre dos terminals; així, per convenció, el terminal negatiu se sol assignar als 0 volts, i el positiu, a la tensió corresponent. Per exemple, una font DC a 3 V i un AC del tipus $2 \cdot \sin(w \cdot t)$ són:

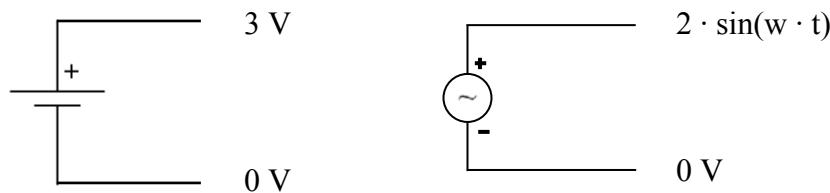


Figura 1.3. Fonts de tensió de corrent continu i de corrent altern amb l'assignació de terminals.

Com hem vist, les dues variables fonamentals en l'estudi de l'electrònica, la càrrega i l'energia, s'han transformat en intensitat i tensió per simplificar l'estudi dels circuits. Normalment, solem descriure el comportament dels diferents dispositius electrònics atenent el gràfic $I(V)$. Aquests gràfics ens indiquen quina quantitat de corrent passa pel dispositiu quan el sotmetem a una diferència de tensió entre els seus terminals.

Als gràfics de les fonts de tensió i les fonts de corrent es pot veure clarament el comportament dels primers dispositius que hem descrit. En el cas de les fonts de tensió, donen una tensió independentment de la intensitat que s'ha de generar, mentre que, en el cas de les fonts de corrent, generen una intensitat independentment de la tensió necessària per generar-la. Realment, hi ha limitacions tecnològiques que fan que les fonts no puguin donar una intensitat o una tensió de manera il·limitada.

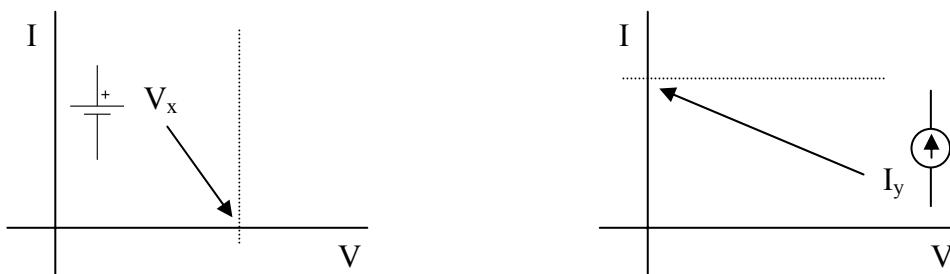


Figura 1.4. Gràfic I/V d'una font de tensió i d'una font de corrent.

Quan trobem diverses fonts en un circuit, podem agrupar-les tenint en compte les lleis següents:

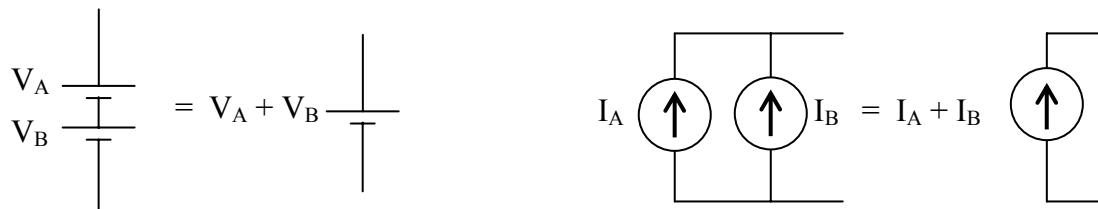


Figura 1.5. Agrupació de fonts de tensió i fonts de corrent

S'ha de tenir en compte que la combinació en sèrie de dues fonts de corrents diferents no està permesa. De la mateixa manera que tampoc està permesa la combinació paral·lela de dues fonts de tensió diferents. Físicament, ambdues combinacions no són possibles.

Cal tenir en compte que en electrònica, quan s'analitza el corrent, se suposa sempre el moviment de càrregues positives, malgrat que normalment són els electrons els que es mouen. Així, el corrent té el sentit contrari al moviment real dels electrons.

Com es veurà en el tema 7, la variació temporal del V o I constitueix un senyal que permet transportar informació, modificar-la, generar-la...

1.3. Dispositius passius bàsics

Les fonts, tant si són de tensió com si són de corrent, s'anomenen *dispositius* o *elements actius d'un circuit*, perquè li proporcionen l'energia. Altres elements, anomenats *passius*, la consumeixen o l'emmagatzemem. Estudiarem tres tipus bàsics d'elements passius: les resistències, les capacitats i les bobines, simbolitzades amb R , C i L , respectivament.

En una resistència, el paràmetre R està relacionat amb la pèrdua d'energia de la càrrega elèctrica. Literalment, la resistència «frena» els electrons. El valor d'aquesta frenada en relació amb la tensió abans (punt 1) i després (punt 2) de la resistència és:

$$R = \frac{V_1 - V_2}{I} \quad (1.4)$$

Aquesta relació s'anomena *llei d'Ohm*, i l'ohm és precisament la unitat de mesura de la resistència (1 ohm = 1 Ω = 1 volt / 1 amper).

En un circuit, les resistències se simbolitzen de la manera següent:

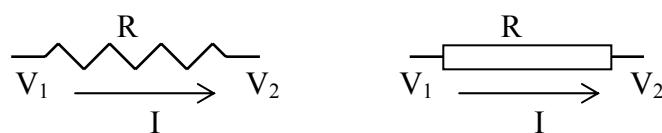


Figura 1.6. Representacions d'una resistència.

L'exemple de circuit més simple que podem establir és amb una font de corrent continu (DC) i una resistència. Normalment, s'afegeixen els símbols per enfatitzar que el terminal negatiu de la font contínua val 0 volts.

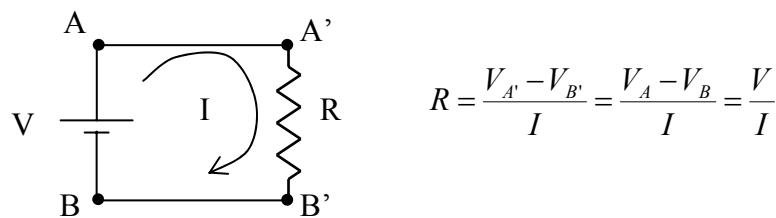


Figura 1.7. Circuit simple amb un font de tensió i una resistència.

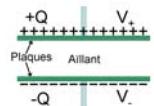
En un circuit, una línia representa un cable amb resistència nul·la. Quan la resistència de qualsevol element és 0, la diferència de tensió entre terminals és 0. Així, $V_A = V_{A'}$ i $V_B = V_{B'}$. Podem suposar un corrent I que va del terminal positiu al negatiu (recordem que mitjançant un conveni hem acordat que I descriu el moviment de càrregues positives). Podríem preguntar-nos ara quin és el valor de tensió en el punt A' . Tenint en compte que la tensió en els punts B és 0 ($V_B = V_{B'} = 0$), és fàcil veure que $V_{A'} = V$.

Tecnològicament, les resistències es construeixen amb materials com el carboni, tenint en compte que:

$$R = \frac{L}{\sigma \cdot S} = \rho \cdot \frac{L}{S} \quad (1.5)$$

on L és la longitud, S la secció, σ la conductivitat i ρ la resistivitat ($\rho = 1 / \sigma$). La resistivitat és un valor propi de cada material; així, variant la longitud i la secció podem dissenyar diferents resistències. Els cables que uneixen els circuits o dispositius també són resistències, però, a causa de la baixa resistivitat dels materials utilitzats i l'elevada secció de la seva geometria, el valor de resistència acaba sent gairebé 0.

Els condensadors o capacitats són dispositius que permeten emmagatzemar càrrega. La magnitud C (capacitat) es defineix com la càrrega, emmagatzemada entre terminals, de la capacitat per unitat de (diferència de) voltatge:



$$C = \frac{Q}{V_+ - V_-} \quad (1.6)$$

A partir de la definició de càrrega de (1.1), tenim que:

$$q = \int_{-\infty}^t i \cdot dt . \quad (1.7)$$

És a dir, que si sumem (o integrem) la quantitat de corrent fins a un temps, n'obtindrem la càrrega. Si substituïm 1.7 a 1.6, obtindrem:

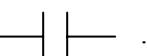
$$V = \frac{1}{C} \int_{-\infty}^t i(t) \cdot dt . \quad (1.8)$$

Aquesta fórmula té una conseqüència molt important en el cas que el condensador sigui sotmès a una tensió constant. En aquesta situació, un cop superat el temps de càrrega o descàrrega del condensador, no hi haurà pas de corrent. En canvi, si la tensió de polarització és alterna, sí que hi haurà intensitat al circuit degut a que les plaques s'aniran carregant i descarregant. En aquest cas, l'efecte és que circularà un corrent a través del condensador.

Tecnològicament hi ha diversos tipus de condensadors: el cas més simple consta de dues plaques metàl·liques planes i paral·leles (anomenades armadures) separades per un dielèctric de manera que:

$$C = \frac{\epsilon \cdot A}{d}, \quad (1.9)$$

on C és la capacitat mesurada en farads (1 farad = 1 coulomb / 1 volt) i depèn de la constant dielèctrica del material que hi ha entre les armadures (ϵ), de la seva àrea (A) i de la separació (d).

La representació simbòlica en un circuit és .

Finalment, les bobines (també anomenades *inductàncies* o *autoinductàncies*) basen el seu comportament elèctric en la inducció magnètica. Es pot demostrar que el paràmetre L de la inductància segueix el comportament següent (llei de Faraday):

$$V = L \cdot \frac{di}{dt}, \quad (1.10)$$

on L té unitats de henrys (1 henry = 1 amper / 1 segon).

Per provocar la inducció cal fer que el corrent d'electrons circuli a través d'un cable en espiral; per això la realització tecnològica de les inductàncies són bobines de fil elèctric. D'aquí provenen el seu altre nom i també la seva representació:

Mentre que les resistències actuen com elements passius en corrent continu, les inductàncies i les capacitats només ho fan en altern. Més endavant veurem que el conjunt de resistències, inductàncies i condensadors normalment l'anomenarem *impedància* (z), una magnitud complexa que té l'expressió següent:

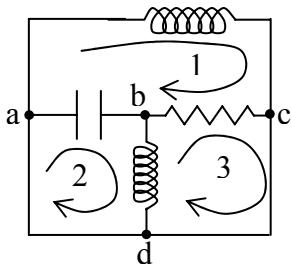
$$z = R + j \cdot \left(L \cdot w - \frac{1}{C \cdot w} \right), \quad (1.11)$$

on $w (= 2\pi f)$ és la freqüència de corrent altern. Si ens trobem en el cas de DC, aleshores $w = 0$ i $z = R$. J és la unitat imaginària pura, amb la propietat $j^2 = -1$.

1.4. Lleis de Kirchhoff

En un circuit definim:

- Branca: cadascuna de les línies del gràfic del circuit que no es creuen.
- Node: punt on es creuen dues o més branques.
- Malla: circuit tancat de branques.



Branques: de a a c , de c a d , de d a b , de b a a i de a a d .
Nodes: a , b , c i d .
Malles: 1 ($a \rightarrow c \rightarrow b \rightarrow a$), 2 ($a \rightarrow b \rightarrow d \rightarrow a$), 3 ($b \rightarrow c \rightarrow d \rightarrow b$).

Figura 1.8. Circuit amb diferents branques, nodes, resistències, inductàncies i condensadors.

Sobre els circuits elèctrics hi ha dues lleis que són útils per a la resolució dels circuits, és a dir, per trobar les intensitats i les tensions de tots els punts del circuit. Són les Lleis de Kirchhoff:

- Llei dels nusos: en tot nus es compleix que la suma de les intensitats que entren és igual a la suma de les intensitats que surten.
- Llei de les malles: la suma de les caigudes de tensió en una malla és zero.

Per exemple, en el circuit representat a la figura inferior ens demanen que determinem les intensitats que circulen per les resistències, suposant que coneguéssim les tensions V_A i V_B :

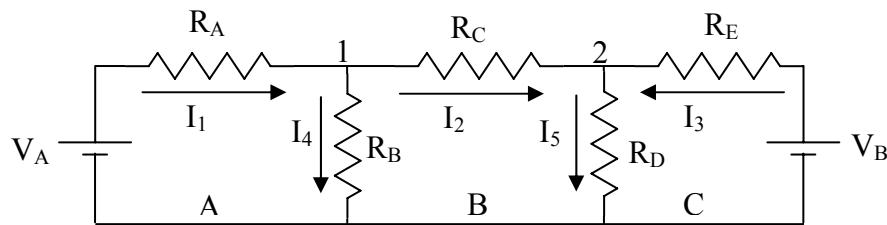


Figura 1.9. Circuit amb diferents malles i nodes.

1. En primer lloc, assignem nom als nodes i a les malles; en aquest cas, 1 i 2 (nodes) i A, B i C (malles).
2. A continuació, assignem un sentit determinat als corrents del circuit. No és important si el sentit és el real del corrent, ja que el signe del resultat final ens l'indicarà. Les intensitats són diferents a cada branca (llei dels nusos). Les tres branques inferiors es troben a $V = 0$, i la intensitat que hi circula no és important en aquest problema.
3. Apliquem la llei dels nusos:

$$\text{nus 1: } I_1 = I_2 + I_4$$

$$\text{nus 2: } I_3 + I_2 = I_5$$

4. Apliquem la llei de les malles, prenent un sentit de les malles (ara prenem sentit horari):

$$\text{Malla A: } V_A - R_A \cdot I_1 - R_B \cdot I_4 = 0 \quad \square$$

$$\text{Malla B: } +R_B \cdot I_4 - R_C \cdot I_2 - R_D \cdot I_5 = 0 \quad \square$$

$$\text{Malla C: } +I_5 R_D + I_3 R_E - V_B = 0 \quad \square$$

Amb aquests passos, ja tenim cinc equacions lineals amb les quals podem solucionar les cinc intensitats incògnites, ja sigui per substitució, ja sigui aplicant sistemes matricials.

L'elecció de les malles és arbitrària, per la qual cosa podríem haver triat una altra configuració, com la representada a continuació, en substitució de la malla C:

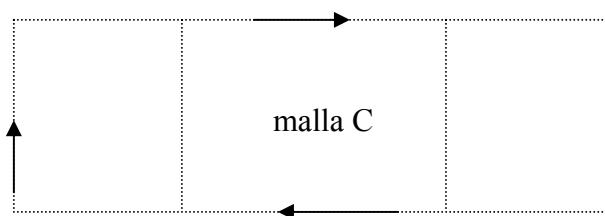


Figura 1.10. Elecció del sentit de la malla C.

En aquest cas substituiríem l'equació de la malla C per:

$$+V_A - R_A \cdot I_1 - R_C \cdot I_2 + R_E \cdot I_3 - V_B = 0,$$

on V_B , $R_A \cdot I_1$ i $R_C \cdot I_2$ tenen signe negatiu perquè van en sentit contrari a l'escollit per la malla. O vist d'altre manera, són negatius perquè puja la tensió en el sentit de la malla.

1.5. Teoremes de Thévenin i Norton

Suposem que volem estudiar una part d'un circuit, que anomenarem *xarxa B*. És possible substituir la resta de components del circuit (*xarxa A*) per un circuit equivalent que, a l'efecte del càlcul, només consta d'una resistència i una font:

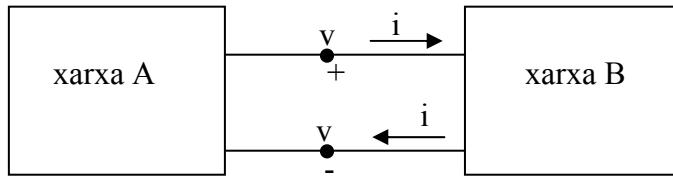


Figura 1.11. Representació esquemàtica d'un circuit amb dues malles.

En aquest esquema, identifiquem la *xarxa A*, que injecta un corrent com a resultat d'aplicar una tensió v sobre la *xarxa B*. Si la *xarxa A* és lineal, la podem substituir per components lineals, de manera que actuarà de la mateixa manera sobre la *xarxa B*.

El teorema de Thévenin estableix que qualsevol *xarxa lineal*, respecte d'un parell de terminals, pot substituir-se per un generador de tensió V_{th} en sèrie amb una resistència R_{th} . V_{th} es pot determinar fàcilment, ja que és igual a la tensió en circuit obert. Per trobar R_{th} (o bé z_{th} , si estem en AC), hem de curtcircuitar les fonts de tensió independents ($V = 0$) i obrir el circuit en tots els punts on hi hagi una font de corrent també independent ($I = 0$).

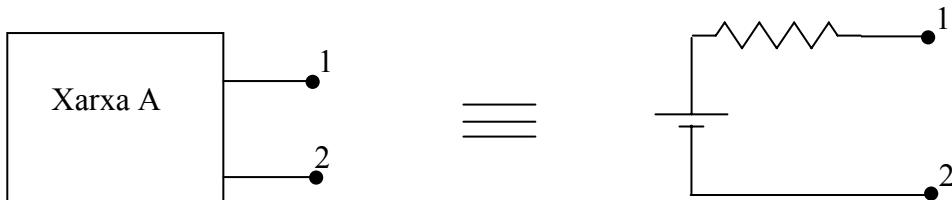


Figura 1.12. Representació de l'equivalent Thévenin.

Per exemple, considerem el circuit de la figura inferior. En aquest circuit, R_4 constitueix la *xarxa B* o *xarxa de càrrega*. Hem de substituir tota la *xarxa A* fins que tinguem la forma de la figura superior, amb V_{th} i R_{th} .

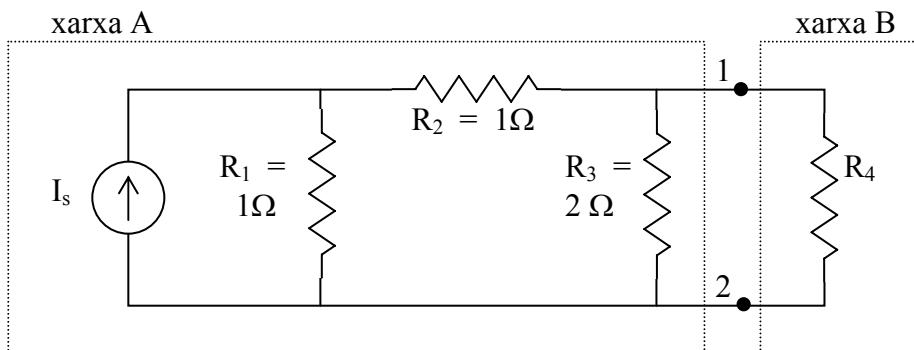


Figura 1.13. Elecció de xarxes en un circuit, pas previ per aplicar el teorema de Thévenin.

La R_{th} es calcula obrint el circuit de la font de corrent:

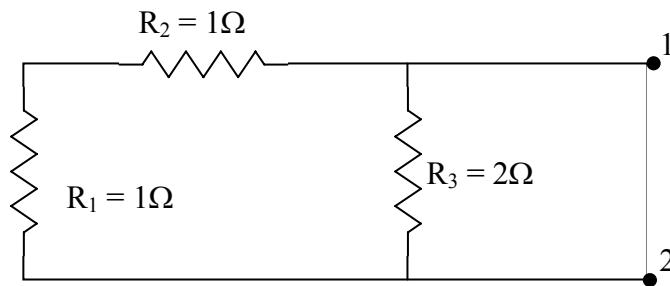


Figura 1.14. Obertura de la font de corrent per a l'aplicació del teorema de Thévenin.

$$\text{La } R \text{ equivalent vista des d'1 i 2 és: } R_{th} = (R_1 + R_2) \parallel R_3 = \left(\frac{1}{R_1 + R_2} + \frac{1}{R_3} \right)^{-1} = 1\Omega$$

El potencial que ha de donar la font equivalent Thévenin coincideix amb la diferència de tensió entre els punts 1 i 2, però tenint en compte només la xarxa A.

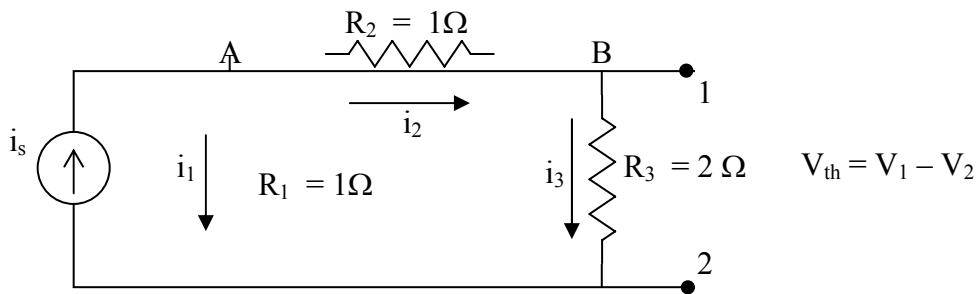


Figura 1.15. Càcul de la font de tensió equivalent segons el teorema de Thévenin.

$$\text{Nusos: } A: i_s = i_1 + i_2 \text{ (equació 1)}$$

$$B: i_2 = i_3 \text{ (no considerem la xarxa } B) \text{ (equació 2)}$$

$$\text{Malla 2: } 0 = +i_1 \cdot R_1 - i_2 \cdot R_2 - i_3 \cdot R_3 \text{ (equació 3)}$$

$$\text{Si substituïm l'equació 2 en l'equació 1, } i_s = i_1 + i_3 \rightarrow i_1 = i_s - i_3$$

$$\text{I si substituïm l'equació 2 en l'equació 3, } 0 = +i_1 \cdot R_1 - i_3 \cdot (R_2 + R_3)$$

Restant aquestes dues darreres equacions, obtenim: $0 = R_1 \cdot (i_s - i_3) - i_3 \cdot (R_2 + R_3)$, i, finalment:

$$i_3 = \frac{R_1}{R_1 + R_2 + R_3} \cdot i_s$$

Atès que la xarxa B està disconnectada, podem aplicar la llei d'Ohm entre els punts 1 i 2.

$$\text{Per tant, l'equivalent Thévenin és: } V_{th} = V_1 - V_2 = i_3 \cdot R_3 = \frac{R_1 \cdot R_3}{R_1 + R_2 + R_3} \cdot i_s = \frac{1 \cdot 2}{1+1+2} \Omega \cdot i_s = \frac{1}{2} \cdot i_s$$

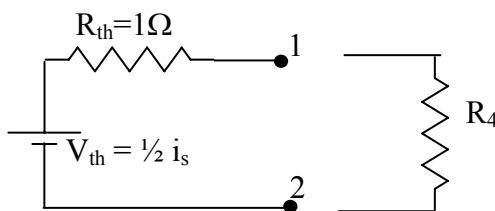


Figura 1.16. Representació final de l'equivalent Thévenin del circuit.

Així, els passos principals que cal seguir per trobar l'equivalent Thévenin d'un circuit són:

1. Establir les condicions inicials iguals a zero. Aquesta condició s'aplica normalment als elements de càrrega, com ara els condensadors.
2. Eliminar les fonts independents fent $V = 0$ (curtcircuitar les fonts de tensió) i $i = 0$ (fonts d'intensitat en circuit obert), i calcular la impedància entre les dues branques de la xarxa.
3. Calcular la tensió equivalent Thévenin com la diferència de tensió entre les branques de la xarxa que cal substituir, sense tenir en compte altres xarxes.

De manera semblant, el teorema de Norton afirma que podem substituir una xarxa per una font de corrent en paral·lel amb una impedància:

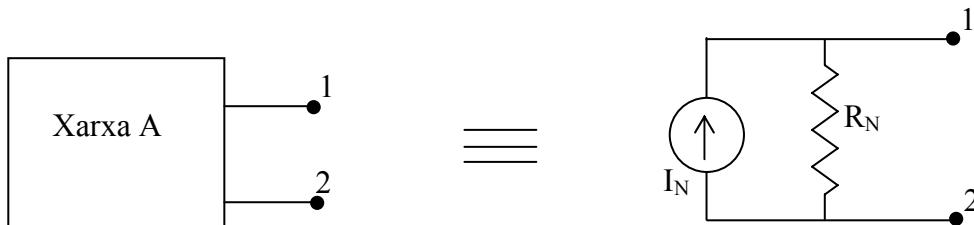


Figura 1.17. Representació esquemàtica del teorema de Norton

Podem reconvertir l'equivalent Thévenin en Norton i a l'inrevés d'acord amb:

$$z_{th} = z_N \quad I_N = \frac{V_{th}}{z_{th}} \quad (1.12)$$

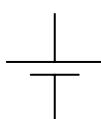
1.6. Principi de superposició

El principi de superposició constitueix una eina de càlcul molt útil i molt utilitzada en l'anàlisi de circuits lineals.

Aquest principi ens permet resoldre circuits lineals amb moltes fonts de manera senzilla. Així, podem resoldre un circuit amb moltes fonts disconnectant totes les fonts excepte una i resolent el circuit per aquesta font. Repetirem el procediment amb totes les fonts de què consta el circuit i, finalment, sumarem les respostes.

Cal tenir en compte que la desconnexió de les fonts canvia segons si les fonts són de tensió o d'intensitat:

— font de tensió



desconnexió

$$V = 0$$



curtcircuit

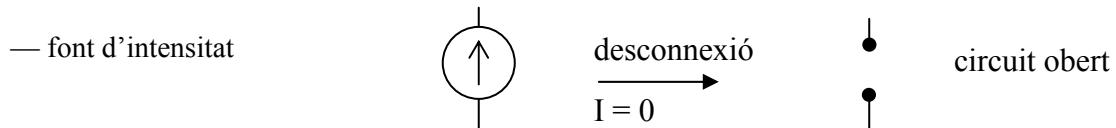


Figura 1.18. Com s'ha d'aplicar el principi de superposició.

Per entendre bé el principi de superposició, analitzarem el circuit següent:

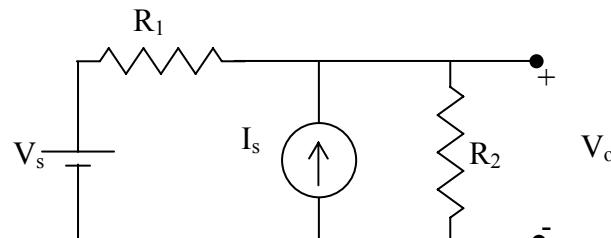


Figura 1.19. Circuit sobre el qual aplicarem el principi de superposició

En primer lloc, utilitzant la conversió Thévenin-Norton exposada a 1.12, reescriurem:

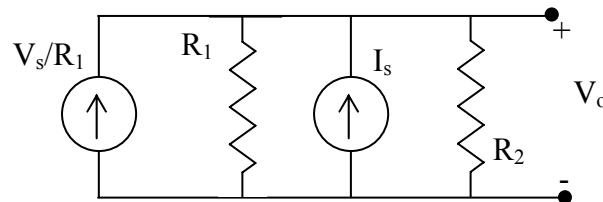


Figura 1.20. Aplicació dels teoremes de Thévenin i de Norton.

O, el que és el mateix:

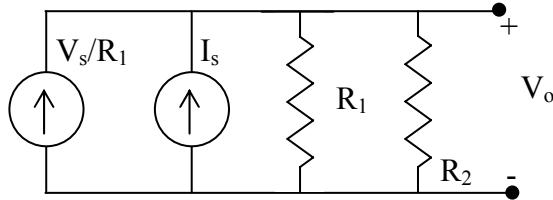


Figura 1.21. Aplicació dels teoremes de Thévenin i de Norton.

Ara podem transformar les dues fonts d'intensitat en una de sola, ja que estan en paral·lel. El mateix podem fer amb les dues resistències:

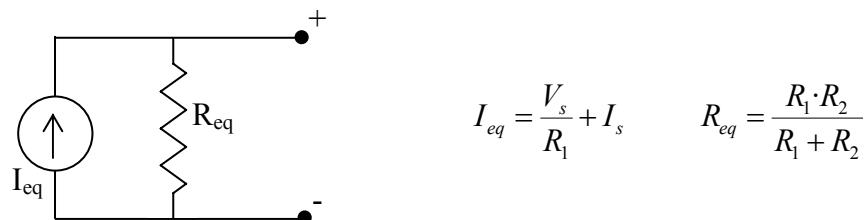


Figura 1.22. Transformació de les dues fonts en paral·lel.

Aplicant $V_o = I_{eq} \cdot R_{eq}$, tindrem:

$$V_o = \underbrace{\frac{R_2}{R_1 + R_2} \cdot V_s}_{\text{efecte de la font de tensió}} + \underbrace{\frac{R_1 \cdot R_2}{R_1 + R_2} \cdot I_s}_{\text{efecte de la font de corrent}}$$

Com es pot veure clarament, el resultat és la suma de considerar només la font d'intensitat i la font de corrent per separat i la posterior suma dels resultats respectius.

1.7. Aplicacions amb components passius

Un circuit molt senzill, però molt usat és el divisor de tensió, format per dues resistències en sèrie, tal i com mostra el circuit de la figura 1.23. Aquest circuit permet adaptar un nivell de tensió (per exemple, de la sortida de un circuit) a un altre nivell de tensió (per exemple, per connectar a un altre circuit).

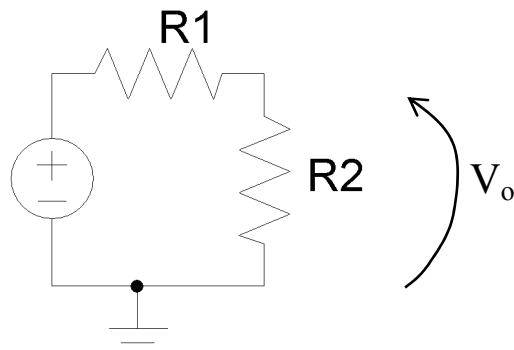


Figura 1.23. Circuit divisor de tensió.

Es pot demostrar fàcilment que la relació entre el senyal de sortida i el d'entrada té donada per:

$$V_o = \frac{R_2}{R_1 + R_2} \cdot V_i \quad (1.13)$$

Els condensadors disposen de moltes aplicacions, en molts diferents àmbits. Per mencionar algunes, s'utilitzen com a sensors capacitius pels teclats, com a sensor de posició del dit a les pantalles tàctils de tipus capacitius i com a memòries de diferents tipus (DRAM o inclús les de liti).

Amb la combinació d'una resistència i un element enmagatzemador (condensador o bobina) es pot construir filtres freqüencials passius. Un exemple és el circuit RC passa-baixos (figura 1.24).

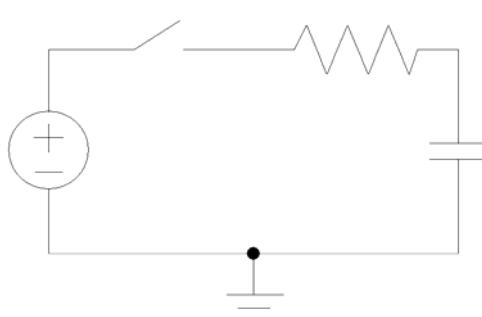


Figura 1.24. Circuit RC passabaixos.

La resposta d'aquest circuit és exponencial i es mostra a la figura 1.25.

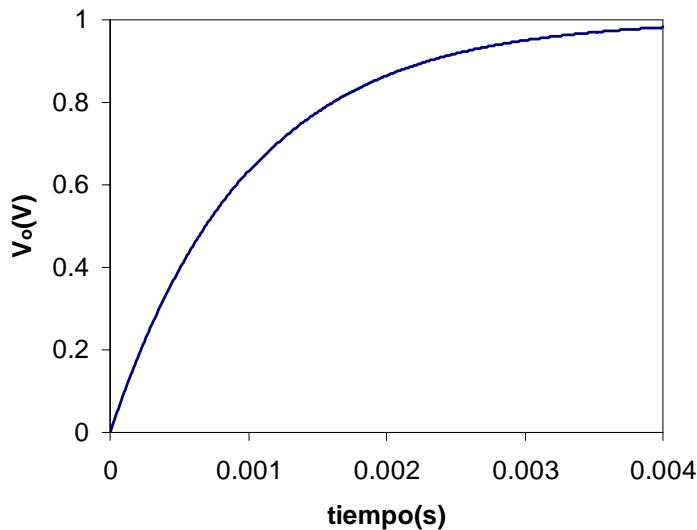


Figura 1.25. Resposta del circuit RC passabaixos.

Amb les relacions característiques d'aquests dos components, es pot demostrar la relació exacta per aquest circuit:

$$\left. \begin{array}{l} I = (V_f - V_c) / R = I_c \\ I_c = C \cdot \frac{dV_c}{dt} \end{array} \right\} \rightarrow \frac{dV_c}{dt} = \frac{1}{R \cdot C} \cdot (V_f - V_c) \rightarrow \frac{dV_c}{(V_c - V_f)} = -\frac{1}{R \cdot C} \cdot dt$$

$$\Rightarrow \ln(V_c(t) - V_f) - \ln(V_f) = -\frac{1}{R \cdot C} \cdot t \Rightarrow V_c(t) = V_f \left(1 - e^{-\frac{1}{R \cdot C} t} \right)$$

BIBLIOGRAFIA

BOIX ARAGONÈS, O.; RULL DURAN, J. *Circuits elèctrics*. Barcelona: Edicions UPC, 1998. Teoria i problemes

PRAT VIÑAS, LL. *Circuits i dispositius electrònics*. Barcelona: Edicions UPC, 1998.

THOMAS, R. E.; ROSA, A. J. *Circuitos y señales*. Ed. Reverté, 1992.

Apunts de l'assignatura Electrònica Aplicada del professor Blas Garrido. Tema 1: «Sistemes no lineals». <http://dossiers.ub.edu/docs/5050/Tema1.pdf> Inclou una descripció de les lleis de Kirchhoff, de pols, de zeros i de Laplace.

CAPÍTOL II

2. TEORIA I TECNOLOGIA DE SEMICONDUCTORS

2.1. Introducció

La indústria electrònica és la més gran a escala mundial i va assolir els 10^{12} \$ l'any 2000, any en què va sobrepassar la indústria de l'automòbil. En l'actualitat, els dispositius semiconductors són la base de la indústria electrònica. De fet, la indústria dedicada als dispositius semiconductors, altrament anomenada *microelectrònica*, constitueix més d'una quarta part del negoci de l'electrònica. Els dispositius electrònics basats en semiconductors formen part de quasi tots els aparells elèctrics i les màquines que hi ha al nostre entorn. Per entendre el funcionament d'aquests dispositius, que veureu en els propers temes, cal entendre els seus fonaments físics i com es fabriquen.

2.2. Conducció elèctrica

Els materials existents es poden classificar a partir de la seva capacitat per condir elèctricament. Aquesta capacitat es pot avaluar a partir de la llei d'Ohm mesurant la resistència o bé la resistivitat. Si tenim un volum de material de longitud L i secció A, la resistència es pot relacionar amb la resistivitat de la manera següent:

$$V = I \cdot R \Rightarrow V = I \cdot \frac{\rho \cdot L}{A}. \quad (2.1)$$

Per tant, la resistivitat no té en compte els factors geomètrics i ens permet comparar diferents materials sense tenir en compte la mida del que mesurem.

A la taula 2.1 podeu veure les resistivitats de diferents materials a temperatura ambient. Els conductors, com ara els metalls, tenen una resistivitat molt baixa, i els aïllants, una resistivitat molt alta. Els semiconductors es troben en una situació intermèdia. Els conductors mostren de manera general una variació de la resistivitat amb la temperatura del tipus:

$$\rho = \rho_0(1 + \alpha \cdot T); \alpha > 0. \quad (2.2)$$

D'aquesta manera, si la temperatura augmenta, la resistivitat també augmenta. Per contra, els semiconductors i alguns aïllants disminueixen la seva resistivitat a mesura que la temperatura augmenta. Per tal d'explicar aquestes propietats elèctriques, haurem de fixar-nos en quins són els efectes de la unió dels àtoms d'un material quan formen un cristall.

El que s'anomena *conductivitat* (σ) d'un material, consisteix simplement en l'invers de la *resistivitat*:

$$\sigma = \frac{1}{\rho}.$$

| Material | $\rho(\Omega \cdot m)$ | Tipus |
|----------|------------------------|---------------|
| Ag | $1.6 \cdot 10^{-8}$ | Conductor |
| Cu | $1.7 \cdot 10^{-8}$ | |
| Al | $2.8 \cdot 10^{-8}$ | |
| W | $5.5 \cdot 10^{-8}$ | |
| Fe | 10^{-7} | |
| Pb | $2.2 \cdot 10^{-7}$ | |
| Ge | $0.45 \cdot 10^{-8}$ | Semiconductor |
| Si | 640 | |
| S | 10^{15} | Aïllant |
| Fusta | $10^8 - 10^{14}$ | |
| Vidre | $10^{10} - 10^{14}$ | |

Taula 2.1. Resistivitat de diferents materials.

2.2.1. Estructura cristal·lina i model de bandes

Els sòlids es classifiquen, segons el grau d'ordenació dels àtoms que els formen, en:

Amorfs: no hi ha cap ordre.

Monocristal·lins: tots els àtoms estan perfectament ordenats.

Policristal·lins: hi ha agrupació de monocrystals.

El material més utilitzat en la tecnologia de dispositius electrònics és el silici (Si) monocristal·lí. El fet que aquest material sigui un monocristall té molts avantatges: permet reduir l'estudi de les propietats elèctriques, a més d'altres que ara no són rellevants, a només un petit volum de tot el sòlid, volum que es repeteix en totes les direccions de l'espai; conté un nombre limitat d'àtoms que es troben enllaçats formant l'estructura cristal·lina. El silici té l'estructura cristal·lina diamant (vegeu fig 2.1). Cada àtom està lligat a uns altres quatre àtoms amb un enllaç covalent. Un enllaç covalent es forma entre àtoms que comparteixen dos electrons. Els electrons de l'enllaç, anomenats *electrons de valència*, són aportats per cadascun dels àtoms.

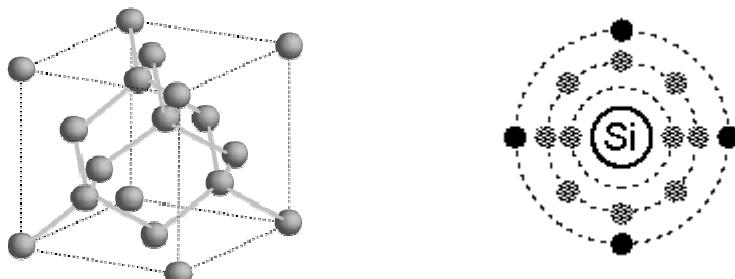


Figura 2.1. Estructura cristal·lina diamant del silici i àtom de silici amb els electrons de valència en negre.

Una forma menys complexa que la tridimensional de representar l'estructura del silici consisteix a dibuixar l'estructura a partir dels enllaços. En la representació bidimensional dels enllaços (fig 2.2) es veu clarament que un àtom està lligat a quatre àtoms més. Els quatre electrons de valència de cada àtom de silici formen part de quatre enllaços covalents. Aquests electrons, pel fet d'estar formant un enllaç, tenen una energia menor que si estiguessin lliures. Les energies d'aquests electrons es troben per sota d'una energia màxima anomenada *energia de valència* E_v .

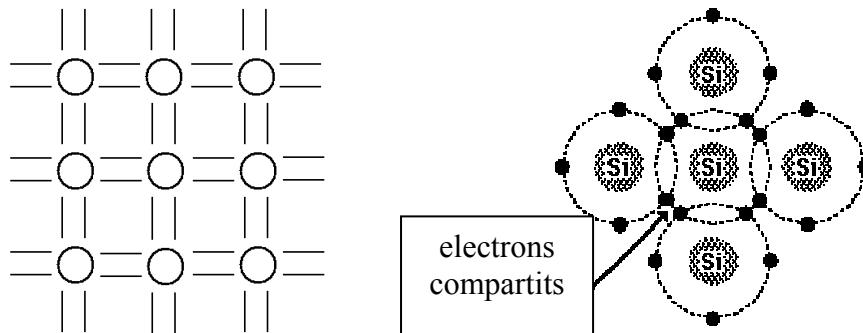


Figura 2.2. Enllaços covalents en el silici.

Tenint en compte el que hem vist fins ara, la resistivitat del silici seria infinita, ja que, a causa dels enllaços, cap dels electrons no es pot moure lliurement pel sòlid i pot originar un corrent elèctric. Per aconseguir trencar un enllaç i alliberar un electró, cal proporcionar-li com a mínim una energia E_g , que s'anomena *energia de banda prohibida* o *gap*. L'electró alliberat té llavors una energia igual que l'energia que tenia abans, com a màxim E_v , més l'energia subministrada. El mínim de l'energia de l'electró alliberat és l'energia E_c , que es correspon amb alliberar un electró d'energia E_v (que és el menys lligat) proporcionant-li exactament E_g .

Per tal de representar els canvis d'energia en els electrons de valència s'utilitza el model de bandes. Els electrons de valència es troben, com hem vist, amb energies per sota de E_v i constitueixen la banda de valència. Per sobre de E_v hi ha una banda prohibida d'energies, que és la banda prohibida o *gap*. Aquesta banda prohibida és un rang d'energies que no pot tenir cap electró. Això és degut al fet que existeix una energia mínima, E_g , per alliberar electrons. Els electrons portadors de corrent se situen en energies més grans dintre de la banda de conducció, el límit inferior de la qual és E_c . A la figura 2.3 podeu veure aquesta representació. Si no se subministra cap energia als electrons, aquests es mantenen a la banda de valència i, per tant, la banda de conducció és pràcticament buida i la resistivitat del material és gran.

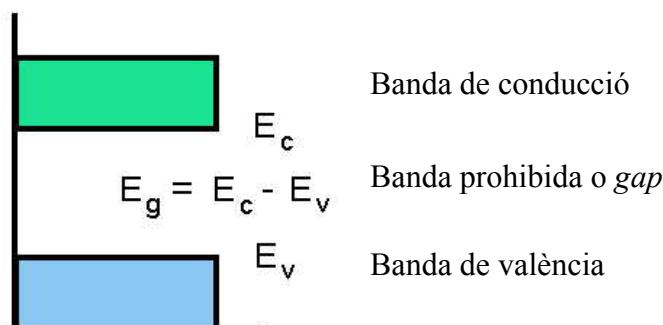


Figura 2.3. Model de bandes d'un semiconductor.

Aquest model de bandes es pot utilitzar per explicar les propietats elèctriques esmentades al primer apartat. A la figura 2.4 podeu veure que la principal diferència que hi ha entre els diferents models de bandes és l'ample de la banda prohibida. En un semiconductor, aquesta banda té un valor no massa gran i alguns electrons poden rebre l'energia suficient per passar a la banda de conducció. Els aïllants, en canvi, tenen un *gap* massa gran i això darrer no hi pot succeir. La banda de conducció serà llavors

completament buida d'electrons. Els conductors no tenen *gap* i sempre disposen d'electrons a la banda de conducció.

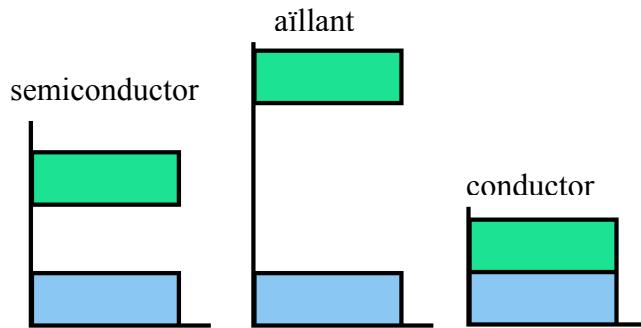


Figura 2.4. Model de bandes d'un semiconductor, un aïllant i un metall.

L'energia per trencar l'enllaç pot ser, per exemple, tèrmica. Quan escalfem un semiconductor, els electrons poden anar a la banda de conducció i poden esdevenir càrregues mòbils i deixar un enllaç covalent trencat. Més endavant veurem la importància d'aquest enllaç. Per això la resistivitat dels semiconductors disminueix amb la temperatura: perquè augmenta el nombre de portadors de corrent. En un metall, en canvi, més temperatura no vol dir més electrons a la banda de conducció. En té tants que la temperatura genera xocs entre els electrons i els àtoms i augmenta la resistivitat. Aquest fenòmen es el predominant en quant a la conducció elèctrica en metalls.

2.2.2. Conducció per forats i electrons

Fins ara hem parlat només dels electrons com a portadors de corrent, però una de les característiques més importants dels semiconductors és l'existència d'un altre tipus de portadors de corrent: els forats.

En el punt anterior hem vist que un electró podia passar de la banda de valència, on es troba lligat, a la banda de conducció, on pot generar un corrent elèctric. Aquest electró deixa un enllaç trencat (fig. 2.5), que pot ser reconstruït amb un dels electrons de valència propers quan s'aplica un camp elèctric al cristall. Això genera un altre enllaç trencat, que al seu torn és també reconstruït (fig. 2.6). L'electró lliure es mou en sentit contrari al camp elèctric. Al seu torn, l'enllaç trencat és mou pel cristall en sentit contrari al dels electrons. El corrent degut a aquest moviment d'electrons per reconstruir els enllaços trencats equival a un corrent produït per una càrrega fictícia de valor $+e$ (on $-e$ és la càrrega de l'electró). Aquesta càrrega mòbil s'anomena *forat* i és també un portador de corrent.

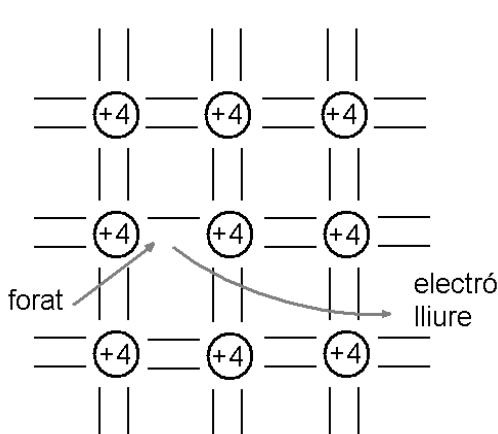


Figura 2.5. Electró i forat.

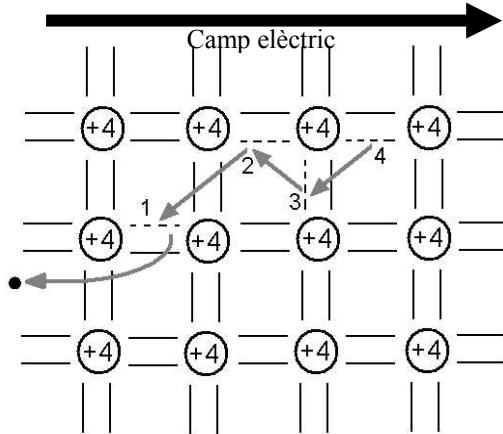


Figura 2.6. Moviment de l'enllaç trencat.

Així, doncs, el trencament d'un enllaç covalent implica l'aparició d'un forat de càrrega +e i un electró lliure de càrrega -e, o, el que és el mateix, un parell electró-forat. Fixeu-vos que els semiconductors tenen llavors la possibilitat de conduir corrent a la banda de conducció —conducció per electrons— i també a la banda de valència —conducció per forats.

2.2.3. Semiconductors intrínsecs

Un semiconductor s'anomena *intrínsec* quan no conté àtoms estranys al material semiconductor i té una estructura perfectament cristal·lina.

En un semiconductor intrínsec, els portadors de corrent són només els generats per parelles electró-forat. Per tant, el nombre d'electrons de conducció per centímetre cúbic, representat per n , i el nombre de forats per centímetre cúbic, representat per p , tindran el mateix valor. Aquest valor s'anomena *concentració intrínseca* i es representa com a n_i .

$$n = p = n_i . \quad (2.3)$$

La concentració intrínseca de cada material semiconductor es pot relacionar amb la temperatura de la manera següent:

$$n_i = A \cdot (T)^{3/2} \cdot \exp\left(-\frac{E_g}{2KT}\right) , \quad (2.4)$$

on A és una constant que depèn del semiconductor, T és la temperatura en kelvin, E_g és el *gap* (específic de cada semiconductor) i K és la constant de Boltzmann. Noteu que un *gap* molt gran fa n_i molt petita, ja que cal més energia per alliberar un electró. D'altra banda, la concentració intrínseca creix ràpidament amb la temperatura.

| Semiconductor | E_g (eV) | n_i (portadors / cm ³) a 300 K |
|---------------|------------|--|
| Si | 1.1 | $1.5 \cdot 10^{10}$ |
| AsGa | 1.42 | $2 \cdot 10^6$ |
| Ge | 0.68 | $2.5 \cdot 10^{13}$ |

Taula 2.2. Gap i concentració intrínseca d'alguns semiconductors

2.2.4. Semiconductors extrínsecs

Hem vist que un semiconductor intrínsec compleix $n = p$. Aquesta relació es pot variar si introduïm en el semiconductor monocristal·lí altres àtoms anomenats *impureses*. Aquests semiconductors s'anomenen *extrínsecs*. Les impureses poden ser donadores, si aporten electrons a la banda de conducció, o acceptadores, si agafen electrons i generen forats. Les impureses donadores donen lloc a semiconductors del tipus *N*, i les acceptadores donen lloc a semiconductors del tipus *P*. S'anomena *dopatge* la quantitat d'impureses que s'introdueixen. A la figura 2.7 es mostren les impureses pròpies del silici. Els àtoms pentavalents són donadors i els àtoms trivalents són acceptadors.

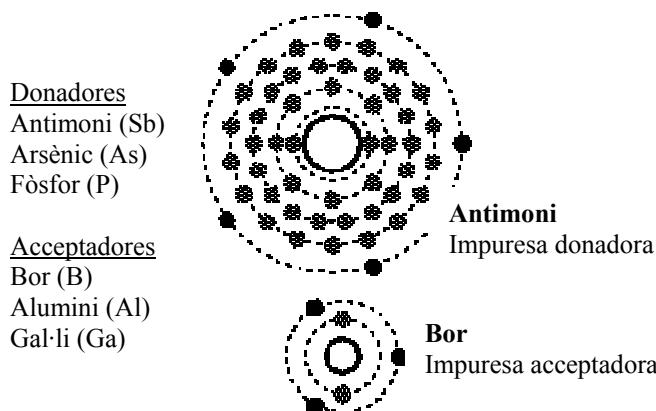


Figura 2.7. Impureses acceptadores i impureses donadores.

Quan s'introduceix un àtom pentavalent com l'antimoni (Sb) en un cristall de silici, pot ocupar la posició d'un àtom de la xarxa cristal·lina (fig. 2.8). Llavors, quatre dels electrons de valència formen enllaços covalents i un altre queda lleugerament lligat al nucli de Sb. Aquest electró té una energia molt propera al mínim de la banda de conducció, E_c . En el model de bandes, això es representa amb un nivell E_d dintre de la banda prohibida.

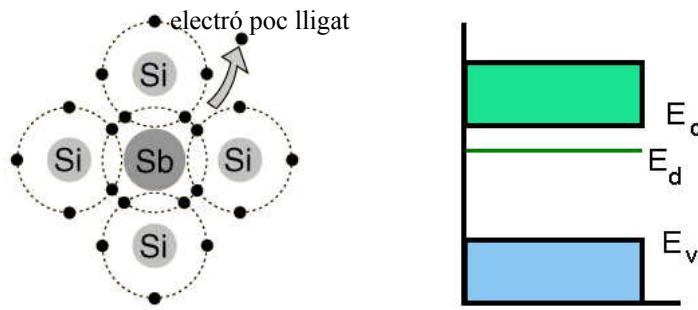


Figura 2.8. Impuresa donadora Sb i model de bandes.

L'energia que cal per alliberar l'electrò de E_d és molt més petita que l'energia del *gap*. Llavors, a temperatura ambient, l'electrò pot passar a la banda de conducció. Fixeu-vos que, a diferència del silici intrínsec, no es genera un forat, sinó una impuresa ionitzada positivament fixa en la xarxa cristal·lina.

La relació entre la concentració de forats i electrons és ara:

$$n = p + N_D^+ , \quad (2.5)$$

on N_D^+ és la concentració d'impureses ionitzades, que a temperatura ambient és al voltant del 100 %. El nombre de forats és molt baix, ja que la contribució dels portadors intrínsecs només és prou gran a altes temperatures (fig. 2.9). La conducció elèctrica és deguda als electrons i per això s'anomena *semiconductor del tipus N*.

En el cas de les impureses acceptadores, falta un electró per completar un enllaç covalent. Un electró de valència veí pot saltar i completar l'enllaç, alhora que genererà un forat. La impuresa quedará ionitzada negativament. La figura 2.10 mostra el model de bandes, on l'energia E_a és la de l'electrò que completa l'enllaç.

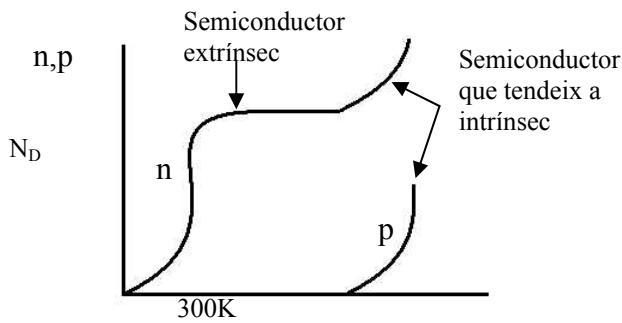


Figura 2.9. Evolució de n i p en un semiconductor de tipus *N*.

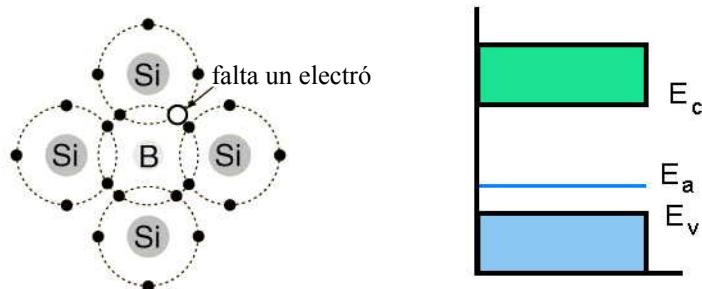


Figura 2.10. Impuresa acceptadora *B* i model de bandes.

Fixeu-vos que no es genera cap electró a la banda de conducció. A temperatura ambient, totes les impureses estan ionitzades i la conducció elèctrica és deguda als forats. Atès que tenen càrrega positiva, el semiconductor s'anomena *de tipus P*. La relació entre les concentracions de forats i electrons és:

$$n + N_A^- = p \quad (2.6)$$

on N_A^- és la concentració d'impureses ionitzades.

2.2.5. Concentració de portadors

Les concentracions de portadors es poden relacionar amb el model de bandes introduint l'energia de Fermi. Aquesta energia ens donarà idea de si el semiconductor és intríncsec o extríncsec, i, en aquest cas, del tipus i el nivell de dopatge.

La física estadística estableix que la distribució energètica d'electrons a una temperatura determinada segueix la distribució de Fermi-Dirac:

$$F(E) = \frac{1}{1 + \exp\left\{\frac{E - E_f}{KT}\right\}} \quad (2.7)$$

on E_f és l'energia de Fermi. Si la temperatura fos 0 K, la distribució de Fermi-Dirac seria un esglao i no hi hauria electrons per sobre de E_f . Llavors, en un semiconductor intríncsec a 0 K, E_f es troba just al mig de la banda prohibida. A mesura que augmenta la temperatura, el nivell de Fermi s'acosta a la banda de conducció, ja que la probabilitat de tenir un electró a la banda de conducció augmenta.

Es pot demostrar que la relació entre el nivell de Fermi i les concentracions de portadors és:

$$n = N_c \exp\left\{-\frac{E_F - E_C}{KT}\right\}; \quad p = N_v \exp\left\{-\frac{E_V - E_F}{KT}\right\}, \quad (2.8)$$

on N_c i N_v són paràmetres estadístics relacionats amb les bandes de conducció i de valència, respectivament. Tenint en compte la relació 2.3 per a un semiconductor intríncsec, podem escriure:

$$n \cdot p = n_i^2. \quad (2.9)$$

Si introduïm ara les relacions de 2.8, obtenim:

$$E_F = \frac{E_c + E_v}{2} - \frac{KT}{2} \ln\left(\frac{N_c}{N_v}\right), \quad (2.10)$$

que a temperatura ambient ($KT = 25$ meV) per a semiconductors com el silici o el germani es redueix a:

$$E_F \approx \frac{E_c + E_v}{2}. \quad (2.11)$$

Per tant, el nivell de Fermi es troba al mig del *gap*.

En un semiconductor extrínsec, es compleix de manera genèrica:

$$n + N_A^- = p + N_D^+, \quad (2.12)$$

i també la relació 2.9. Si el semiconductor és de tipus *P*, el nivell de Fermi se situa a prop de la banda de valència:

$$E_F = E_V + KT \ln \frac{N_v}{N_{A^-} N_D}. \quad (2.13)$$

Si el semiconductor és de tipus *N*, el nivell de Fermi se situa a prop de la banda de conducció:

$$E_F = E_C - KT \ln \frac{N_c}{N_{A^-} N_D}. \quad (2.14)$$

2.2.6. Corrent elèctric en els semiconductors

Un corrent elèctric en un semiconductor pot estar originat per dos mecanismes en els quals les càrregues mòbils són desplaçades:

- el corrent d'arrossegament i
- el corrent de difusió.

El corrent d'arrossegament apareix quan s'aplica un camp elèctric al semiconductor. Aquest camp exerceix una força sobre els portadors, els quals pateixen col·lisions pel fet d'estar a una temperatura determinada. Aquesta agitació tèrmica frena els portadors, que es mouen, llavors, a una velocitat constant. Aquest corrent es pot expressar com a:

$$\vec{J}_A = \sigma \cdot \vec{E} , \quad (2.15)$$

on σ és la conductivitat del material i \vec{E} és el camp elèctric. En realitat, aquesta expressió correspon a la densitat de corrent, que es relaciona amb el corrent com a $I_A = A \cdot J_A$, on A és la secció que travessa el corrent. Aquesta expressió és conceptualment equivalent a la llei d'Ohm. Atès que tenim dos tipus de portadors, cal distingir entre conductivitat de forats i conductivitat d'electrons:

$$\sigma_n = e \cdot \mu_n \cdot n ; \quad \sigma_p = e \cdot \mu_p \cdot p . \quad (2.16)$$

La conductivitat depèn de les concentracions de portadors i de la mobilitat dels electrons μ_n i dels forats μ_p . La mobilitat és una propietat intrínseca del material i depèn de la temperatura i el dopatge. L'expressió del corrent és llavors:

$$J_A = e(\mu_n n + \mu_p p) \cdot \vec{E} . \quad (2.17)$$

El fet que la conductivitat depengui de la concentració de portadors és molt rellevant, ja que permet controlar la resistivitat a partir del dopatge.

El corrent de difusió es produeix quan hi ha diferències en la concentració de portadors en un volum del semiconductor. A causa de l'agitació tèrmica, els portadors que es troben en un volum tendeixen a difondre's a tot el volum que està disponible (fig. 2.11) al llarg del temps. És el mateix tipus de fenomen que genera l'expansió d'un gas en una habitació.

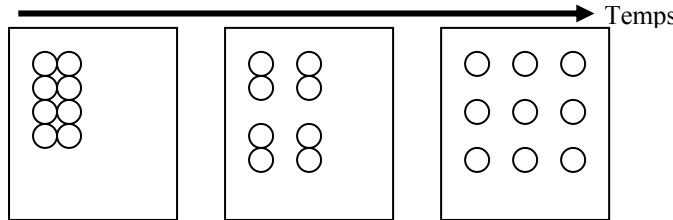


Figura 2.11. Difusió de portadors amb el temps.

Si els portadors de la figura són els forats, l'expressió del corrent és:

$$J_{Dp} = -e \cdot D_p \cdot \frac{dp}{dx} , \quad (2.18)$$

on D_p és el coeficient de difusió dels forats. Com que el sentit del corrent es defineix en el sentit de les càrregues positives, el corrent de difusió de forats ha de ser positiu i, per tant, cal afegir-hi el signe negatiu que apareix a l'equació. Fixeu-vos que una variació gran de p al llarg de la direcció x genera un corrent gran.

De la mateixa manera, el corrent de difusió d'electrons s'expressa com a:

$$J_{Dn} = e \cdot D_n \cdot \frac{dn}{dx} . \quad (2.19)$$

Pel mateix raonament d'abans, ara no cal afegir el signe.

Aquestes expressions es poden estendre a l'estructura tridimensional del cristall.

$$\vec{J}_{Dp} = -e \cdot D_p \cdot \vec{\nabla} p , \quad \vec{J}_{Dn} = e \cdot D_n \cdot \vec{\nabla} n . \quad (2.20)$$

Així, doncs, ara podem escriure el corrent total degut a electrons i a forats com la suma dels corrents de difusió i d'arrossegament:

$$\vec{J}_p = e\mu_p p \vec{E} - eD_p \vec{\nabla}p , \quad \vec{J}_n = e\mu_e n \vec{E} + eD_n \vec{\nabla}n . \quad (2.21)$$

Els coeficients de difusió es poden relacionar amb les respectives mobilitats amb la relació d'Einstein:

$$D = \frac{KT}{e} \mu . \quad (2.22)$$

2.3. Tecnologia dels semiconductors

L'any 1965, Gordon Moore, cofundador d'Intel, va fer una predicció sobre el desenvolupament dels processadors basant-se en els processos que permetien fer circuits integrats. Va proposar que el nombre de transistors en una oblia de silici es duplicaria cada dos anys. Aquesta predicció es va convertir en una llei bàsica per a la indústria microelectrònica, ja que marcava les fites a les quals s'havia d'arribar. Un exemple de la repercussió d'aquesta llei és l'evolució dels processadors. Quan va aparèixer el primer processador, el 8088, tenia 29.000 transistors, i ara el Pentium IV en té prop de 125.000. Alhora que el nombre de transistors creix, el cost per unitat decreix exponencialment.

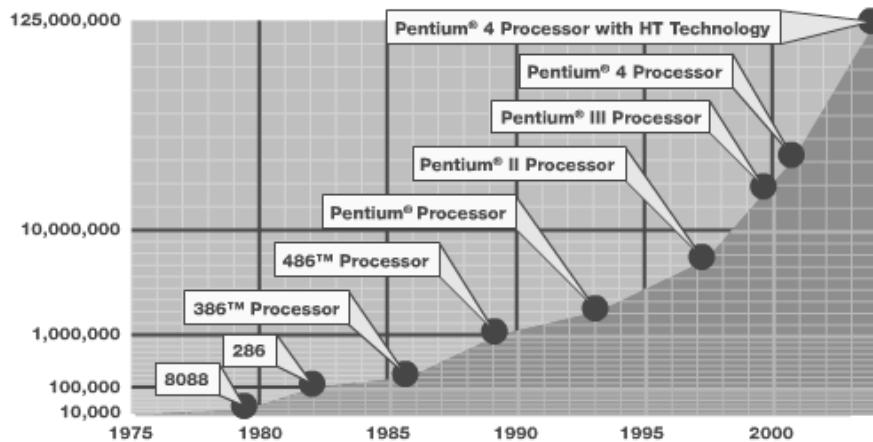


Figura 2.12. Evolució del nombre de transistors en els processadors d'Intel.

Per veure l'impacte d'aquesta llei, podem aplicar-la als viatges amb avió. L'any 1978, anar de Nova York a París tenia un preu de 900 \$ i es trigaven prop de 7 hores. Avui dia, en canvi, trigariem menys d'1 segon per molt menys d'1 euro.

El conjunt de processos per fabricar dispositius electrònics s'anomena *tecnologia microelectrònica*. D'aquests processos, el que ha rebut més esforços per tal de ser millorat és la fotolitografia, ja que és on es defineixen les mides dels dispositius. És, per tant, el procés principal per entendre la llei de Moore.

2.3.1. Obtenció del semiconductor cristal·lí

La majoria de dispositius microelèctronics es fabriquen amb silici. Algunes de les principals raons per utilitzar el silici són aquestes:

- És el material més abundant a l'escorça terrestre (28 %), en forma de SiO_2 . La sorra de la platja és en gran part silici en forma de silicats.
- Dissipa bé la calor i és relativament poc sensible a la temperatura.
- El SiO_2 és un bon aïllant. Una de les parts més importants dels transistors FET és la porta o *gate*, que és un aïllant. El fet que el silici tingui un òxid fàcil d'aconseguir facilita el procés de fabricació.
- Té bones propietats mecàniques.

D'altra banda, el silici té limitacions, com ara la baixa mobilitat dels seus portadors. En canvi, l'altre semiconductor més important, l'arsenur de gal·li (GaAs), és utilitzat per a aplicacions d'alta velocitat.

Per ser emprat en tecnologia microelectrònica, el silici, com els altres semiconductors, ha de tenir un grau alt de puresa. El silici que s'obté per fer dispositius microelectrònics és un 99,999999 % pur. El procés d'obtenció del silici consta principalment de cinc etapes. Primer es redueix la sorra en un forn a alta temperatura en presència de carboni. S'obté silici en grau metal·lúrgic amb una pureza d'aproximadament el 99 %. A continuació, es fa reaccionar el silici amb àcid clorhídric (HCl), de manera que s'obté triclorosilà (HCl_3Si) i hidrogen gasós, així com clorurs de les diferents impureses del silici de grau metal·lúrgic, com FeCl_3 , BCl_3 , etc. Una vegada eliminades aquestes impureses per destil·lació fraccionada, es pot aconseguir un contingut d'impureses d'1 ppm. Per arribar a la pureza indicada, cal dur a terme el procés físic de refinatge de la zona fosa. Aquest procés es pot fer perquè les impureses tenen diferent solubilitat, depenen de si el material està en forma sòlida o en forma líquida. Fent coexistir en el silici una zona líquida i una zona sòlida, les impureses van de la zona sòlida a la zona líquida i es dipositen en un extrem del silici. El silici obtingut és policristal·lí i la darrera etapa consisteix a transformar-lo en un monocristall. Per a això se solen fer servir els processos de Czochralsky i de zona flotant, així com combinacions de tots dos.

El mètode de Czochralsky consisteix a fondre el silici en un gresol. Un suport vertical conté una llavor cristal·lina de silici que es posa en contacte amb el silici fos. La llavor es fon una mica i el suport vertical gira i s'allunya. D'aquesta manera, el silici se solidifica seguint l'estructura cristal·lina de la llavor i es forma un lingot.

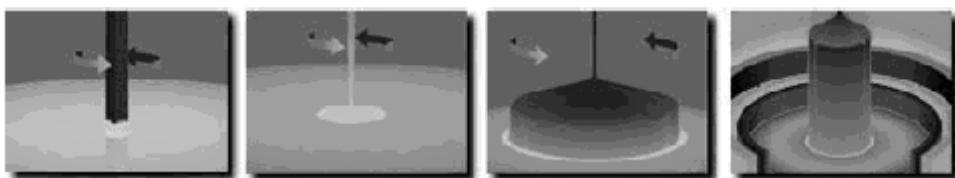


Figura 2.13. Mètode de Czochralsky.

El mètode de zona flotant utilitza una columna de silici policristal·lí. Una bobina que envolta la columna pot escalfar-la. A mesura que la bobina escalfa, es desplaça. El silici recristal·litza i es forma el monocristall.

El lingot obtingut es talla en oblies d'unes 350 micres de gruix. És sobre aquestes oblies on es fabriquen els dispositius microelectrònics. Normalment, les oblies ja són de tipus P o N, ja que el dopatge es pot afegir quan es fa el lingot.

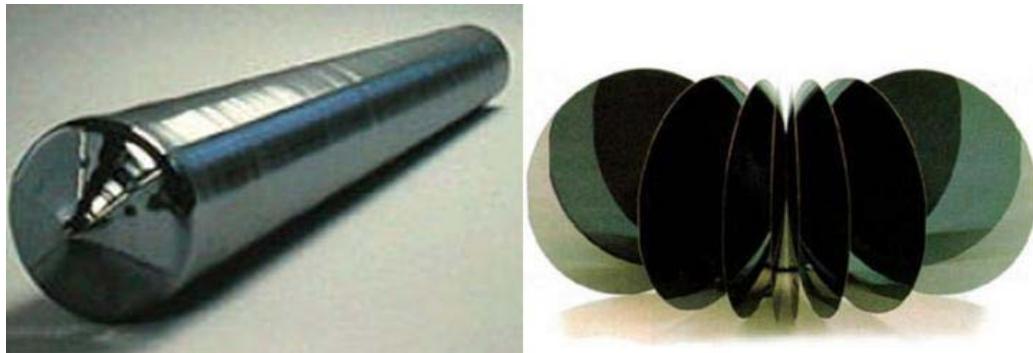


Figura 2.14. Lingot i oblies de silici.

2.3.2. Dipòsit de capes sobre silici

Els processos per fabricar els dispositius es fan per capes i sobre tota l'oblia. Això fa que se'ls classifiqui com a tecnologia planar. Les diferents capes serviran per fer pistes conductores, zones aïllants o per cobrir parts de l'oblia.

Els processos bàsics per dipositar capes són el PVD (*Physical Vapor Deposition*) i el CVD (*Chemical Vapor Deposition*). El PVD consisteix a evaporar sobre l'oblia el material que s'ha de dipositar. El CVD consisteix a produir una reacció química entre dos gasos. Per exemple, per dipositar amb CVD nitru de silici (Si_3N_4), s'utilitza silà (SiH_4) i amoníac (NH_3). El producte de la reacció es diposita sobre l'oblia. El gruix obtingut en aquests processos es pot controlar amb el temps i la intensitat del dipòsit.

Un altre mètode de dipòsit és l'*sputtering*, que normalment s'utilitza per dipositar capes gruixudes i que consisteix en el bombardeig del material que s'ha de dipositar amb ions d'argó que són portats a l'oblia amb un camp elèctric.

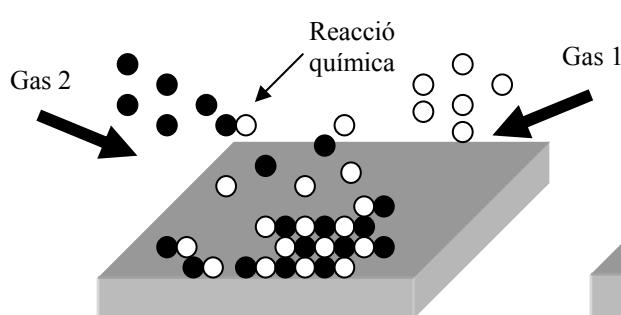


Figura 2.15. CVD.

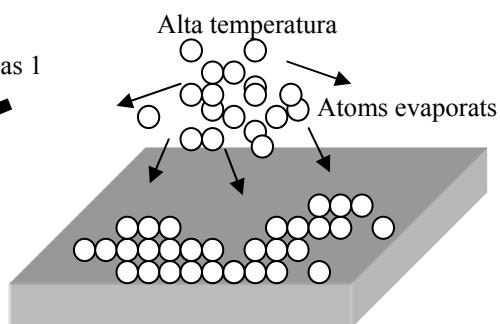


Figura 2.16. PVD.

2.3.3. Òxid de silici

L'òxid de silici serveix per aïllar dispositius, formar òxids de porta dels transistors i protegir zones. L'òxid es pot dipositar o es pot fer créixer. El dipòsit es pot fer amb els mètodes que hem vist en el punt anterior. L'òxid resultant és de baixa qualitat, però té l'avantatge que el seu processament és més ràpid que no pas el de creixement.

El creixement del SiO_2 es fa en un forn a una temperatura al voltant dels 1.000°C . S'introduceix en el forn oxigen, oxidació seca, o bé vapor d'aigua, oxidació humida. El creixement de la capa és lent, ja que, a mesura que augmenta el gruix, les molècules del gas han de travessar la capa per arribar al silici. L'oxidació seca dóna el millor òxid, que és el que s'utilitza en les portes dels transistors.



Figura 2.17. Forn d'oxidació.

2.3.4. Fotolitografia

Fins ara hem vist que sobre l'oblia es poden dipositar i fer créixer capes. Atès que aquests mètodes són sobre tota l'oblia, cal un mètode per definir les estructures que formaran els dispositius. La fotolitografia permet transmetre un dibuix sobre l'oblia de silici o una capa de material. El procés fotolitogràfic determina les dimensions mínimes dels dispositius. Això fa de la fotolitografia un dels processos més importants de la tecnologia microelectrònica. Es pot dir que és el factor limitador pel que fa a la mida dels dispositius. Avui dia es treballa en noves tècniques per fer dispositius més petits.



Figura 2.18. Màscara de fotolitografia.

El procés fotolitogràfic consisteix a recobrir la superfície de l'oblia amb una resina fotosensible. Llavors es col·loca una màscara sobre l'oblia. Aquesta màscara conté el dibuix que serà reproduït sobre l'oblia. La màscara està feta amb vidre i el dibuix està fet amb crom. Quan s'il·lumina amb llum ultraviolada, la resina canvia les seves propietats químiques allà on arriba la llum. Aquests canvis químics permeten utilitzar un producte químic que elimina les zones il·luminades. Això rep el nom de *revelatge*.

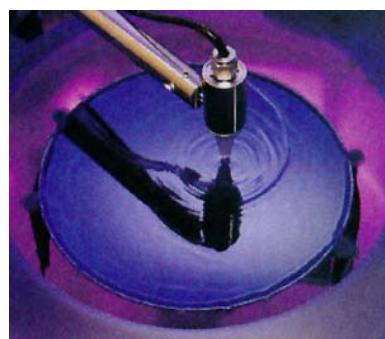


Figura 2.19. Dipòsit de fotoresina.

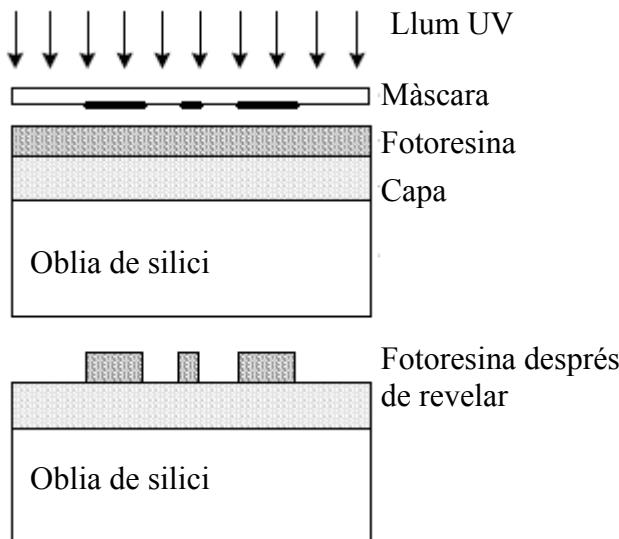


Figura 2.20. Fotolitografia

Un cop la fotoresina és revelada, es pot dipositar, es pot fer créixer una capa o bé es pot gravar la capa. El procés de gravat, el veurem en el proper punt. Després s'ha d'eliminar la fotoresina.

2.3.5. Gravat de capes sobre silici

Gravar una capa significa eliminar determinades zones mantenint un dibuix. Com hem vist abans, el dibuix es fa amb fotolitografia. El gravat es pot fer submergint l'oblia amb la fotoresina revelada en un líquid apropiat que reacciona químicament amb la capa que s'ha de gravar. Aquest mètode s'anomena *gravat humit* i és isotòpic, ja que l'atac químic es produeix en totes direccions. Típicament, els perfils no són rectes. En canvi, el *gravat sec*, que consisteix en el bombardeig amb un gas, permet obtenir perfils millors. D'aquesta manera s'aconsegueix anisotropia.

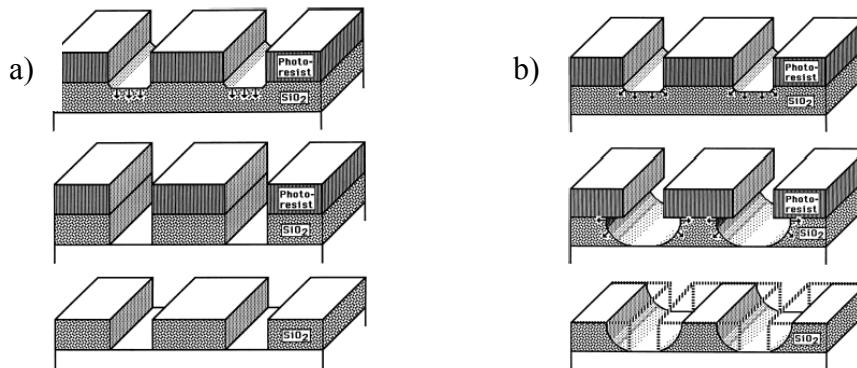


Figura 2.21. a) Gravat sec. b) Gravat humit.

2.3.6. Difusió

La difusió és un dels mecanismes mitjançant els quals podem introduir impureses en l'oblia. Amb temperatures de 1.000° C es pot aconseguir que els àtoms d'una capa sobre l'oblia puguin difondre's a través de la xarxa cristal·lina gràcies a l'agitació tèrmica.

L'òxid de silici pot ser emprat com a màscara. Això vol dir que podem cobrir zones amb SiO₂ per impedir la difusió de les impureses.

2.3.7. Implantació iònica

Un altre mètode per dopar és la implantació iònica, que consisteix a ionitzar els àtoms del material dopant i a accelerar-los per tal de bombardejar l'oblia. La profunditat a la qual arriben els ions depèn de la seva energia cinètica. Això permet un control del dopatge més gran que no pas en el cas de la difusió. L'avantatge d'aquest procés és que es fa a temperatura ambient, encara que cal fer una recuita per eliminar els defectes provocats a la xarxa cristal·lina pel bombardeig. De la mateixa manera que en la difusió, el SiO₂ pot ser utilitzat com a màscara.

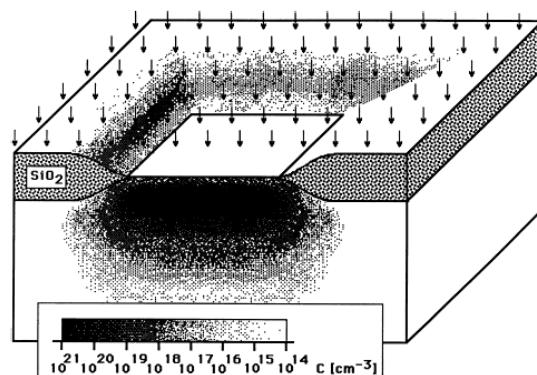


Figura 2.22. Implantació iònica amb indicació del dopatge.

2.3.8. Encapsulació de dispositius

En una oblia hi ha un gran nombre de dispositius i circuits idèntics. Això fa que el cost per unitat sigui baix encara que el procés sencer sigui car. Cada circuit de l'oblia es troba en un *dice* o dau. Els daus es tallen i se'n comprova el funcionament correcte. Llavors es fan les soldadures de les connexions elèctriques i s'encapsulen els daus per tal d'aïllar-los de l'exterior.

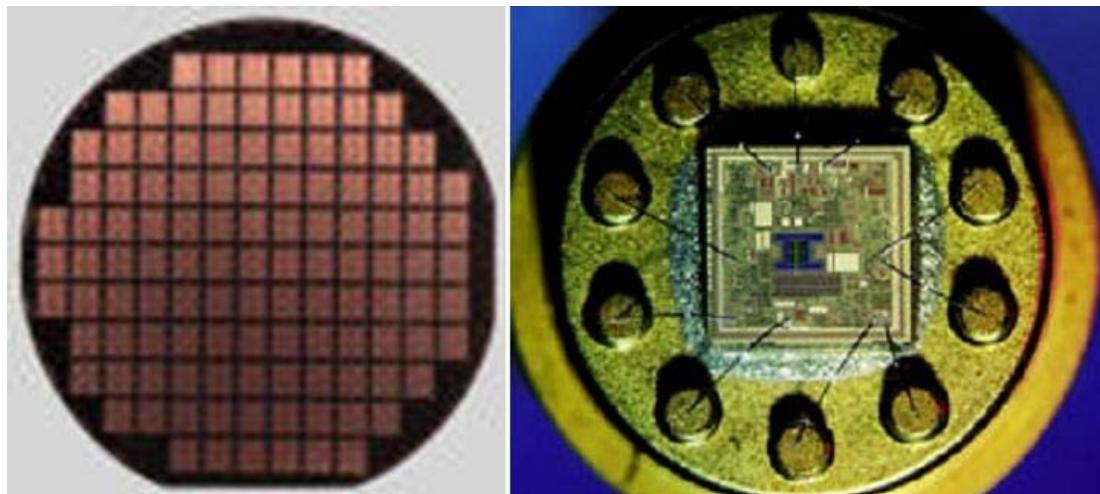


Figura 2.23. Obla amb daus i connexions elèctriques en un dau.

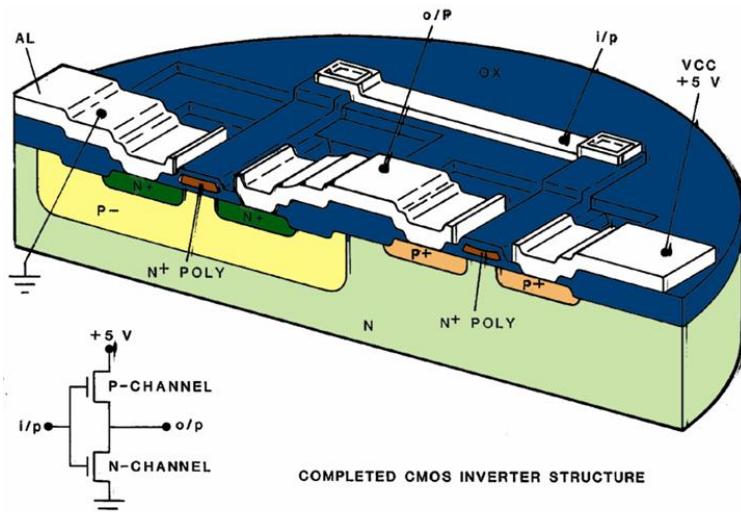


Figura 2.24. Inversor CMOS complet.

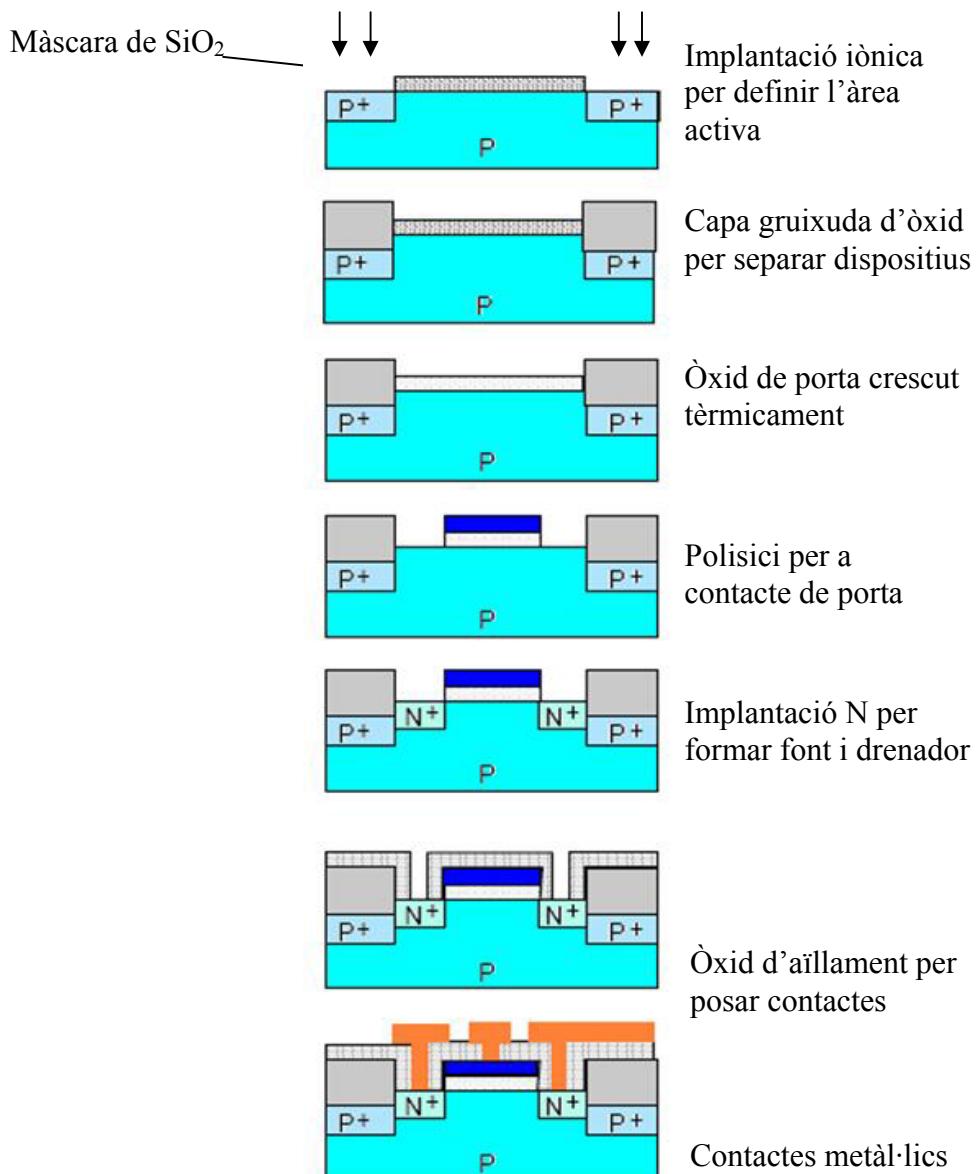


Figura 2.25. Exemple de fabricació d'un transistor MOS.

2.3.9. Exemple de fabricació d'un transistor MOS

A la figura 2.25 hi ha resumit el procés de fabricació d'un transistor MOSFET. Penseu que entre cada pas hi ha tot el procés litogràfic. El nombre complet de processos en un dispositiu real és de prop de 100.

BIBLIOGRAFIA

BAILE, M. et al. *Materials elèctrics i electrònics*. Barcelona: Edicions UPC, 1998.

LÓPEZ RUBIO, G.; GARCÍA CABELLOS, J. M. *Física de los dispositivos electrónicos*. UPS, 1993.

MAY, G. S.; WILEY, S. M. Sze. *Fundamentals of Semiconductor Fabrication*.

PRAT VIÑAS, Ll. *Circuits i dispositius electrònics*. Barcelona: Edicions UPC, 1998.

PRAT, Ll.; CALDERER, J. *Dispositius electrònics i fotònics. Fonaments*. Barcelona: Edicions UPC, 1998.

SEDRA, A. S.; SMITH, K. C. *Circuitos microelectrónicos*. Oxford University Press.

Apunts de l'assignatura Electrònica Física de la professora doctora Francesca Peiró. Tema 0. Introducció històrica a l'electrònica. <http://dossiers.ub.edu/docs/4285/0-intro.pdf>

CAPÍTOL III

3. DÍODES D'UNIÓ PN

3.1. Estructura de bandes i característica I(V)

Per si mateix, un semiconductor extrínsec, intrínsec, P o N , no té un interès especial en un circuit elèctric. El principal avantatge dels semiconductors apareix quan els ajuntem per fer dispositius més complexos, com ara díodes, transistors, tiristors, etc.

L'estructura més simple és la del diòde. Cal tenir en compte que existeixen molts diferents tipus de díodes (Zener, Allau, Túnel, Varicaps, Varistors, Schottky, etc.) d'entre els quals només estudiarem el diòde d'unió PN , que és el més comú i que ens servirà per entendre el funcionament de la resta.

Suposem que tenim un semiconductor de tipus P i un semiconductor de tipus N , com a la figura de l'esquerra (fig. 3.1.).

Mentre que el de tipus P tindrà més impureses acceptadores i, per tant, més h^+ , el de tipus N tindrà més impureses donadores i, per tant, més e^- (recordeu els apartats 1.5 i 1.6 del capítol anterior). Com a conseqüència d'això, tenim un gradient de concentració de portadors: a l'esquerra (zona P) tenim h^+ , i no e^- , mentre que a la dreta (zona N) tenim e^- , i no h^+ . Com ja hem argumentat en l'apartat 1.5, això provocarà un corrent de difusió contrari a les densitats dels portadors (eq. 1.20). Per tant, els h^+ tendiran a anar a la zona N i els e^- tendiran a anar a la zona P , com a corrent de difusió. Ara bé, quan un h^+ vagi a la zona N , veurà un entorn amb molts e^- , dels quals algun tindrà l'energia adequada perquè es produueixi una recombinació electró-forat i passin a un nivell d'energia estable. El mateix passarà amb els e^- que vagin a la zona P .

Aquest darrer fenomen generarà una regió, anomenada *zona de càrrega espacial*, on els portadors de càrrega es recombinen molt fàcilment i deixen de ser portadors. Les impureses ionitzades, en aquesta zona, ja no tenen el e^- o el h^+ lliures que compensaven la càrrega, sinó que ara tenen una densitat de càrrega no nul·la.

Mentre que a la zona P es queden les N_A^- , a la zona N es queden les N_D^+ ; per tant, la densitat de càrrega (ρ) que queda és com la de la figura (fig. 3.1).

Amb la densitat de càrrega és possible calcular el camp elèctric com a:

$$\vec{\nabla} \cdot \vec{E} = \frac{\rho}{\epsilon}, \quad (3.1)$$

tal com s'aprecia a la figura 3.1. Com hem vist en el capítol anterior, aquest camp origina un corrent (eq. 1.17) que contrarestarà el de difusió (eq. 1.20 i 1.21) que hem suposat inicialment.

Igualment, aplicant la definició de potencial:

$$-\vec{\nabla} \cdot \vec{V} = \vec{E} \text{ o bé, } V = -\int E \cdot dx \text{ (en 1d)} \quad (3.2)$$

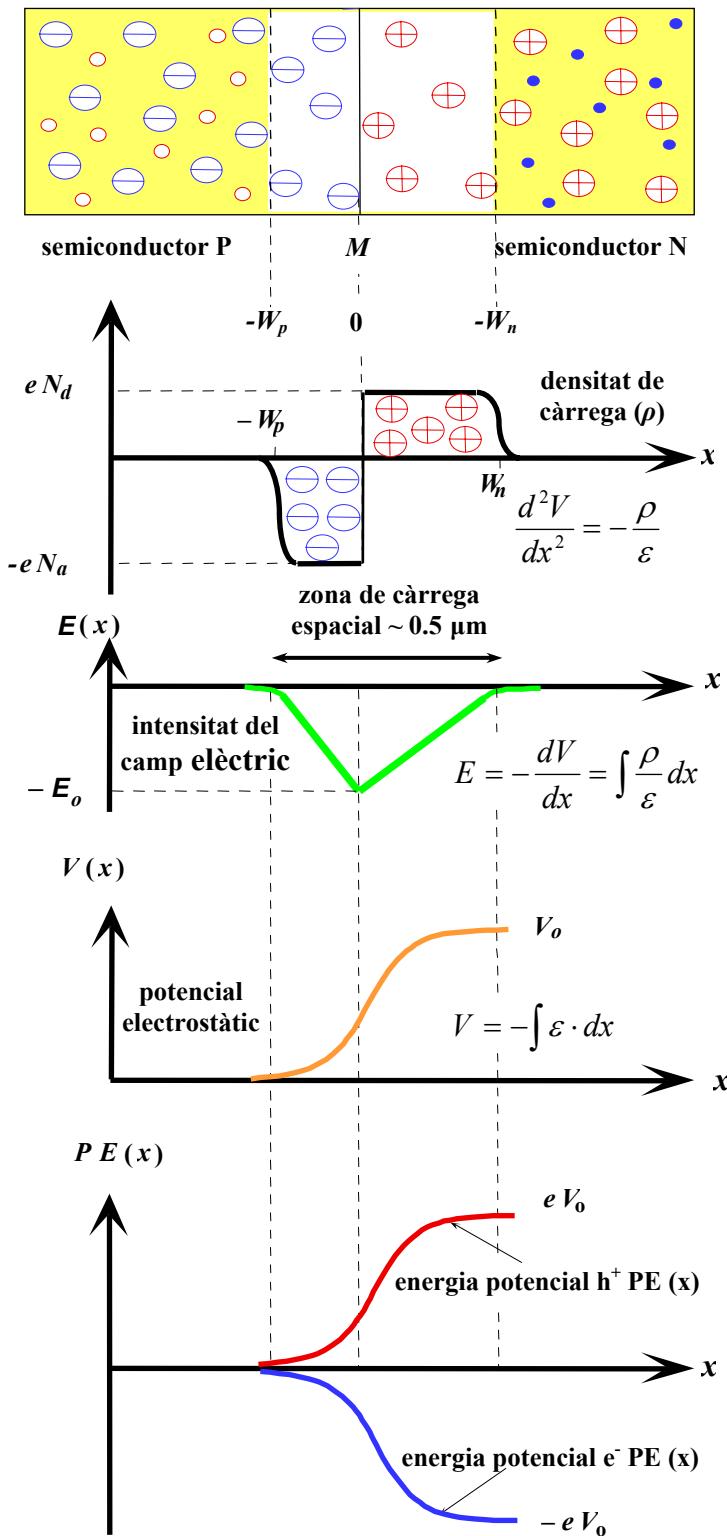


Figura 3.1. Unió PN.

obtenim la variació de potencial electrostàtic a la regió de transició. Es pot observar que aquest potencial esdevé una barrera oposada al moviment per difusió dels forats. Cal recordar que el potencial més gran és una barrera només per a càrregues positives. En el cas dels e^- , simplement es multiplica per -1 i s'obté que també és una barrera oposada a la difusió. L'alçada d'aquesta barrera s'anomena *potencial de contacte* (V_o).

L'estructura d'unió PN anteriorment descrita es simbolitza mitjançant el símbol de la figura 3.2. Com que només té dues parts, únicament podrem connectar el dispositiu amb dues terminals. Aquesta connexió, de la figura 3.2. Com que només té dues parts, únicament podrem connectar el dispositiu amb dos terminals. Aquesta connexió, demostrarem que no és intercanviable, per la qual cosa la polaritat és molt important.

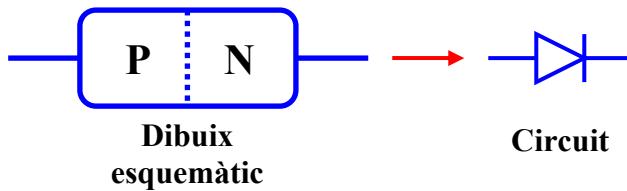


Figura 3.2. Esquema del diode.

El que podem considerar primer és la connexió de la part P al terminal negatiu d'una font de tensió (fig. 3.3). Fixeu-vos que a la figura 3.1 hem vist com s'originava una barrera de potencial amb valor V_o que s'oposava a la difusió de forats i electrons. Es veu com a aquest valor V_o se li sumarà V_I i s'obtindrà

$V_o' = V_I + V_o$; per tant, aquesta configuració, anomenada *polarització inversa*, impedirà el pas de portadors de corrent i el circuit quedarà obert.

En canvi, si sobre P s'aplica una tensió positiva i sobre N s'aplica una tensió negativa, el valor de

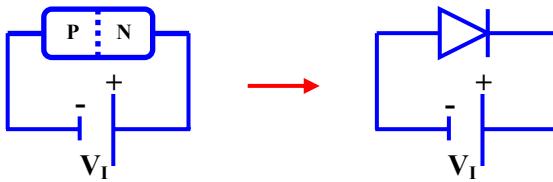


Figura 3.3. Polarització inversa.

V_o disminuirà. En una primera aproximació serà $V_o' = V_o - V_D$, de manera que propiciarem el pas de portadors de càrrega quan més tensió directa hi hagi.

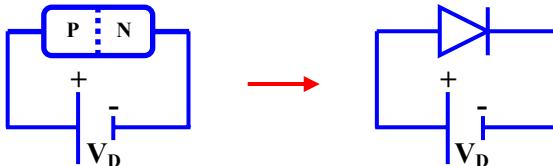


Figura 3.4. Polarització directa.

Un desenvolupament formal del tipus de corrent que hi ha en la unió PN porta a l'equació següent:

$$I = I_0(e^{V/n \cdot V_t} - 1) . \quad (3.3)$$

D'aquí es dedueix que n (anomenat *factor d'idealitat*) val 1 per al Ge i 2 per al Si per a tensions moderades. I_0 és el corrent invers de saturació i té un valor de l'ordre del μA , i, finalment:

$$V_t = \frac{KT}{Q} \approx \frac{T}{11600} \quad (T \text{ en K}). \quad (3.4)$$

Si $T \sim 300 \text{ K}$, $V_t \sim 26 \text{ mV}$ i, per tant, $nV_t \sim 50 \text{ mV}$. Així, si $I_o = 1 \mu\text{A}$, en el cas d'una polarització directa de $V = 0,5 \text{ V}$ tindrem un corrent de $I \sim 0,02 \text{ A}$. Però, en canvi, si $V = -0,5 \text{ V}$ (polarització inversa), tindrem $I \sim -I_o \sim -1 \mu\text{A}$. Si ens fixem en el gràfic de la figura 3.5, veurem que quan la polarització és directa ($V > 0$) tenim un corrent gran que passa pel dispositiu. En canvi, si la polarització és inversa tindrem una intensitat negligible $\sim I_o$.

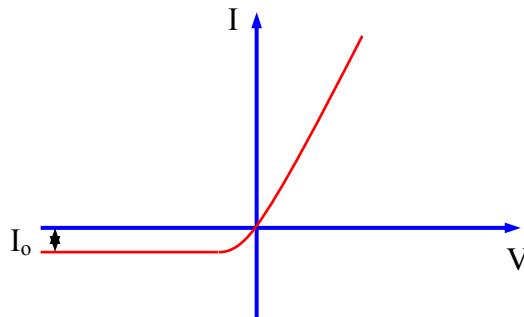


Figura 3.5. Característica $I(V)$ del diode.

3.2. El diode com a element d'un circuit

Com hem vist, el diode té una característica $I(V)$, cosa que significa que sota una tensió V genera una intensitat I . De fet, també una resistència té una característica $I(V)$, però simple i lineal:

$$I = \frac{V}{R} \quad , \text{ relació } I(V) \text{ d'una resistència (lineal)}$$

$$I = I_0(e^{V/n \cdot V_t} - 1) \quad , \text{ relació } I(V) \text{ d'un diode (exponencial)} \quad (3.5)$$

És per això que l'aplicació de les lleis de Kirchhoff és una mica més complicada, tot i que es pot entendre el diode com una resistència amb un valor $R = R(V)$ que depèn de la tensió.

Com es veu als gràfics (fig. 3.6), la resistència és la inversa del pendent en un gràfic $I(V)$. Aquest pendent és constant en una resistència i val $1/R$, però no ho és en un diode:

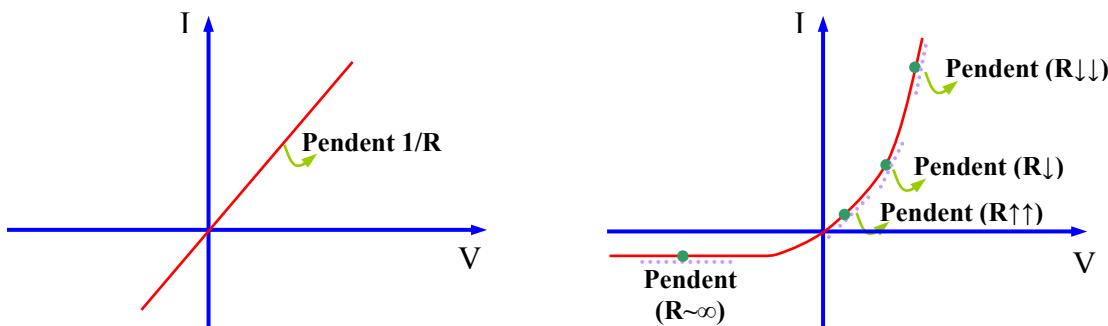


Figura 3.6. a) Característica $I(V)$ d'una resistència. b) Característica $I(V)$ d'un diode.

Així, doncs, quan introduïm un diòde en un circuit, aquest té un efecte de resistència dependent de la tensió que hi passi. El problema és que no podem aplicar fàcilment (3.5) per trobar la resistència del diòde; per tant, la tècnica de resolució és numèrica o gràfica, com s'exemplificarà a continuació.

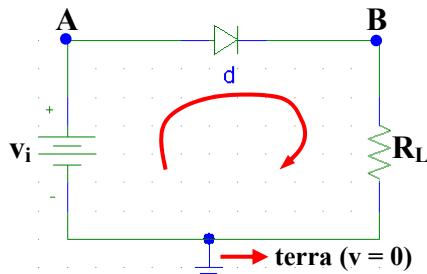


Figura 3.7. Esquema circuit bàsic diòde.

En el circuit de la figura 3.7, tenim un diòde en sèrie amb una resistència R_L , connectats ambdós a una font de tensió contínua amb valor v_i . Per trobar el corrent, primer determinarem la tensió en els extrems del diòde (A i B):

$$v_A = v_i ; v_B = iR_L ; \text{ per tant } v_D = v_A - v_B = v_i - iR_L.$$

Com es pot veure, la tensió màxima que caurà al diòde serà v_i (si $i = 0$), i, igualment, la intensitat màxima serà $i = \frac{v_i}{R_L}$, si la caiguda de tensió ($v_A - v_B$) fos zero.

Hem de traçar una recta amb aquests dos punts $[(v_i, i = 0) \text{ i } (v_D = 0, i = v_i/R_L)]$ i veure on intersecciona amb el gràfic $I(V)$ del diòde.

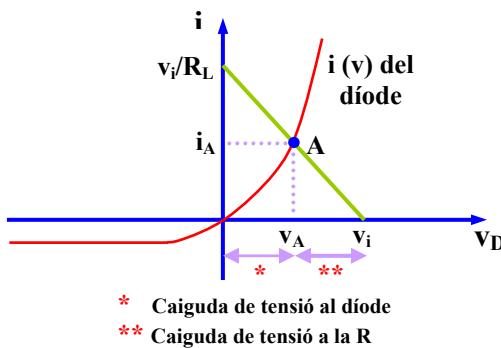


Figura 3.8. Esquema de la recta de càrrega del diòde.

La recta s'anomena *recta de càrrega*, mentre que el punt d'intersecció de la recta amb la característica $I(V)$ és el punt de treball A . El corrent i_A és el corrent de pas pel diòde (i, per tant, per R_L) i v_A és la tensió que cau al diòde.

En certes condicions convé simplificar el model del diòde. Per fer-ho, hi ha bàsicament dues aproximacions: el model lineal i el model ideal.

En el model lineal, se suposa que a partir d'una tensió V_γ el diòde condueix com una resistència amb valor R_f . En canvi, per sota d'aquest valor la resistència és molt gran (R_r) com a conseqüència de la

polarització inversa.

El model ideal és una simplificació del model lineal i suposa que $R_f = 0$ i $R_r = \infty$.

$$\begin{array}{ll} \text{Díodes de Ge (1N270):} & V_\gamma \approx 0.2 \text{ V} \\ \text{Díodes de Si (1N3605):} & V_\gamma \approx 0.6 \text{ V} \end{array}$$

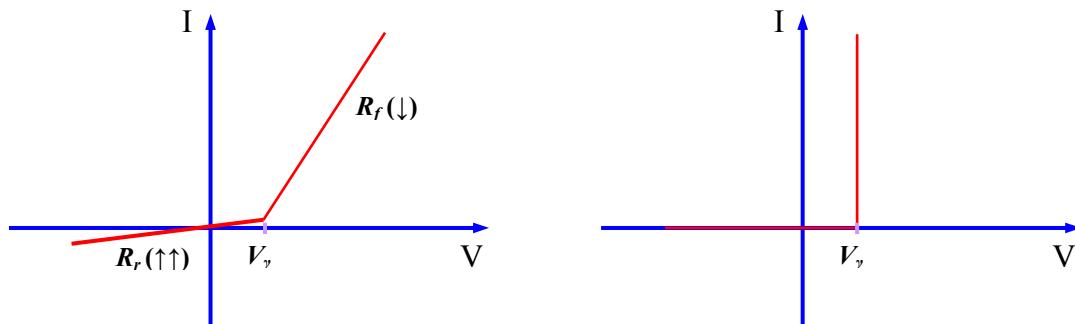


Figura 3.9. Característica $I(V)$: a) model lineal, b) model ideal.

3.3. Circuits habituals basats en díodes

3.3.1. Circuit rectificador de mitja ona

Sovint el model lineal serà suficient per entendre l'efecte d'un díode en un circuit. Aquest model lineal té representat a la figura 3.10.

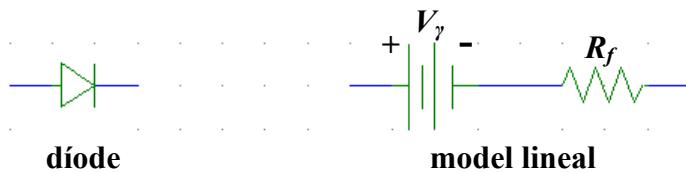


Figura 3.10. a) Esquema del díode. b) Esquema del model lineal.

És a dir, si estem en inversa, tenim $R_r \approx \infty$; per tant, és com tenir el circuit obert. Si estem en corrent directe, però, tenim una petita caiguda de tensió V_γ (simbolitzada com una font de tensió posada al revés de la qual polaritza el díode) més una resistència R_f .

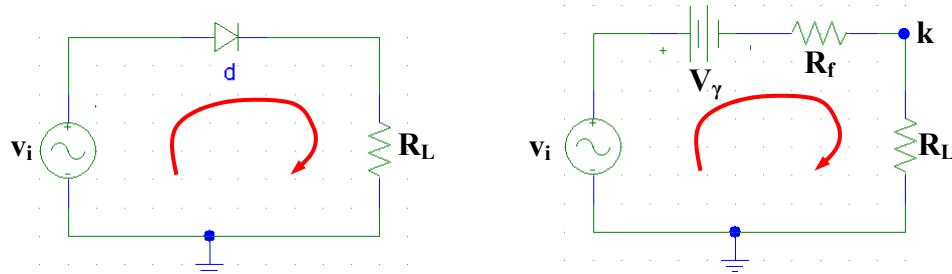


Figura 3.11. a) Esquema d'un circuit amb díode. (b) Circuit a linealitzat.

Suposem que tenim un díode en un circuit de corrent altern amb una font v_i . El circuit també té una resistència R_L . Suposem que:

$$v_i = V_m \cdot \sin(\omega t) \quad (3.6)$$

Segons la llei de Kirchhoff,

$$V_m \cdot \sin(\omega \cdot t) - V_\gamma = i(R_f + R_L) \quad (3.7)$$

i per tant:

$$i = \frac{V_m \cdot \sin(\omega \cdot t) - V_\gamma}{(R_f + R_L)} \quad (3.8)$$

Amb la intensitat que passa pel circuit podem mirar la tensió a la sortida del circuit (k), ja que:

$$V_k = i \cdot R_L = \frac{V_m \cdot \sin(\omega \cdot t) - V_\gamma}{(R_f + R_L)} \cdot R_L \quad (3.9)$$

Per tant, queda clar que la sortida del circuit (V_k) no serà mai tan gran com v_i ($= V_m \cdot \sin(\omega \cdot t)$), ja que sempre tindrà restat V_γ . A part, sempre hi haurà un factor $\frac{R_L}{(R_f + R_L)}$, tot i que en el model ideal aquest terme és 1. Ara bé, el model valdrà quan $v_i > v_\gamma$ (polarització directa), mentre que, quan $v_i \leq v_\gamma$, la polarització inversa farà que $V_k \approx 0$, ja que hem argumentat que $R_r \approx \infty$.

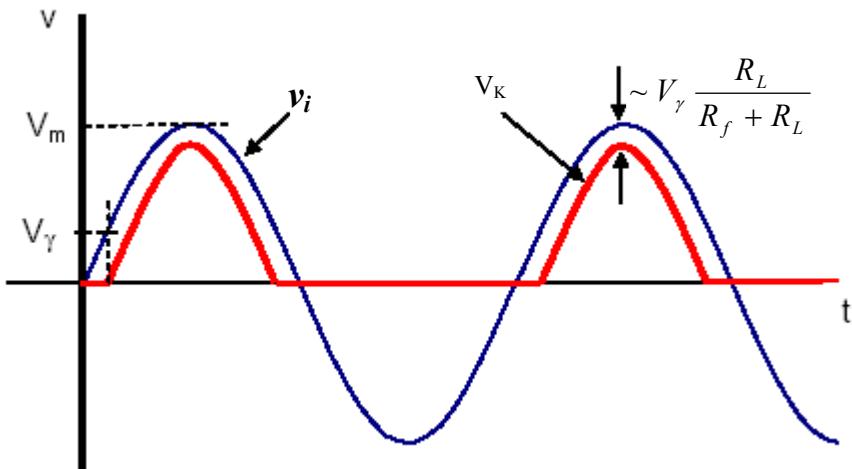


Figura 3.12. Esquema de la rectificació de mitja ona.

Amb aquest tipus de dispositiu podem aconseguir pas de corrent només en la meitat dels períodes. Per exemple, si R_L fos el filament d'una bombeta, aquesta només estaria il·luminada aproximadament la meitat del temps.

3.3.2. Circuit rectificador d'ona completa amb pont de diòdes

Com hem vist, el circuit que rectifica la meitat de les ones s'anomena *rectificador de mitja ona*. Una forma més efectiva de rectificació és la rectificació d'ona completa amb el pont de diòdes.

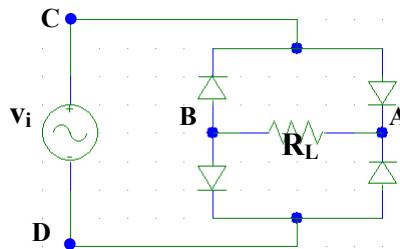


Figura 3.13. Circuit rectificador d'ona completa amb pont de diòdes.

En cada semicicle, v_D canviarà de signe d'acord amb $v_D = V_{io} \sin(\omega t)$; per tant, tindrem un semicicle $v_C > 0$ i un semicicle $v_C < 0$. Si agafem un model ideal del diòde, tindrem:

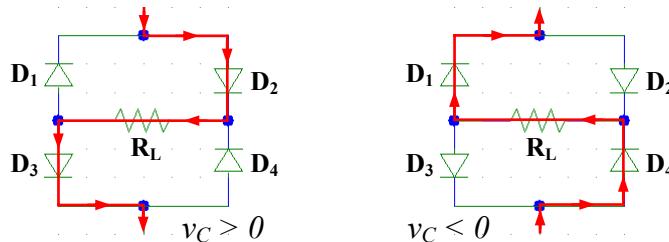


Figura 3.14. Pas i sentit del corrent en el pont de diòdes.

Quan tinguem $v_C > 0$, aleshores $v_C > v_D$ i el corrent anirà de C cap a D (part esquerra de la figura 3.14). En aquest cas, el corrent només podrà passar per D_2 i D_3 , perquè són els diòdes que es troben en polarització directa. Alternativament, quan $v_C < 0$, aleshores $v_C < v_D$, i llavors el corrent anirà de D a C i, per tant, passarà per D_4 i D_1 .

En ambdós semiperíodes, $v_A > v_B$ i, per tant, la tensió que veu R_L que és $v_A - v_B$ sempre té el mateix signe, està rectificada. Recordem que R_L simbolitza qualsevol resistència o element resistiu d'un aparell que necessiti llum rectificada, des d'un LED fins a un motor elèctric d'Escalextric.

Per tant, obtindrem la rectificació següent:

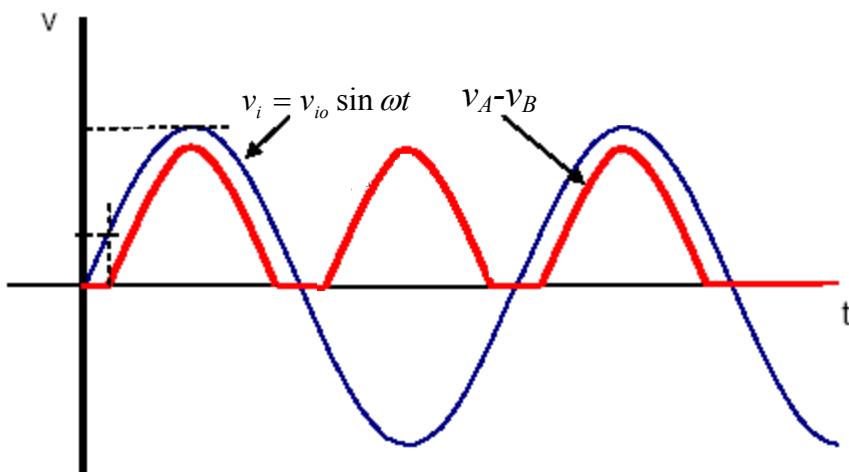


Figura 3.15. Esquema de la rectificació d'ona sencera.

L'anàlisi del circuit en el model lineal es troba detallada a la col·lecció de problemes.

3.3.3 Filtres passius en rectificació

La sortida polsant en ambdós circuits rectificadors els fa inapropiats com a font de corrent continu en molts dels circuits electrònics. Una manera simple de reduir la variació de voltatge és col·locar un condensador en paral·lel a la resistència de càrrega (R_L) del nostre circuit.

Primer considerem el primer circuit de rectificació:

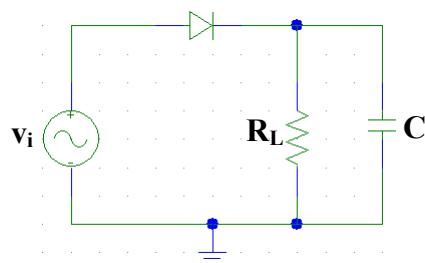


Figura 3.16. Filtre rectificador capacitiu.

En aquest cas, tenim que, en el semiperíode en què el diode estigui en polarització directa, C es carregarà (emmagatzemant una càrrega i, per tant, establint una diferència de potencial).

Quan el diode estigui en polarització inversa, C cedirà aquesta tensió i es descarregarà:

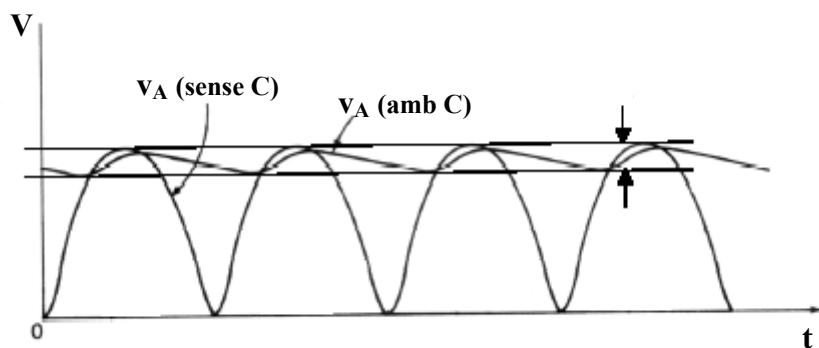


Figura 3.17. Senyal rectificat en el circuit anterior (fig. 2.17).

En un circuit simplificat, el temps de càrrega/descàrrega del condensador és $R_L C$; per tant, haurem de triar $C > \frac{T}{R_L}$, on T és el període del senyal altern ($T = \frac{1}{f} = \frac{1}{2\pi\omega}$).

També podem col·locar una C en paral·lel a la R_L en el cas del circuit rectificador d'ona completa amb pont de diòdes, amb efectes similars.

3.3.4. Circuits limitadors

Sovint l'objectiu de l'electrònica és adaptar un senyal d'entrada a una sortida. D'alguna manera, és el que hem fet amb els circuits de rectificació AC/DC de mitja ona i d'ona completa. De manera genèrica, podem considerar una tensió d'entrada v_i i una de v_o .



Figura 3.18. Esquema general d'un circuit.

Només amb diòdes, resistències i fonts de tensió, podem aconseguir limitar v_o .

Això és molt fàcil d'entendre si es considera el model ideal. Podreu trobar-ne exemples desenvolupats a la col·lecció de problemes.

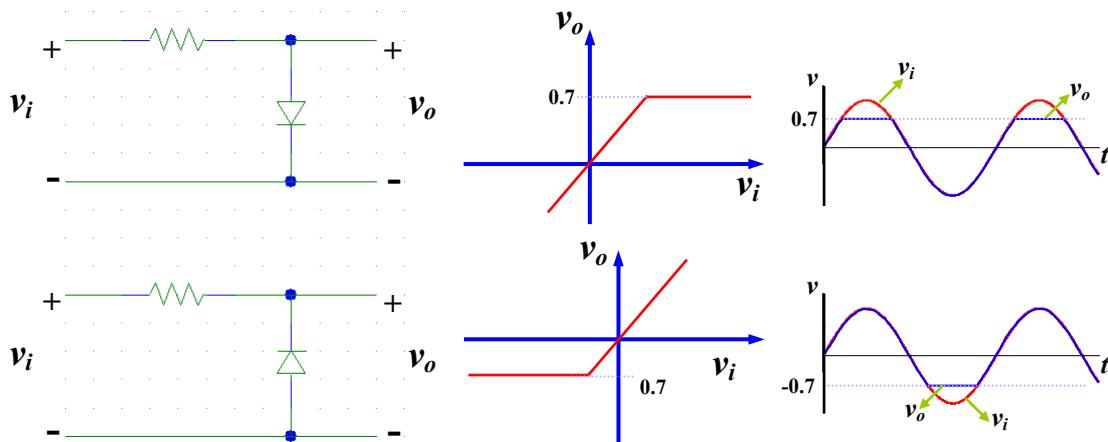


Figura 3.19. Models del diode com a limitador de tensió.

3.4. Altres díodes

3.4.1. Díode Zener

El díode Zener és un díode normal en el qual s'ha de tenir en compte la regió de ruptura. La seva modelització és una ampliació de la del díode rectificador (PN), per tal d'incloure-hi la regió de ruptura (fig. 3.20).

El model més habitual de la regió de ruptura consisteix a completar el model afegint un nou tram lineal al model del díode rectificador (PN). A la figura 3.20 podeu veure un esquema de com es modelitza el díode Zener i com és la seva característica $I(V)$. El símbol que s'utilitza per representar aquest díode és el d'un díode normal acabat amb una espècie de z en la línia que representa el càtode. Aquests díodes s'han dissenyat per tal de treballar a la regió de ruptura (V_Z).

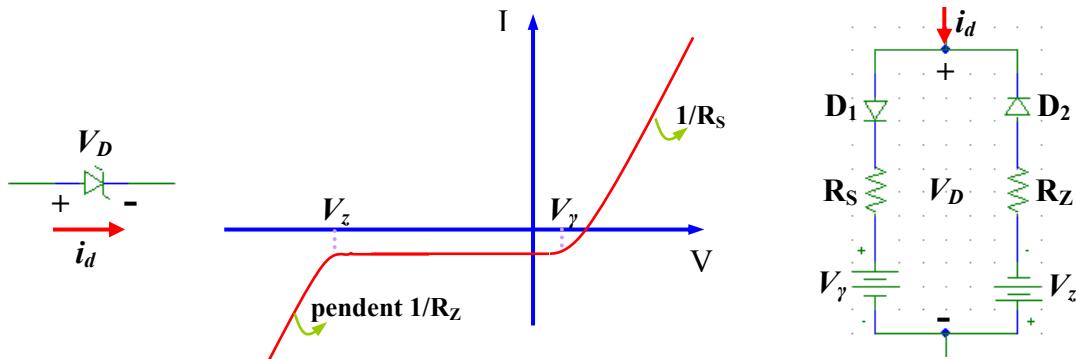


Figura 3.20. a) Símbol del díode Zener. b) Corba $I(V)$. c) Equivalència per trams lineals.

3.4.2. Díode LED (Light Emitting Diode, «díode emissor de llum d'alta densitat»)

Els LED (*Light-Emitting Diodes*), com el seu nom indica, són díodes emissors de llum. Aquests dispositius a base de semiconductors han anat substituint les petites làmpades de filament en aplicacions com poden ser els indicadors lluminosos i els *displays* de la majoria d'aparells.

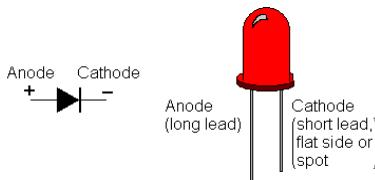


Figura 3.21. Símbol i esquema d'un LED.

Els avantatges són clars: vida llarga, dimensions petites, voltatges de funcionament baixos i costos reduïts.

La banda d'emissió de la llum d'un LED està lligada amb el *gap* del material utilitzat: des del blau (GaN), passant pel verd (GaP), fins a l'infraroig (GaAs).

La característica principal dels LED és que, en ser polaritzats en corrent directe, comencen a emetre a partir de la seva tensió llindar (V_r).

3.4.3. Díodes Schottky

El principal avantatge d'aquests díodes és una caiguda de tensió en corrent directe baix i unes velocitats de commutació pròximes molt ràpides, cosa que els fa ideals per a un nombre molt gran d'aplicacions. Aquesta última característica ha fet que s'utilitzin sobretot en aplicacions de freqüència molt alta, incloent-hi els senyals de baix voltatge amb requeriments de commutació inferiors als 100 picosegons.

Les característiques mostrades per aquests díodes estan determinades principalment per l'alçada de la barrera de potencial del metall dipositat sobre el semiconductor (normalment Si). Per tant, el contacte ja no serà *PN*, sinó metall-semiconductor (fig. 3.22).

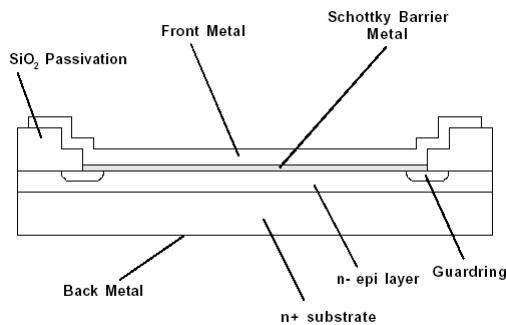


Figura 3.22. Esquema d'un díode Schottky.

3.4.4 Altres dispositius de tipus díode

Díode GUNN: és essencialment un díode format per una peça semiconductora dopada (normalment GaAs) amb dos contactes elèctrics en els pols opositius. S'anomena *díode* perquè té dues connexions i presenta una característica $I(V)$ no lineal, amb un comportament semblant al dels díodes *PN*. Tot i així, de manera diferent que els díodes *PN*, el seu comportament $I(V)$ és simètric, és a dir, per a un determinat voltatge V' , la intensitat corresponent és I' , mentre que, per a un voltatge $-V'$, la intensitat corresponent serà $-I'$.

Díode Esaky: els díodes Esaky, també anomenats *díodes túnel*, reben el nom del seu descobridor, L. Esaky (1958). Es caracteritzen sobretot per tenir una resistència diferencial negativa i una gran rapidesa de commutació.

NOTES

(1) Per tenir un desenvolupament formal de l'equació 2.3, consulteu: G. LÓPEZ Y J. M. GARCÍA, *Física de los dispositivos electrónicos*, UPS, y MILLMAN, HALKIAS, *Electrónica integrada*, Hispano-Europea.

BIBLIOGRAFIA

SEDRA, A. S.; SMITH, K. C. *Circuitos microelectrónicos*. Oxford University Press.

PRAT VIÑAS, Ll. *Circuits i dispositius electrònics*. Barcelona: Edicions UPC, 1998.

Apunts de l'assignatura Electrònica Física de la doctora Francesca Peiró. Tema 5: «Junció PN». <http://dossiers.ub.edu/docs/4285/5-pn.pdf> Per entendre amb profunditat aquest dispositiu.

Apunts de l'assignatura Electrònica Aplicada del doctor Blas Garrido. Tema 2: «Sistemes no lineals». <http://dossiers.ub.edu/docs/5050/Tema2.pdf> Inclou una descripció de díodes i transistors.

CAPÍTOL IV

4. TRANSISTORS D'UNIÓ BIPOLAR

4.1. Estructura Física i Modes d'Operació

4.1.1. Estructura física

Un cop estudiat el diòde, el següent dispositiu que s'ha d'estudiar és el transistor d'unió bipolar o BJT (*Bipolar Junction Transistor*, «transistor d'unió bipolar»). Com veureu, el nom de *bipolar* prové del fet que aquests transistors (a diferència dels transistors d'efecte de camp, que veurem en el proper tema) condueixen el corrent mitjançant dos tipus de portadors (e^- i h^+).

Històricament, el BJT va ser desenvolupat als laboratoris Bell (EUA) el 1947, i va tenir un impacte sense precedents en l'electrònica. Abans d'aquesta data, els semiconductors només eren utilitzats com a termistors (sensors de temperatura), com a fotodiodes i com a rectificadors (diòdes). Abans del seu desenvolupament tecnològic, W. B. Shockley, J. Barden i W. H. Brattain van preveure teòricament el seu funcionament, fet pel qual van rebre el premi Nobel l'any 1956.

Tot i que inicialment només es pretenia amb els transistors substituir els antics amplificadors de vàlvules per dispositius petits, finalment el seu ús es va estendre a altres camps, com l'alta freqüència, l'electrònica de potència i fins i tot l'electrònica digital, on famílies senceres (TTL, ECL...) es basen en BJT. Al fenomen d'amplificació controlada se li va donar el nom de *Transfer Resistor*, i d'aquí prové el nom del dispositiu *Transistor*.

Físicament, un transistor es compon (en el seu disseny més bàsic) de tres regions dopades de manera alterna N , P i N o P , N i P , anomenades *emissor*, *base* i *col·lector* (*Emitter*, *Base*, *Collector*).

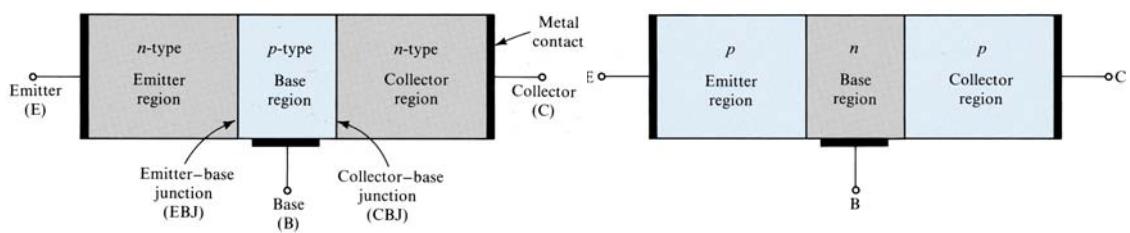


Figura 4.1. Esquema d'un transistor bipolar NPN i d'un PNP.

Mentre que en un diòde (unió PN) miràvem el corrent en funció de la diferència de tensió entre els extrems (característica $I(V)$, eq. 2.3), aquí tindrem tres corrents (I_E , I_B , I_C : corrents d'emissor, base i

col·lector, respectivament) i dues tensions (V_{EB} , V_{BC} : tensions d'emissor/base i de base/col·lectors, respectivament). Figura 4.2:

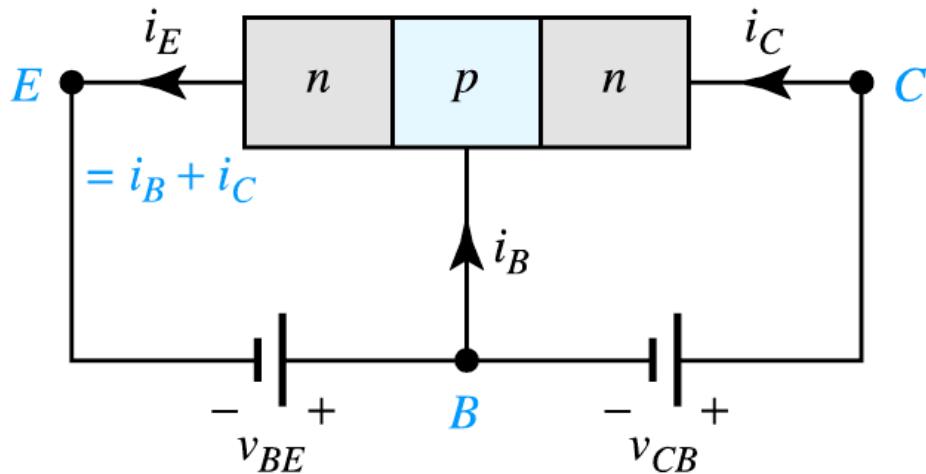


Figura 4.2. Esquema de corrents en un BJT NPN.

4.1.2. Corrents en un BJT

El BJT es pot comprendre com si fossin dos diòdols contraposats ($NPN = NP + PN$), i, tot i que el seu comportament no és exactament el mateix que si ho fossin, bona part de la deducció qualitativa és comparable. Comencem suposant que el primer diòdol (entre emissor i base) està en polarització directa (figura 4.3).

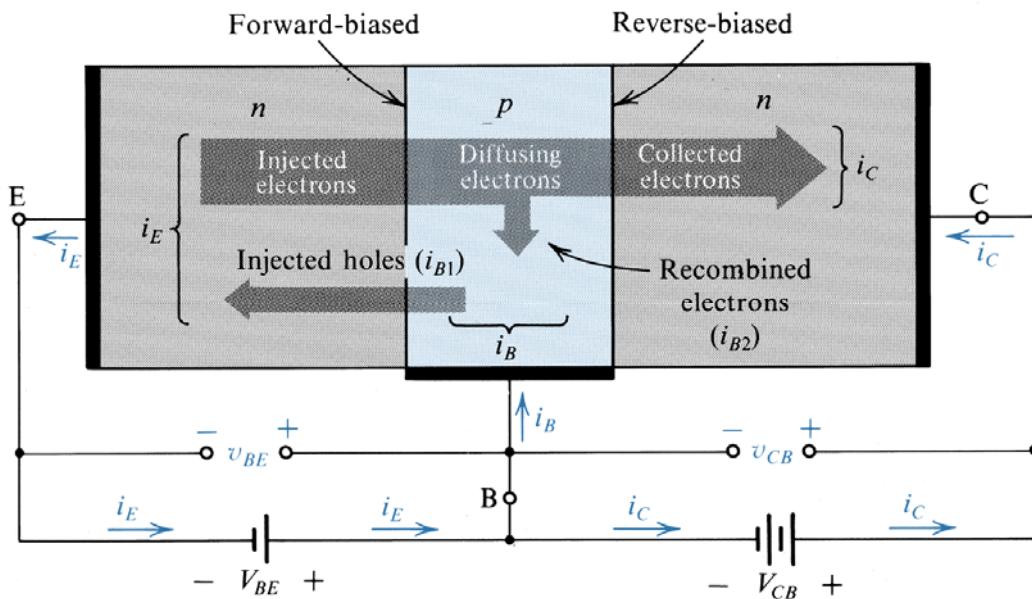


Figura 4.3. Moviment de càrregues en un BJT NPN.

Com en la unió PN , entre emissor i base s'estableixen corrents de difusió, de manera que l'emissor injecta e^- a la base, i aquesta, h^+ a l'emissor. Per tal que el primer component (e^-) sigui més gran, generalment l'emissor està molt més dopat (simbòlicament podeu trobar N^+PN). El corrent que circula entre emissor i base serà I_E , i per cada e^- injectat (menyspreem els h^+ perquè hi ha més electrons

injectats), la bateria V_{BE} subministrarà un e^- . Com que les intensitats estan referides a càrregues positives, I_E té sentit contrari als e^- injectats d'emissor a base. Lògicament, I_E estarà controlat per V_{BE} .

Un cop els electrons estan injectats a la base, aquests estan en una zona P i, per tant, en un entorn majoritari de forats. Per tant, una part d'aquests electrons injectats a la base es recombinarà. Cal fer un disseny de base estreta perquè es recombinin pocs electrons. Cada e^- injectat que es recombiní, ho farà amb un h^+ . I per cada h^+ recombinat, un e^- de la base se n'anirà a la bateria V_{BE} per compensar la càrrega. Aquests e^- componen I_B . Finalment, els e^- que arriben al col·lector componen I_C . Una analisi formal ens portaria a:

$$\begin{aligned} I_E &= A \left(e^{\left(\frac{V_{BE}}{V_T}\right)} - 1 \right) - B \left(e^{\left(\frac{V_{BC}}{V_T}\right)} - 1 \right) \\ I_C &= C \left(e^{\left(\frac{V_{BE}}{V_T}\right)} - 1 \right) - D \left(e^{\left(\frac{V_{BC}}{V_T}\right)} - 1 \right) \\ I_B &= E \left(e^{\left(\frac{V_{BE}}{V_T}\right)} - 1 \right) - F \left(e^{\left(\frac{V_{BC}}{V_T}\right)} - 1 \right) \end{aligned} \quad (4.1)$$

on A, B, C, D, E i F són un conjunt de paràmetres físics de cadascuna de les zones analitzades. Aquestes equacions, que recorden l'equació del diòde, s'anomenen *model d'Ebers-Moll*, model que, tot i que està desenvolupat en una sèrie de supòsits, té un ampli rang de validesa. Fins i tot programes de simulació com l'SPICE el fan servir. És important destacar que en el dispositiu es compleix la llei de nusos (Kirchhoff):

$$I_E = I_B + I_C. \quad (4.2)$$

que també compleix el model d'Ebers-Moll. En un PNP , els corrents van a l'inrevés i l'explicació s'ha de fer amb h^+ en lloc de e^- .

4.1.3. Modes d'operació d'un BJT

Dependent de les tensions V_{EB} i V_{CB} , els «diods» corresponents tenen polarització directa o inversa, i el funcionament del BJT serà completament diferent.

Es distingeixen quatre modes d'operació només en funció del signe:

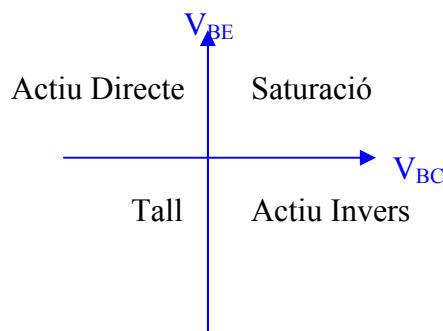


Figura 4.4. Modes de treball en un BJT.

— Mode actiu directe

Si $V_{BC} < 0$ i $V_{BE} > 0$, tindrem que $\exp(V_{BC}/KT) \ll 1$ i $\exp(V_{BE}/KT) \gg 1$, i amb el model d'Ebers-Moll (eq. 4.1) podrem aproximar:

$$\begin{aligned} I_E &\approx A \cdot e^{\left(\frac{V_{BE}}{v_T}\right)} \\ I_C &\approx C \cdot e^{\left(\frac{V_{BE}}{v_T}\right)}, \\ I_B &\approx E \cdot e^{\left(\frac{V_{BE}}{v_T}\right)} \end{aligned} \quad (4.3)$$

d'on podem trobar:

$$\frac{I_C}{I_B} = \frac{C}{E} = \beta, \quad (4.4)$$

on el paràmetre β s'anomena *guany de corrent d'emissor comú* o, simplement, *guany*. Aquest paràmetre té una importància cabdal per definir un transistor i per comprendre la seva actuació en un circuit. Aquest guany té un valor diferent per a cada tipus de transistor, valor que pot estar entre 100 i 300, tot i que pot arribar fins a 1.000.

Tenint en compte les equacions 4.2 i 4.4:

$$I_E = \frac{\beta+1}{\beta} I_C = \frac{I_C}{\alpha}. \quad (4.5)$$

Així:

$$\beta = \frac{\alpha}{1-\alpha} \quad ; \quad \alpha = \frac{\beta}{\beta+1} \quad (4.6)$$

Si $\beta = 100$, aleshores $\alpha \approx 0.99$. α s'anomena *guany de corrent en base comuna*. Aquest mode s'utilitza per amplificar linealment el senyal analògic.

D'altra banda, hem vist que la unió emissor-base actua com un diòde, igual que la unió col·lector-base. En aquesta darrera, assignarem un valor I_o (corrent invers de saturació) a la constant C (eq. 4.3 o 4.1).

En mode actiu, en resum:

$$\begin{aligned} I_E &= \frac{I_o}{\alpha} \cdot e^{\left(\frac{V_{BE}}{V_T}\right)} & I_C &= \alpha \cdot I_E \\ I_C &= I_o \cdot e^{\left(\frac{V_{BE}}{V_T}\right)} & I_C &= \beta \cdot I_B \\ I_B &= \frac{I_o}{\beta} \cdot e^{\left(\frac{V_{BE}}{V_T}\right)} & \beta &= \frac{\alpha}{1-\alpha} \quad ; \quad \alpha = \frac{\beta}{\beta+1} \end{aligned}$$

Aquest conjunt d'equacions és vàlid per a BJT *NPN*. En un *PNP* cal substituir V_{BE} per V_{EB} i el corrent va en sentit contrari.

— Mode actiu invers

Encara que *a priori* sembli que el funcionament hagi de ser similar a l'anterior, això no és així, perquè el BJT no és bidireccional. Per exemple, cal recordar que l'emissor està més dopat que el col·lector (N^+PN). Així, doncs, tot i que s'arriba a invertir el sentit del corrent ($V_{BE} < 0$ i $V_{BC} > 0$), aquest mode no s'utilitza.

— Mode saturat

En aquest mode, les dues unions *PN* tenen polarització directa ($V_{BE} > 0$ i $V_{BC} > 0$) i el valor de totes les exponencials a l'equació 4.1 és molt gran.

En ci En circuits lògics, on els BJT actuen com a commutadors amb dos estats (*ON* i *OFF*), aquest tipus de funcionament està caracteritzat per una V_{CE} petita (típicament, en silici d'aproximadament 0.2 V) i el corrent del col·lector depèn del circuit connectat a aquell. En aquest cas, el BJT actua com un commutador tancat (estat lògic *ON*).

— Mode de tall

En aquest cas, les dues unions tenen polarització inversa ($V_{BE} < 0$ i $V_{BC} > 0$) i totes les exponencials s'aproximen a valors petits. D'aquesta manera, I_C , I_E i I_B es fan pràcticament nul·les. Així, en aquest mode el BJT actua com un commutador obert (estat lògic *OFF*).

L'aplicació analògica del BJT (mode actiu directe) serà tractada amb més profunditat en els apartats 4.2 i 4.3. Mentrestant, reservem l'aplicació digital per a l'apartat 4.4 (modes de saturació i tall).

4.2. El BJT en un circuit

4.2.1. Símbols i convencions

En un circuit, un BJT se simbolitza mitjançant el símbol de la figura 4.5:

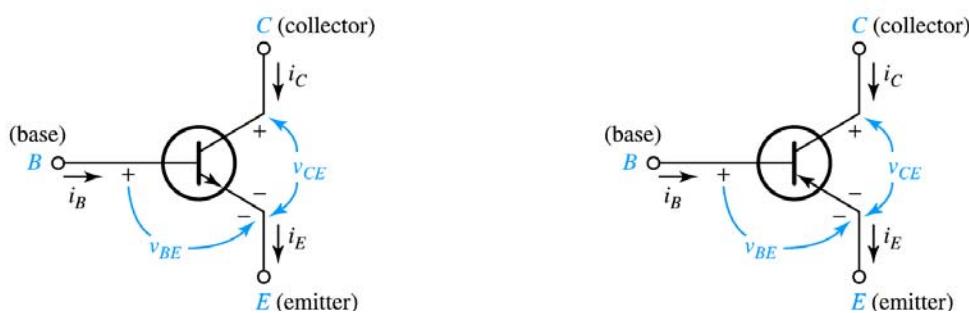


Figura 4.5. Símbols en un circuit d'un transistor BJT *NPN* i *PNP*.

En ambdós dispositius, l'emissor es distingeix mitjançant la punta d'una fletxa, que indica gràficament que el col·lector i l'emissor *no* són simètrics ni intercanviables. El tipus de BJT (*NPN* o *PNP*) està indicat per la direcció de la punta de la fletxa, que sempre indicarà l'avanc del corrent de l'emissor, com mostra la figura 4.5.

Els punts *B*, *C* i *E* (que indiquen, respectivament, la base, el col·lector i l'emissor) seran els punts de càlcul de les tensions; així: $V_{BC} = V_B - V_C (= -V_{CB})$ i $V_{BE} = V_B - V_E (= -V_{EB})$.

4.2.2. Resolució de circuits

La resolució de circuits amb BJT implica la determinació del mode de treball d'aquest (actiu, tall o saturació). Les aplicacions digitals (tall i saturació), les estudiarem de manera més detallada en la secció 4.4. Generalment, doncs, si no es coneix el mode de treball del BJT, se'n pressuposa un (actiu directe, si és una aplicació analògica); quan solucionem les tensions podrem comprovar si el BJT estava o no en aquest mode. Si el sistema satisfà les condicions, el problema està ben resolt. Si no les satisfà, cal tornar-se a plantejar un altre mode d'operació.

Per a la resolució de circuits només s'han de tenir en compte les lleis de Kirchhoff i les relacions entre corrents i tensions pròpies de cada mode. En el *mode actiu directe*, utilitzarem les equacions descrites en l'apartat 4.1.3; a més, fent una aproximació molt bona, la unió base-emissor treballa com un diòde, per això considerarem la tensió que cau entre la base i l'emissor $V_{BE} \approx 0.7$ V. Usualment, també s'indiquen valors com el guany, atès que es considera que són valors que depenen de les característiques de fabricació.

Exemple 1

Suposem el circuit de la figura 4.6. S'han de determinar els corrents i les tensions per a $\beta = 100$.

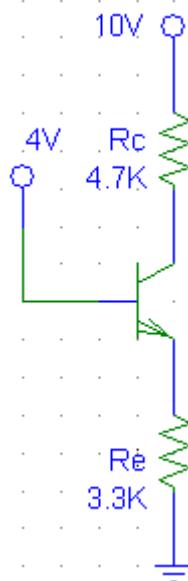


Figura 4.6. Circuit de l'exemple 1.

No coneixem el mode d'operació, però suposem que és actiu directe. De fet, això sembla corroborat pel fet que $V_B = 4$ V, i, en canvi, la branca que conté E acaba a la terra, d'on suposem que $V_{BE} > 0$.

Considerant $V_{BE} = 0.7$ V, tenim $0.7 \text{ V} = V_B - V_E = 4 \text{ V} - V_E$, i, per tant, $V_E = 3.3 \text{ V}$.

Amb V_E podem calcular fàcilment I_E : $I_E = (V_E - 0 \text{ V}) / R_E = 3.3 \text{ V} / 3.3 \text{ k}\Omega = 1 \text{ mA}$. Fixeu-vos (és important!) que el signe d'aquest corrent és positiu. Això implica que el corrent surt per l'emissor del NPN. En cas contrari, entraríem en contradicció.

Un cop disposem de qualsevol corrent, amb el guany (α i/o β) podrem trobar la resta. $\alpha = \beta / (\beta + 1)$; per tant, si $\beta = 100$, tenim $\alpha = 0.99$.

Aleshores,

$$I_C = \alpha I_E = 0.99 \cdot 1 \text{ mA} = 0.99 \text{ mA}$$

$$I_B = I_C / \beta = 0.99 / 100 = 0.0099 \text{ mA}$$

Cal fixar-se que aquests valors són totalment raonables, perquè el corrent que circula entre el col·lector i l'emissor és pràcticament igual i el que circula per la base és molt petit. Per trobar el corrent de base també hauríem pogut utilitzar $I_E = I_C + I_B$.

Amb la llei d'Ohm podem trobar la tensió que ens falta:

$$10 \text{ V} - V_C = R_C I_C \text{ i això significa que } V_C = 10 \text{ V} - 4.7 \text{ k}\Omega \cdot 0.99 \text{ mA} = 5.3 \text{ V.}$$

Un cop analitzat el circuit, hem de comprovar que el supòsit inicial (mode actiu directe) és correcte. Això, ho podrem comprovar, ja que $V_{BC} = 4 \text{ V} - 5.3 \text{ V} = -1.3 \text{ V}$ (negatiu); d'altra banda, $V_{BE} = 4 \text{ V} - 3.3 \text{ V} = 0.7 \text{ V}$ (positiu), i tots els corrents van en el sentit adient. Per tant, podem assegurar que el mode de treball és actiu directe.

Exemple 2

Segons el circuit de la figura 4.7, cal determinar els corrents i les tensions per a $\beta = 100$.

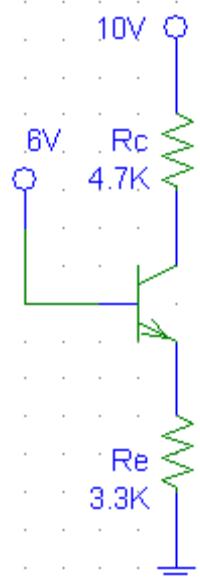


Figura 4.7. Circuit de l'exemple 2.

No coneixem el mode d'operació, però suposem que és actiu directe. De fet, això sembla corroborat pel fet que $V_B = 6 \text{ V}$.

Considerant $V_{BE} = 0.7 \text{ V}$, tenim que $0.7 \text{ V} = V_B - V_E = 6 \text{ V} - V_E$, i, per tant, $V_E = 5.3 \text{ V}$.

$$I_E = (V_E - 0 \text{ V}) / R_E = 5.3 \text{ V} / 3.3 \text{ k}\Omega = 1.6 \text{ mA.}$$

$$I_B = I_E \cdot \alpha / \beta = 1.6 \text{ mA} \cdot 0.99 / 100 = 0.016 \text{ mA;}$$

$$I_C = I_E - I_B = 1.584 \text{ mA.}$$

$10 \text{ V} - V_C = R_C I_C$, i això significa que $V_C = 10 \text{ V} - 4.7 \text{ k}\Omega \cdot 1.584 \text{ mA} = 2.4 \text{ V}$.

Un cop analitzat el circuit, hem de comprovar que el supòsit inicial (mode actiu directe) és correcte. $V_{BC} = 6 \text{ V} - 2.4 \text{ V} = 3.6 \text{ V}$ (positiu!); d'altra banda, $V_{BE} = 6 \text{ V} - 5.3 \text{ V} = 0.7 \text{ V}$ (positiu). Per tant, segons aquesta resolució, el mode de treball és la *saturació*. Els *resultats* obtinguts en aquests càlculs, doncs, són *incorrectes*, però sí que podem afirmar que el dispositiu està en aquest mode de treball. A la secció 4.4 veurem com hem d'analitzar-lo.

Exemple 3

Segons el circuit de la figura 4.8, cal determinar els corrents i les tensions per a $\beta = 100$.

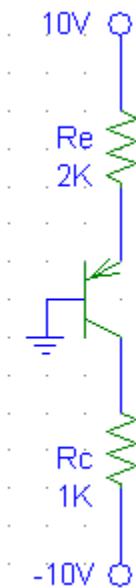


Figura 4.8. Circuit de l'exemple 3.

No coneixem el mode d'operació, però suposem que és actiu directe. Cal fixar-se que aquest BJT és un *PNP* i, per tant, totes les tensions i els corrents van en sentit contrari.

$$V_E = V_{EB} - V_B = 0.7 \text{ V}, \text{ ja que } V_{EB} = 0.7 \text{ V} (\text{PNP!}) \text{ i } V_B = 0 \text{ V}.$$

$$I_E = (10 \text{ V} - V_E) / R_E = (10 \text{ V} - 0.7 \text{ V}) / 2 \text{ k}\Omega = 4.65 \text{ mA}.$$

$$I_C = \alpha \cdot I_E = 0.99 \cdot 4.65 \text{ mA} = 4.6 \text{ mA}.$$

$$I_B = I_C / \beta = 0.046 \text{ mA}$$

$$V_C = -10 \text{ V} + R_C I_C, \quad V_C = -10 \text{ V} + 1 \text{ k}\Omega \cdot 4.6 \text{ mA} = -5.4 \text{ V}.$$

Un cop analitzat el circuit, hem de comprovar que el supòsit inicial (mode actiu directe) és correcte. $V_{CB} = -5.4 \text{ V} - 0 \text{ V} = -5.4 \text{ V}$ (negatiu); d'altra banda, $V_{EB} = 0.7 \text{ V}$ (positiu). Per tant, segons aquesta resolució, el mode de treball és actiu directe. Recordem de nou que la regla per treballar amb *PNP* és invertir els valors de tensió ($V_{BE} \rightarrow V_{EB}$, per exemple) i prendre en sentit contrari els sentits dels corrents.

4.3. BJT: aplicacions analògiques

4.3.1. El BJT com a amplificador

Com hem vist en els exemples anteriors, petits corrents de base provoquen grans valors de corrent en l'emissor i el col·lector ($I_E = \beta I_B$, $I_C = \beta / \alpha I_B$). A l'exemple 1, un corrent de base de 0.01 mA era suficient per tenir uns corrents d'emissor d'1 mA i de col·lector de 0.99 mA.

Aquest fet es pot utilitzar per amplificar senyals que portin informació, com ara senyals d'àudio. El senyal d'entrada podria ser I_B i el de sortida (ja amplificat), I_C . En aquest exemple, la resistència que hi ha al costat del col·lector, R_C , podria representar la resistència de l'altaveu, que converteix el senyal d'àudio en so. En els senyals d'àudio, per exemple la ràdio AM, tenim valors en alterna (figura 4.9), i, mentre que en uns valors el BJT podria estar en mode actiu directe, en d'altres podria no estar-ho.

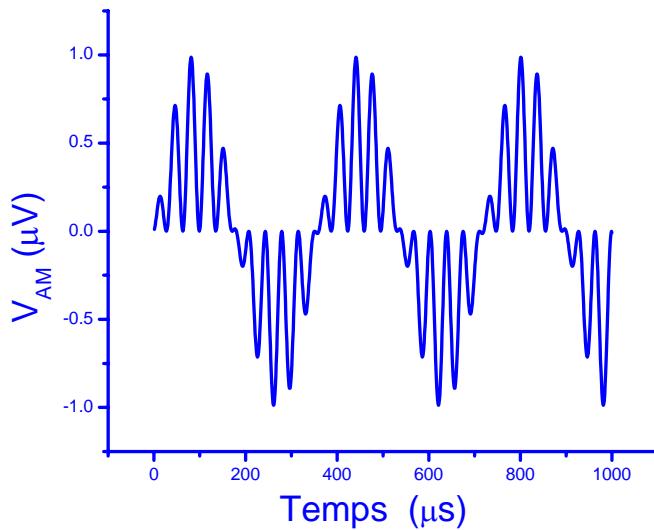


Figura 4.9. Senyal altern com a exemple d'emissió en AM.

Sumant-hi, però, un valor de tensió (o d'intensitat) en corrent continu, aconseguirem que la tensió sigui sempre positiva (figura 4.10).

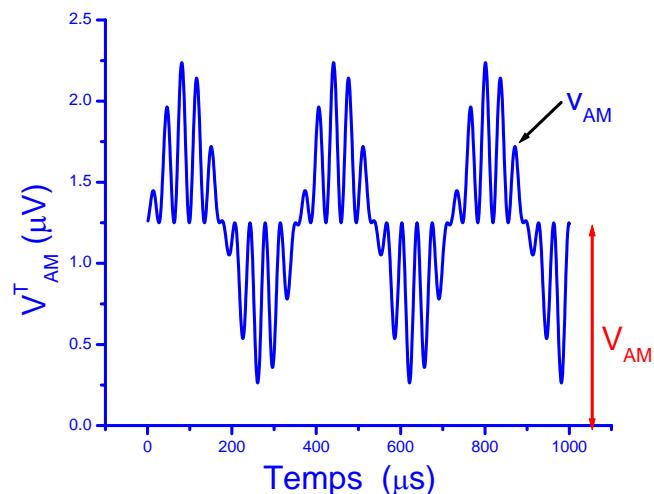


Figura 4.10. Senyal altern més un component continu.

D'aquesta manera, l'ona total té dos components:

$$V_{AM}^T = V_{AM} + v_{AM} .$$

on les minúscules indiquen la part d'alterna i les majúscules, les de contínua. El superíndex T indica que la magnitud té tots dos components. Un exemple d'aquesta ona seria el següent:

$$V_{AM}^T = V_{AM} + V_0 \cos(\omega_0 t) [1 + V_1 \cos(\omega_1 t)] .$$

La part contínua (o polarització) es pot representar amb una font de contínua (DC), i la part d'alterna, amb la corresponent font d'alterna (AC). Vegeu la figura 4.11:

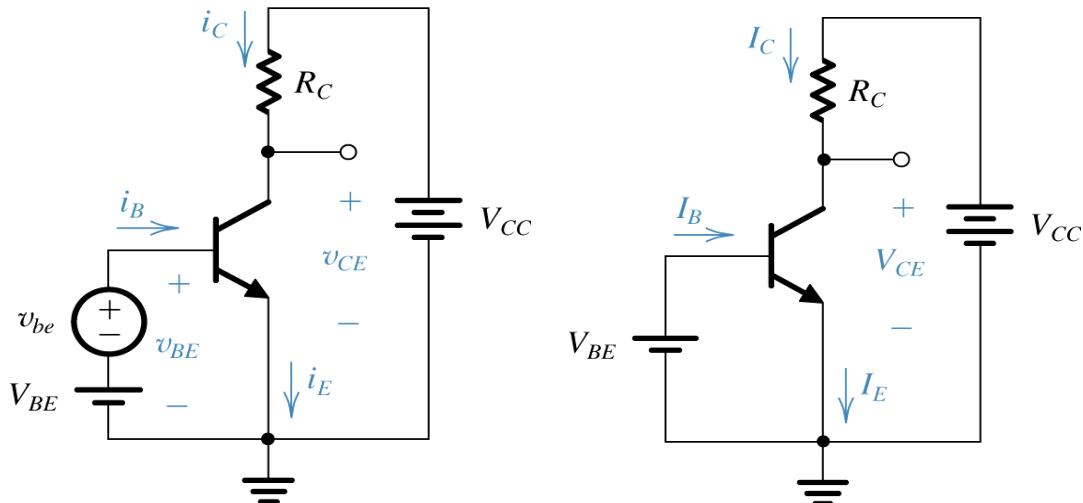


Figura 4.11. Representació esquemàtica de l'amplificador d'àudio i la seva descomposició d'aquest només en la part contínua.

Segons el circuit anterior, la tensió total entre la base i l'emissor del BJT es pot descompondre en part alterna i part contínua de la manera següent:

$$V_{BE}^T = v_{BE} + V_{BE} . \quad (4.7)$$

que implica considerar dos circuits independents. Si en volguéssim els corrents, obtindríem:

$$I_C^T = I_C + i_C . \quad (4.8)$$

El que hem vist a 4.7 per a V_{BE}^T també val per a V_{BC}^T , i el que hem vist a 4.8 també val per a I_B^T i I_E^T .

Ara, el corrent induït en el col·lector per a una ona alterna com la de 4.7 es pot calcular segons la 4.3:

$$I_C^T = I_o \cdot e^{\left(\frac{V_{BE}^T}{V_T} \right)} = I_o \cdot \exp \left\{ \frac{v_{BE} + V_{BE}}{V_T} \right\} = I_o \cdot e^{\left\{ \frac{v_{BE}}{V_T} \right\}} \cdot e^{\left\{ \frac{V_{BE}}{V_T} \right\}} . \quad (4.9)$$

Però si només considerem una part contínua,

$$I_C = I_o \cdot e^{\frac{V_{BE}}{V_T}} , \quad (4.10)$$

substituint 4.10 a 4.9 obtindrem:

$$I_C^T \cdot e^{\left(\frac{V_{BE}}{V_T}\right)} \cong I_C + \frac{I_C}{V_T} \cdot v_{BE} , \quad (4.11)$$

on l'aproximació rau a suposar $v_{BE} \ll V_T$, i per analogia de 4.11 amb 4.8 tenim que:

$$i_C = \frac{I_C}{V_T} \cdot v_{BE} . \quad (4.12)$$

Fixeu-vos en la importància d'aquest desenvolupament. Suposem que v_{BE} és el senyal d'àudio (per exemple, ràdio AM sintonitzada per una antena que no podem escoltar directament perquè cal amplificar-la). En connectar v_{BE} al circuit anterior, forçarem un corrent i_c sobre R_C , que representaria un altaveu, i el senyal sonarà amplificat en un valor I_C / V_T . Si l'altaveu no soña suficientment alt, apujarem V_{BE} i com que:

$$I_C = I_o e^{\frac{V_{BE}}{V_T}} ,$$

també apujarà I_C i, segons 4.12, s'apujarà i_c .

El valor I_C / V_T s'anomena *transconductància* (g_m):

$$g_m = \frac{I_c}{V_T} . \quad (4.13)$$

Perquè aquest raonament sigui correcte, caldrà, com hem vist, que $v_{BE} \ll V_T$, si $T = 300$ K, $V_T = 25$ mV. S'admet que v_{BE} no ha de superar els 10 mV d'amplitud.

4.3.2. Configuracions bàsiques d'amplificació monoetapa

L'amplificació esdevé un dels problemes fonamentals i objectius de l'electrònica. Com hem vist en la subsecció 4.3.1, podem utilitzar el BJT per amplificar un senyal. De manera genèrica, sempre hi haurà un senyal d'entrada (v_i) que caldrà amplificar per obtenir-ne un de sortida (v_o). Aquests senyals, quan utilitzem un sol BJT (amplificació monoetapa), correspondran a dos dels tres terminals del BJT. El terminal que no té ni v_i ni v_o dóna nom a la configuració de l'amplificador.

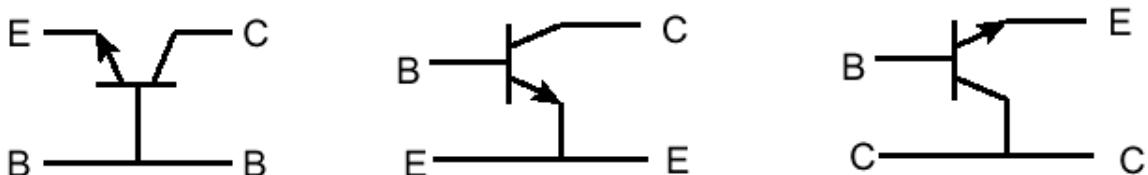


Figura 4.12. Configuracions bàsiques de l'amplificador monoetapa: base, emissor i col·lector comú.

D'aquestes configuracions, la de l'emissor comú és la més habitual. De fet, el circuit proposat en l'apartat 4.3.1 és d'un emissor comú. En el mode d'emissor comú és usual representar l'efecte transistor (o d'amplificació) d'acord amb la figura 4.13:

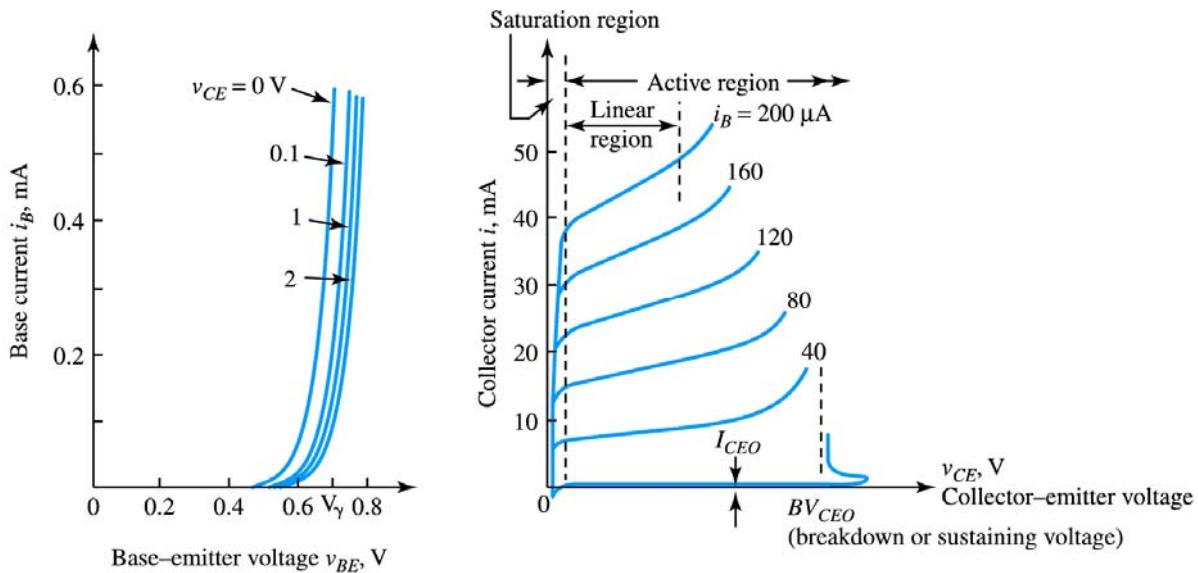


Figura 4.13. Corbes característiques en mode d'emissor comú. Entrada i sortida.

Com es veu en el circuit d'emissor comú, per polaritzar el circuit variem V_{CC} , que al final acaba repercutint directament en V_{CE} . El senyal d'entrada (v_i) es convertirà en I_B i la sortida és I_C .

En el cas de base comuna, la representació es fa d'acord amb la figura 4.14. En aquest mode, segons el circuit, V_{CC} permet variar V_{BC} . D'altra banda, l'entrada (v_i) clarament regula I_E i la sortida (v_o) és I_C .

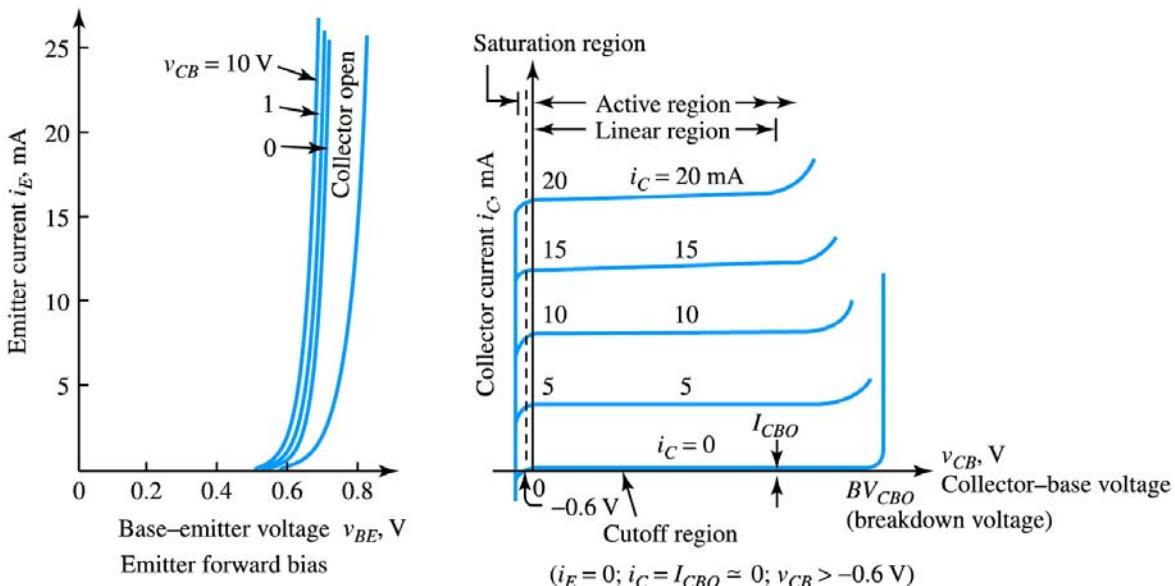


Figura 4.14. Corba característica en mode de base comuna. Entrada i sortida.

4.3.3. L'amplificador diferencial

En els circuits, els transistors BJT sovint s'utilitzen en parelles. Concretament, el parell de transistors acoblats per l'emissor són una configuració bàsica molt utilitzada en circuits electrònics. Es troben, per exemple, a l'etapa d'entrada dels amplificadors operacionals (com veurem en el tema 6) i a les portes lògiques d'alta velocitat, anomenades *ECL* (*Emitter-Coupled Logic*).

Com s'aprecia a la figura 4.15, l'amplificador diferencial consta de dos transistors ($T1$ i $T2$), dues resistències (R_C), una font de corrent (I_o) i dues fonts de tensió (V_{CC} i V_{EE}). El circuit té dues entrades (v_1 i v_2), una de les quals s'anomena *inversora* i l'altra, *no inversora*. La sortida del circuit es pot considerar entre el col·lector de $T2$ i la massa, o entre el col·lector de $T1$ i la massa; o bé podem prendre una sortida diferencial de tipus $v_{C2} - v_{C1}$ entre ambdós col·lectors.

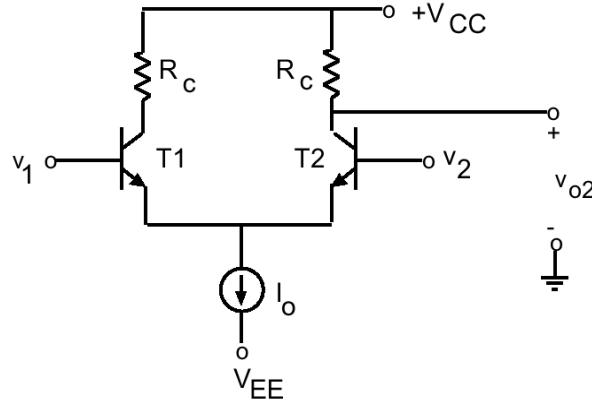


Figura 4.15. Estructura bàsica del parell de transistors acoblats per emissor

Si suposem que ambdós transistors són idèntics quan v_1 i v_2 són iguals, les tensions entre la base i l'emissor d'ambdós transistors són iguals i, per tant, condueixen el mateix corrent d'emissor. Aquest corrent serà $I_o / 2$. Quan v_1 supera v_2 , el transistor $T1$ condueix més, ja que la tensió entre la base i l'emissor és més gran. En el moment en què el desequilibri és extrem, per $T1$ circula tot el corrent I_o i 0 per $T2$, que resta en tall. Una cosa simètrica succeeix si la tensió v_2 supera v_1 . Si considerem la sortida al transistor $T2$ (v_{o2}), tindrem:

$$v_{o2} = V_{CC} - I_{C2}R_C , \quad (4.14)$$

i, aplicant 4.3, tindrem:

$$\frac{I_{C1}}{I_{C2}} = \frac{e^{\left(\frac{V_{BE1}}{V_T}\right)}}{e^{\left(\frac{V_{BE2}}{V_T}\right)}} = e^{\left(\frac{V_{BE1}-V_{BE2}}{V_T}\right)} , \quad (4.15)$$

però cal tenir en compte que $V_{BE1} - V_{BE2} = v_1 - v_2 = v_d$, i, en segon lloc, que el fet de tenir $I_o = I_{E1} + I_{E2}$ fa que puguem aproximar (en el cas de $I_B \approx 0$) $I_o \approx I_{C1} + I_{C2}$. Introduint aquestes consideracions a 4.15 obtindrem:

$$I_{C2} = \frac{I_o}{1 + e^{\left(\frac{V_d}{V_T}\right)}} . \quad (4.16)$$

Si substituïm 4.16 a la sortida del circuit (4.14), podrem fer una representació gràfica (figura 4.16). S'observa que quan $v_d (= v_1 - v_2)$ és aproximadament més gran (petit) que $4V_T$ ($-4V_T$), el transistor $T2$ ($T1$) està en tall. Entre els valors esmentats, els dos transistors condueixen i es reparteixen el corrent de la font I_o .

La característica de transferència deduïda indica clarament les aplicacions del circuit. Com a amplificador de la diferència entre les dues tensions d'entrada (amplificador diferencial), si el circuit treballa entre $\pm 4V_T$, i com a porta lògica si actua fora d'aquest rang.

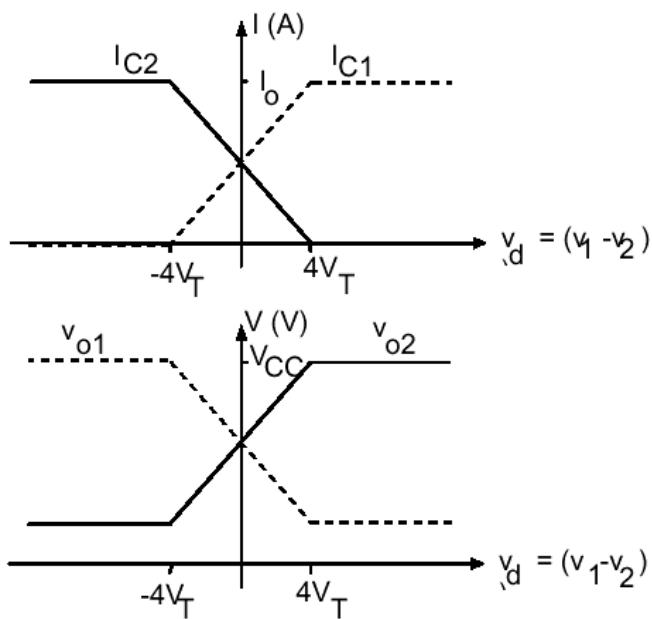


Figura 4.16. Corbes de transferència del parell de transistors acoblats per emissor.

4.4. BJT: aplicacions digitals

4.4.1. BJT en tall i saturació: ús com a interruptor

Una vegada estudiat el mode actiu amb cert deteniment, podem estudiar les aplicacions que requereixen el tall i la saturació, que són fonamentalment digitals. La primera aplicació que veurem serà l'interruptor (*switch*), que, tot i que no és exclusivament una aplicació digital, sí que té un nombre d'estats discret (*on* i *off*).

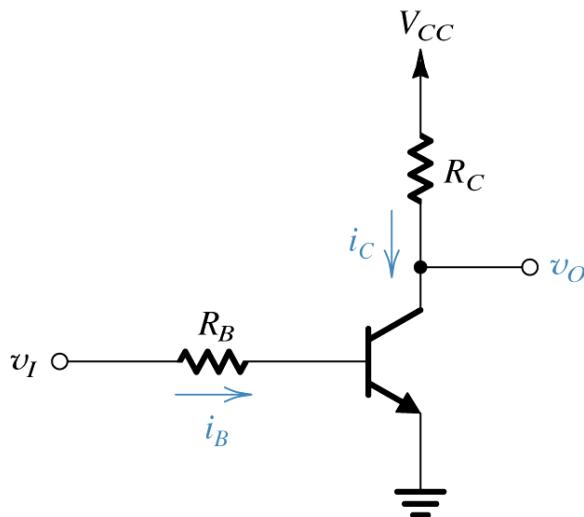


Figura 4.17. Exemple de circuit per a l'anàlisi d'un interruptor (també val per al circuit inversor).

Considerem el circuit de la figura 4.17. Tenim una font de corrent altern directament a la base. Segons el valor que aquesta prengui (en funció del temps), estarem en un mode o en un altre. Analitzem els diferents valors de v_i .

Suposem que en un instant $v_i < 0.5$ V. La tensió entre la base i l'emissor és necessàriament inferior a 0.5 V i, per tant, considerem la unió base-emissor polaritzada inversament, d'on s'extreu que $i_B = 0$ i $i_E = 0$. D'altra banda, si V_{CC} és positiu, la unió base-col·lector també està en polarització inversa; per tant, $i_C = 0$. Aquests valors de tensió són propis d'una actuació en *mode de tall*. D'aquesta manera, $i_B = i_E = i_C = 0$, i $v_c = V_{CC}$.

Si v_i puja per sobre de 0.5 V, començarà a haver-hi un corrent de l'emissor apreciable. De fet, nosaltres considerem la conducció a partir de 0.7 V:

$$i_B = \frac{v_i - V_{BE}}{R_B} \approx \frac{v_i - 0.7V}{R_B}.$$

Però encara no sabem en quin mode estem. Per estar en mode actiu directe, cal que $v_{BC} < 0$, que equival a dir que $v_C > 0.7$ V (ja que $v_B = 0.7$ V). Podem calcular v_c de la manera següent:

$$v_c = V_{CC} - R_C i_C,$$

però $i_C = \beta i_B$ només si estem a la regió activa directa. Per tant, si hi estem, podem aplicar aquesta relació i comprovar v_c . Si no hi estem, obtindrem $v_{BC} > 0$. A mesura que v_i augmenta, també ho fan i_B i, per tant, i_C , i v_c decreix fins que $v_{BC} > 0$, i entrem en mode de saturació.

La *saturació* té lloc quan intentem forçar un corrent de col·lector superior al que pot suportar en mode actiu directe. En aquest cas, $i_C \neq \beta i_B$; a més, V_{BE} és lleugerament superior al valor del mode actiu. En saturació tenim $V_{CE} = 0.2$ V, valor que sol anomenar-se *saturat* o V_{CESat} . Això induirà un corrent:

$$i_{csat} = \frac{V_{cc} - V_{Csat}}{R_C} \quad (4.17).$$

D'aquesta manera, controlant el valor de v_i saltarem d'un mode a un altre. En mode tall, $v_c = V_{CC}$ i $i_C = 0$. En mode saturació, $v_c = V_{CE} = 0.2$ V, i $i_C = i_{Csat}$, valors constants i independents de v_i . Així, tenim un interruptor. En mode actiu, s'obtenen valors intermedis de v_i , i en aquest cas $v_c = v_c(v_i)$ i $i_C = i_C(v_i)$.

4.4.2. L'inversor lògic amb BJT

El component més elemental d'un circuit lògic és l'inversor. Com hem vist en el circuit anterior (subsecció 4.4.1), si v_i és alta (a prop de V_{CC}), aleshores estem en saturació i $v_{out} = V_{CESat} = 0.2$ V. Si v_i és baixa, estem en tall i $v_o = V_{CC}$.

Si V_{CC} representa l'I lògic i V_{CESat} (0.2V), el 0 lògic, tenim directament un inversor lògic respecte a l'entrada v_i , com mostra la figura 4.18.

4.4.3. La família lògica TTL

Prenent com a base el circuit de l'inversor (figura 4.18), és possible dissenyar circuits que facin funcions lògiques més complexes, anomenades *portes lògiques*. El tipus de circuit i tecnologia del conjunt de les portes lògiques determina el que s'anomena *família lògica*. Prenem com a exemple el circuit de la figura 4.19.

A l'entrada d'aquesta porta hi ha un transistor *multiemissor*, que no és res més que una extensió de l'estructura del BJT, que està format per un col·lector de tipus N, una base de tipus P i diversos emissors N separats entre si, units tots a la base P.

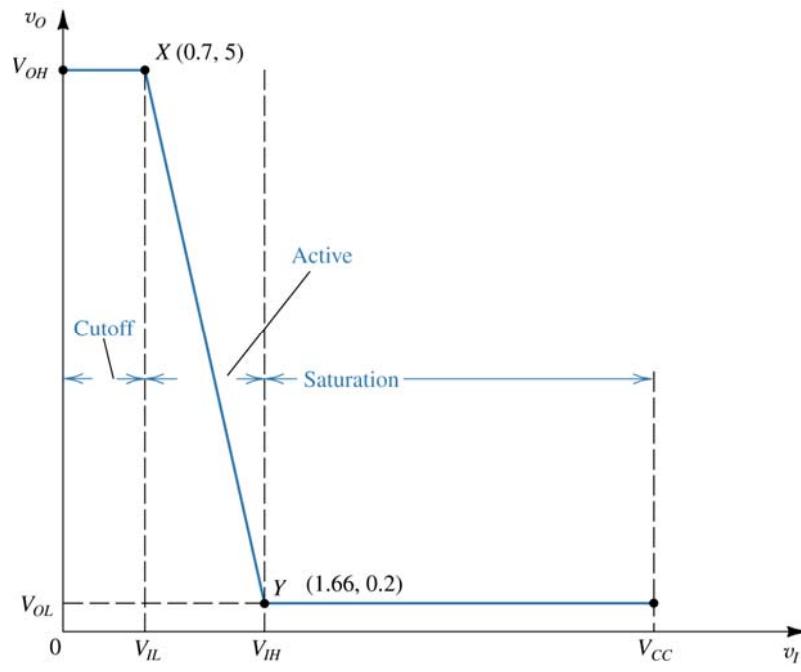


Figura 4.18. Relació sortida-entrada de l'inversor lògic amb BJT.

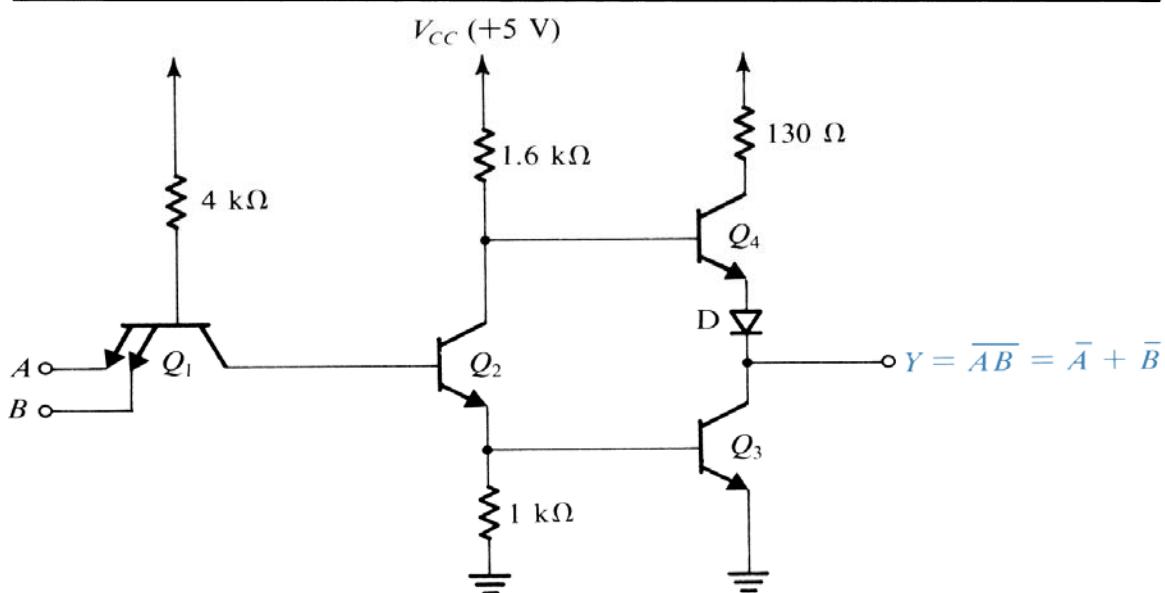
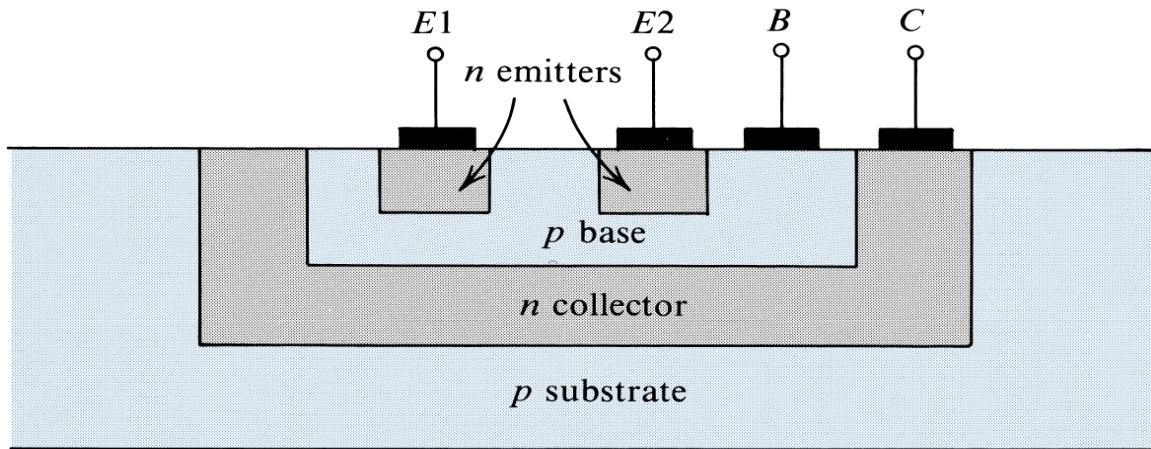


Figura 4.19. Transistor multiemissor i porta bàsica NAND de la família TTL.

Si una de les entrades fos nul·la, la unió base-emissor seria polaritzada directament i la tensió a la base de Q1 seria aproximadament de 0.7 V. En aquestes condicions, Q2 i Q3 serien a la regió de tall, ja que, en cas que no hi fossin, el transistor Q1 hauria de proporcionar un corrent de base entrant al Q2, i això exigiria que la unió col·lectora de Q1 fos polaritzada directament. Però, en aquest cas, Q1 tindria les dues unions polaritzades directament, de manera que treballaria en saturació, i en saturació V_{CE1} és aproximadament 0.2 V. Així, si la base de Q2 és a 0.2 V, aquest transistor no pot condir corrent i, per tant, ha d'estar en tall.

Si totes les entrades són altes, les unions emissores de Q1 són polaritzades inversament. Malgrat això, la unió col·lectora de Q1 és polaritzada directament a través de V_{cc} i R_I , de manera que aquest transistor està en mode actiu indirecte (mode que sí que s'utilitza en els transistors multicanal). En aquest mode, el corrent I_{B2} és el corrent de l'emissor del transistor invertit i és prou per portar Q2 i Q3 fins a la saturació. En aquestes condicions, la tensió a la base de Q1 és aproximadament 3 vegades 0.7 V, ja que entre aquest punt i la massa hi ha tres unions en polarització directa. En aquestes condicions, descrivim una porta NAND (NAND gate).

4.4.4. La família lògica ECL

La utilització del parell acoblat per emissors com a porta lògica es basa en el circuit que es mostra a la figura 4.20. L'entrada del transistor es connecta a una tensió constant de referència V_R i es comparen les tensions aplicades a les bases de T1 i T1' amb aquesta tensió de referència. Si les dues tensions (A i B) són menors que V_R , els transistors T1 i T1' són tallats, T2 condueix tot el corrent i v_{o2} pren un nivell baix. Altrament, si A o B són més grans que V_R , T2 és tallat i v_{o2} pren un nivell alt. La sortida d'aquesta porta lògica es pot prendre en el col·lector de T2 (v_{o2}) o en el col·lector de T1 (v_{o1}).

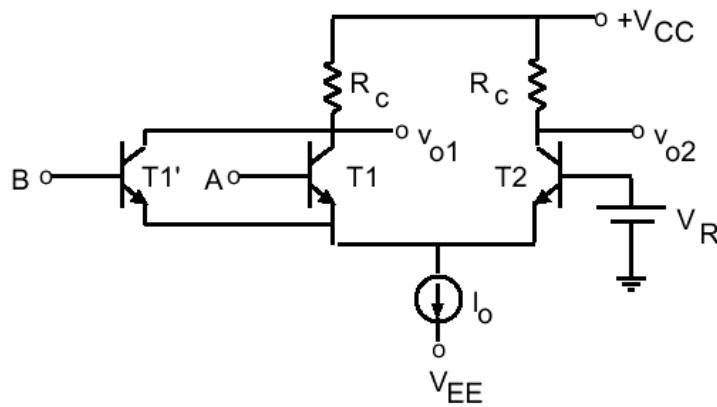


Figura 4.20. Estructura bàsica de la porta ECL OR/NOR.

Aquesta porta lògica ECL presenta una alta velocitat d'operació, pel fet que els retards en la commutació són molt petits. Això és degut al fet que les capacitats internes dels transistors prenen valors petits perquè els transistors no arriben a la regió de saturació. El circuit es dissenya perquè un transistor estigui a la regió activa quan condueix tot el corrent I_o .

BIBLIOGRAFIA

MARTÍNEZ RAMOS, Manolo. «Historia de la electrónica». Treball de física de semiconductors.
<http://dossiers.ub.edu/doc.php?k=222042>

PRAT VIÑAS, Ll. *Circuits i dispositius electrònics*. Barcelona: Edicions UPC, 1998.

SEDRA, A. S.; SMITH, K. C. *Circuitos microelectrónicos*. Oxford University Press.

Apunts de l'assignatura Electrònica Aplicada del professor Blas Garrido. Tema 2: «Sistemes no lineals». <http://dossiers.ub.edu/doc.php?k=239573>. Inclou una descripció de díodes i transistors.

Premi Nobel 1956. W. B. Shockley, J. Barden i W. H. Brattain, *link* disponible als dossiers electrònics de l'assignatura.

CAPÍTOL V

5. TRANSISTORS D'EFFECTE CAMP

5.1. Estructura física i modes d'operació

5.1.1. Estructura física

Els transistors d'efecte camp (FET [*field effect transistor*]) obtenen aquest nom, com veurem, de l'anomenat *efecte camp*. Breument, l'efecte camp consisteix en el control de corrent exercit per un camp elèctric establert per un voltatge. Aquest efecte, a diferència del que succeïa en el transistor bipolar, dóna lloc a una conducció de corrent unipolar, bé sigui per electrons (e^-), bé sigui per forats (h^+). No obstant això, s'obtenen dispositius capaços de controlar el pas de corrent, com els BJT.

Per aquesta capacitat d'actuar com a resistència controlada se'ls anomena igualment *transistors (transfer resistor)*. Tot i que la seva operació i anàlisi són diferents de les dels BJT, bàsicament serveixen per al mateix: amplificadors, interruptors, famílies lògiques...

Malgrat que el seu funcionament teòric es coneix des de la dècada de 1930, el seu desenvolupament no va ser factible fins a la dels seixanta. Molt particularment, a partir dels setanta un tipus concret de FET, el basat en estructures de metall, òxid i semiconductor (o MOS [*metal-oxide-semiconductor*]), es va fer tan popular en el disseny electrònic i microelectrònic que va acaparar la major part de les aplicacions dels FET.

El principal avantatge d'aquest nou tipus de transistor (el MOSFET) és que és molt més petit que el BJT; a més, el seu procés tecnològic és més senzill. En disseny digital (famílies lògiques i memòries) els MOSFET també són fonamentals, ja que permeten dissenyar un circuit sense necessitat de diòdes ni resistències. Aquestes raons fan que, quan és necessària una escala d'integració microelectrònica molt elevada (p. e., VLSI [*Very Large Scale of Integration*]), es faci amb tecnologia MOSFET. Els microprocessadors i les memòries actuals estan fets amb aquesta tecnologia.

Malgrat que existeix una multitud de transistors FET (com els MESFET, els MISFET, els JFET...), només estudiarem els MOSFET d'enriquiment o acumulació (*Enhancement*), ja que són els més utilitzats.

Com s'aprecia a la figura, el MOSFET està fet amb un substrat de tipus P, que directament és l'oblia de silici convenientment dopada. Sobre aquesta oblia (o substrat) es depositen dues regions fortament dopades de tipus N⁺ (on el superíndex ⁺ significa aquest fort dopatge). D'aquestes, una és el drenador (*drain [D]*) i l'altra és la font (*source [S]*). Sobre el substrat farem créixer una capa d'un aïllant

elèctric, per exemple SiO_2 , i sobre aquest, un metall (per exemple Al). Aquest metall és la tercera connexió del MOSFET, coneguda com a *porta* (*gate* [G]). Per tal d'accedir-hi elèctricament, també es diposita metall tant en el drenador com en la font, i, finalment, en el substrat (*base* [B]).

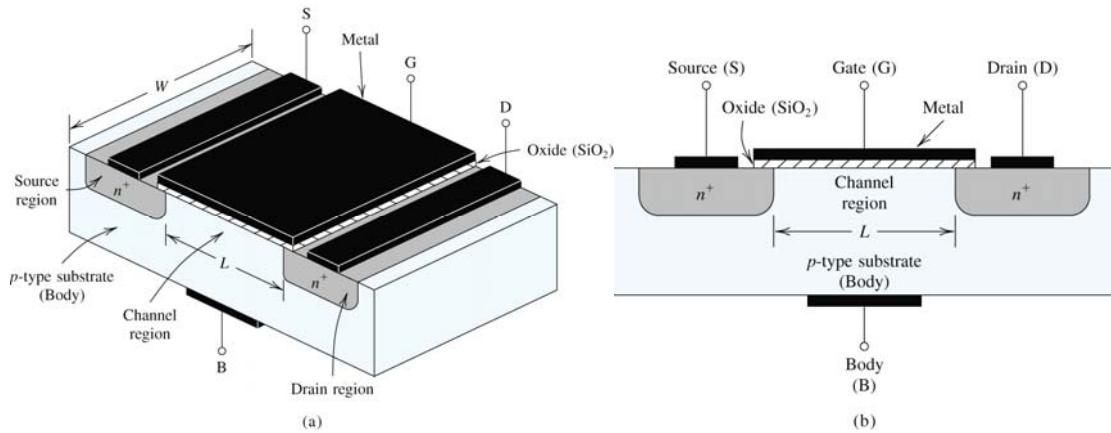


Figura 5.1. Esquema d'un transistor d'efecte camp de canal N (N-MOSFET) d'enriquiment.

Tot i que l'operació elèctrica és molt diferent, la porta del MOSFET és l'equivalent a la base del BJT, i controla la quantitat de corrent entre el drenador i la font. A diferència del BJT, on distingíem l'emissor del col·lector pel fet que l'emissor és N^+ i el col·lector és N , en aquest cas la font i el drenador són iguals i, per tant, el dispositiu és simètric. En qualsevol moment podem intercanviar D i S .

Taula 5.1. Característiques tecnològiques del Pentium IV de Intel

Mida de l'oblia = 30 cm

Nombre de micros/oblia = 700

Densitat = 80 milions de transistors/xip

Procés = 0.13 μm

Gruix de porta = 1.2 nm (4 monocapes de SiO_2)

Longitud de canal (L) = 70 nm

Metal·lització = 6 nivells en Cu

Per fer-nos una idea de quines són les mides reals, $L = 1$ a $10 \mu\text{m}$ i $W = 2$ a $500 \mu\text{m}$. El gruix de la capa d'òxid és de 0.02 a $0.1 \mu\text{m}$. D'aquests paràmetres, el més difícil de reduir és L ; cada vegada que es desenvolupa un nou microprocessador més ràpid o amb més memòria, és perquè s'ha reduït aquest paràmetre tecnològic. A la taula 5.1 hi ha algunes des les dades tecnològiques del Pentium IV d'Intel (2003), que, com es pot apreciar, superen les dades estàndard exposades abans.

5.1.2. L'Efecte Camp

Entre el metall de la porta (G) i el substrat hi ha una capa aïllant, usualment de SiO_2 , o també d'altres materials, com el Si_3N_4 . Aquesta capa pot tenir resistències d'aproximadament $10^{15} \Omega$; per això quan posem la porta a tensions d'aproximadament 1 V, la conducció de portadors és extraordinàriament baixa ($\sim 10^{-15} \text{ A}$). Malgrat això, quan apliquem una tensió a la porta, aquesta tensió també està en el substrat mitjançant la polarització de l'òxid.

Quan la tensió de la porta és 0, en realitat el drenador i la font formen dos diòdols en contraposició (figura 5.2). Com que $R_{\text{SiO}_2} \approx \infty$, aleshores $I_D \approx 0$, però la disposició dels diòdols fa que $I_S = I_D = 0$.

Quan apliquem una tensió positiva a la porta i connectem S i D a terra, els forats lliures del substrat són repel·lits pel voltatge positiu (figura 5.3).

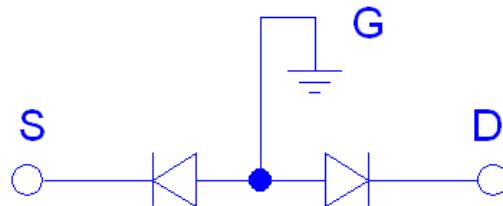


Figura 5.2. Esquema elèctric amb diodes d'un MOSFET amb tensió de porta nul·la.

Aquest rebuig de forats induceix una zona buida d'aquests portadors o «regió d'esgotament». En aquesta regió es quedaran les impureses acceptadores amb càrrega negativa (N_A^-). D'altra banda, el mateix camp elèctric que ha repel·lit els forats atraurà els electrons des de la font i el drenador (on n'hi ha en abundància, perquè són zones N) fins a la porta. Quan el nombre d'electrons és suficient, en realitat estem creant una regió N que connecta el drenador i la font. La regió N és un canal que dóna lloc al nom del transistor com a MOSFET de canal N o NMOS (o NMOSFET). Alternativament, si el substrat fos N , i S i D fossin P^+ , tindríem un PMOS.

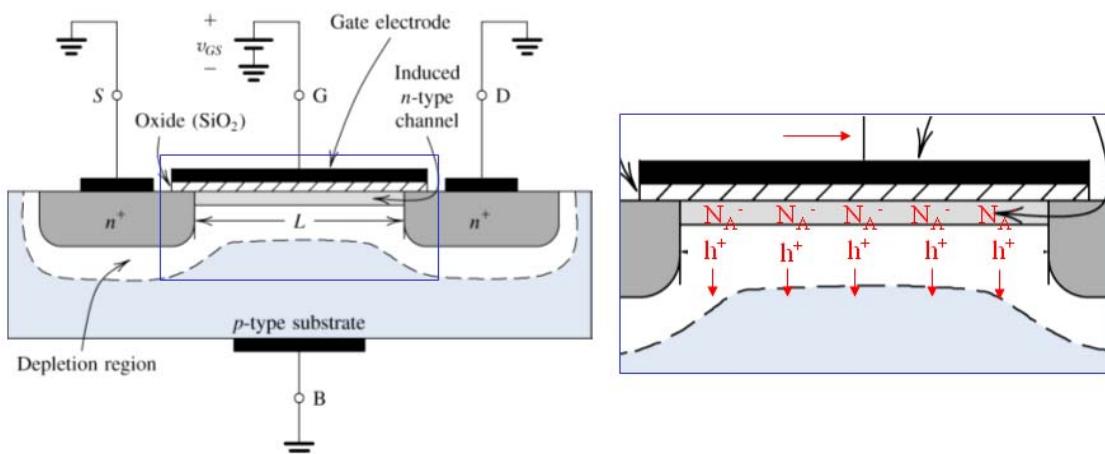


Figura 5.3. Esquema elèctric amb diòdes d'un MOSFET amb tensió de porta positiva. S'hi pot apreciar que aquesta tensió de porta és capaç de repel·lir els h^+ .

Perquè es formi un canal N , cal una tensió llindar mínima de V_{GS} anomenada V_T ($V_{GS} > V_T$). V_T no té res a veure amb el voltatge tèrmic dels temes anterior, i el subíndex T fa referència a la paraula anglesa *threshold* («llindar»). Depenent de la tecnologia de fabricació, V_T oscil·la entre 1 i 3 V.

Així, quan apliquem un $V_{GS} > V_T$ establirem càrregues negatives en el canal induït, que, juntament amb la tensió positiva del metall, formaran un camp elèctric en direcció vertical que controlarà el corrent entre la font i el drenador quan apliquem V_{DS} . Aquest camp elèctric és el que dóna nom als *transistors d'efecte camp*.

5.1.3. Corrents en un MOSFET d'enriquiment.

Com hem vist, quan apliquem una tensió de porta (respecte a la font) superior a la tensió llindar ($V_{GS} > V_T$), provoquem un canal d'electrons en el nostre NMOS (o de h^+ en el PMOS). Quan establim una tensió V_{DS} , com a la figura 5.4, aquests electrons es mouen i provoquen un corrent I_D . Per a valors petits de V_{DS} , tindrem que I_D serà proporcional a V_{DS} i també a $(V_{GS} - V_T)$.

No obstant això, quan V_{DS} augmenta, la forma del canal d'electrons es fa més estreta per una de les bandes (figura 5.5), de manera que augmenta la resistència i s'aplana la característica lineal.

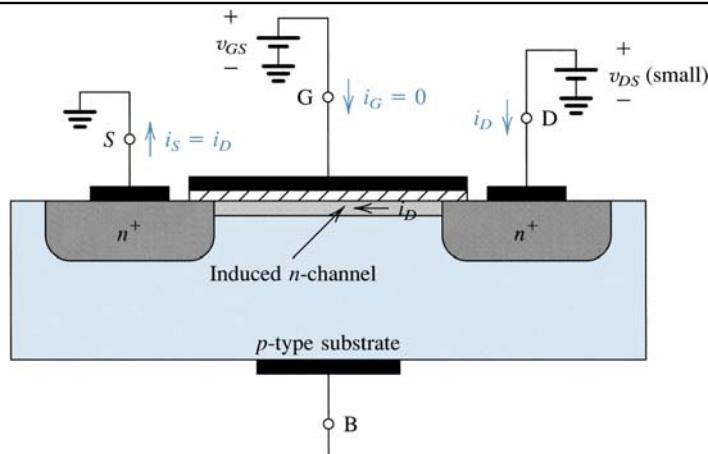


Figura 5.4. Transistor NMOS amb una tensió de porta superior a la llindar i una tensió de drenador positiva petita.

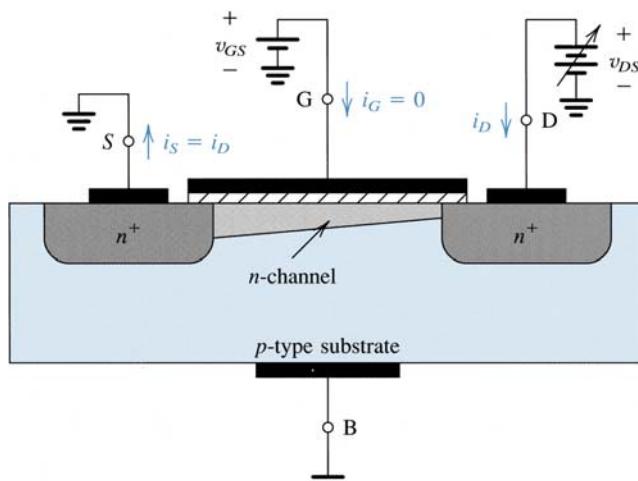


Figura 5.5. Transistor NMOS amb tensió de porta superior a la llindar i tensió de drenador positiva superior a l'exemple de la figura 5.4.

Arribarà un moment, a partir de $V_{DS} \geq V_{GS} - V_T$, que el canal serà el més estret possible, i aleshores es diu que està estrangulat. Aquesta regió s'anomena *saturació*, però no té res a veure amb la saturació d'un BJT.

Com s'aprecia a la figura 5.6, aquest efecte permet distingir dues regions en el MOSFET: quan $V_{DS} < V_{GS} - V_T$, tenim la regió de tríode⁽¹⁾, i quan $V_{DS} > V_{GS} - V_T$, tenim la regió de saturació. El valor intermedi, $V_{DS} = V_{GS} - V_T$, s'anomena V_{DSsat} i és diferent per a cada valor de V_{GS} . Un desenvolupament formal ens portaria a les expressions següents:

regió Tríode:

$$I_D = K_n' \cdot \frac{W}{L} \left[(V_{GS} - V_T)V_{DS} - \frac{1}{2}V_{DS}^2 \right]; \quad (5.1)$$

regió Saturació:

$$I_D = \frac{1}{2} K_n' \cdot \frac{W}{L} \cdot (V_{GS} - V_T)^2, \quad (5.2)$$

on L i W són les dimensions del canal (longitud i amplada) corresponents a la figura 5.1. El quocient W/L s'anomena *relació d'aspecte*. El paràmetre K_n' s'anomena *transconductància* i és igual a $K_n' = \mu_n C_{ox}$, on $\mu_n = 580 \text{ cm}^2/\text{Vs}$ (mobilitat d'un electró en silici) i C_{ox} és la capacitat de l'òxid, $C_{ox} = \epsilon_{ox} / t_{ox}$, on $\epsilon_{ox} = 3.5 \cdot 10^{-13} \text{ F/cm}$ (permitivitat de l'òxid) i t_{ox} és el gruix de l'òxid.

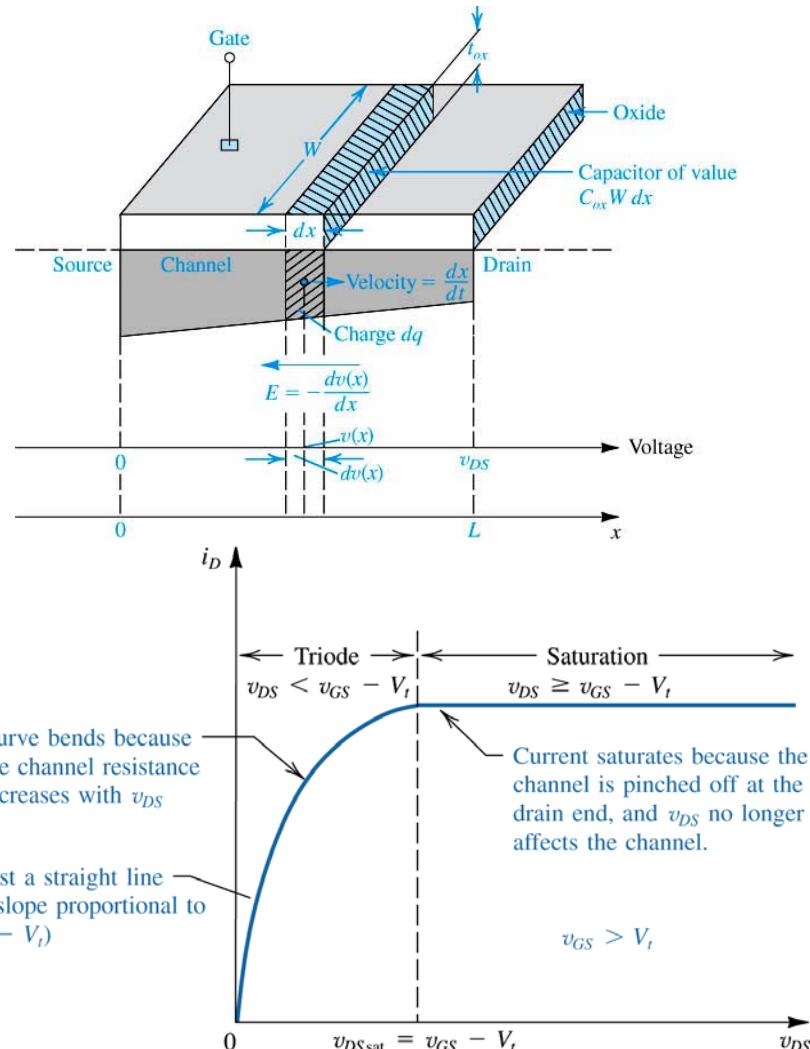


Figura 5.6. Corrent de drenador vers tensió de drenador/font en un transistor NMOS. S'hi aprecien dues regions diferenciades. La segona regió (saturació) es caracteritza per un aplanament de la intensitat.

Derivació de la relació $I_D(V_{DS})$

La descripció de l'operació física presentada a dalt pot servir per a obtenir una expressió de la relació $I_D(V_{DS})$ dibuixada a la figura 5.6. Assumim que estem descriuint un NMOS d'enriquiment i que la tensió V_{GS} aplicada és superior a la llindar V_T i que un voltatge V_{DS} s'aplica entre drenador i font. En primer lloc considerem l'operació a la regió de tríode ($V_{DS} < V_{GS} - V_T$), en aquesta zona el canal tindrà un aspecte similar a l'indicat a la part inferior de la figura 5.6.

Prenguem una porció infinitesimal de canal amb longitud dx a un punt x des de la font, i suposem-hi un voltatge $v(x)$. El voltatge entre la porta i aquest punt serà $V_{GS} - v(x)$, que ha de ser superior a la tensió llindar, i finalment la càrrega d'electrons $dq(x)$ en aquesta porció infinitesimal del canal que pot ser expressada com:

$$dq(x) = -C_{ox}Wdx[V_{GS} - v(x) - V_T],$$

on C_{ox} és la capacitat per unitat de àrea de la capacitat pla-paral·lela formada per l'electrode de la porta i el canal. Cal notar que degut a que $dq(x)$ és una càrrega negativa, hi hem donat un signe negatiu en l'expressió anterior.

La capa d'òxid és el dielèctric de la capacitat, i així $C_{ox} = \frac{\epsilon_{ox}}{t_{ox}}$, on ϵ_{ox} és la permitivitat de l'òxid i t_{ox} el gruix de la capa d'òxid.

El voltatge V_{DS} produirà un camp elèctric en el canal en el sentit negatiu de les x. En un punt x podem expressar-ho com:

$$E(x) = -\frac{dv(x)}{dx}.$$

Aquest camp elèctric $E(x)$ produirà un moviment per arrossegament (o deriva) de la càrrega electrònica $dq(x)$ cap al drenador amb una velocitat dx/dt , i per tant:

$$\frac{dx}{dt} = -\mu_n E(x) = \mu_n \frac{dv(x)}{dx},$$

on μ_n és la mobilitat dels electrons al canal. El resultat corrent d'arrossegament s'obté multiplicant la unitat de càrrega per unitat de longitud $dq(x)/dx$ per la velocitat d'arrossegament:

$$i = \frac{dq(x)}{dx} \frac{dx}{dt} = -\mu_n C_{ox} W [V_{GS} - v(x) - V_T] \frac{dv(x)}{dx}.$$

Ara, malgrat que el corrent ha estat avaluat a un punt particular, aquest ha de ser constant al llarg de tot el canal, per a conservar la càrrega, i així i ha de ser de signe diferent del corrent entre drenador i font, obtenint:

$$I_D = \mu_n C_{ox} W [V_{GS} - v(x) - V_T] \frac{dv(x)}{dx},$$

que pot ser arreglat com: $I_D dx = \mu_n C_{ox} W [V_{GS} - v(x) - V_T] dv(x),$

i ara integrat en tot el canal (x de 0 a L) i en tota la tensió (v de 0 a V_{DS}):

$$\int_0^L I_D dx = \int_0^{V_{DS}} \mu_n C_{ox} W [V_{GS} - v(x) - V_T] dv(x),$$

obtenint: $I_D = \mu_n C_{ox} \frac{W}{L} [(V_{GS} - V_T)V_{DS} - \frac{1}{2}V_{DS}^2],$

d'on usualment definim la transconductància K_n' igual a $K_n' = \mu_n C_{ox}$:

$$I_D = K_n' \frac{W}{L} [(V_{GS} - V_T)V_{DS} - \frac{1}{2}V_{DS}^2],$$

que és la relació $I_D(V_{DS})$ en la regió de tríode. Per trobar l'expressió en la regió de saturació, atenent a que en la frontera d'ambdues regions val $V_{DS}=V_{GS}-V_T$, ho substituïm i obtenim:

$$I_D = K_n' \frac{W}{L} (V_{GS} - V_T)^2,$$

que és la relació en la regió de saturació.

5.2. El MOSFET en un circuit

5.2.1 Símbols i convencions

A la figura 5.7 es presenta el símbol estandarditzat que descriu el MOSFET en un circuit. Com s'aprecia, hi ha un símbol específic per a quan connectem la base (*base*) i la font (*source*). El símbol pretén ser descriptiu, perquè la porta (*gate*) no arriba a estar connectada amb el drenador (*drain*) ni amb la font (*source*), cosa que indica la capa d'òxid aïllant intermèdia. Cal tenir en compte que el MOSFET és simètric i que, per tant, el que determina quin terminal és *D* o *S* és realment la tensió, ja que se sol prendre $V_D > V_S$.

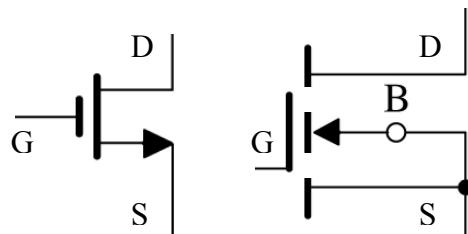


Figura 5.7. Símbol d'un NMOS i símbol d'un NMOS amb el substrat (B) connectat a la font.

Usualment la base està connectada a la font, com simbolitzen tots dos dibuixos, però en alguns casos no és així.

A la figura 5.8 es presenta el símbol del PMOS:

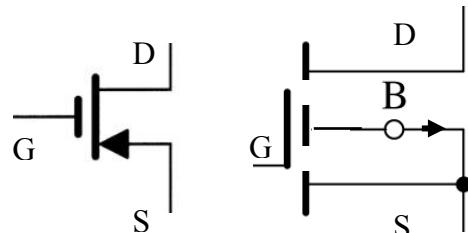


Figura 5.8. Símbol d'un PMOS i símbol d'un PMOS amb el substrat (B) connectat a la font.

A la figura 5.9 s'indiquen diferents símbols corresponents a transistors FET usuals, tot i que no es descriuràn en aquest curs.

5.2.2. Característica $I_D(V_{DS})$

El circuit de la figura 5.10, corresponent a un MOSFET d'enriquiment de canal N, ens permet realitzar el gràfic de la intensitat (I_D) en funció de la tensió (V_{DS}), però per a diferents valors de V_{GS} . Aquest gràfic s'anomena *característica $I_D(V_{DS})$* . Aquesta característica no és res més que la mesura I(V) ensenyada a l'apartat (5.1.3), però per a diferents valors de V_{GS} .

Aquesta característica es podria comparar amb la del transistor BJT mostrada a l'apartat 3.3.2, però com que en el BJT l'equivalent de la porta, que és la base, té un corrent no nul, tenim tres característiques $I(V)$ diferents; recordem, per exemple, en el cas d'un emissor comú, la característica $I_C(V_{CE})$ per a diferents valors de I_B porta ECL OR/NOR. En el cas present, però, com que $I_G = 0$, sempre $I_D = I_S$, i, per tant, les representacions possibles es redueixen considerablement.

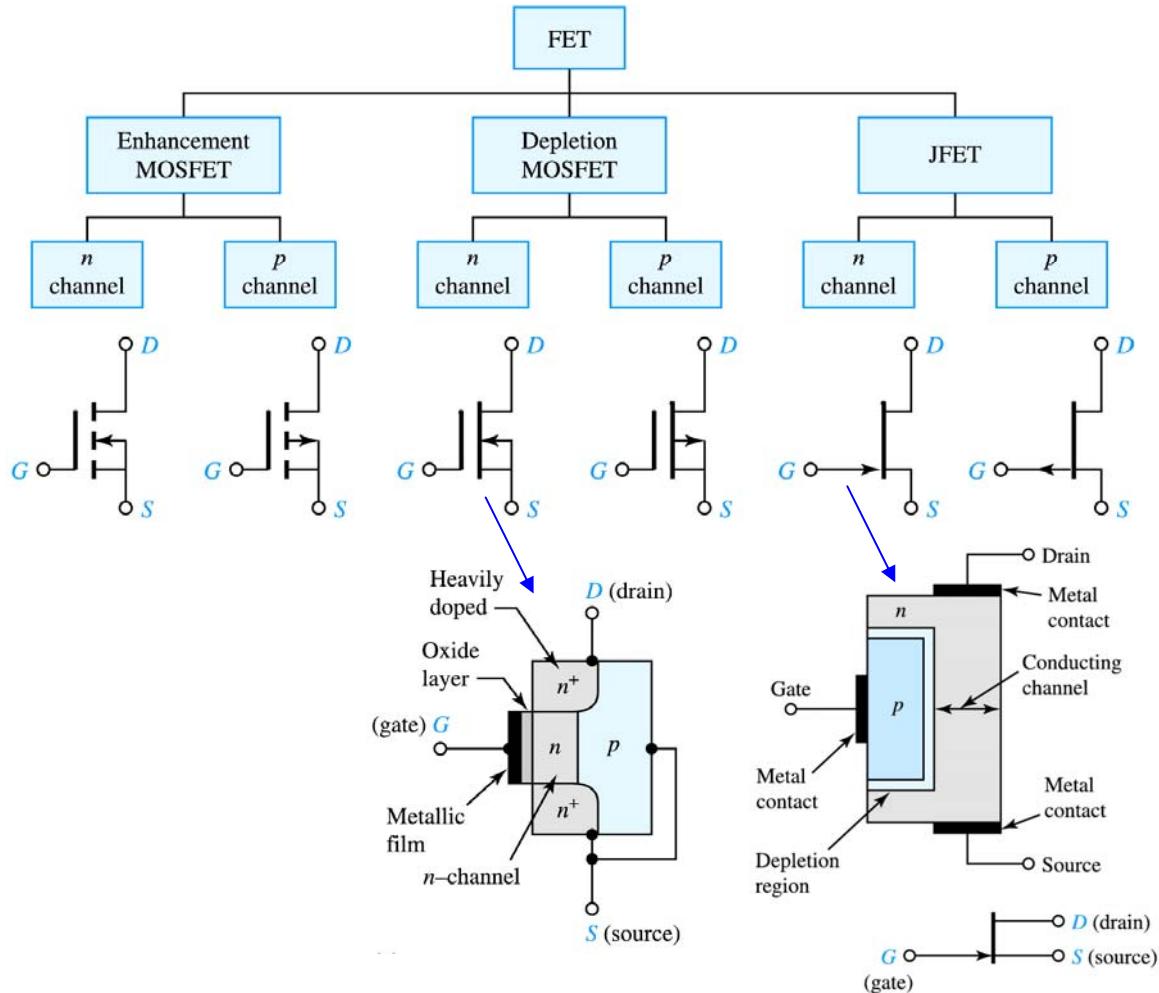


Figura 5.9. Classificació i símbols dels transistors FET. En els transistors tipus MÓS s'ha utilitzat el símbol que utilitza la base, tot i que usualment s'utilitza el símbol que no la té, com a les figures 5.7 i 5.8.

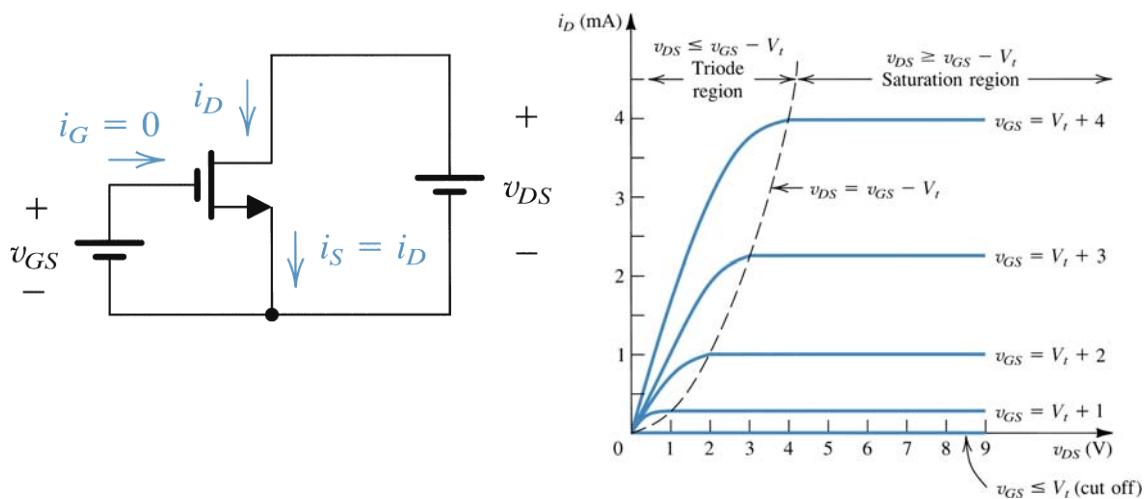


Figura 5.10. A l'esquerra, MOSFET d'enriquiment de canal N en un circuit amb polarització. Característica $I_D(V_{DS})$ per a diferents valors de V_{GS} per a un dispositiu amb $V_T = 1$ V i $k'(W/L) = 0.5$ mA/V².

Podem relacionar la característica $I_D(V_{DS})$ amb el que hem après fins ara del MOSFET i veure que hi ha tres regions diferenciades: tall, tríode i saturació. Mentre que la regió de saturació és utilitzada per a aplicacions analògiques, el tall i el tríode ho són per a aplicacions digitals. S'aprecia que, quan $V_{GS} < V_T$,

aleshores $I_D \approx 0$, i ja hem vist que cal una tensió de porta (respecte de la font) superior a un cert llindar per establir un canal de conducció entre el drenador i la font. Lògicament, sense aquest canal, el corrent que hi passa és nul. Aquesta és la regió de tall (*cut off*).

Un cop hi ha conducció ($V_{GS} > V_T$), tenim dues regions diferenciades. En la primera (regió de triode), la intensitat del drenador dependrà tant de la tensió de porta com de la del drenador:

$$I_D = K_n \cdot \frac{W}{L} \left[(V_{GS} - V_T) \cdot V_{DS} - \frac{1}{2} V_{DS}^2 \right] \quad . \quad (5.1)$$

En aquesta regió, quan V_{DS} és petit podem aproximar:

$$I_D \approx K_n \cdot \frac{W}{L} \cdot (V_{GS} - V_T) \cdot V_{DS}, \quad (5.3)$$

i això ens permet trobar la resistència equivalent:

$$R_{DS} = \frac{V_{DS}}{I_D} = \frac{1}{K_n \cdot \frac{W}{L} (V_{GS} - V_T)} \quad (5.4)$$

Quan $V_{DS} \geq V_{GS} - V_T$ (regió de saturació), la intensitat només depèn de la tensió de porta:

$$I_D = \frac{1}{2} K_n \cdot \frac{W}{L} \cdot (V_{GS} - V_T)^2. \quad (5.2)$$

No obstant això, quan V_{DS} és molt gran existeix una *modulació del canal* que provoca que I_D depengui de V_{DS} :

$$I_D = \frac{1}{2} K_n \cdot \left(\frac{W}{L} \right) \cdot (V_{GS} - V_T)^2 \cdot (1 + \lambda \cdot V_{DS}), \quad (5.5)$$

on $\lambda (= 1/V_A) \approx 0.005 \div 0.03 \text{ V}^{-1}$; per tant, la seva influència és petita. Això provoca que el que havíem considerat rectes planes en la característica $I_D(V_{GS})$, en la regió de saturació en realitat són rectes amb un pendent suau (figura 5.11).

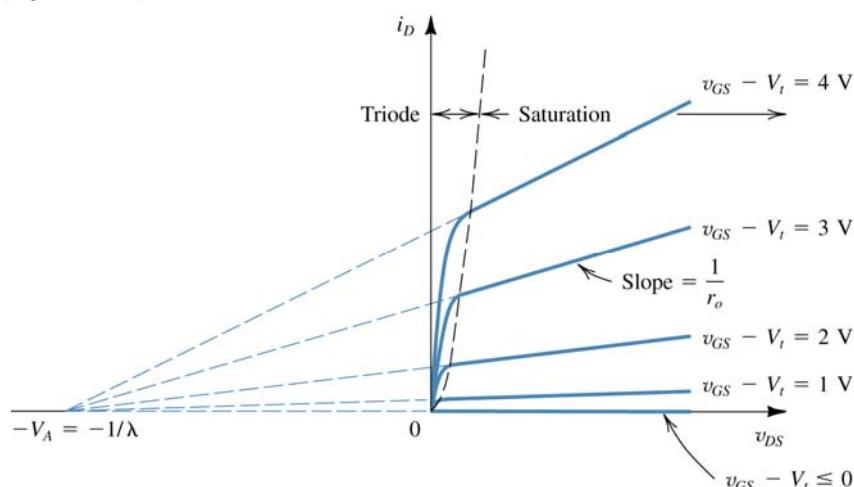


Figura 5.11. Efectes de la modulació de canal en la regió de saturació del MOSFET. La projecció del pendent sobre l'eix d'abscisses permet trobar la tensió VA, que normalment està entre 30 i 200 V.

Es pot veure que el pendent d'aquestes rectes equival a una resistència:

$$r_o \cong \frac{1}{\lambda \cdot I_D} . \quad (5.6)$$

5.2.3. Resolució de circuits

El fet de tenir $I_G = 0$ simplifica extraordinàriament la resolució de circuits amb MOSFET. En la pràctica, l'objectiu és poder determinar V_{GS} i V_{DS} per comprovar la regió de funcionament i així poder aplicar l'equació 5.1, o bé la 5.5 en el cas més general, o bé la 5.3 o la 5.2 en les aproximacions corresponents. És molt usual haver de relacionar les dades amb les resistències equivalents per a tensions de porta baixes (R_{DS}) i altes (R_o), segons les equacions 5.4 i 5.6.

Exemple 1

Segons el circuit de la figura 5.12, s'han de trobar els valors de R_D i R_S que fan que el transistor operi a $I_D = 0.4$ mA i $V_D = 1$ V. Cal tenir en compte que $V_T = 2$ V, $\mu_n C_{ox} = 20 \mu\text{A/V}^2$, $L = 10 \mu\text{m}$, $W = 400 \mu\text{m}$. S'han de menysprear els efectes de la modulació del canal.

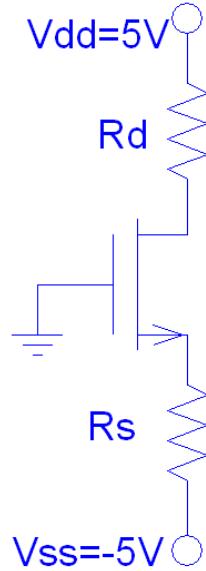


Figura 5.12. Circuit de l'exemple 1.

En primer lloc, comprovarem que se satisfà la condició de saturació:

$$(V_{DS} > V_{GS} - V_T \rightarrow 1 \text{ V} > -2 \text{ V}) \text{ segons les dades del problema i el circuit.}$$

El drenador i la font estan ben definits, perquè $V_D > V_S$. Va bé fer aquesta comprovació, ja que el dispositiu és simètric i només el valor més elevat de tensió és el que distingeix el drenador de la font.

En menysprear els efectes de la modulació del canal ($\lambda = 0$) utilitzem l'equació 5.5:

$$I_D = \frac{1}{2} K n' \left(\frac{W}{L} \right) \cdot (V_{GS} - V_T)^2 \cdot (1 + \lambda \cdot V_{DS}) \quad K' n = \mu_n \cdot C_{OX} \quad (5.5)$$

on, substituint, trobem:

$$0.4 = \frac{1}{2} 20 \cdot 10^{-3} \frac{400}{10} (V_{GS} - 2)^2$$

Aquesta equació de segon grau ens dóna dues solucions: $V_{GS} = 1$ V i $V_{GS} = 3$ V. Recordem que, si $V_{GS} < V_T$, estem a la regió de tall; per tant, I_D seria 0 i, per tant, la solució correcta és $V_{GS} = 3$ V.

Com que $V_G = 0$, $V_S = -3$ V. Aleshores, $R_S = (V_S - V_{SS}) / I_D = 5 \text{ K}\Omega$ i $R_D = (V_{DD} - V_D) / I_D = 10 \text{ K}\Omega$.

Exemple 2

Per al circuit de la figura 5.13 cal obtenir R_D per tal que $I_D = 0.4$ mA. Cal considerar $V_T = 2$ V, $\mu_n C_{ox} = 20 \mu\text{A}/\text{V}^2$, $L = 10 \mu\text{m}$, $W = 100 \mu\text{m}$ i $\lambda = 0$.

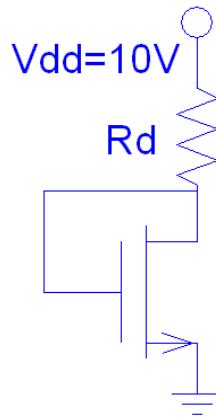


Figura 5.13. Circuit de l'exemple 2.

Estem en saturació? $V_{DS} > V_{GS} - V_T \rightarrow 0 > -V_T$: ho estem.

$V_D > V_S$, ben definit.

Apliquem l'equació 5.2, o, el que és el mateix, 5.5 amb $\lambda = 0$:

$$0.4 = \frac{1}{2} 20 \cdot 10^{-3} \frac{100}{10} (V_{GS} - 2)^2 ,$$

i obtenim dues solucions: $V_{GS} = 0$ i $V_{GS} = 4$ V. La primera solució és incorrecta, ja que implicaria que estem en tall.

Com que $V_{GS} = 4$, $V_D = 4$ V. Aleshores, $R_D = (V_{DD} - V_D) / I_D = 15 \text{ K}\Omega$.

Exemple 3

En el circuit de la figura 5.14 cal trobar la R_D que assegura que $V_D = 0.1$ V. Quina és la resistència equivalent entre D i S en aquest punt de treball? $V_T = 1$ V, $K_n W/L = 1$ mA/V².

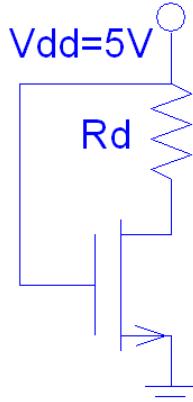


Figura 5.14. Circuit de l'exemple 3.

Estem en saturació? $V_{DS} > V_{GS} - V_T \rightarrow 0.1 \text{ V} > 5 \text{ V} - 1 \text{ V}$: no ho estem. Com que no estem en tall ($V_{GS} > V_T$), només podem estar en tríode.

Apliquem l'equació 5.1:

$$I_D = K_n \cdot \frac{W}{L} \left[(V_{GS} - V_T) V_{DS} - \frac{1}{2} V_{DS}^2 \right], \quad (5.1)$$

i, substituint:

$$I_D = 1 \left[(5 - 1) \cdot 0.1 - \frac{1}{2} \cdot 0.1^2 \right] = 0.395 \text{ mA}.$$

$$R_D = (V_{DD} - V_D) / I_D = 12.4 \text{ k}\Omega.$$

Aplicant l'equació 5.4 obtenim:

$$R_{DS} = \frac{V_{DS}}{I_D} = \frac{1}{K_n \cdot \frac{W}{L} (V_{GS} - V_T)} = 253 \Omega$$

5.3. MOSFET: Aplicacions Analògiques

5.3.1. El MOSFET com amplificador

De la mateixa manera que hem estudiat l'amplificador d'AC en el BJT (apartat 3.3.1), ara ho farem amb el MOSFET, tenint en compte que, malgrat que el funcionament i l'operació són diferents, històricament es van desenvolupar amb el mateix objectiu: el control de l'amplificació.

A diferència del BJT, que es feia operar a la regió activa directa per a aplicacions analògiques, el MOSFET s'ha de fer operar en saturació. Però això, només a l'efecte de l'estudi, ja que des del punt de vista del disseny microelectrònic no és òptim. Considerem el circuit de la figura 5.15.

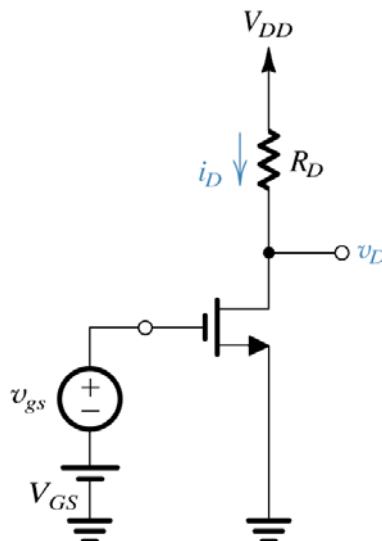


Figura 5.15. Circuit amplificador monoetapa basat en un N-MOSFET d'enriquiment.

Aquest circuit és comparable amb l'exposat en l'apartat 3.3.1. De nou, les magnituds en corrent continu (DC) estan expressades amb majúscules i les de corrent altern (AC), amb minúscules. El total d'ambdues està en majúscules i incorpora un superíndex T .

En aquest circuit, si prenem el transistor en saturació i menyspreem la modulació de canal ($\lambda = 0$), tindrem (en DC):

$$I_D = \frac{1}{2} K_n' \left(\frac{W}{L} \right) (V_{GS} - V_T)^2 . \quad (5.2)$$

Per assegurar la regió de saturació s'haurà de complir:

$$V_{DS}^T > V_{GS}^T - V_T , \quad (5.7)$$

però, d'aquests, només la tensió de D i G té component de corrent altern; per tant, la relació serà:

$$V_{DS} + v_{DS} > V_{GS} + v_{GS} - V_T . \quad (5.8)$$

Apliquem la descripció de V_{GS}^T a 5.2 i obtenim:

$$\begin{aligned} I_D^T &= \frac{1}{2} K_n' \cdot \frac{W}{L} \cdot (V_{GS} + v_{GS} - V_T)^2 = \\ &= \frac{1}{2} K_n' \cdot \frac{W}{L} \cdot (V_{GS} - V_T)^2 + K_n' \cdot \frac{W}{L} \cdot (V_{GS} - V_T) \cdot v_{GS} + \frac{1}{2} K_n' \cdot \frac{W}{L} \cdot v_{GS}^2 \end{aligned} \quad (5.9)$$

D'aquests termes, el primer és igual a I_D (5.2). L'últim és proporcional al quadrat de v_{GS} . Com que pretenem amplificar v_{GS} , aquest terme no ens interessa, perquè esdevé una distorsió no lineal. De fet, v_{GS} és petit, i, per tant, v_{GS}^2 haurà de ser menyspreable. De manera correcta, haurem de considerar una condició que l'amplificació lineal sigui molt superior a la distorsió no lineal:

$$K_n' \cdot \frac{W}{L} (V_{GS} - V_T) \cdot v_{GS} \gg \frac{1}{2} K_n' \cdot \frac{W}{L} \cdot v_{GS}^2 , \quad (5.10)$$

d'on extraiem:

$$v_{GS} \ll 2(V_{GS} - V_T) , \quad (5.11)$$

que esdevé la condició de petit senyal d'aquest circuit.

Si es compleix 5.11, l'equació 5.9 queda de la manera següent:

$$I_D^T \approx \frac{1}{2} \cdot K_n \cdot \frac{W}{L} \cdot (V_{GS} - V_T)^2 + K_n \cdot \frac{W}{L} \cdot (V_{GS} - V_T) \cdot v_{GS} , \quad (5.12)$$

com que $I_D^T = I_D + i_D$, i ja tenim identificat el primer terme com 5.2, ens queda:

$$i_D = K_n \cdot \frac{W}{L} (V_{GS} - V_T) \cdot v_{GS} , \quad (5.13)$$

on queda clar que podem obtenir un corrent proporcional a l'ona d'entrada (v_{gs}) i podem regular-lo linealment mitjançant V_{GS} . Només s'han de complir 5.7 i 5.10.

Igual com en el BJT, podem definir la transconductància com:

$$g_m = \frac{i_D}{v_{GS}} = K_n \cdot \frac{W}{L} (V_{GS} - V_T) . \quad (5.14)$$

$$\text{D'altra banda, com que: } v_D = -i_D \cdot R_D , \quad (5.15)$$

$$\text{si substituïm 5.14 a 5.15 obtenim: } \frac{v_D}{v_{GS}} = -g_m \cdot R_D , \quad (5.16)$$

que dóna el guany en tensió de l'amplificador. Aquest darrer resultat és comparable amb l'obtingut en el problema 11 per al BJT.

5.3.2. Configuracions bàsiques de l'amplificació monoetapa

Abans d'entrar en la descripció de les configuracions bàsiques, descriurem un circuit bàsic amb MOSFET que s'anomena *mirall de corrent* i que mostra com aquests dispositius poden utilitzar-se per dissenyar amplificadors amb control de corrent.

En el circuit de la figura 5.16 es representa el mirall de corrent. Com veurem, aquest mirall proporciona una I_0 que només depèn de I_{REF} , però que és independent del que acoblem a la branca de I_0 . V_0 variarà dependent del que hi acoblem, però veurem que I_0 no és funció de V_0 , o, més ben dit, veurem que és pràcticament independent.

Prenem Q_I . Com que el drenador i la porta estan curtecircuitats, es compleix $V_{DS} > V_{GS} - V_T \rightarrow 0 > -V_T$, i, per tant, sempre estem en saturació (suposant $V_{GS} > V_T$). Si menyspreem la modulació de canal ($\lambda = 0$), tenim, segons 5.2:

$$I_{D1} = \frac{1}{2} \cdot K_n \cdot \frac{W_1}{L_1} \cdot (V_{GS} - V_T)^2 . \quad (5.17)$$

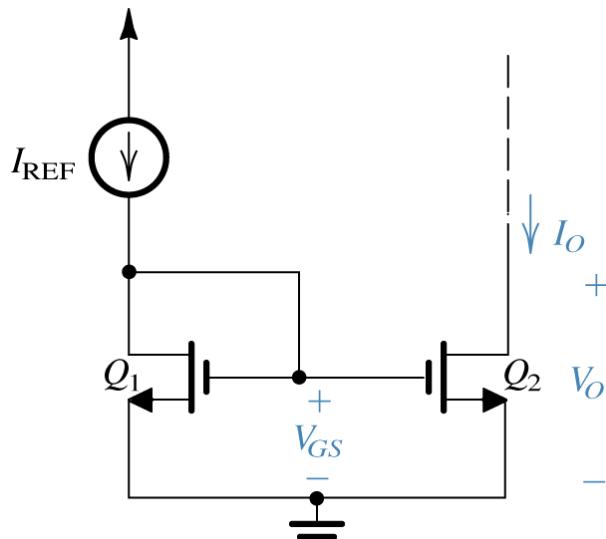


Figura 5.16. Circuit mirall de corrent basat en un N-MOSFET d'enriquiment.

Segons el circuit, es veu que $V_{GS}^1 = V_{GS}^2$. Suposarem que tots dos MOSFET tenen la mateixa tecnologia ($K'_n = K''_n$), però no les mateixes dimensions, que distingirem com W_1, L_1, W_2, L_2 .

Com que els corrents de porta són 0, tindrem:

$$I_{D1} = I_{REF} . \quad (5.18)$$

En fixar-nos en Q_2 , veiem que, com que té el mateix V_{GS} :

$$I_o = I_{D2} = \frac{1}{2} \cdot K_n \cdot \frac{W_2}{L_2} \cdot (V_{GS} - V_T)^2 , \quad (5.19)$$

on de nou considerem $\lambda = 0$. El quocient de 5.19 i 5.17 dóna:

$$I_o = I_{REF} \cdot \frac{W_2 / L_2}{W_1 / L_1} , \quad (5.20)$$

En cas que els paràmetres geomètrics fossin iguals, tindríem:

$$I_o = I_{REF} . \quad (5.21)$$

En aquesta equació veiem que si variem I_{REF} obtindrem una variació de I_o , independentment de si a la branca d' I_o hi ha acoblats elements molt o poc resistius. Tot i que per generar la intensitat de referència hi hem col·locat una font d'intensitat, podríem haver considerat una intensitat de referència generada per una font de tensió i una resistència.

En realitat, si es té en compte la modulació de canal ($\lambda \neq 0$), sí que existeix una dependència de I_o respecte a V_o , però amb un valor λI_{D2} . Recordem que $\lambda \approx 0.005 \div 0.03 \text{ V}^{-1}$; així, λI_{D2} és molt petit.

D'aquesta manera es construeix una versió simplificada d'una font de corrent en un circuit que té una característica $I(V)$ a la sortida indicada a la figura 5.17. Com s'aprecia a la figura, cal que V_o sigui superior a $V_{GS} - V_T$, ja que hem considerat que Q_2 estava en saturació. Un cop superat aquest valor, I_o no és del tot constant, a causa dels efectes de la modulació del canal ($\lambda \neq 0$).

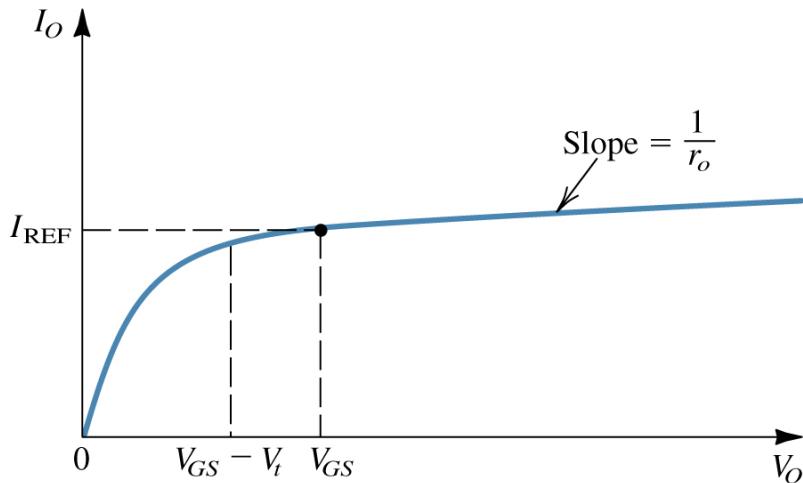


Figura 5.17. Característiques de sortida del circuit mirall de corrent.

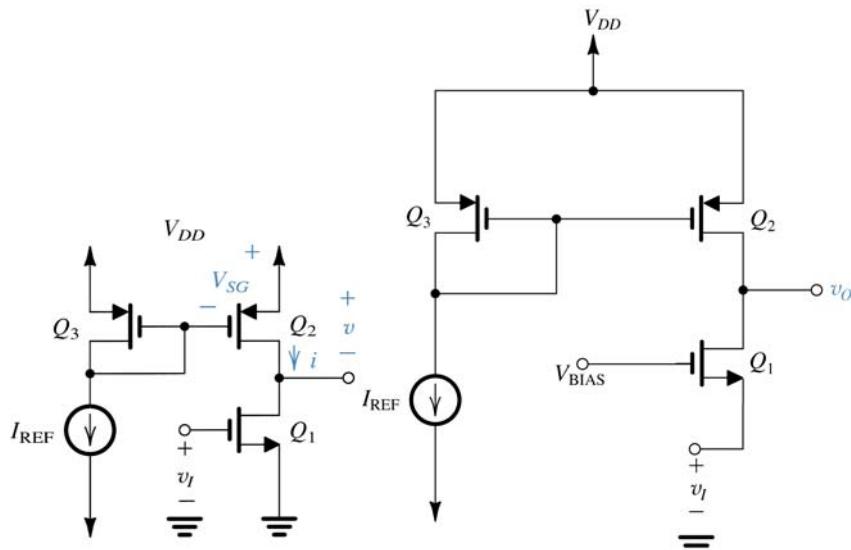


Figura 5.18. Exemples de circuits amplificadors MOSFET de font comuna i porta comuna comuna.

Igual com ho hem estudiat en els BJT, podem contemplar els circuits amplificadors MOSFET de font comuna, de porta comuna o de drenador comú (figura 5.18).

Desenvoluparem només l'exemple d'un amplificador de font comuna, ja que la resta tenen un tractament similar. De fet, el circuit d'un amplificador de font comuna presentat a la figura 5.18 està basat en el mirall de corrent introduït a la figura 5.17, implementat amb transistors PMOS (Q_2 i Q_3). Per obtenir un determinat V_{SG} a Q_2 , hem d'introduir un corrent I_{REF} a través de Q_3 . Cal notar que Q_2 actua com a font de corrent quan es troba en saturació, és a dir, quan $V_{SD} > V_{SG} - |V_T|$.

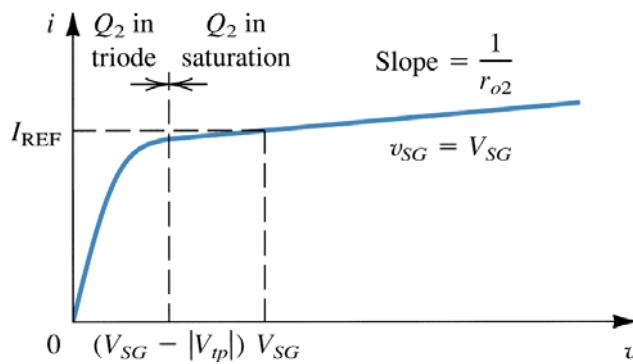


Figura 5.19. Característica $I(V)$ dels transistors Q_2 i Q_3 . En realitat, aquesta no és més que la $I_D(V_{SD})$ de Q_2 .

En aquest circuit és interessant l'anàlisi de la sortida en funció de l'entrada $v_o(v_i)$. Gràficament, podem construir aquesta funció amb l'ajut de la figura 5.19.

Com que $v_i = V_{GS1}$, cada corba $I_D(V_{DS})$ de Q_1 correspon a un valor particular de v_i . Per contra, Q_2 té V_{SG} fixat entre I_{REF} i V_{DD} i, per tant, només exhibeix una corba. Segons el circuit, $I_{D1} = I_{D2}$. A més, en el cas de Q_1 , $v_0 = V_{DS}$, i en el de Q_2 , $V_{SD} = V_{DD} - v_0$, o, alternativament, $v_0 = V_{DD} - V_{SD}$, que és el que realment està representat per a Q_2 i per això té una forma diferent de Q_1 . Per tant, ambdues corbes representen característiques comunes de $I(V)$; així, els punts d'intersecció indiquen la solució gràfica del circuit.

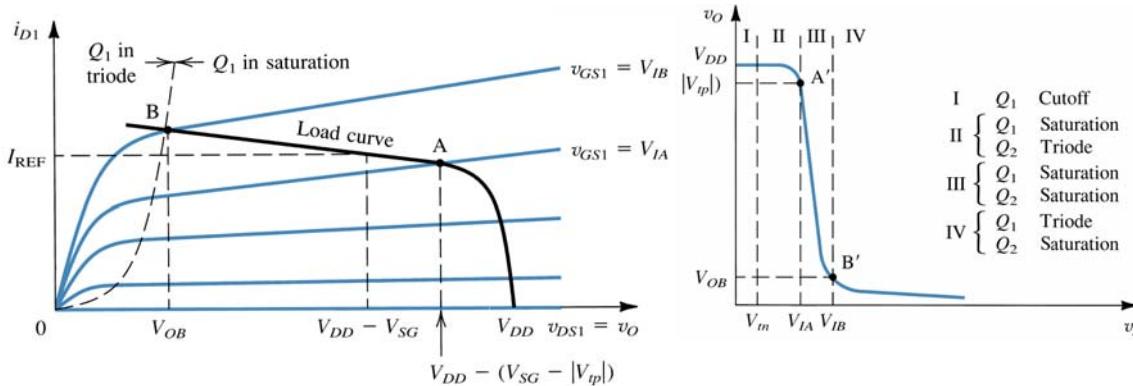


Figura 5.20. A l'esquerra, característiques $I(V)$ superposades dels transistors Q_1 i Q_2 . En Q_2 només hi ha una corba, perquè V_{SG} està fixat entre I_{REF} i V_{DD} . A la dreta, la característica de transferència $v_o(v_i)$.

Gràficament podríem obtenir la solució punt per punt, com s'indica a la figura 5.20 de la dreta. Podem distingir quatre segments (I, II, III i IV) diferenciant-hi els diferents modes d'operació de Q_1 i Q_2 , però en realitat només ens interessa el rang entre els punts A i B, que defineixen la regió III, on tots dos transistors estan en saturació.

A la regió III, la corba de transferència és molt lineal i el gran salt indica un gran guany en voltatge. Es pot demostrar que aquesta amplificació té un valor:

$$A_v = \frac{v_o}{v_i} \approx -\sqrt{\frac{1}{2} k_n \left(\frac{W}{L} \right)_1} \frac{V_A}{\sqrt{I_{REF}}}, \quad (5.22)$$

on s'assumeix que els efectes de modulació de canal són iguals per a tots dos transistors (1 i 2) i tenen un valor $V_A = 1/\lambda$. D'aquí podem extreure que mitjançant la selecció de I_{REF} podem controlar el guany del nostre circuit.

5.4. Aplicacions Digitals amb Tecnologia CMOS

5.4.1. L'inversor lògic digital CMOS

En l'actualitat, una de les tecnologies més habituals per a la realització de circuits digitals és la tecnologia CMOS. En aquesta tecnologia es combinen dos MOSFET (un de canal N i l'altre de canal P) en un mateix substrat; per això s'anomena CMOS, perquè la C significa *complementary*. Vegeu-ho al dibuix de la figura 5.21:

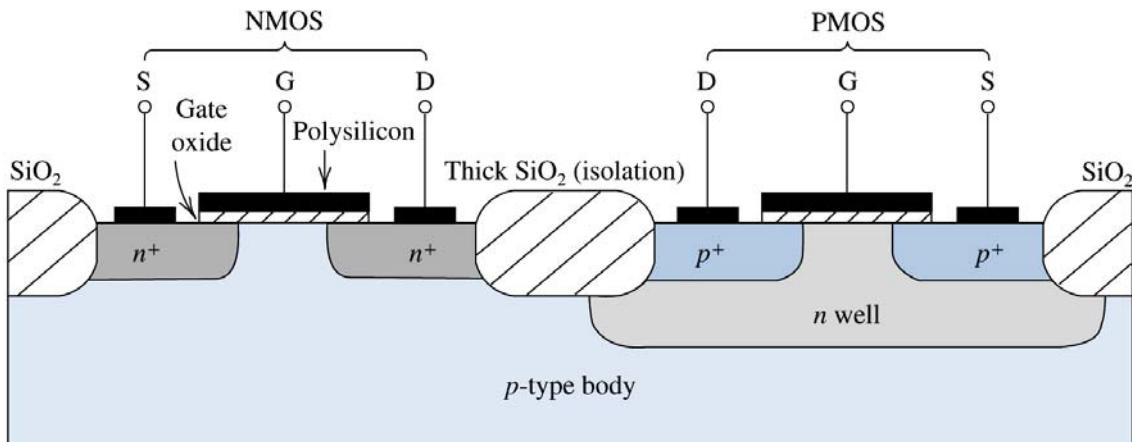


Figura 5.21. Secció d'un circuit integrat CMOS. Cal notar que el transistor PMOS rau en una regió n separada, coneguda com a *pou n* (*n-well*). Una altra configuració possible és l'ús d'un substrat n i la creació d'un pou p per a la realització de l'NMOS.

L'inversor bàsic CMOS es mostra a la figura 5.22. Aquest circuit té una entrada (v_i) i una sortida (v_o), una polarització (V_{DD}) i dos MOSFET, un de canal p (Q_P) i un altre de canal n (Q_N). És molt important veure que en aquest circuit no hi ha cap resistència, a diferència del que passa en la tecnologia bipolar (seccions 4.4.1 i 4.4.2); això suposa un gran avantatge per a la tecnologia CMOS.

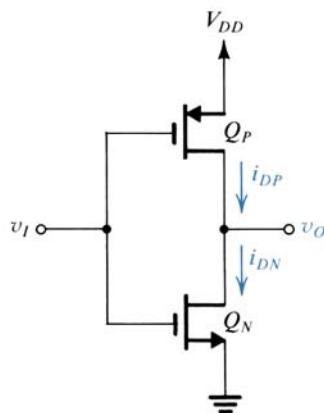


Figura 5.22. Esquemàtic d'un inversor CMOS.

Hi ha dos casos extremes: quan v_i té un valor lògic 0, corresponent a 0 V, i quan v_i té un valor lògic 1, corresponent a V_{DD} . Analitzem-los.

Si $v_i = V_{DD}$, tindrem que $V_{GS}^N = V_{DD}$ i $V_{SG}^P = 0$. Com que $V_{SG}^P < V_T$, tindrem Q_P en tall. Això implica que $I_{DP} \approx 0$ i, per tant, V_D també serà baixa i tindrem que, a Q_N , $V_{DS} < V_{GS} - V_T$, que ens indica que el segon transistor estaria a la regió de tríode.

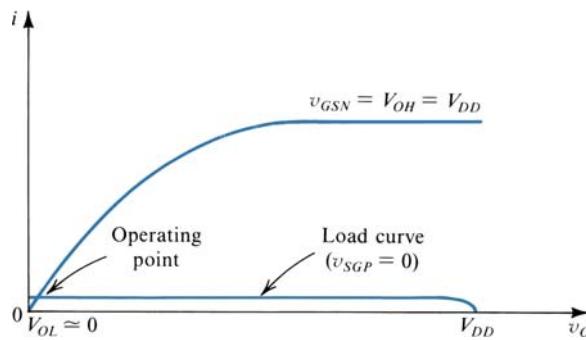


Figura 5.23. Construcció gràfica per a determinar el punt de treball en un inversor amb entrada alta.

Podem construir gràficament aquest comportament a la figura 5.23. Com s'aprecia, la característica $i(v_o)$ és directament equivalent a la $I_D(V_{DS})$ en el cas de Q_N , ja que $i = I_D$ i $v_o = V_{DS}$.

En el cas de Q_P , tindrem que $V_{SD} = V_{DD} - v_o$, i, per tant, $v_o = V_{DD} - V_{SD}$, per això aquesta corba té sentit contrari. La característica $I(V)$ de Q_P és molt baixa perquè Q_P està en tall. El punt on es tallen tots dos dispositius determina el punt de treball o punt d'operació, és a dir, la i i la v_o que hi ha al circuit. Com s'aprecia, $v_o \approx 0$.

En realitat, el circuit equivalent és molt simple i consta d'un interruptor obert (Q_P) i una resistència (r_{DS}) calculable mitjançant l'equació 5.4 (Q_N), com s'aprecia a la figura 5.24.

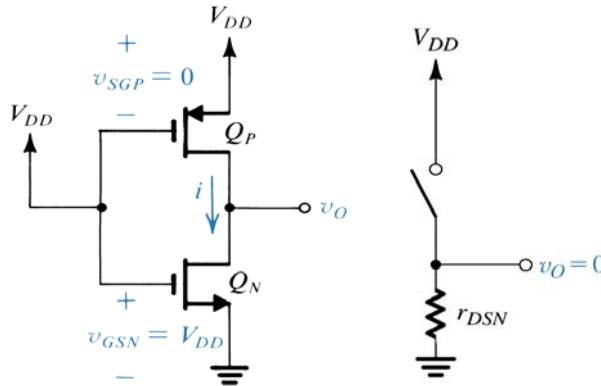


Figura 5.24. A l'esquerra, circuit de l'inversor amb polarització elevada (VDD) a l'entrada. A la dreta, circuit equivalent.

En l'altre cas extrem, quan $v_i = 0$ V (estat lògic d'entrada 0), tindrem $V_{SGP} = V_{DD}$ i $V_{GSN} = 0$. Així, Q_N estarà en tall i Q_P condruirà el corrent. Si fem la reconstrucció gràfica com abans (figura 5.25), obtindrem que Q_P és a la regió de tríode i, per tant, exhibeix una resistència baixa (r_{DS}) (figura 5.26).

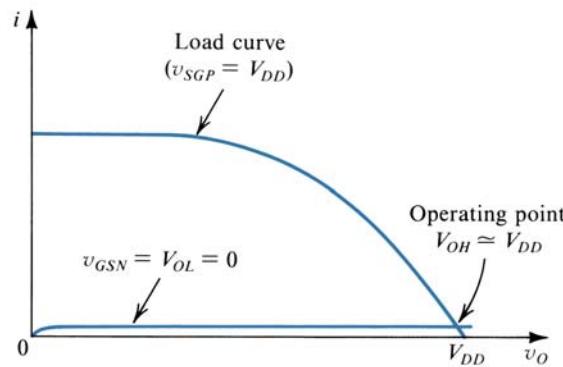


Figura 5.25. Construcció gràfica per determinar el punt de treball en un inversor amb entrada baixa.

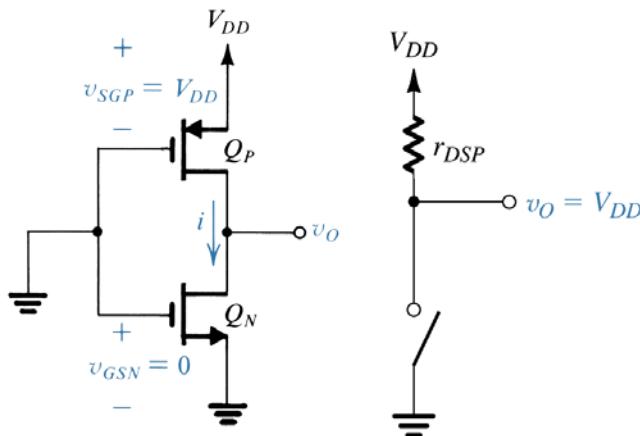


Figura 5.26. A l'esquerra, circuit de l'inversor amb polarització baixa (0 V) a l'entrada. A la dreta, circuit equivalent.

Com s'aprecia a la figura, el punt de treball genera $v_o \approx V_{DD}$.

Per tant, si en aquest circuit prenem el 0 lògic com a 0 V i l'I lògic com a V_{DD} , tindrem la taula de veritat de la taula 5.2, que demostra que l'inversor CMOS és un inversor lògic.

Taula 5.2. Taula de veritat de l'inversor CMOS.

| Entrada | Sortida |
|---------|---------|
| I | 0 |
| 0 | I |

Aquesta tecnologia (CMOS) és la que incorporen en l'actualitat els microprocessadors. En alguns casos, incorporen una variant (BiCMOS) que consisteix en l'addició de certes etapes de transistors bipolaris (BJT) amb l'objectiu d'augmentar la velocitat. A la figura 5.27 es pot veure la corba de transferència de tensió. Tot i que no s'ha descrit, entre els punts A i B, Q_N està saturat i Q_P està en tríode. A B, Q_N i Q_P estan en saturació; a partir de C fins a D, Q_P està saturat i Q_N està en tríode, i, finalment, més enllà de D, Q_N està en tríode i Q_P està en tall. Com s'aprecia, podem definir el 0 lògic des de 0 V fins a V_T , i l'I lògic des de $(V_{DD} - V_T)$ fins a V_{DD} .

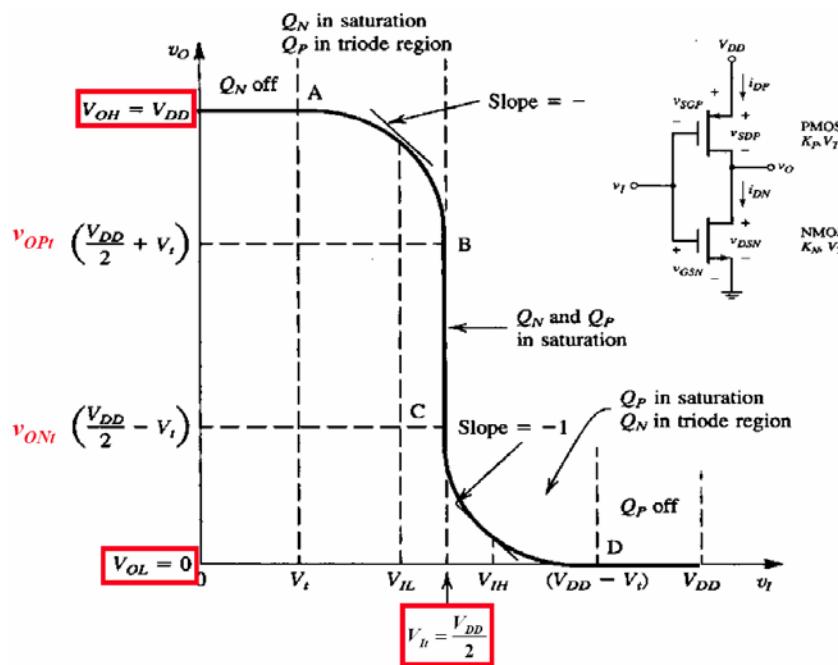


Figura 5.27. Corba de transferència de l'inversor CMOS.

5.4.2. La porta de transmissió CMOS com a interruptor

L'estudi de l'inversor CMOS estudiat en la secció prèvia demostra el seu ús com a interruptor controlat per tensió. Hem vist que Q_P i Q_N estaven controlades en les posicions *on* i *off*. En la posició *off*, el MOSFET es comporta com un circuit obert entre el drenador i la font, de manera que ofereix una resistència quasi infinita; en la posició *on*, el MOSFET presenta una tensió r_{DS} . El valor d'aquesta resistència de l'interruptor depèn del punt de treball del transistor a la regió de tríode i de les característiques intrínseques del transistor segons:

$$r_{DS} = \frac{V_{DS}}{I_D} = \frac{1}{K_n \cdot \frac{W}{L} (V_{GS} - V_T)} . \quad (5.4)$$

Malgrat que és desitjable un valor baix de r_{DS} , l'operació de l'inversor digital no es veu afectada per aquest valor. Tampoc en el cas dels interruptors digitals tindríem problemes. En altres aplicacions, com els conversors A/D D/A o els filtres de capacitat controlada, les característiques del circuit poden estar afectades per les característiques d'aquesta resistència.

Per solucionar aquest problema, podem utilitzar dos MOSFET amb configuració CMOS. Aquest interruptor s'anomena *porta de transmissió CMOS*, i es mostra a la figura 5.28.

Prendrem com a límit que el voltatge que volem obrir i tancar està entre ± 5 V i està representat en el dibuix per una font arbitrària anomenada v_A . Per prevenir que les unions de substrat estiguin polaritzades positivament, el substrat del dispositiu PMOS es connecta a $+5$ V i el del NMOS, a -5 V. Suposem $V_T = 2$ V. Com a càrrega d'aquest circuit s'han introduït una R_L i una C_L sense cap influència en l'acció de la porta de transmissió CMOS.

Les portes dels transistors són controlades per dos senyals complementaris, v_C i \bar{v}_C . Quan v_C sigui al nivell baix, la porta de l'NMOS serà a -5 V, de manera que impedirà que l'NMOS condueixi corrent per cap valor de v_A . Simultàniament, \bar{v}_C serà a 5 V i, per tant, el PMOS també impedirà la conducció. Així, el valor baix de v_C (i, per tant, alt de \bar{v}_C) obre els interruptors MOS.

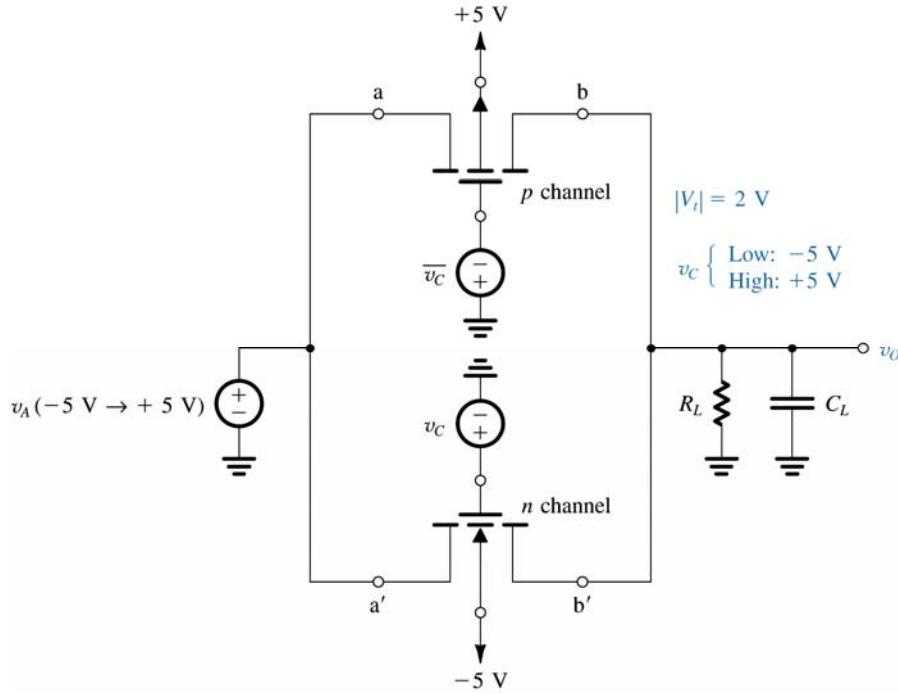


Figura 5.28. Circuit esquemàtic de la porta de transmissió CMOS.

Per tal de tancar el circuit hem d'apujar el valor de v_C fins a $+5$ V. D'aquesta manera, l'NMOS condirà per a qualsevol valor de v_A entre -5 V i $+3$ V. Simultàniament, el PMOS tindrà a la porta -5 V i condirà per a qualsevol valor de -3 V a 5 V. Així, veiem que per a valors $v_A < -3$ V només condueix l'NMOS, mentre que per a valors $v_A > +3$ V només condueix el PMOS. En el rang de $v_A = \pm 3$ V, condiran tots dos MOS. D'aquesta manera, ens assegurem que sempre hi ha un dels dos dispositius que té un valor de r_{DS} molt reduït.

L'operació de la porta de transmissió CMOS es pot interpretar també mitjançant els circuits de la figura 5.29. Es pot apreciar l'intercanvi de rols del drenador i la font en cada dispositiu, i que només en l'NMOS el drenador té tensió superior, mentre que en el PMOS és la font qui la té superior.

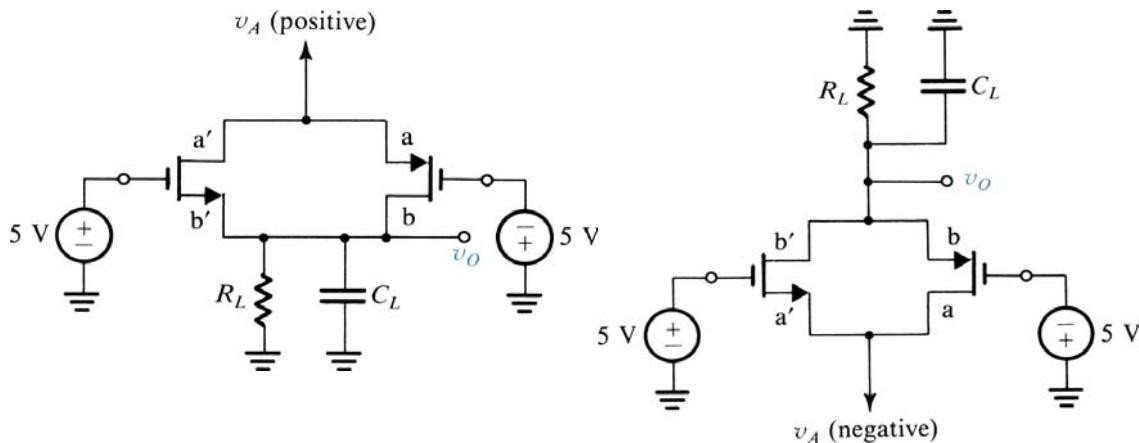


Figura 5.29. Circuits equivalents per visualitzar l'operació de la porta de transmissió en posició de conducció (*on*). A l'esquerra, per a v_A positiva. A la dreta, per a v_A negativa.

5.4.3. La família lògica CMOS

Usualment, la família CMOS conserva la topologia, de manera que per construir una porta s'addicionen dos blocs: el primer, anomenat *xarxa de connexió* o *PUN* (*pull-up network*), correspon a la part superior i està basat en PMOS; el segon bloc, anomenat *xarxa de desconnexió* o *PDN* (*pull-down network*), està basat en NMOS. Vegeu la figura 5.30.

Les PUN i les PDN estan operades per un voltatge d'entrada en forma complementària. Cadascuna de les xarxes utilitza dispositius en paral·lel per a la funció OR i dispositius en sèrie per a la funció AND. Així, a l'esquema de la figura 5.30 la PDN conduirà corrent per a totes les combinacions que requereixin una sortida baixa ($Y = 0$), curtircuitant la sortida amb la terra. Simultàniament, la PUN restarà oberta (*off*). Quan es requereixi una sortida elevada ($Y = 1$), la PDN restarà oberta i la PUN conduirà corrent des de V_{DD} , de manera que s'obtindrà un nivell de tensió $V_Y = V_{DD}$.

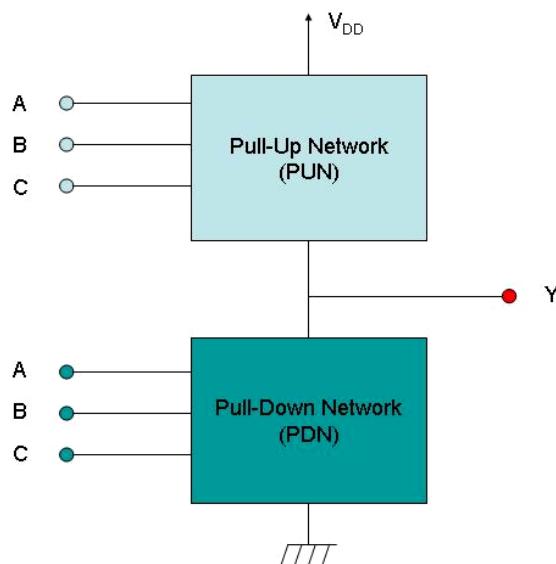
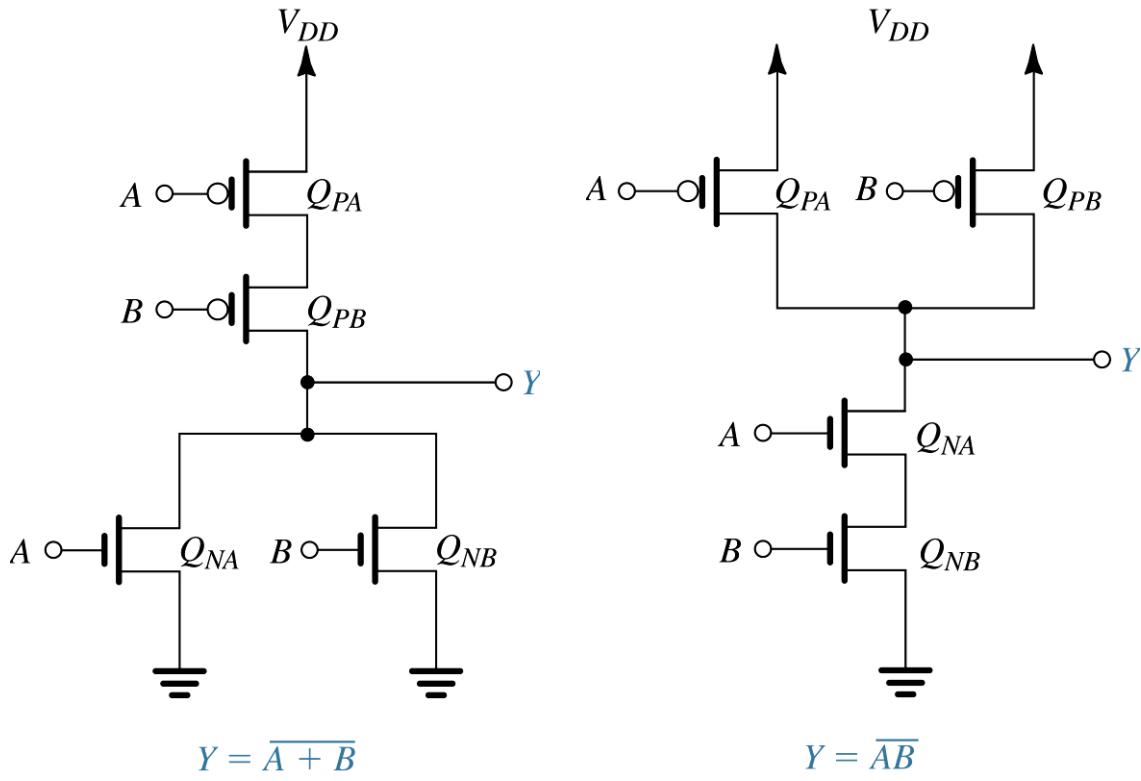


Figura 5.30. Representació d'una porta lògica CMOS amb tres entrades. La PUN comprèn els transistors PMOS i la PDN, els NMOS.

A la figura 5.31 hi ha l'esquema de les portes lògiques NO-O i No-I, ambdues bàsiques de la família CMOS. Cal esmentar que en aquests circuits s'ha utilitzat la notació usual en disseny lògic digital. En aquesta notació no s'inclou cap fletxa per distingir la font del drenador. De fet, cal recordar que són terminals simètrics i que, per tant, no hi ha motiu per diferenciar-los. D'altra banda, per diferenciar NMOS de PMOS s'inclou un cercle a la base de la porta. Per analitzar aquests circuits, cal recordar que, mentre que els NMOS de les PDN s'activen a nivells de tensió elevats, els PMOS de les PUN s'activen a nivells baixos —com hem vist a l'inversor lògic CMOS.



$$Y = \overline{A + B}$$

$$Y = \overline{AB}$$

Figura 5.31. Esquema elèctric de les portes NOR i NAND de la família CMOS.

Per exemple, a la porta NOR, a la PDN, es veu que, quan A o B (Q_{NA} o Q_{NB}) siguin de nivell alt (I), Y prendrà un valor de tensió baix, ja que estarà curtcircuitat amb la terra ($Y = 0$).

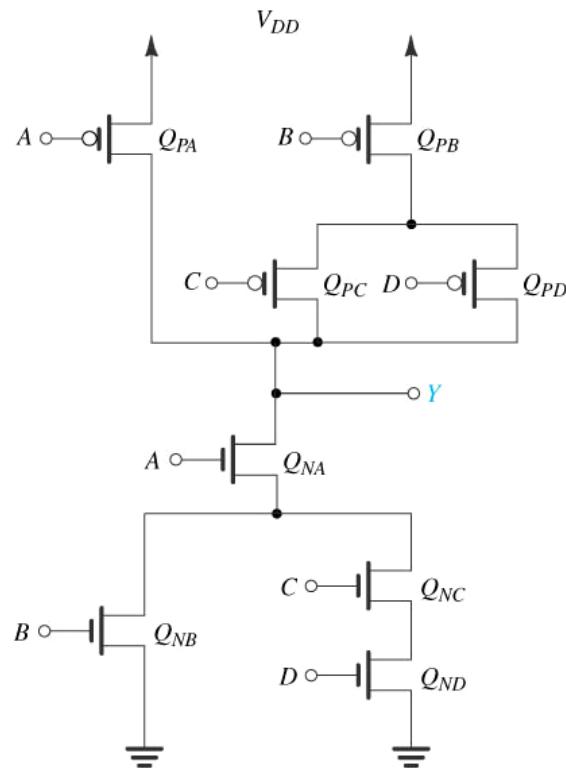
Les funcions lògiques més complexes es poden obtenir a partir de l'aplicació de la llei de DeMorgan. Per exemple, suposem que volem implementar:

$$Y = \overline{A(B + CD)}$$

Sempre ho podem treballar de la manera següent:

$$\begin{aligned} Y &= \overline{A(B + CD)} \\ &= \overline{A} + \overline{B + CD} \\ &= \overline{A} + \overline{BCD} \quad , \\ &= \overline{A} + \overline{B}(\overline{C} + \overline{D}) \end{aligned}$$

on tenim una negació (que ja hem vist) i una porta NOR i una NAND de dues entrades, com s'aprecia a la figura 5.32.



$$Y = \overline{A}(\overline{B} + \overline{CD})$$

Figura 5.32. Realització d'una porta complexa.

Una funció important que sovint apareix és la funció OR-exclusiva (XOR):

$$Y = A\bar{B} + \bar{A}B. \quad (5.23)$$

Aquesta funció és una mica més complexa, ja que Y no és una funció només de les variables complementàries. Necessitem inversors addicionals, que són mostrats a la figura 5.33, on es pot apreciar que la branca de Q_1 i Q_2 realitza el primer terme de 5.23, mentre que la de Q_3 i Q_4 realitza el segon terme.

Per desenvolupar la PDN, podem obtenir una expressió per a \bar{Y} . De fet, aplicant la llei de DeMorgan a 5.23 obtindrem:

$$\bar{Y} = AB + \bar{A}\bar{B}. \quad (5.24)$$

Com s'aprecia a la figura 5.33, la realització de la funció XOR requereix dotze transistors, vuit per la funció i quatre més per negar entrades.

Existeixen procediments més depurats per obtenir els circuits simplificats que corresponen a funcions lògiques. De fet, com s'ha vist, les xarxes PDN i PUN són xarxes duals; si les trobem en una branca en sèrie, en l'altra estaran en paral·lel. Així, fàcilment podem obtenir l'una de l'altra, i això pot ser més fàcil que sintetitzar-les separadament de les funcions booleanes.

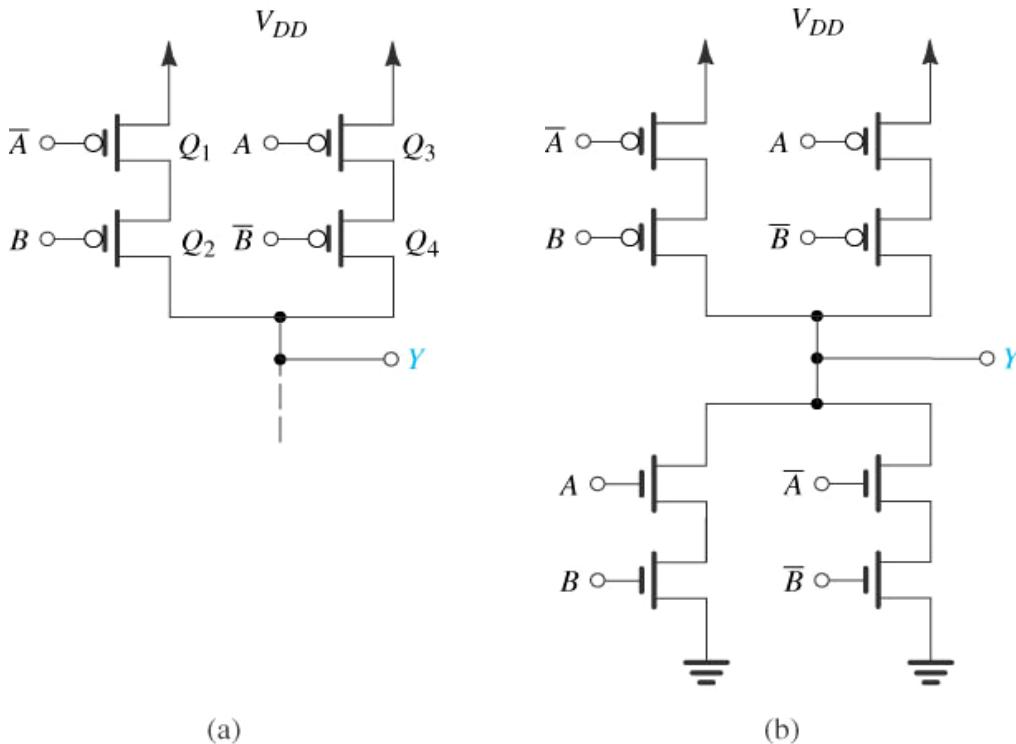


Figura 5.33. Realització de la funció XOR: *a)* La PUN sintetitzada directament de 5.23. *b)* El circuit complet. Cal notar que es necessiten dos inversors, a més del circuit de la mateixa XOR.

5.4.4. Circuits CMOS seqüencials: Flip-Flops i memòries

Els circuits que hem estudiat fins ara són de tipus combinacional, ja que la seva sortida només depèn de l'entrada en el moment present. Així, els dispositius no tenen la propietat de la memòria. La memòria com a tal és fonamental en els sistemes digitals. Els sistemes digitals que incorporen memòria s'anomenen *sistemes seqüencials*. Això significa que la sortida depèn no només del valor de l'entrada en el moment present, sinó de valors d'entrada previs. Aquests tipus de circuits requereixen, doncs, un generador de temps o *clock* per poder operar.

Les possibilitats de conferir memòria a un circuit passen per la realització de circuits biestables o de sistemes seqüencials dinàmics. Mentre que els primers es basen en l'aplicació d'una realimentació que permet al circuit oscil·lar entre dos valors (*I* i *0* lògics), els segons es basen en la utilització d'una capacitat que emmagatzema la càrrega (*I* lògic) o que es descarrega (*0* lògic). Els flip-flops i les memòries estàtiques són exemples de circuits biestables, mentre que les memòries dinàmiques ho són de sistemes seqüencials dinàmics.

El *flip-flop* és una cel·la de memòria bàsica biestable. Un dels dissenys més bàsics és el flip-flop *set/reset* o SR, basat en dues entrades (*S* i *R*) a dues portes no realimentades i un senyal de rellotge extern (ϕ). Quan *R* i *S* valen 0, el sistema té una sortida igual que l'anterior; per tant, podem afirmar que el sistema té memòria, com s'aprecia a la taula de veritat indicada a la taula 5.3.

Taula 5.3. Taula de veritat d'un flip-flop RS.

| R | S | Q _{n+1} |
|---|---|------------------|
| 0 | 0 | Q _n |
| 0 | 1 | 1 |
| 1 | 0 | 0 |
| 1 | 1 | No usat |

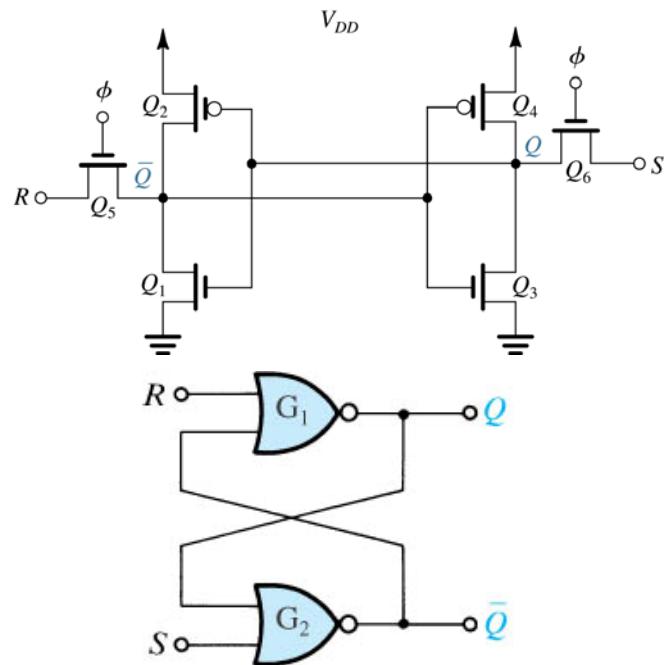


Figura 5.34. A l'esquerra, esquema lògic d'un flip-flop SR. A la dreta, implementació elèctrica d'un flip-flop SR amb tecnologia CMOS. Aquest circuit és usual en disseny de RAM estàtiques.

El circuit indicat a la figura 5.34 correspon a la implementació d'aquest dispositiu amb tecnologia CMOS. De fet, existeixen més combinacions de transistors que produueixen el mateix resultat, si bé la presentada és una de les més simplificades. Per analitzar aquest circuit, cal tenir present, en primer lloc, que, a causa de la disposició del *clock* (ϕ), el flip-flop només podrà tenir *set* o *reset* quan el nivell del *clock* sigui ‘1’. A més, quan *R* o *S* sigui ‘0’, el transistor d’entrada correspondent hi serà sempre en tall. Quan tinguem *set* a ‘1’ i *reset* a ‘0’, activarem Q_1 i Q_4 i desactivarem Q_2 i Q_3 ; per tant, $Q = 1$. Es pot veure que *set* = ‘0’ i *reset* = ‘1’ produeix $Q = 0$. Alternativament, quan el nivell del *clock* és ‘0’, el sistema manté la memòria i, just quan torna a ser ‘1’, el flip-flop adquireix el nivell lògic existent abans, només si *set* = *reset* = ‘0’.

De manera molt genèrica i sense pretindre fer descripcions molt detallades, distingim les *memòries* en memòries principals i memòries d’emmagatzematge massiu. Mentre que a les primeres se’ls demana un accés fàcil (velocitat), a les segones se’ls demana una gran capacitat. La memòria principal és usualment d’accés aleatori o *random-access memory* (RAM).

Una altra distinció que s’ha de fer respecte a les memòries és en funció de si permeten llegir i escriure o només permeten llegir. Les memòries de només lectura o *read-only memories* (ROM) permeten llegir a velocitats molt elevades, però presenten restriccions pel que fa a les operacions d’escritura.

El cor del xip de memòria consisteix en cel·les on són guardats els bits. Cada cel·la de memòria és un circuit elèctric capaç de guardar un bit. Podem concebre l’organització d’aquest xip de manera similar a la representada a la figura 5.35. Una matriu de cel·les té 2^M fileres per 2^N columnes, per tenir una capacitat de 2^{N+M} bits. Així, per exemple, una matriu corresponent a 1 Mbit conté 1.024 fileres per 1.024 columnes ($M = N = 0$). Les connexions a les fileres són conegeudes com a *paraules* (*word line*), mentre que les connexions a les columnes són conegeudes com a *bits* (*bit line*).

A la figura 5.36 es representa una cel·la de memòria estàtica (SRAM) amb tecnologia CMOS. En realitat, aquesta consisteix en el flip-flop de la figura 5.34. El disseny conté dos transistors d’accés, Q_5 i

Q_6 , que s'activen quan la línia de paraula se selecciona i el seu voltatge puja fins a V_{DD} ; aleshores connecten el flip-flop a la columna (bit line).

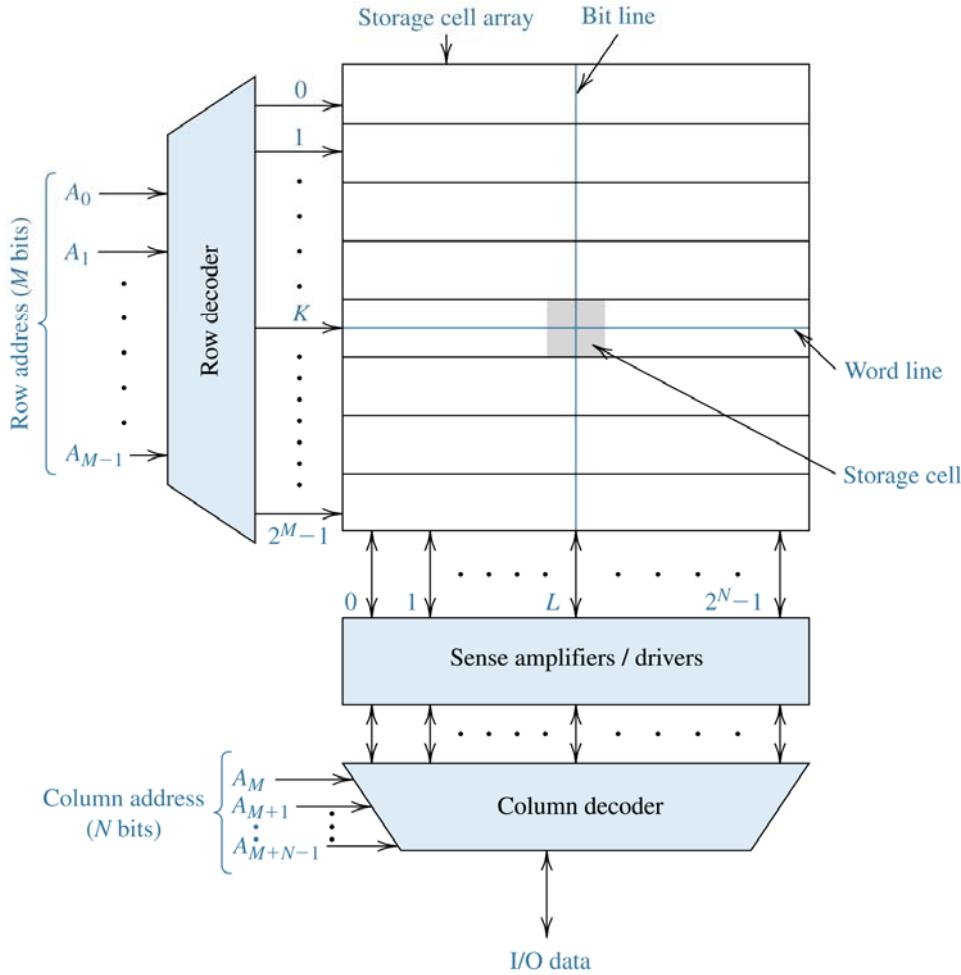


Figura 5.35. Arquitectura d'un xip de 2^{N+M} bits organitzat en 2^M fileres per 2^N columnes.

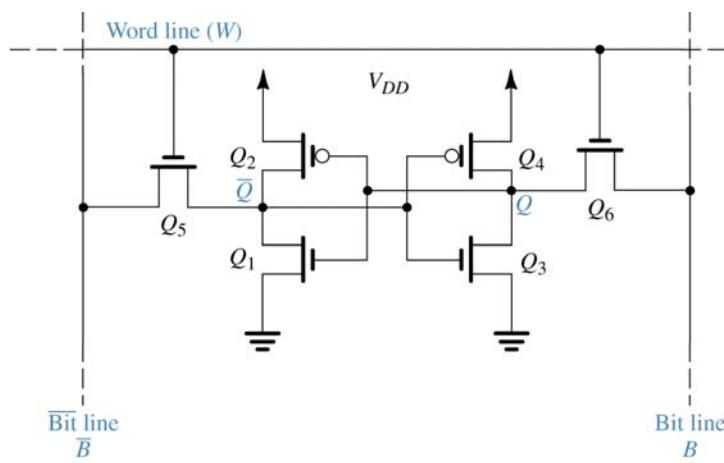


Figura 5.36. Cel·la de memòria SRAM en tecnologia CMOS.

Analitzem l'operació de lectura tot i assumint que la cel·la emmagatzema un I . En aquest cas, Q tindrà un valor alt V_{DD} i \bar{Q} negada serà 0 V. Abans que comenci l'operació de lectura, les línies B i \bar{B} negada han d'estar precarregades a un valor intermedi (usualment $V_{DD} / 2$). Quan la word line és seleccionada i Q_5 i Q_6 són activades, veiem que el corrent flueix des de V_{DD} , a través de Q_4 i Q_6 , fins a la línia de bit B . A l'altra banda del circuit, el corrent fluirà des de B negada fins a Q_5 i Q_1 .

Alternativament, a la figura 5.37 es representa un esquema d'una cel·la de memòria DRAM. Malgrat que hi ha molts dissenys diferents, aquest és el que està més estès en la indústria. La cel·la consisteix en un únic NMOS, conegut com a *transistor d'accés*, i una capacitació d'emmagatzematge. Cal diferenciar que en aquestes cel·les només hi ha una línia de bit, a diferència de les SRAM, que disposen de dues. Les DRAM guarden el bit de memòria com a càrrega de la capacitat (C_S). Quan es guarda un 1, la capacitat està carregada; quan es guarda un 0, la capacitat està descarregada.

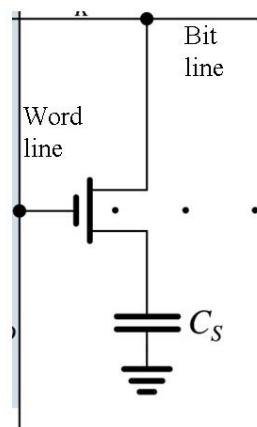


Figura 5.37. Cel·la de memòria DRAM en un circuit CMOS.

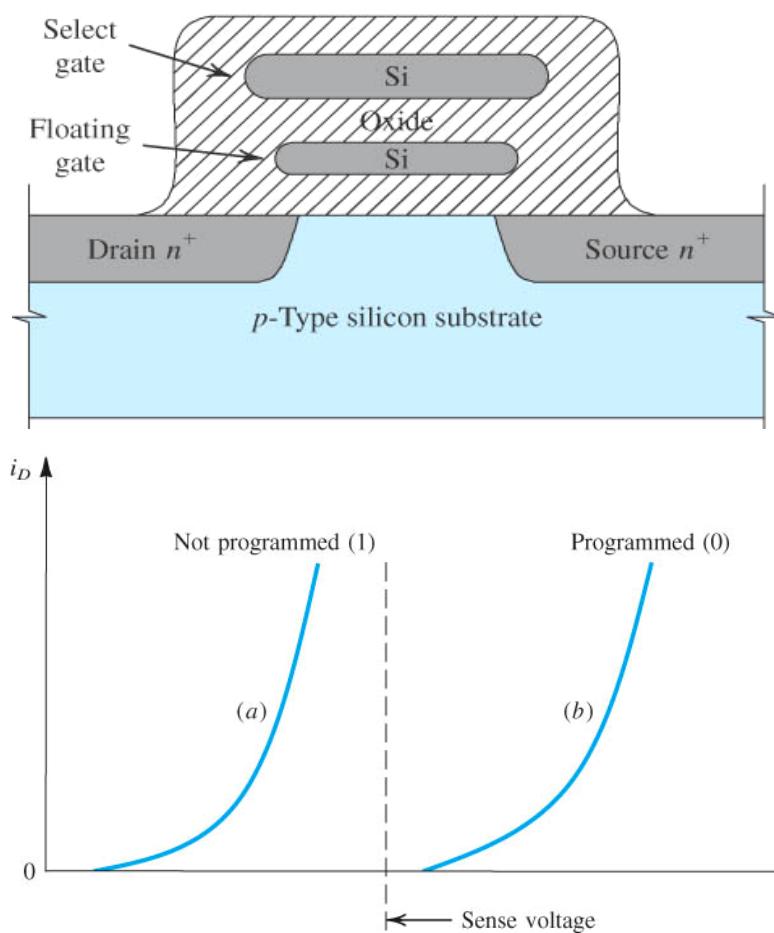


Figura 5.38. A la part superior, secció d'un MOSFET amb porta flotant com a cel·la d'una memòria EPROM. A la part inferior, translació de la característica $I(V)$, que induceix la programació de la cel·la.

A causa dels efectes de pèrdua, la capacitat ha de ser refrescada periòdicament per tal que no perdi l'estat de càrrega previ. Aquesta operació de reescritura del valor previ se sol fer cada 5 o 10 minuts.

Com en el cas de les SRAM, el descodificador de fileres selecciona una determinada filera apujant el voltatge de la *word line*. Això fa que tots els transistors d'accés de la filera estiguin activats i, per tant, connecta en el circuit tots els condensadors C_S a les línies de bit respectives. El canvi de voltatge induït a la línia de bit és detectat i amplificat per un amplificador.

Cal comentar que, mitjançant la tecnologia CMOS, també és possible realitzar ROM, PROM i EPROM. Aquests tipus de memòries no volàtils, però, requereixen unes modificacions tecnològiques respecte als transistors estudiats per tal de poder programar en el procés de fabricació mateix (*mask programming*). Només a tall d'exemple, a la figura 5.38 es mostra aquesta modificació per a una cel·la EPROM fabricada amb una porta flotant. Segons el valor de càrrega d'aquesta porta, la corba $I_D(V_{GS})$ és diferent, i, per tant, tenim una memòria no volàtil.

NOTES

(1) Existeix un dispositiu electrònic, tot i que poc utilitzat en l'actualitat, anomenat *tríode*, que no té res a veure amb el MOSFET i que té una regió de treball amb el mateix nom.

BIBLIOGRAFIA

MOORE, G. E. «Cramming more components onto integrated circuits». A: *Electronics*, vol. 38, núm. 8 (1965).

SEDRA, A. S.; SMITH, K. C. *Circuitos microelectrónicos*. Oxford University Press.

PRAT VIÑAS, Ll. *Circuits i dispositius electrònics*. Barcelona: Edicions UPC, 1998.

ARCE, M.; ROJAS, S.; ARCOS, S. i GUASH, M. Treball d'alumnes de l'assignatura Física de Dispositius Electrònics i Optoelectrònics del professor Albert Cornet. A:
<http://dossiers.ub.edu/docs/1936/mosfet.doc>.

Apunts de l'assignatura Electrònica Aplicada del professor Blas Garrido. Tema 2: «Sistemes no lineals». A: <http://dossiers.ub.edu/docs/5050/Tema2.pdf>.

CAPÍTOL VI

6. SENYALS, TRANSFERÈNCIA I RESPOSTA

6.1. SENYALS

Els senyals contenen informació sobre el món físic. Un exemple de senyal és la transmissió de veu per ràdio: quan el locutor parla, transmet un senyal (la veu) en forma d'ones de pressió que incideixen sobre el micròfon.

No obstant això, per extreure la informació requerida necessitem processar el senyal. Aquest processament del senyal és usualment realitzat per sistemes electrònics. Perquè això sigui possible, és necessari convertir el senyal d'ones de pressió (veu) en un senyal elèctric, com ara la tensió o la intensitat. Aquesta conversió la realitza el transductor. En el cas de la ràdio, no ens serveix de res que el locutor parli si no disposem del transductor (el micròfon) que converteix el senyal de la veu en una tensió que és processada i enviada als nostres aparells de ràdio.

En aquest tema no estudiarem els transductors, sinó que assumirem que qualsevol magnitud física pot ser convertida en un senyal elèctric de tensió o d'intensitat. Així, a partir d'ara, parlar d'un senyal físic serà equivalent a parlar d'un senyal elèctric.

6.1.1. Senyals analògics, senyals discrets i senyals digitals

Si capturem el senyal del micròfon en funció del temps, obtindrem un gràfic com el de la figura 6.1:

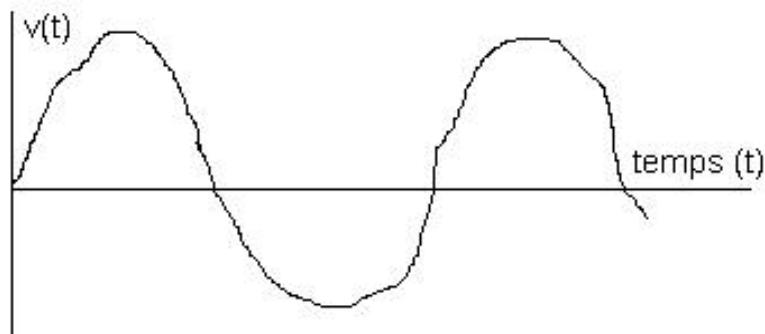


Figura 6.1. Senyal arbitrari de tensió.

Aquest senyal s'anomena *analògic* perquè és anàleg al senyal físic que representa (les ones de veu o ones de pressió). Així, les magnituds d'un senyal analògic poden prendre qualsevol valor, i de manera contínua. En el món físic, la major part de senyals són analògics.⁽¹⁾ L'electrònica que tracta aquests senyals s'anomena *electrònica analògica*. Com hem vist fins ara, R, C, L, diòdes, BJT i MOSFET serveixen per filtrar, amplificar o modificar el senyal. En el tema següent veurem una descripció detallada del processament analògic del senyal.

Una representació alternativa consisteix en una seqüència de números que representen la magnitud del senyal en un instant de temps; és el que s'anomena *senyal digital*. A la figura 6.2 es representa el procés en què l'ona analògica és convertida en digital. Per a això, en intervals de temps iguals ($t_0, t_1, t_2\dots$) es pren el valor de la magnitud mesurada, en aquest cas una tensió. Aquest procediment s'anomena *mostreig* (o *sampling*). A la figura 6.2 hem discretitzat el temps. El resultat d'aquesta operació s'anomena *senyal discret en el temps*, però els valors $v(t)$ encara poden prendre valors continus.

Ara, si representem la magnitud del mostreig de la figura amb un número que pot prendre un nombre finit de díigits, l'amplitud deixarà de ser contínua i serà quantitzada, discretitzada o digitalitzada. El resultat serà una seqüència de números que representaran les magnitudes de les mostres del senyal. En concret, quan el nombre finit de díigits és dos, obtenim senyals binaris (0 i 1) i podem utilitzar l'electrònica digital.

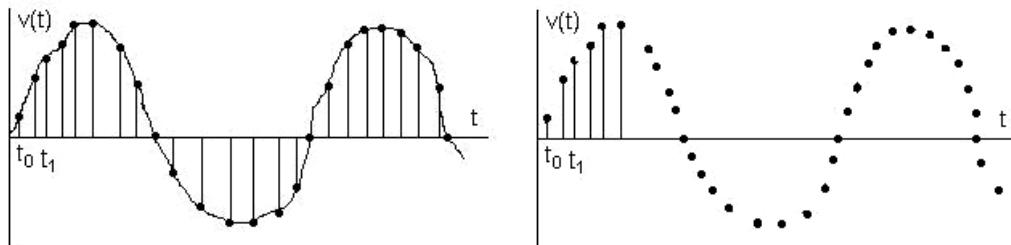


Figura 6.2. Discretització d'un senyal temporal continu.

6.1.2. Ones de senyal bàsiques

Introduïm a continuació diverses ones que podem trobar en el món físic. Tot i que, obviament, no són les úniques, val a dir que moltes vegades els senyals que provenen del món físic poden descompondre's (desconvolucionar-se) en aquests senyals.

— *Ona exponencial:* $x(t) = C e^{at}$, on C i a són complexes. Depenen de C i a , l'ona pot tenir característiques molt diferents:

- Si C és real i positiu i a és real, tenim:

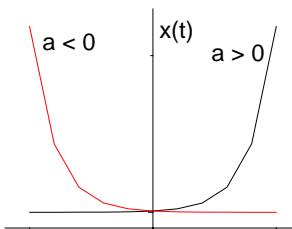


Figura 6.3. Ones exponencials reals creixents i decreixents.

- Si C és real i positiu i a és imaginari pur:

Suposem que $a = j\omega$; aleshores $x(t) = C e^{j\omega t}$, on $j^2 = -1$, segons les relacions d'Euler:

$$x(t) = C e^{j\omega t} = C (\cos \omega t + j \sin \omega t). \quad (6.1)$$

Per tant, l'ona exponencial contindrà dos termes: un de real ($\text{Re}(xC(t)) = C \cos \omega t$) i un altre d'imaginari ($\text{Im}(x(t)) = C \sin \omega t$) i tots dos termes són funcions periòdiques, amb periodicitat $T = 2\pi / \omega$ i freqüència $f = 2\pi\omega$.

- Si C és real i a és complex:

Suposem que $a = r + j\omega$, aleshores:

$$x(t) = C e^{(r+j\omega)t} = C e^{rt} \cdot e^{j\omega t} = C e^{rt} (\cos \omega t + j \sin \omega t). \quad (5.2)$$

Això significa la multiplicació dels dos casos anteriors (figura 6.4):

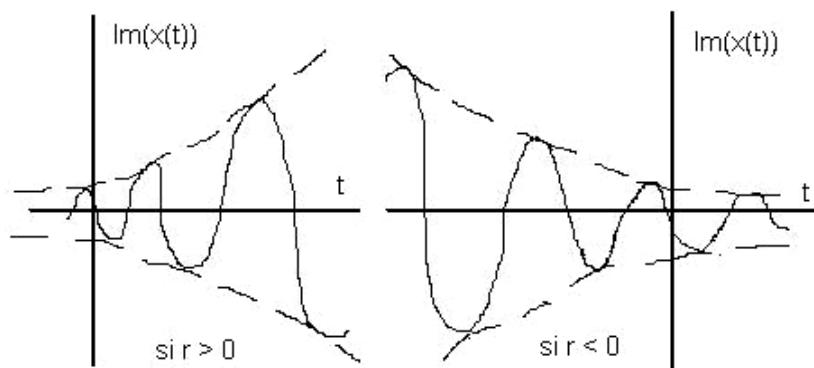


Figura 6.4. Representació de la part imaginària de 6.1 i 6.2.

La utilització de complexos és molt habitual, de manera especial en electrònica, on les figures 6.3 i 6.4 podrien ser el resultat d'un circuit RC, RL o RCL.

— *Funció esglaó* o Heaviside

Aquesta ona representa la funció $u(t) = \begin{cases} 0 & t < 0 \\ 1 & t \geq 0 \end{cases}$

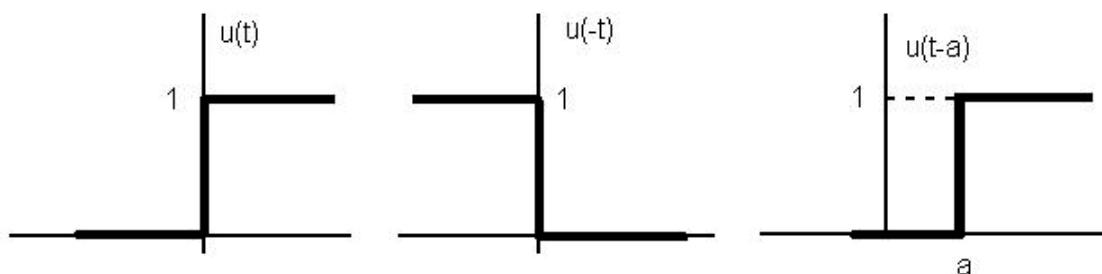


Figura 6.5. Funció esglaó amb diferents arguments.

Com que la discontinuïtat de la funció està en $t = 0$, si ens trobem un argument com $u(t - a)$ hem de fer-ho a $t - a = 0$, i, per tant, $t = a$, com es mostra a la figura 6.5.

Aquesta funció (o ona) és molt important en electrònica perquè ens permet representar l'acció d'un interruptor. Fins i tot, el fet d'encendre en $t = a$ i apagar en $t = b$ (si $a < b$) podria ser representat per $x(t) = u(t - a) - u(t - b)$.

Cal entendre que aquesta funció redueix l'interval de les integrals. Per exemple, sigui qualsevol $y(t)$; aleshores:

$$\int_{-\infty}^{\infty} y(t)u(t)dt = \int_0^{\infty} y(t)dt, \quad (6.3)$$

ja que $u(t) = 0$ entre $-\infty$ i 0 , fins i tot en el cas d'un *on/off*.

$$\int_{-\infty}^{\infty} y(t)(u(t - a) - u(t - b))dt = \int_a^b y(t)dt. \quad (6.4)$$

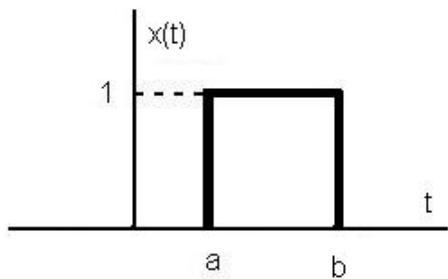


Figura 6.6. Representació on/off amb funcions esglaó.

— Ona impuls o delta de Dirac

Suposem que en una ona *on/off* $x(t) = u(t - a) - u(t - b)$ fem a i b molt propers; això constitueix l'ona impuls, que és com pensar en un interruptor que s'encén i s'apaga instantàniament (figura 6.7):

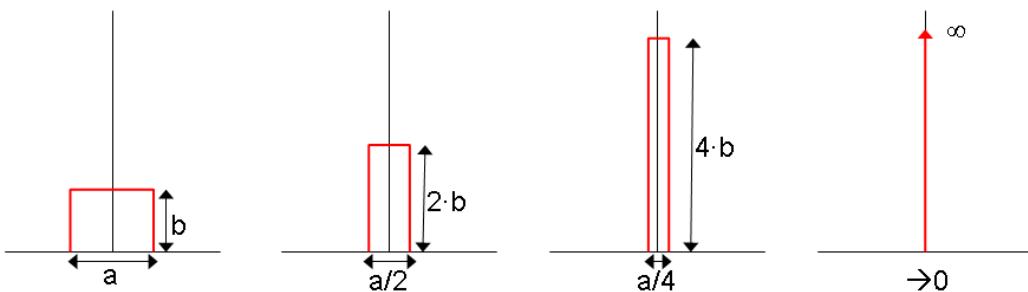


Figura 6.7. Representació gràfica de la definició de l'ona impuls.

Matemàticament, la descripció de $\delta(t)$ és una mica més sofisticada, però es pot demostrar que:

$$\delta(t) = \frac{du(t)}{dt} \quad (6.5)$$

$$\int_{-\infty}^{\infty} f(t)\delta(t-a)dt = f(a) \quad (6.6)$$

Totes aquestes ones de senyal tenen el seu equivalent discret, on, en comptes de la variable temps, tenim la unitat discreta de pas de temps n . Un exemple d'equivalent discret de la funció esglaó està representat a la figura 6.8:

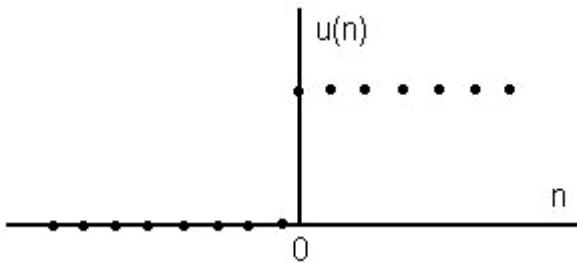


Figura 6.8. Representació de la funció esglaó discreta.

6.1.3. Sistemes

Un sistema pot ser vist com el procés que resulta de la transformació d'un senyal. El sistema té una entrada (*input*) i una sortida (*output*) de senyal que estan relacionades per la transformació del sistema.

Un exemple de sistema consisteix en un reproductor de CD-Audio. El sistema o reproductor pren el senyal de CD i el converteix en un altre senyal audible. A més, aquest sistema (electrònic) té diversos ajustos (volum, to, greus...) que permeten modificar les característiques del senyal de sortida.

Podem distingir els sistemes en sistemes contínus en el temps i sistemes discrets en el temps, depenen de si la transformació del senyal es fa de manera contínua o de manera discreta (figura 6.9):

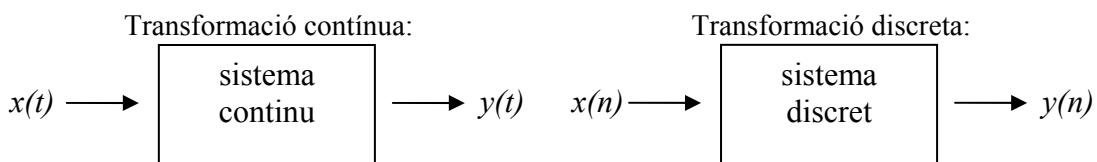


Figura 6.9. Sistemes contínus i sistemes discrets en el temps.

En el cas del reproductor de CD d'àudio, es tracta d'un sistema discret en el temps, ja que el CD té el senyal emmagatzemat de manera binària i la reproducció també és discreta, tot i que l'interval de temps entre n i $n + 1$ és tan petit que l'oïda humana el percep com a contínu.

Una idea molt important és considerar la interconnectivitat dels sistemes (veure figura 6.10).

Les interconnexions de sistemes poden ser utilitzades per construir nous sistemes. Podem considerar l'exemple següent. Tenim una entrada discreta $x(n)$, que és igual als números naturals: 1, 2, 3... El sistema 1 és la multiplicació per 2 i el sistema 2 és el quadrat. Per representar la suma dels sistemes 1 i 2, els associem en paral·lel (veure figura 6.11).

En electrònica, sempre podem considerar les diferents parts d'un circuit com blocs interconnectats d'un sistema amb un senyal d'entrada i un senyal de sortida. No obstant això, en electrònica són molt usuals les realimentacions (*feedback*) o part de l'ona inicial modificada per un bloc o sistema que torna a sumar-se a l'ona o senyal inicial. La figura 6.12 esquematitza un exemple bàsic de realimentació i un exemple de circuit.

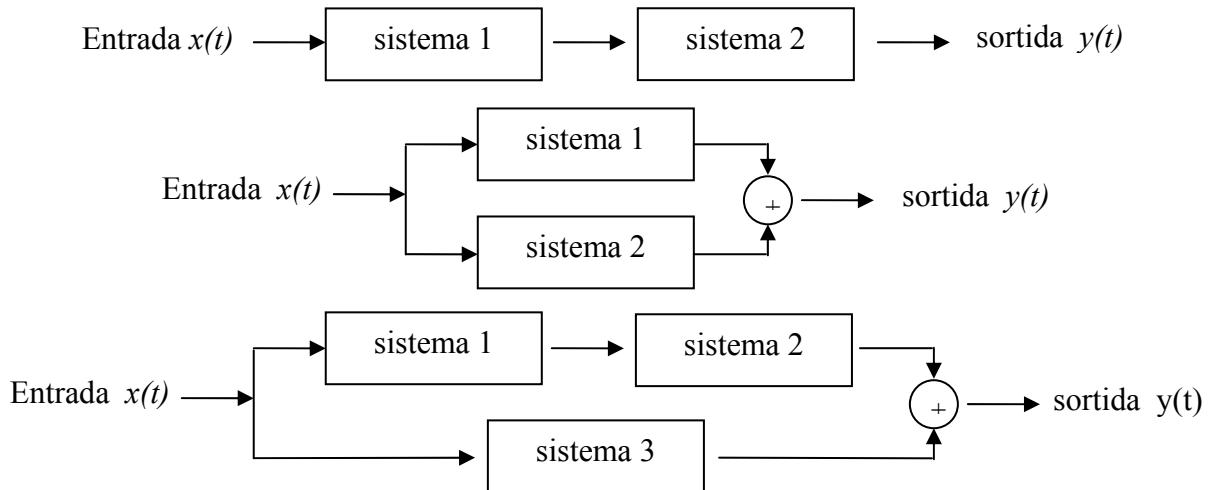


Figura 6.10. Interconnexió en sèrie, en paral·lel i mixta en sèrie/en paral·lel de sistemes.

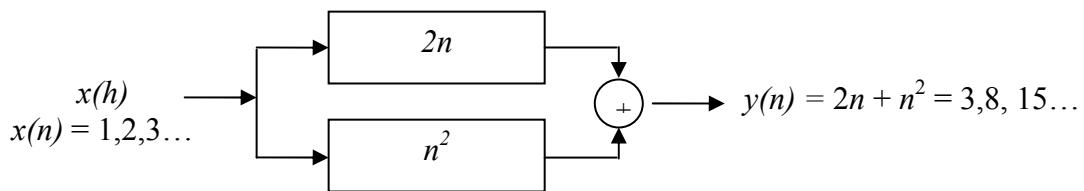


Figura 6.11. Exemple de suma en paral·lel de sistemes.

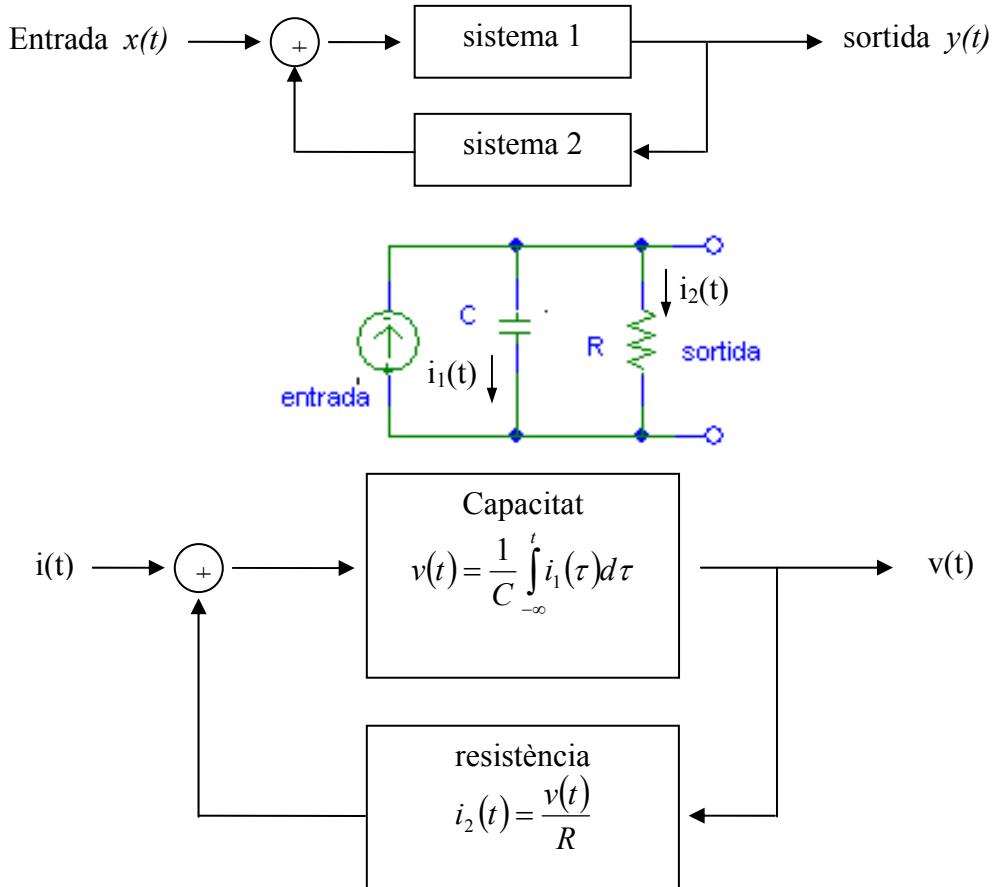


Figura 6.12. Esquema bàsic de la realimentació. Circuit realimentat. Diagrama de blocs del circuit.

En un sistema, per a una descripció general hem de tenir en compte una sèrie de propietats:

Memòria

Hi ha sistemes, com per exemple una R on l'entrada és la intensitat i la sortida és la tensió ($y(t) = R x(t)$), on no hi ha memòria, però n'hi ha d'altres on sí que hi ha memòria. De fet, en els condensadors tindrem:

$$y(t) = \frac{1}{C} \int_{-\infty}^t x(\tau) d\tau. \quad (6.7)$$

Això significa que el corrent que surti de la capacitació ($y(t)$) dependrà de si fins al moment t s'ha carregat o no aquesta capacitació mitjançant una tensió $x(\tau)$. Un exemple de sistema amb memòria són les DRAM, on s'utilitza una capacitació associada amb un MOSFET com a cel·la bàsica de memòria.

Invertibilitat

Diem que un sistema és invertible si podem determinar l'entrada mitjançant l'estudi de la sortida (figura 6.13):

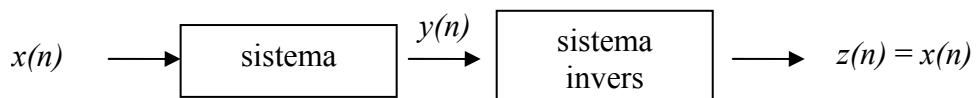


Figura 6.13. Esquema general d'un sistema invertible

A continuació hi ha un exemple de sistema invertible i un de sistema no invertible:

$$\begin{array}{lll} \text{invertible} & y(n) = 2x(n) & \rightarrow z(n) = \frac{y(n)}{2} \\ \text{no invertible} & y(t) = 3 & \rightarrow z(t) = ? \end{array}$$

Invariança temporal

Diem que un sistema és invariant temporal quan una translació t_0 (o n_0) en el temps en el senyal d'entrada ocasiona el mateix en el senyal de sortida:

$$x(t-t_0) \rightarrow y(t-t_0). \quad (6.8)$$

Per exemple, tenim el sistema $y_1(t) = \sin(x_1(t))$. Provoquem la translació temporal: $x_2(t) = x_1(t - t_0)$. Aleshores la sortida serà:

$$y_2(t) = \sin(x_2(t)) = \sin(x_1(t - t_0)) = y_1(t - t_0). \quad (6.9)$$

En canvi, un sistema discret com $y(n) = n x(n)$ no és invariant.

Linealitat

Un sistema lineal és el que posseeix la propietat de superposició (recoreu el tema 0). Això significa que si $x_1(t)$ i $x_2(t)$ són entrades i $y_1(t)$ i $y_2(t)$ són les respectives sortides en un sistema, aleshores:

- i) La resposta de $x_1(t) + x_2(t)$ és $y_1(t) + y_2(t)$.

ii) La resposta de $Cx_1(t)$ és $Cy_1(t)$, on C pot ser qualsevol constant.

Causalitat

Un sistema és causal si la sortida en qualsevol temps depèn únicament dels valors de l'entrada en el present i el passat. En principi, en electrònica tots els senyals són causals, excepte aquells que, com el soroll, tenen un significat purament estadístic i no aporten cap informació.

Estabilitat

Un sistema és estable quan petites entrades no fan divergir les sortides. Un exemple de sistema estable és un RC en el qual l'ona exponencial decreixent de la sortida n'assegura l'estabilitat.

6.2. Transformades de Laplace

La transformada de Laplace s'utilitza per modificar la forma de senyals i sistemes amb la finalitat de simplificar-ne l'estudi. Aquest és un mètode que s'ha estès àmpliament en l'anàlisi de circuits lineals.

Des del nostre punt de vista, no tractarem en cap cas amb rigor matemàtic la transformada de Laplace. En canvi, però, estem interessats en les seves propietats, que ens permeten analitzar i entendre els circuits o sistemes lineals.

6.2.1. Senyals i sistemes en freqüència complexa

La transformada de Laplace és una operació matemàtica (que simbolitzarem per L) en què una funció (o senyal o sistema) deixa de dependre del temps per dependre d'una variable que s'anomena *freqüència complexa*.

$$\begin{array}{ccc} \text{funció} & & \text{transformada} \\ v(t) & \rightarrow & L(v(t)) = V(s) \end{array} \quad (6.10)$$

Veurem que aquesta transformació permet convertir equacions diferencials en simples equacions algebraiques, que poden ser resoltres mitjançant mètodes algebraics fàcils. Un cop obtinguda la solució, es fa l'antitransformada $[L^{-1}(V(s))]$ i s'obté la solució $v(t)$. Quan diem «fer la transformada» (o l'antitransformada), per a nosaltres no és res més que mirar-la en una taula.

Definim la transformada de Laplace en la funció $v(t)$ com:

$$V(s) = L(v(t)) = \int_{0^-}^{\infty} v(t) e^{-st} dt. \quad (6.11)$$

Exemple 6.1: Transformada de Laplace de la funció esglao:

$$L(u(t)) = \int_{0^-}^{\infty} u(t) \cdot e^{-st} dt = \int_{0^-}^{\infty} 1 \cdot e^{-st} dt = -\frac{1}{s} \cdot e^{-st} \Big|_{0^-}^{\infty} = \frac{1}{s} (e^{-s \cdot \infty} - e^{-s \cdot 0}) = -\frac{1}{s} (0 - 1) = \frac{1}{s}. \quad (6.12)$$

Les transformades de Laplace tenen unes propietats molt interessants, que demostrarem en alguns casos en els problemes.

Taula 6.1. Propietats de la transformada de Laplace d'una funció.

| Propietat | Funció $v(t)$ | Transformada $V(s)$ |
|------------|---|--|
| Linealitat | $A v_1(t) + B v_2(t)$ | $A V_1(s) + B V_2(s)$ |
| Integració | $\int_0^t v(t) dt$ | $\frac{V(s)}{s}$ |
| Derivació | $\frac{dv(t)}{dt}$ $\frac{d^2 v(t)}{dt^2}$ | $s V(s) - v(0^-)$ $s^2 V(s) - s v(0^-) - v'(0^-)$ |

Igualment, si apliquem l'equació 6.11 a algunes de les ones de senyal bàsiques que hem estudiat a 6.1.2, podrem elaborar la taula 6.2.

Taula 6.2. Transformada d'algunes funcions notables.

| Nom funció | Funció $v(t)$ | Transformada $V(s)$ |
|-------------------|------------------------------|-------------------------------------|
| Impuls | $\delta(t)$ | 1 |
| Esglaó | $U(t)$ | $1 / s$ |
| Constant | K | K / s |
| Rampa | $t u(t)$ | $1 / s^2$ |
| Exponencial | e^{-at} | $1 / (s + a)$ |
| Rampa esmorteïda | $t \cdot e^{-at}$ | $\frac{1}{(s + a)^2}$ |
| Sinus | $\sin \beta t$ | $\frac{\beta}{s^2 + \beta^2}$ |
| Cosinus | $\cos \beta t$ | $\frac{s}{s^2 + \beta^2}$ |
| Sinus esmorteït | $e^{-at} \cdot \sin \beta t$ | $\frac{\beta}{(s + a)^2 + \beta^2}$ |
| Cosinus esmorteït | $e^{-at} \cdot \cos \beta t$ | $\frac{s + a}{(s + a)^2 + \beta^2}$ |

En totes aquestes funcions s'ha considerat que el valor per a $t < 0$ és 0. En el cas de les funcions discretes també podem definir un equivalent a la transformada de Laplace anomenat *transformada Z*.

6.2.2. Poles i zeros

Si fem una ullada a la taula de transformades de la secció anterior, observarem que una bona part són representades per funcions racionals. De manera genèrica, podem expressar cada senyal com una fracció de polinomis:

$$V(s) = \frac{b_m s^m + b_{m-1} s^{m-1} + \cdots + b_1 s^1 + b_0}{a_n s^n + a_{n-1} s^{n-1} + \cdots + a_1 s^1 + a_0}, \quad (6.13)$$

que sempre es pot factoritzar en funció de les seves arrels de la manera següent:

$$V(s) = K \frac{(s - z_1)(s - z_2) \cdots (s - z_n)}{(s - p_1)(s - p_2) \cdots (s - p_n)}. \quad (6.14)$$

Per definició, anomenarem *zeros* tots els valors que anul·lin el numerador: z_1, z_2, \dots, z_n , i que, per tant, satisfan $V(s) = 0$. Anomenarem *pols* tots els valors que anul·lin el denominador: p_1, p_2, \dots, p_n , i que satisfan $V(s) = \infty$.

De manera general, poles i zeros són números complexos: $p = \alpha + j\beta$. Per aquest motiu se solen representar en un pla s complex. Utilitzarem una X per representar els poles i un 0 per als zeros.

Exemple 6.2. Diagrama de poles i zeros de la transformada de $v(t) = e^{-t}$. La transformada és $V(s) = 1 / (s + 1)$. Aquesta funció només té un pol a $s = -1$.

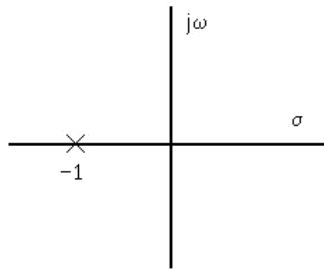


Figura 6.13. Exemple 6.2.

Exemple 6.3. Diagrama de poles i zeros de la sinusoida esmorteïda $e^{-\alpha t} \cos \beta t$.

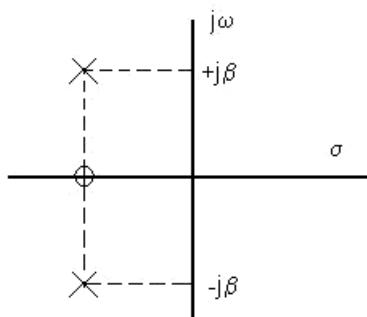


Figura 6.14. Exemple 6.3.

$$v(t) = e^{-at} \cdot \cos \beta t \rightarrow V(s) = \frac{s + a}{(s + a)^2 + \beta^2}$$

$$\text{zeros} \quad s + a = 0 \rightarrow s = -a$$

$$\text{polos} \quad (s + a)^2 + \beta^2 = 0 \quad s + a = \pm \sqrt{-\beta^2} = \pm j\beta \quad s = -a \pm j\beta \quad \begin{cases} s = -a + j\beta \\ s = -a - j\beta \end{cases}$$

Exemple 6.4. Diagrama de pols i zeros de la funció esglao.

$$v(t) = u(t) \rightarrow V(s) = \frac{1}{s} \quad \text{pol} \quad s = 0$$

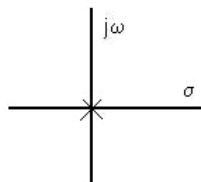


Figura 6.15. Exemple 6.4.

6.2.3. Transformada inversa

Podem tenir la necessitat de fer la transformada inversa (o antitransformada) de Laplace, que simbolitzem mitjançant L^{-1} :

$$L(v(t)) = V(s) \rightarrow L^{-1}(V(s)) = u(t) \cdot v(t). \quad (6.15)$$

Hem de notar que en la recuperació de l'ona original $v(t)$ fent l'antitransformada de $V(s)$, aquesta va acompanyada per la funció esglao $u(t)$. Recordem que $u(t) = 1$ si $t > 0$ i $u(t) = 0$ si $t < 0$.

En general, això significa que, tot i que la funció que recuperem pot tenir valor per $t < 0$, nosaltres li donem un valor nul. Com que:

$$L^{-1} L(v(t)) = u(t) \cdot v(t), \quad (6.16)$$

podem fixar-nos en la taula 6.2 per fer l'antitransformada.

Exemple 6.5. Antitransformada de $V(s) = 10 / (s + 2)$.

Si ens fixem en la taula 6.2, veurem que $e^{-at} \rightarrow 1 / (s + a)$. Així, $v(t) = 10 e^{-2t} u(t)$, però com que el procés d'antitransformar $v(t)$ no té sentit per a temps negatius, multipliquem l'ona per $u(t)$; així:

$$L^{-1}\left(\frac{10}{s+2}\right) = 10 \cdot e^{-2t} \cdot u(t).$$

Normalment, fer l'antitransformada no és tan fàcil, ja que tenim una funció racional, com 6.13:

$$V(s) = \frac{b_m s^m + b_{m-1} s^{m-1} + \cdots + b_1 s^1 + b_0}{a_n s^n + a_{n-1} s^{n-1} + \cdots + a_1 s^1 + a_0}, \quad (6.17)$$

que es pot factoritzar, com hem vist, de la manera següent:

$$V(s) = K \frac{(s - z_1)(s - z_2) \cdots (s - z_m)}{(s - p_1)(s - p_2) \cdots (s - p_n)}. \quad (6.18)$$

En el cas que hi hagi més pols que zeros ($n > m$) i si cap d'ells és una arrel repetida del denominador, podem expressar-ho com:

$$V(s) = \frac{K_1}{s - p_1} + \frac{K_2}{s - p_2} + \cdots + \frac{K_n}{s - p_n}. \quad (6.19)$$

En aquest cas, podem reescriure l'ona original fixant-nos en la taula 6.2:

$$v(t) = u(t) \cdot \left\{ k_1 \cdot e^{p_1 t} + k_2 \cdot e^{p_2 t} + \cdots + k_n \cdot e^{p_n t} \right\}. \quad (6.20)$$

Exemple 6.6. Antittransformada de $V(s) = \frac{k(s - z_1)}{(s - p_1)(s - p_2)(s - p_3)}$

Com es pot veure, aquesta funció té un zero (z_1) i tres pols (p_1, p_2 i p_3). Teòricament:

$$V(s) = \frac{k(s - z_1)}{(s - p_1)(s - p_2)(s - p_3)} = \frac{k_1}{s - p_1} + \frac{k_2}{s - p_2} + \frac{k_3}{s - p_3}.$$

Ho multipliquem tot per $(s - p_1)$:

$$(s - p_1)V(s) = \frac{k(s - z_1)}{(s - p_2)(s - p_3)} = k_1 + \frac{k_2(s - p_1)}{s - p_2} + \frac{k_3(s - p_1)}{s - p_3}$$

i avaluem la funció a $s = p_1$:

$$(s - p_1)V(s)|_{s=p_1} = \frac{k(s - z_1)}{(s - p_2)(s - p_3)}|_{s=p_1} = k_1.$$

Igualment, trobarem:

$$k_2 = (s - p_2)V(s)|_{s=p_2}$$

$$k_3 = (s - p_3)V(s)|_{s=p_3}$$

I amb això: $v(t) = u(t) \{ k_1 \cdot e^{p_1 t} + k_2 \cdot e^{p_2 t} + k_3 \cdot e^{p_3 t} \}$

En cas que tinguem més pols que zeros ($n > m$), existeix una tècnica per trobar l'antittransformada, tot i que no la tractarem per tal de simplificar. Podeu trobar més informació sobre aquesta qüestió als llibres *Circuitos y señales*, de Rosa Thonas, i *Señales y sistemas*, de Wilsky Oppenheim.

6.2.4. Transformació de circuits

La transformada de Laplace pot servir per transformar un circuit i analitzar el seu comportament.

En l'esquema indicat a la figura 6.16, s'aprecien clarament l'inici i el final del circuit. Sempre partim d'un circuit i volem conèixer la solució de l'ona. Per això usualment es proposa una equació diferencial que ha de ser resolta a l'espai del temps. Alternativament, podem considerar la solució en el domini de la freqüència complex s . Per això ens cal primer transformar el circuit mitjançant la transformada de Laplace. A continuació, les difícils equacions diferencials queden reduïdes a equacions algebraiques simples. Se n'obté la solució en el domini s ; posteriorment, aquesta és antitransformada i retrobem l'ona solució. Aquest camí, tot i que sembla més laboriós, quasi sempre és extraordinàriament més simple. A més, a part que és un camí alternatiu, la transformació de Laplace permet veure el comportament del circuit en el domini s , i això permet saber directament propietats del circuit.

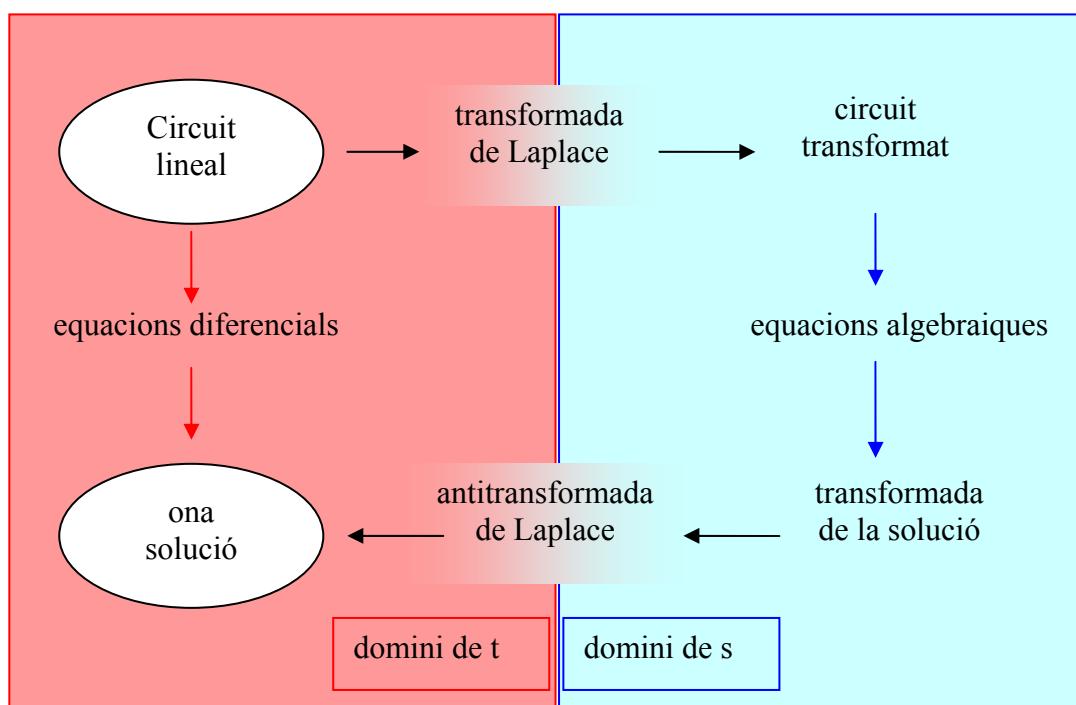


Figura 6.16. Esquema de l'anàlisi d'un circuit.

En l'aplicació de la transformada de Laplace, la primera cosa que hem de tenir en compte és que les lleis de Kirchhoff s'apliquen de la mateixa manera. Per exemple, la primera llei, aplicada a un nus:

$$I_1(t) + i_2(t) + i_3(t) + \dots = 0 \text{ esdevindrà } I_1(s) + I_2(s) + I_3(s) + \dots = 0. \quad (6.21)$$

I igualment es podrà aplicar la segona llei de Kirchhoff.

Respecte a les fonts de senyal, representarem la transformació de la manera següent:

$$\begin{aligned} v(t) &\rightarrow V(s) \\ i(t) &\rightarrow I(s) \end{aligned} \quad (6.22)$$

Respecte als elements lineals, R , C i L :

$$\begin{aligned}
 R & \quad v_R(t) = Ri_R(t) \rightarrow V_R(s)RI_R(s) \\
 L & \quad v_L(t) = L \frac{di_L(t)}{dt} \rightarrow V_L(s) = LsI_L(s) - Li_L(0) \\
 C & \quad v_C(t) = \frac{1}{C} \int_0^t i_C(t) dt + v_c(0) \rightarrow V_C(s) = \frac{I_C(s)}{Cs} + \frac{1}{s} v_c(0)
 \end{aligned} \tag{6.23}$$

on s'han aplicat les propietats de la taula 6.1 i les definicions de 6.22.

De manera genèrica, la relació entre V i I s'anomena *impedància segons $V = IZ$* ; aleshores, de 6.23 identifiquem:

$$\begin{aligned}
 Z_R &= R \\
 Z_C &= 1 / Cs \\
 Z_L &= Ls
 \end{aligned} \tag{6.24}$$

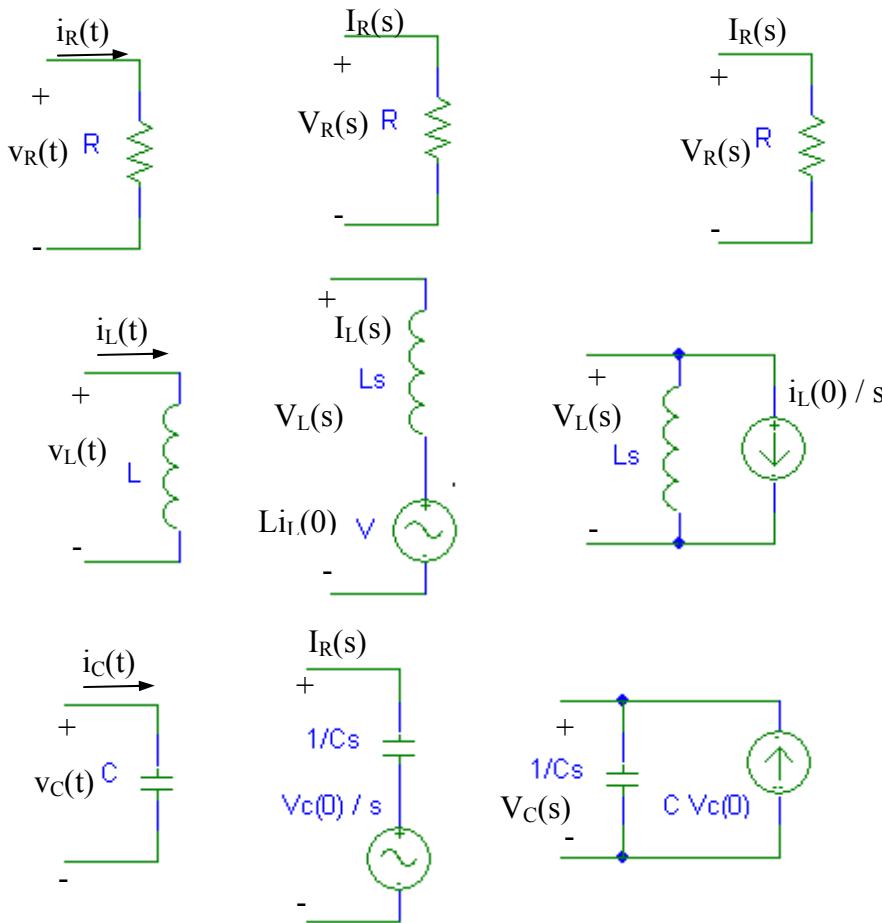


Figura 5.17. A l'esquerra, R , C i L en el domini del temps. Al centre R , C i L en el domini de s quan hem d'analitzar $V(s)$. A la dreta, R , C i L en el domini de s quan hem d'analitzar $I(s)$.

De l'aplicació directa de la transformació de R , C i L (equació 6.23) podem interpretar que el circuit en domini temporal (fig 6.17 esquerra) esdevé el circuit en domini de la freqüència complexa indicat per la part central de la figura 6.17.

En el cas d'analitzar les intensitats, podríem invertir 6.23:

$$\begin{aligned}
 I_R(s) &= \frac{1}{R} V_R(s) \\
 I_L(s) &= \frac{1}{Ls} V_L(s) + \frac{1}{s} i_L(0) \\
 I_C(s) &= Cs V_C(s) - Cv_C(0)
 \end{aligned} \tag{6.25}$$

I el circuit transformat quedaria com l'indicat en la part dreta de la figura 6.17.

Exemple 6.7.

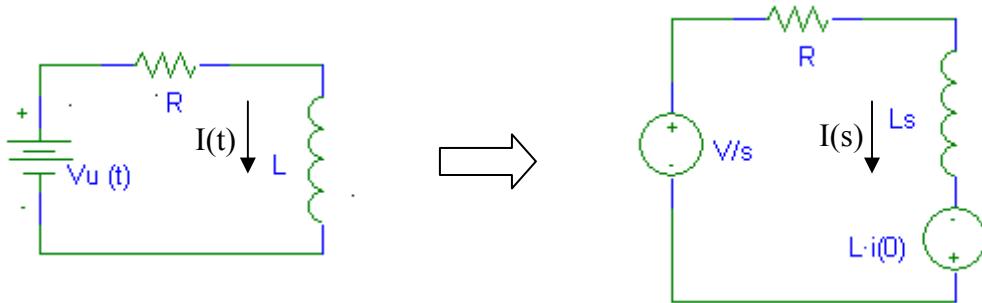


Figura 6.18. Circuit elèctric de l'exemple 6.7.

L'aplicació de la segona llei de Kirchhoff assegura:

$$\begin{aligned}
 \frac{V}{s} + Li_L(0) &= RI(s) + I(s)Ls \\
 (Ls + R)I(s) &= \frac{V}{s} + Li_L(0) \\
 I(s) &= \frac{V/L}{s(s + R/L)} + \frac{i_L(0)}{s + R/L} = \frac{V/R}{s} - \frac{V/R}{s + R/L} + \frac{i_L(0)}{s + R/L}
 \end{aligned}$$

I efectuant la transformació inversa: $i(t) = \frac{V}{R} + \left[i_L(0) - \frac{V}{R} \right] e^{-Rt/L}$ (per $t > 0$)

6.3. Transferència i resposta

6.3.1. Funcions de transferència

En l'anàlisi de circuits, és molt important entendre el procés i la transformació d'un senyal entre l'entrada i la sortida. En el domini de la variable s , aquest procés està definit per una funció racional anomenada *funció de transferència*.

$$\text{Funció de transferència} = \frac{\text{Transformada de la Resposta a estat nul}}{\text{Transformada del senyal d'entrada}} = T(s) \tag{6.26}$$

Normalment, les funcions de transferència es prenen en tensió o en intensitat:

$$T(s) = \frac{V_0(s)}{V_I(s)} \quad \text{o} \quad T(s) = \frac{I_0(s)}{I_I(s)} \Big|_{CI=0} \quad (6.27)$$

Exemple 6.8. Funció de transferència d'un divisor de tensió.

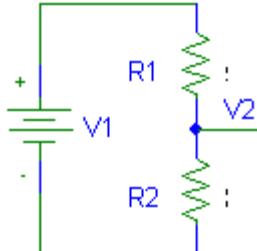
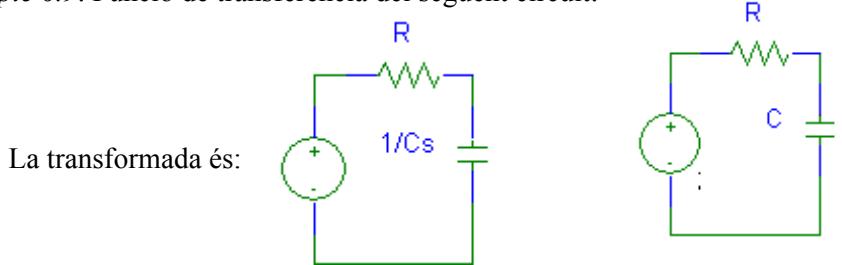


Figura 6.19. Circuit de l'exemple 6.8.

Considerem l'entrada com $V_1 (= V_I)$ i la sortida com $V_2 (= V_0)$. Com sabem:

$$\begin{aligned} V_2(t) &= \frac{R_2}{R_1 + R_2} V_1(t) \rightarrow V_2(s) = \frac{R_2}{R_1 + R_2} V_1(s) \\ \Rightarrow T(s) &= \frac{V_0(s)}{V_I(s)} = \frac{R_2}{R_1 + R_2} \end{aligned}$$

Exemple 6.9. Funció de transferència del següent circuit:



$$\text{I, per tant: } V_0(s) = V_I(s) \frac{1/Cs}{R + 1/Cs} = V_I(s) \frac{1}{RCs + 1} \rightarrow T(s) = \frac{1}{RCs + 1}.$$

Amb la funció de transferència sempre podem obtenir la resposta del circuit com $V_o(s) = T(s) V_I(s)$, però, tornant a 6.15, sabem que ho podrem escriure com:

$$V(s) = \frac{b_m s^m + b_{m-1} s^{m-1} + \dots + b_1 s^1 + b_0}{a_n s^n + a_{n-1} s^{n-1} + \dots + a_1 s^1 + a_0}, \quad (6.13)$$

i factoritzant arrels, si hi ha més pols que zeros: $V(s) = \frac{K_1}{s - p_1} + \frac{K_2}{s - p_2} + \dots + \frac{K_n}{s - p_n}$, (6.19)

que sabem que, antittransformant-lo, correspon a: $v(t) = u(t) \{k_1 \cdot e^{p_1 t} + k_2 \cdot e^{p_2 t} + k_3 \cdot e^{p_3 t}\}$. (6.20)

Així, a 6.20 observem que en la disposició dels pols hi ha concentrada la forma de l'ona. Per exemple, si una transformada té un pol simple a $p = -2$, sabem que l'ona conté un terme $u(t)ke^{-2t}$. Si aquest pol és a $p = 0$, l'ona serà $u(t)$, i si $p = +2$, $u(t)ke^{+2t}$. En cas que sigui p complex, tindrem $p = a + j\beta$, i aleshores $u(t)ke^{(a+j\beta)t} = u(t)ke^{at}e^{j\beta t}$, com gràficament es mostra a la figura 6.20.

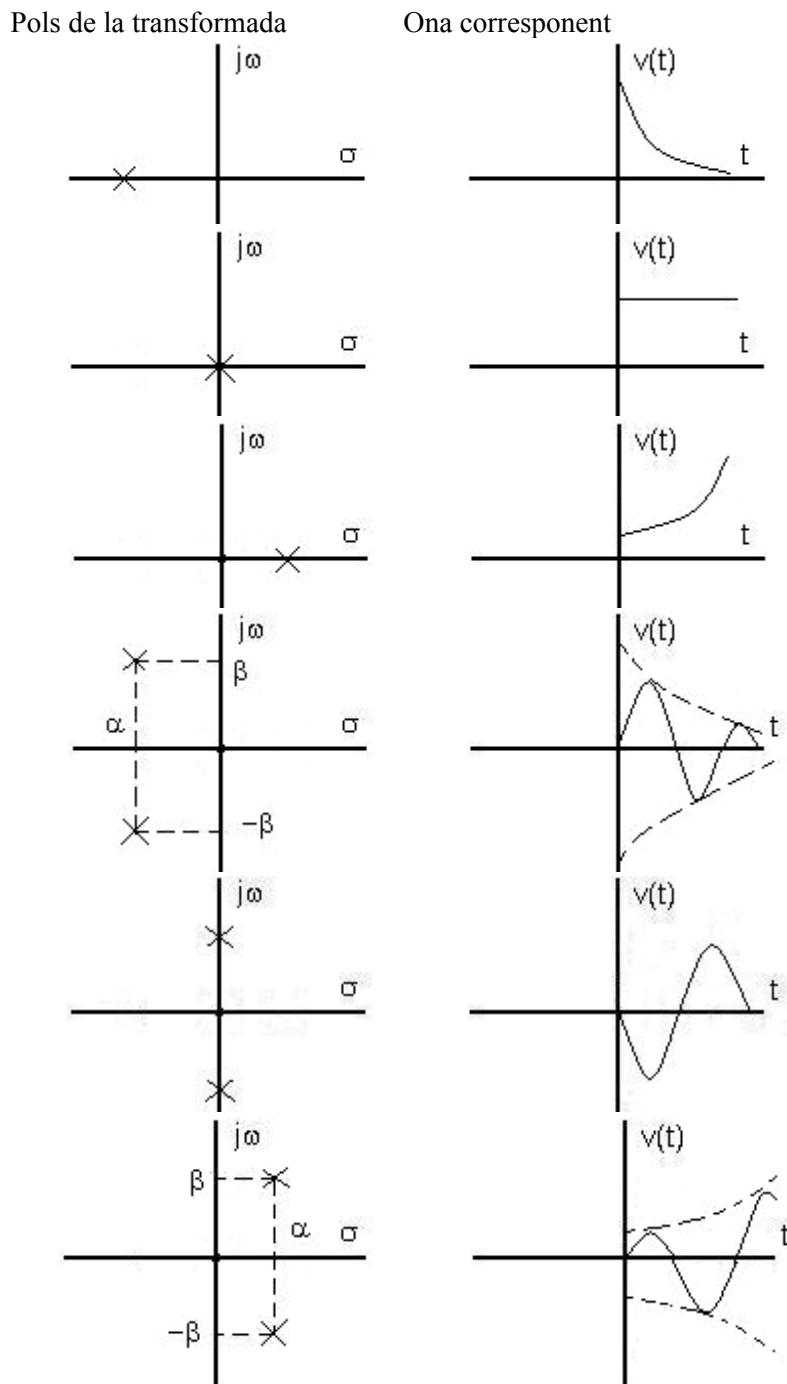


Figura 6.20. Relació entre el diagrama de pols i zeros i l'ona original.

D'aquesta manera, per cada pol que coneixem, podem conèixer un terme lineal de l'ona. Cal notar que es pot demostrar que si tenim un pol complex ($p = a + j\beta$) també tindrem un pol complex conjugat ($p = a - j\beta$), per tant l'ona tindrà un terme $u(t)(k \cdot e^{\alpha t} \cdot e^{j\beta t} + k \cdot e^{\alpha t} \cdot e^{-j\beta t})$, però com que $\cos \beta = (e^{j\beta} + e^{-j\beta}) / 2$, tindrem $u(t)2k \cdot e^{\alpha t} \cdot \cos(\beta \cdot t)$. Per aquest motiu, a la figura 6.20 s'han representat tots els pols complexos per parelles. De l'observació de la figura podem deduir que un circuit

és estable si tots els seus pols naturals estan localitzats en el semiplà esquerre del pla s . Entenem per pol natural el degut al circuit, i no el degut a l'ona d'entrada.

Cal observar que si el pol és imaginari ($s = j\omega$) i la resposta és una sinusoide, per aquest motiu s'anomena *freqüència complexa*. De fet, si $v(t)$ és sinusoïdal: $L(v(t)) = V(s) = V(j\omega)$

6.3.2. Guanys i diagrames de Bode

$$\text{Definim el guany d'un circuit com: } A_p(\text{dB}) \equiv 10 \log_{10} \frac{P_0}{P_I}, \quad (6.28)$$

on P_0 i P_I són les potències de sortida i d'entrada al circuit. Aquesta manera d'expressar el guany, també habitual en acústica, es dóna en una unitat anomenada *decibel* (dB). El guany en tensió es redefineix com:

$$A_v(\text{dB}) = 20 \log_{10} |T(j\omega)|, \quad (6.29)$$

on $T(j\omega) = V_o(j\omega)/V_I(j\omega)$ i hem relacionat $P = RI^2 = V^2 / R$.

De manera anàloga, $A_I(\text{dB}) = 20 \log_{10} |T(j\omega)|$ per $T(j\omega) = I_o(j\omega)/I_I(j\omega)$.

El gràfic on es representa $A_v(\text{dB})$ s'anomena *diagrama de Bode*.

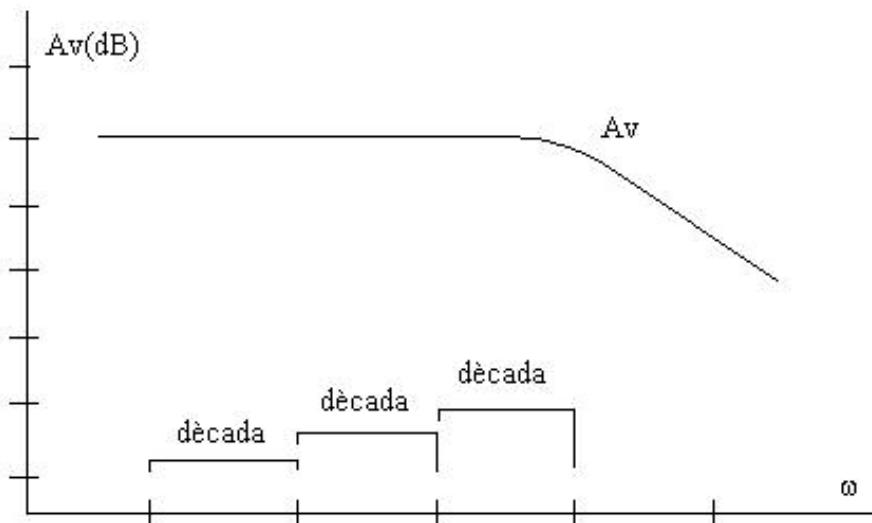


Figura 6.21. Diagrama de Bode.

En el diagrama de Bode (figura. 6.21) es representa $A_v(\text{dB})$ en escala lineal envers ω en escala logarítmica. Cada vegada que la freqüència es multiplica per 10, diem que transcorre una dècada. Quan la freqüència es multiplica per 2, diem que transcorre una octava.

Cal notar que a 6.28 hem utilitzat el mòdul de la funció de transferència:

$$T(j\omega) = R(\omega) + jX(\omega) = |T(j\omega)| e^{j\phi(\omega)} \quad (6.18)$$

En comptes de la pulsació, sovint s'utilitza la freqüència. Recordem que $f = \frac{\omega}{2\pi}$ (Hz).

També és habitual representar el desfasament en graus respecte a ω , acompanyant el diagrama de Bode del guany.

Exemple 6.10. Filtre RC passabaix. $T(s) = \frac{1}{RCs + 1}$

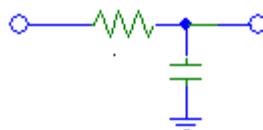


Figura 6.22. Filtre passa baixos. Exemple 6.10.

$$\text{Si treballem amb ones sinusoidals } s = j\omega \rightarrow T(j\omega) = \frac{1}{RCs + 1}$$

$$\text{Redefinim: } \omega_H = \frac{1}{RC} \quad \text{i} \quad T(j\omega) = \frac{1}{1 + j\frac{\omega}{\omega_H}}$$

$$Av(dB) = 20 \log|T(j\omega)| = -10 \log \left[1 + \left(\frac{\omega}{\omega_H} \right)^2 \right]$$

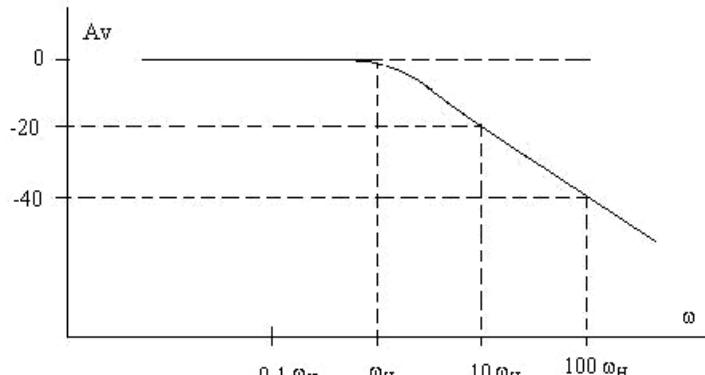


Figura 6.23. Diagrama de Bode d'un filtre passabaix.

$$\text{Com veiem, } T(s) \text{ té un pol: } \omega = \omega_H = \frac{1}{RC}$$

Cada vegada que la funció de transferència tingui un pol, el guany caurà a partir de la freqüència del pol en 20 db/dec.

Cal fixar-se en els dos comportaments asymptòtics:

$$\omega \ll \omega_H \rightarrow A_V = 0 \text{ dB}$$

$$\omega \gg \omega_H \rightarrow A_V = -20 \log \frac{\omega}{\omega_H}$$

ω_H es coneix com a freqüència de tall ja que si per $\omega \ll \omega_H$ tenim $V_I = V_o$, per $\omega \gg \omega_H$ tenim $V_o \ll V_I$. Per aquest motiu, aquest circuit s'anomena *passabaix* perquè només permet el pas de freqüències baixes.

Exemple 6.11. Filtre RC passaalt.

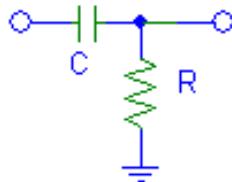


Figura 6.24. Circuit de l'exemple 5.11.

De manera anàloga: $T(s) = \frac{s}{s + 1/RC}$

zeros a $s = 0$

pols a $s = -1 / RC = \omega_H$

Obtenim el guany:

$$|T(j\omega)| = \frac{1}{\sqrt{1 + \left(\frac{\omega}{\omega_H}\right)^2}}$$

$$Av = -10 \log \left[1 + \left(\frac{\omega_H}{\omega} \right)^2 \right]$$

En aquest cas el zero (situat a $\omega = 0$) provoca un augment de 20 dB/dec, i el pol situat a ω_H , una disminució de 20dB/dec.

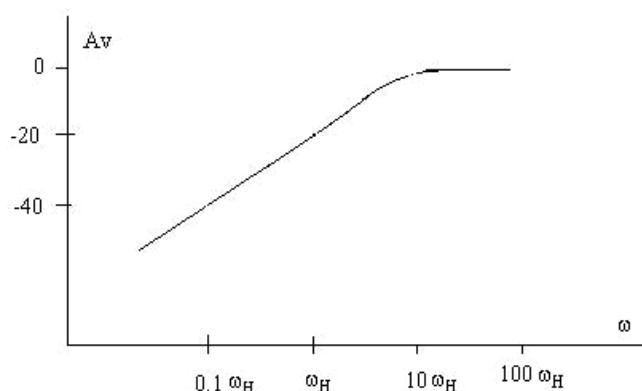


Figura 6.25. Diagrama de Bode d'un filtre passaals.

En resum, sempre és vàlid que els zeros/pols provoquin un augment / una disminució de 20 dB/dec. En cas de tractar-se de pols o zeros múltiples, l'efecte s'acumula. Aquest filtre s'anomena *passaalt* perquè permet el pas de les freqüències altes ($\omega > \omega_H$) i atenua les baixes ($\omega < \omega_H$).

Exemple 6.12. Variació de la fase en un filtre passabaix RC .

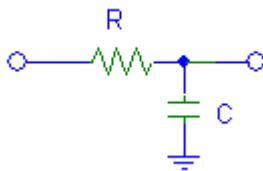


Figura 6.26. Circuit de l'exemple 5.12.

Com hem vist abans:

$$T(j\omega) = \frac{\omega_H}{j\omega + \omega_H}.$$

Si som capaços d'escriure-ho com $T(j\omega) = R(\omega) + j X(\omega)$,

aleshores, $\operatorname{tg}\phi = \frac{X(\omega)}{R(\omega)} \rightarrow \phi = \operatorname{arctg} \frac{X(\omega)}{R(\omega)}$, i procedim:

$$T(j\omega) = \frac{\omega_H}{j\omega + \omega_H} \frac{\omega_H - j\omega}{\omega_H - j\omega} = \frac{\omega_H^2 - j\omega\omega_H}{\omega_H^2 + \omega^2} = \frac{\omega_H^2}{\omega_H^2 + \omega^2} - j \frac{\omega\omega_H}{\omega_H^2 + \omega^2}.$$

Així: $\phi = \operatorname{arctg} \frac{-\frac{\omega\omega_H}{\omega_H^2 + \omega^2}}{\frac{\omega_H^2}{\omega_H^2 + \omega^2}} = -\operatorname{arctg} \frac{\omega\omega_H}{\omega_H^2} = -\operatorname{arctg} \frac{\omega}{\omega_H}.$

Pas de radians a graus: $\phi = -\frac{180}{\pi} \operatorname{arctg} \frac{\omega}{\omega_H}$

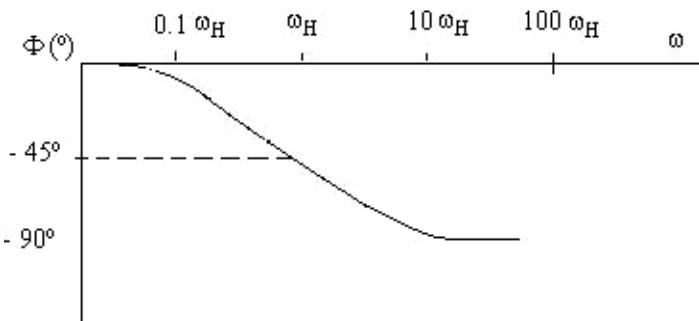


Figura 6.27. Desfasament d'un filtre passabaix.

La variació aproximada és de $-45^\circ/\text{dècada}$.

NOTES

(1) Són exemples usuals de senyals analògics la temperatura, la humitat, el color..., però existeixen fenòmens a escala molt petita que estan quantificats com prediu la mecànica quàntica i que generen senyals discrets. N'és un exemple l'efecte Hall quàntic.

BIBLIOGRAFIA

BERTRAN, E.; MONTORO, G. *Circuitos y sistemas lineales. Curso de laboratorio*. Barcelona: Edicions UPC, 2000.

SEDRA, A. S.; SMITH, K. C. *Circuitos microelectrónicos*. Oxford University Press.

THOMAS, R. E.; ROSA, A. J. *Circuitos y señales*. Ed. Reverté, 1992. Els mateixos autors tenen altres llibre igualment útils, com *Señales y sistemas*, de la mateixa editorial.

Apunts de l'assignatura Electrònica Aplicada del professor Blas Garrido. Tema 1: «Sistemes no lineals». a: <http://dossiers.ub.edu/docs/5050/Tema1.pdf>. Inclou una descripció de Kirchhoff, pols, zeros i Laplace.

CAPÍTOL VII

7. Processament Analògic del Senyal amb Amplificadors Operacionals

7.1. Amplificadors operacionals

7.1.1. Esquema general d'un sistema analògic

Els sistemes analògics se solen descriure com una composició de diferents parts o sistemes; normalment, la font o generador (S), el sistema de tractament/anàlisi (A) i, finalment, la càrrega o resposta (Z). Vegeu la figura 7.1:

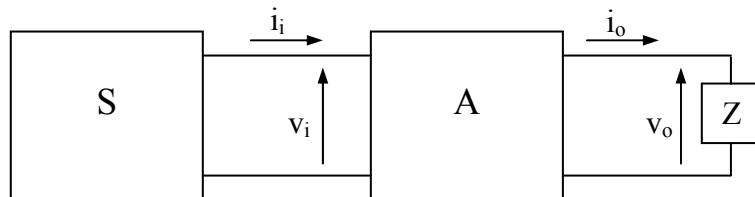


Figura 7.1. Esquema general d'un circuit.

Fonts o generadors

Podem considerar dos tipus de fonts: les independents i les dependents:

- i. Les fonts independents proveeixen el circuit d'una tensió (fonts de tensió) o d'un corrent (fonts de corrent), independentment de la resta d'elements del circuit. Els teoremes de Thévenin i Norton ens asseguren que podem modelitzar les fonts amb una resistència interna (figura 7.2).

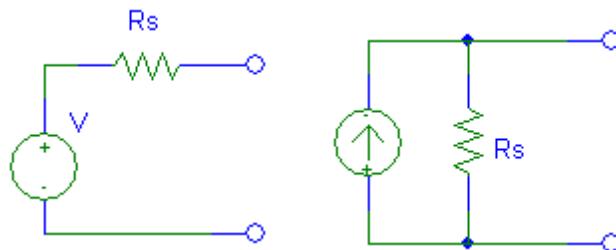


Figura 7.2. Modelització d'una font de tensió (Thévenin) i d'una font de corrent (Norton).

En cas que les fonts de tensió siguin ideals, tindrem $R_s = 0$. En la realitat aquests valors són baixos, d'aproximadament 50Ω .

- ii. Les fonts dependents s'utilitzen com a model de circuits que permeten una amplificació del senyal positiva. A la figura 7.3 es presenten de manera esquemàtica:

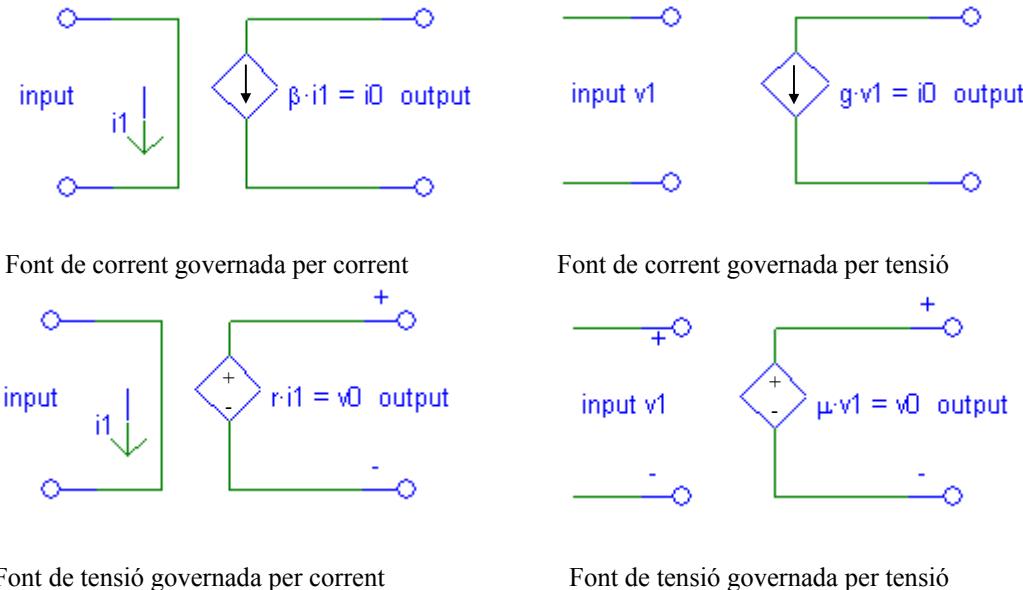


Figura 7.3. Esquema de fonts dependents.

Les sortides (v_o i i_o) no són més que el producte d'una entrada (v_i i i_i) o el govern per un factor d'amplificació r , μ , β o g .

Les fonts dependents, com les independents, verifiquen les lleis de Kirchhoff. De fet, aquestes definicions permeten modelitzar els dispositius que exhibeixen guanys, com ara el transistor bipolar (BJT) (figura 7.4).

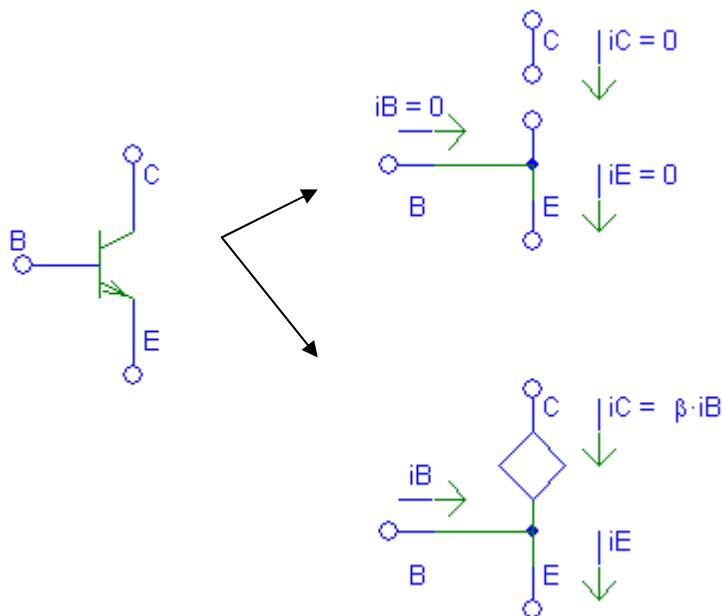


Figura 7.4. Model per al BJT (tall i directa considerant les fonts dependents).

Com ja sabeu, quan el BJT està en mode actiu directe, el corrent del col·lector està governat pel corrent de la base, però ara el factor d'amplificació és β .

7.1.2. Amplificadors operacionals

L'amplificador operacional (OA, *operational amplifier*) és el dispositiu actiu lineal més ampliament utilitzat en la tecnologia de circuits integrats. Aquest dispositiu és una ordenació complexa de transistors, resistències, diòdols i condensadors, tots fabricats en la mateixa porció d'oblea, usualment menys de $100 \mu\text{m} \times 100 \mu\text{m}$ (vegeu la figura 7.5). Existeixen moltes varietats d'amplificadors operacionals, si bé tots tenen les propietats comunes descrites en aquest tema. En electrònica són tan utilitzats que ja des del 1970 el seu cost és inferior a 1 €.

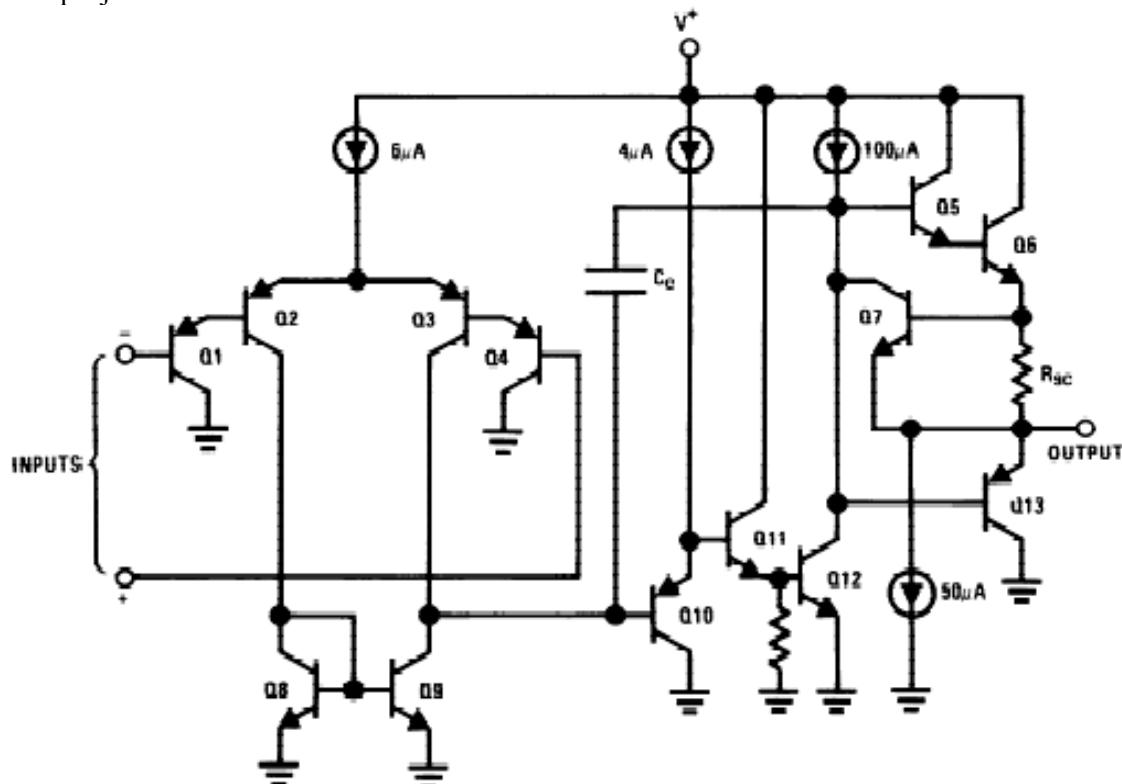


Figura 7.5. Esquema intern d'un dels quatre amplificadors operacionals d'un LM324N.

Malgrat la complexitat, l'OA té un model de característica $V_o(V_i)$ senzill. Així, mai no ens preocuparem dels transistors del xip, sinó de l'actuació d'aquest mitjançant els terminals.

El model d'anàlisi d'OA que utilitzarem s'anomena *model ideal*. Normalment, l'OA té cinc terminals per connectar (vegeu la figura 7.6). Aquest dispositiu consta de dues entrades (V_p o no inversora i V_n o inversora), una sortida V_o i dues alimentacions, $+V_{cc}$ i $-V_{cc}$, que usualment són simètriques ($+V_{cc} = +15 \text{ V}$ i $-V_{cc} = -15 \text{ V}$, o, alternativament, $+V_{cc} = +15 \text{ V}$ i $-V_{cc} = 0 \text{ V}$).

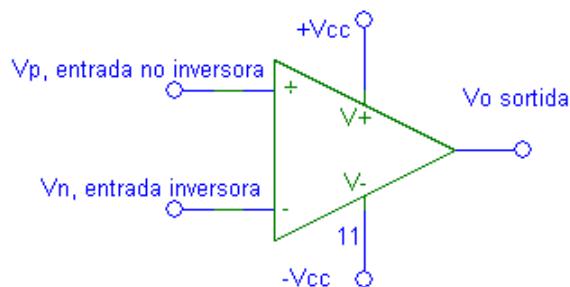


Figura 7.6. Esquema d'un OA.

Hi ha OA que tenen més terminals, com a compensació d'*offset* i de nivells de terra. Tot i que no els tractarem, tot el model ideal és igualment vàlid. Cal tenir present que en els circuits usualment no es representen ni $+V_{cc}$ ni $-V_{cc}$, però hi són necessàriament.

Val a dir que el sistema compleix (evidentment!) la primera llei de Kirchhoff:

$$i_o = I_{C+} + I_{C-} + i_p + i_n . \quad (7.1)$$

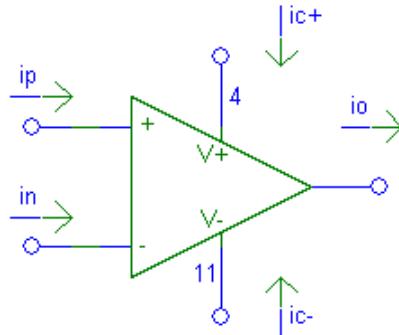


Figura 7.7. Corrents en un OA.

Per entendre el funcionament i l'ús de l'OA, ens fixarem en la figura 7.8.

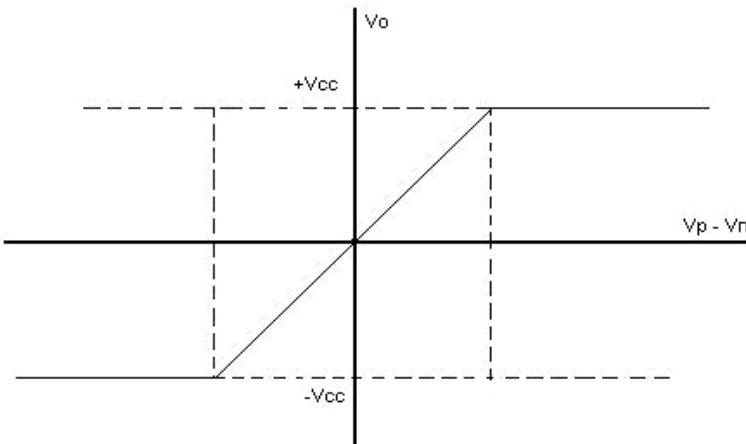


Figura 7.8. Característica de transferència d'un OA.

En aquesta figura veiem la sortida (v_o) en funció de la resta de les entrades ($v_p - v_n$). Hi apreciem tres rangs, en aquesta figura. En el rang lineal tenim una sortida proporcional a la diferència d'entrades:

$$V_o = (v_p - v_n)\mu \quad (7.2)$$

Usualment, aquest rang és molt petit, però dóna lloc a grans amplificacions, amb $\mu \sim 10^5$ a 10^6 . Aquest valor es manté fins que la sortida s'iguala amb V_{cc} o $-V_{cc}$; aleshores entrem en saturació positiva o negativa. La sortida pren aquest valor encara que augmentem la diferència entre les entrades inversora i no inversora.

Exemple 1. Suposant un OA alimentat a ± 15 V, amb $\mu = 10^5$, cal determinar quina és la diferència màxima de tensió entre les entrades no inversora i inversora.

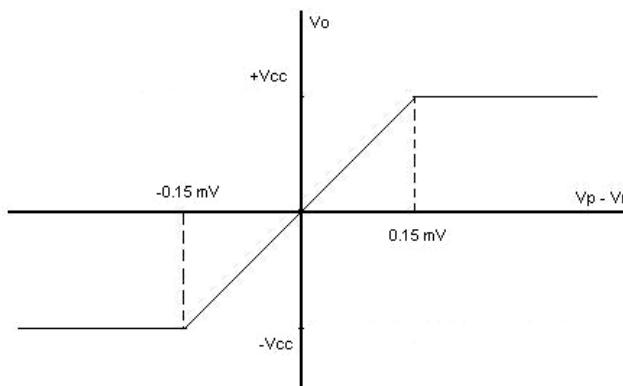


Figura 7.9. Figura de l'exemple 1.

Segons 7.2, $15 \text{ V} = 10^5 (v_p - v_n)^{\max} \rightarrow (v_p - v_n)^{\max} = 0.15 \text{ V}$

Com veieu, la zona lineal és molt estreta.

Podem modelitzar l'OA mitjançant un model de font governada (vegeu la figura 7.10). Aquest dispositiu té una resistència d'entrada (R_i) i una de sortida (R_o). Els valors tan extrems d'aquests paràmetres, així com el del guany (μ), fan que usualment es treballi amb un model (ideal) on es considera el guany $\mu = \infty$, $R_i = \infty$ i $R_o = 0$ (taula 7.1).

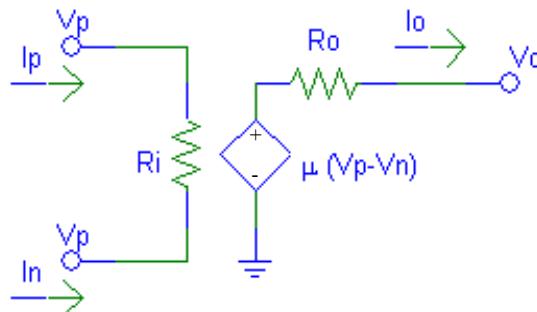


Figura 7.10. Model d'un OA.

Cal entendre que, quan treballem en el model ideal, l'amplada del règim lineal és 0, $i_p = i_n = 0$ i $v_p = v_n$.

Taula 7.1. Paràmetres d'un OA.

| Paràmetre | Nom | Valors habituals | Valors ideals |
|--------------|------------------------|-------------------------|----------------------|
| μ | Guany en bucle obert | $10^5 - 10^7$ | ∞ |
| R_i | Resistència d'entrada | $10^6 - 10^{13} \Omega$ | ∞ |
| R_o | Resistència de sortida | $10 - 100 \Omega$ | 0 |
| $\pm V_{CC}$ | Tensió d'alimentació | $\pm 15 \text{ V}$ | $\pm 15 \text{ V} *$ |

* De fet, la tensió d'alimentació es pot variar. També hi ha tota una tecnologia, anomenada *rail-to-rail*, que permet la utilització d'OA quan tenim baixes tensions de polarització.

7.1.3. Anàlisi d'OA en realimentació

Tot i que les condicions del model ideal poden semblar inútils, són molt pràctiques per analitzar OA en realimentació. La realimentació, molt habitual en electrònica, descriu els sistemes en què la sortida es torna a reconduir a l'entrada.

Amplificador no inversor

La primera anàlisi que farem és la de l'*amplificador no inversor*.

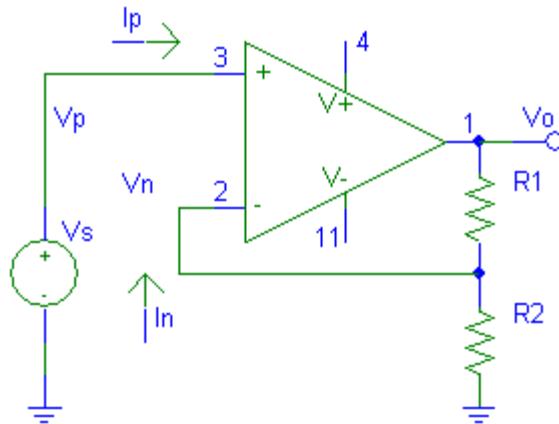


Figura 7.11. Esquema d'un amplificador no-inversor.

En aquest cas, la realimentació es realitza cap a l'entrada inversora. Com que $i_p = i_n = 0$, tenim:

$$v_n = v_o \frac{R_2}{R_1 + R_2}. \quad (7.3)$$

$$\text{Ara, com que } v_p = v_s, \text{ però } v_p = v_n, \text{ tenim: } v_o = \frac{R_1 + R_2}{R_2} v_s \quad (7.4)$$

En aquest cas, tenim un sistema capaç de multiplicar una entrada v_s fins a obtenir una sortida v_o augmentada (o disminuïda) en $(R_1 + R_2)/R_2$ vegades. Les aplicacions d'aquests sistemes són infinites, com per exemple els electrocardiogrames o els sistemes d'amplificació d'àudio.

Quan treballem amb OA, distingirem el guany en bucle obert (μ), que pren valors d'aproximadament $10^5 - 10^7$ i idealment és infinit, del guany en bucle tancat (en aquest cas, $(R_1 + R_2)/R_2$), que conté un camí de realimentació. Sovint s'utilitza A_V^{oc} en el primer cas i A_v en el segon.

Amplificador inversor

El següent circuit que analitzarem és el de l'amplificador inversor (figura 7.12). En aquest cas, tant l'estímul (v_s) com la realimentació es realitzen per l'entrada inversora. L'aplicació de la llei de nusos ens dóna $i_1 + i_2 = i_n$, d'on:

$$i_1 = \frac{v_s - v_n}{R_1}, \quad i_2 = \frac{v_o - v_n}{R_2} \quad i \quad i_n = 0,$$

substituint: $\frac{v_s - v_n}{R_1} + \frac{v_o - v_n}{R_2} = 0,$
d'on s'obté: $v_o = -\frac{R_2}{R_1} v_s.$ (7.5)

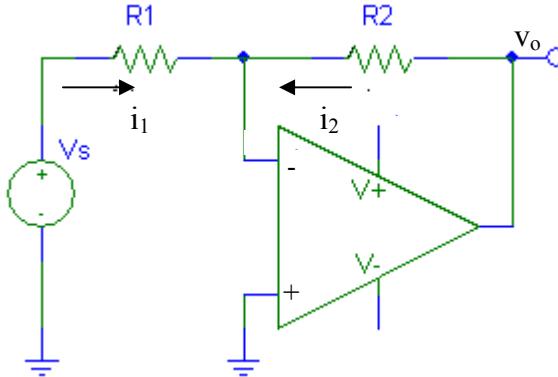


Figura 7.12. Esquema d'un amplificador inversor.

Això significa que la sortida d'aquest sistema (v_o) és R_2 / R_1 vegades l'entrada (v_s), però amb el signe invertit. D'aquí prové el seu nom: *amplificador inversor*.

7.1.4. Conversors I/V i V/I

Fins a aquest moment hem analitzat l'ús dels OA des del punt de vista de la conversió V/V . Tant en l'amplificador inversor com en l'amplificador no inversor, hem vist com es pot transformar una tensió d'entrada en una tensió proporcional de sortida. Atenent la classificació de la figura 7.3 hem trobat el paràmetre μ . Però podríem voler un sistema que fes la transformació I/I , V/I i I/V , respectivament els paràmetres β , g i r . Com que V i I són proporcionals, el problema I/I és molt similar al problema V/V . Anem a veure els problemes V/I i I/V :

- Conversor tensió/corrent o de transconductància.

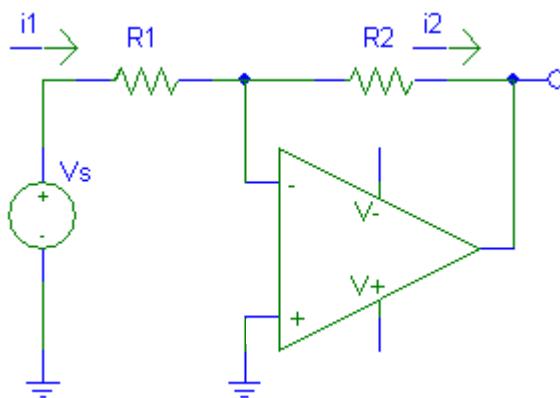


Figura 7.13. Amplificador de transconductància.

Per a aquest ús, ens fixarem en el mateix circuit en què ens hem fixat en el cas de l'amplificador inversor (figura 7.12). Considerem el corrent de sortida com el que circula per R_2 i la tensió d'entrada com la que genera V_s . Així:

$$g = \frac{i_o}{v_1} = \frac{i_2}{v_s}. \quad (7.6)$$

D'altra banda, com que $v_p = v_n = 0$ V, apliquem la llei de Kirchhoff des de la font fins a l'entrada inversora: $v_s = i_1 R_1 = -i_2 R_1$, i, substituint, a 7.6:

$$g = \frac{-1}{R_1}. \quad (7.7)$$

En realitat, si haguéssim proposat un esquema com el de la figura 7.13 amb només la intensitat i_2 en diferent sentit, hauríem obtingut:

$$g = \frac{1}{R_1} \quad (7.7 \text{ bis})$$

Com es pot veure, l'ampliació de tensió a corrent no depèn de la R de càrrega (que en aquest cas és R_2).

- Conversor corrent/tensió o de transimpedància.

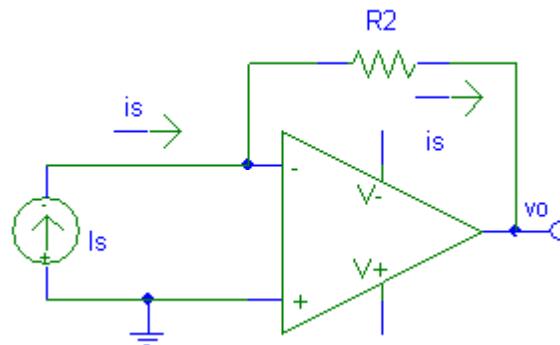


Figura 7.14. Amplificador de transimpedància.

Com ja sabeu, $i_p = i_n = 0$ i, per tant, la intensitat que dóna la font és la que circula per R_2 ; així:

$$V_o = -R_2 \cdot i_s. \quad (7.8)$$

D'altra banda i de manera genèrica, si considerem un conversor corrent/tensió hem de veure la ràtio de tensió de sortida respecte al corrent d'entrada:

$$r = \frac{V_o}{i_1} = \frac{V_o}{i_s}. \quad (7.9)$$

Si substituïm 7.8 en aquesta, obtenim:

$$r = -R_2 \quad . \quad (7.10)$$

Per tant, la tensió de sortida és $-R_2$ vegades el corrent d'entrada.

7.2. Processament del senyal a l'espai del temps

En aquest apartat farem una aplicació exhaustiva dels OA al tractament de senyal. De manera genèrica, podem considerar l'evolució del senyal en funció del temps i fer-hi un processament temporal, o bé podem fer el processament en funció de la freqüència. Aquesta diferència fonamental serà la distinció principal dels apartats 7.2 i 7.3.

7.2.1. Blocs sumadors

En l'apartat 7.1.3 ja hem vist que podíem utilitzar un OA per multiplicar/dividir un senyal $v_s(t)$. En processament del senyal, una acció bàsica s'anomena *bloc*; per tant, un circuit amplificador no inversor esdevé un bloc multiplicador. A continuació estudiarem els blocs sumadors i els blocs restadors.

A la figura 7.15 hi ha descrit el circuit del sumador.

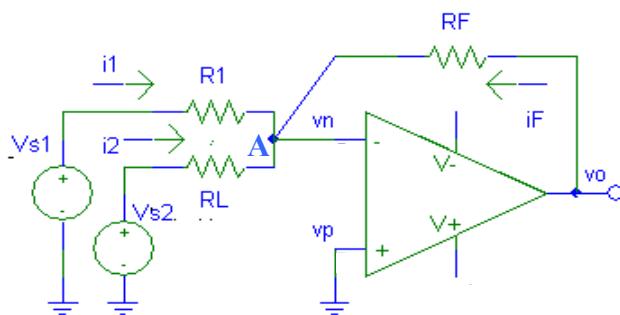


Figura 7.15. Circuit esquemàtic d'un bloc sumador.

En aquest cas, els dos senyals que s'han de sumar (v_{s1} i v_{s2}) conflueixen en el nus A . Considerant que $i_n = 0$, la llei de nusos esdevé en aquest punt: $i_1 + i_2 + i_F = 0$, d'on:

$$i_1 = \frac{v_{s1}}{R_1}, \quad i_2 = \frac{v_{s2}}{R_2} \quad i - i_F = \frac{v_o}{R_F},$$

ja que $v_n = v_p = 0$; per tant:

$$v_o = -\frac{R_F}{R_1} v_{s1} - \frac{R_F}{R_I} v_{s2}$$

En el cas de $R_1 = R_2 = R_F$, obtenim:

$$V_\rho = -(v_{s1} + v_{s2}). \quad (7.11)$$

Com es pot veure, la sortida és la suma de les entrades, però amb el signe canviat. Per tant, es tracta d'un sumador inversor. Òbviament, es veu que, si en comptes de dues fonts en tinguéssim un nombre diferent, el resultat seguiria sent el mateix.

El següent bloc que tractarem és el restador. A la figura 7.15 hi ha representat el seu circuit.

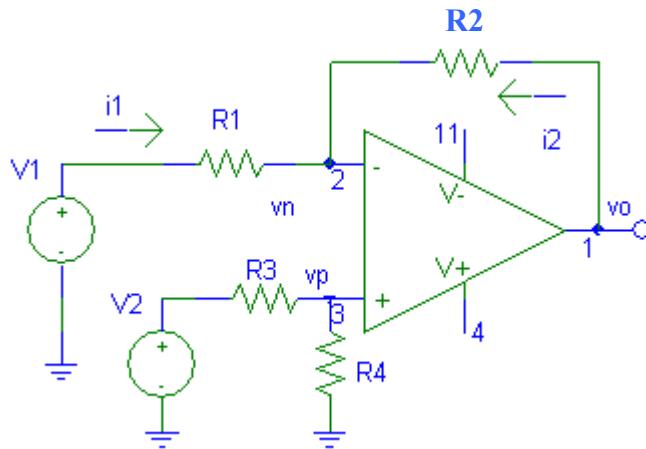


Figura 7.16. Circuit d'un bloc restador.

Per analitzar aquest circuit aplicarem el principi de superposició. Primer considerarem que $v_2 = 0$ V i que la sortida és v_{o1} . En segon lloc, prenem $v_1 = 0$ V, i la sortida v_{o2} . D'aquesta manera:

$$V_o = v_{o1} + v_{o2}. \quad (7.12)$$

Fent $v_2 = 0$ reconeixem un amplificador inversor i, per tant:

$$v_{o1} = -\frac{R_2}{R_1} v_1. \quad (7.13)$$

Igualment, si fem $v_1 = 0$, reconeixem un amplificador no inversor amb un divisor de tensió a l'entrada; així:

$$v_{o2} = \underbrace{\frac{R_4}{R_3 + R_4}}_{\text{Divisor de tensió}} \cdot \underbrace{\frac{R_1 + R_2}{R_1}}_{\text{No-inversor}} \cdot v_2. \quad (7.14)$$

Si substituïm 7.14 i 7.13 a 7.12 obtindrem:

$$v_o = \frac{R_4}{R_3 + R_4} \cdot \frac{R_1 + R_2}{R_1} \cdot v_2 - \frac{R_2}{R_1} v_1, \quad (7.15)$$

i en el cas notable de $R_1 = R_2 = R_3 = R_4$ veiem que:

$$v_o = v_2 - v_1. \quad (7.16)$$

Per tant, podem restar dos senyals.

Cadascun d'aquests circuits s'ha presentat com un bloc perquè habitualment l'anàlisi i el disseny de sistemes analògics té lloc en l'àmbit dels diagrames funcionals o de blocs. A més, en els OA existeix una relació quasi unívoca entre els diagrames de blocs i els circuits que instrumenten la funcionalitat del sistema.

A la figura 7.17 s'han simbolitzat diversos diagrames de blocs. En el primer cas ja sabem que es tracta d'un amplificador, inversor si $K < 0$ i no inversor si $K > 0$. En el segon cas es tracta d'un sumador, i, finalment, tenim un bloc amb funcions combinades.

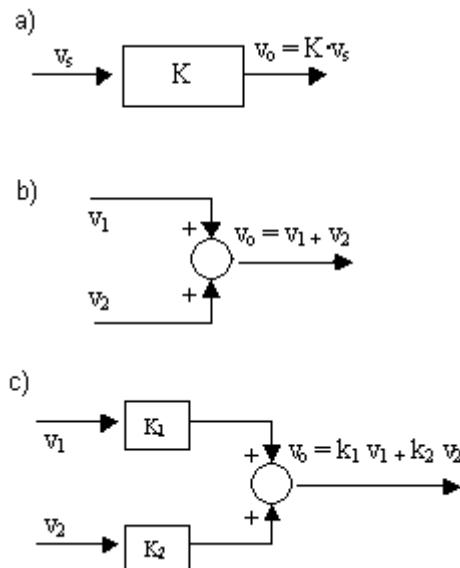


Figura 7.17. Diagrames de blocs: a) bloc amplificador, b) bloc sumador i c) funció combinada.

7.2.2. Blocs derivadors i integradors

En el cas que haguéssim de trobar la derivada, proposem el bloc corresponent al circuit de la figura 7.18 (esquerra):

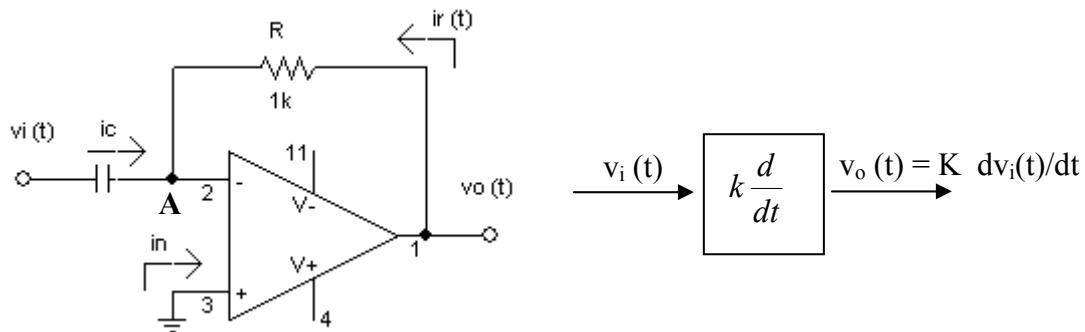


Figura 7.18. A l'esquerra, circuit d'un bloc diferenciador. A la dreta, diagrama d'un bloc diferenciador.

Com ja sabem, en un condensador:

$$V_C = Z_C I_C = \frac{I_C}{C_S}, \quad \text{i, antittransformant-ho:} \quad i_c(t) = C \frac{dV_c(t)}{dt}, \quad (7.17)$$

on suposem una càrrega nul·la a temps 0. D'altra banda, en el node A podem expressar la llei de nusos de la manera següent:

$$i_c + i_R = i_n. \quad (7.18)$$

És per això que, com que $v_+ = v_-$, tenim $i_n = i_p = 0$, però com que $v_+ = 0$, aleshores $v_- = 0$, i, per tant:

$$V_o = i_R R. \quad (7.19)$$

Si substituïm 7.19 i 7.17 a 7.18, obtindrem:

$$\begin{aligned} C \frac{dv_i(t)}{dt} + \frac{v_o(t)}{R} &= 0, \\ \text{o bé:} \quad v_o(t) &= -RC \frac{dv_i(t)}{dt}. \end{aligned} \quad (7.20)$$

Cal tenir present que, com que $v_- = 0$, $v_c = v_i$. Com s'aprecia, en el resultat la sortida és la derivada temporal de l'entrada. Aquest bloc sol ser representat mitjançant el diagrama de bloc de la figura 7.18 (dreta).

Només intercanviant R per C podem convertir el circuit en un integrador (figura 7.19 esquerra). En aquest cas, en el node A tindrem:

$$i_R(t) + i_c(t) = 0, \quad (7.21)$$

$$\text{on} \quad i_c(t) = C \frac{dv_o(t)}{dt} \quad (7.22)$$

$$\text{i} \quad i_R(t) = \frac{v_i(t)}{R}. \quad (7.23)$$

I així, substituint 7.23 i 7.22 a 7.21 obtenim:

$$\frac{v_i(t)}{R} + C \frac{dv_o(t)}{dt} = 0,$$

$$\text{i, integrant-ho:} \quad v_o(t) = -\frac{1}{RC} \int_{-\infty}^t v_i(\tau) d\tau. \quad (7.24)$$

Així, veiem que la sortida $v_o(t)$ és la integral de l'entrada $v_i(t)$. Representem aquest bloc a la figura 7.19 (dreta).

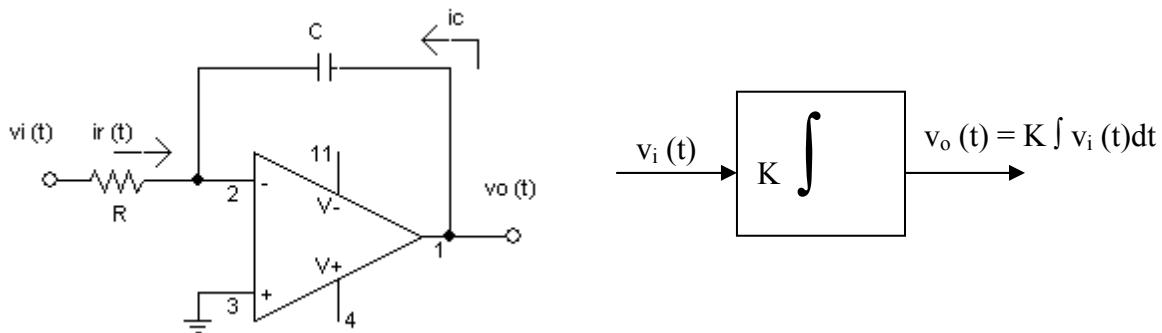


Figura 7.19. A l'esquerra, esquema d'un circuit integrador. A la dreta, diagrama d'un bloc integrador.

7.2.3. Bloc seguidor

Una de les transformacions més simples, però alhora una de les més habituals, consisteix en un multiplicador amb $K = 1$ (figura 7.20). En aquest cas, $v_o = v_i$. Aquests tipus de blocs estan concebuts més aviat per assegurar la transmissió del senyal, per això s'anomenen *seguidors*. Clarament, podem agafar el model de l'amplificador no inversor i fer $R_1 = 0$ i $R_2 = \infty$, com mostra la figura 7.21, on es dedueix simplement que $v_o = v_i$.

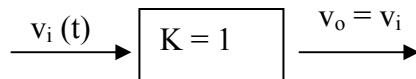


Figura 7.20. Bloc seguidor.

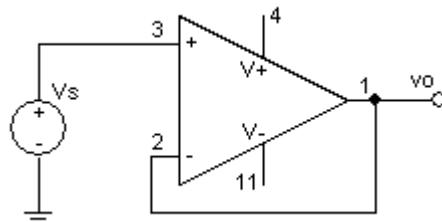


Figura 7.21. Circuit d'un seguidor.

Aquest tipus de circuit també és utilitzat en sistemes que requereixen adaptacions d'impedàncies. Si recordem la taula 7.1, els OA tenen una impedància d'entrada idealment infinita i una de sortida idealment zero. Això significa que als OA l'entrada de corrent serà mínima i la sortida, màxima, i això té moltes utilitats. Per exemple (figura 7.22), podem tenir un ordinador que disposi d'un sistema d'adquisició de dades analògiques (un A/D). Amb aquest, pretenem llegir els estímuls de tensió del sistema S . Si la impedància de sortida de S és inferior a la de l'entrada de l'A/D, desviarem tot el corrent a l'A/D i probablement el cremarem. Això no succeirà si col·loquem un seguidor, com a la figura, perquè la impedància d'entrada d'aquest segur que és més gran.

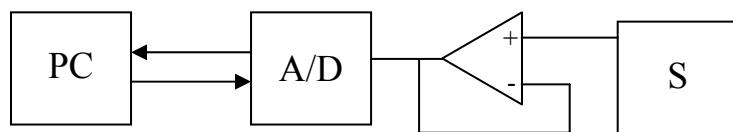


Figura 7.22. Sistema d'adquisició de dades.

7.2.4. Bloc comparador

El comparador és l'aplicació més simple de l'OA. En aquesta aplicació, no lineal, simplement es pretén determinar si una determinada tensió sobrepassa o no un cert llindar. Si ens fixem en l'exemple de la figura 7.23, veurem que, quan $v_s > Q_v$, aleshores $v_o = +V_{cc}$. Val a dir que en aquest tipus d'aplicacions el rang lineal és totalment menyspreable.

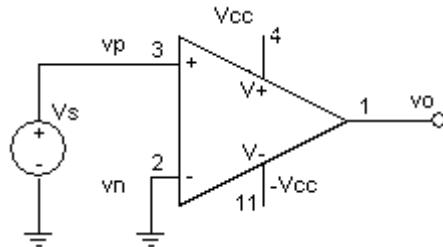


Figura 7.23. Circuit comparador.

Exemple 2. S'ha de dissenyar un sistema que dispari -15 V quan una certa tensió $v_i < 1$ V, i $+15$ V quan $v_i > 1$ V. Suposem:

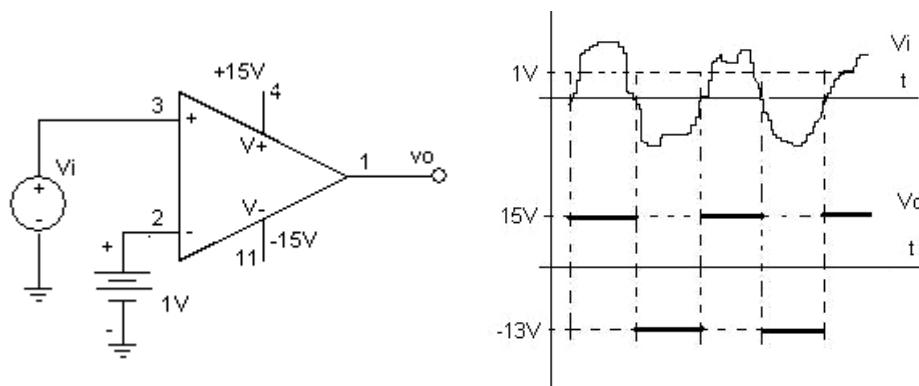


Figura 7.24. A l'esquerra, circuit de l'exemple 2. A la dreta, senyals de l'exemple 2.

Simplement, amb el circuit de la figura 7.24 s'aconsegueix l'efecte de la comparació.

Clarament, les aplicacions dels blocs comparadors són molt grans. Qualsevol tipus de sistema que es pugui concebre com una comparació és susceptible d'utilitzar aquest bloc; per exemple: alarmes, indicadors multiposició, disparadors...

7.3. Processament del senyal a l'espai de les freqüències

Com hem vist en l'apartat anterior, l'ús dels diferents blocs amb OA permet realitzar funcions lineals (o no lineals, com els comparadors) amb senyals d'entrada al sistema. Els senyals de sortida tenen un valor en cada moment del temps, en funció del valor del senyal d'entrada en aquell moment; n'és l'excepció el bloc integrador, on el senyal de sortida en un moment determinat depèn del senyal d'entrada en tots els moments anteriors; *i. e.*, propietat de memòria.

Alternativament, el senyal es pot representar en funció de la freqüència. De fet, hi ha diversos teoremes matemàtics que asseguren que tot senyal que compleixi unes propietats es pot descompondre en sumes de sinus o cosinus i, per tant, té un conjunt de freqüències que el descriuen. El processament del senyal a l'espai de les freqüències és molt usual, tant en electrònica analògica, que és el que farem aquí, com en els microcontroladors o *software*. Per exemple, el trobem en estàndards de compressió de dades, com l'MP3 o la transmissió de veu per mòbil, que permet rebutjar un conjunt de freqüències inaudibles ($f < 300$ Hz i $f > 3$ kHz) per tal de no processar dades inútils i poder comprimir la informació.

7.3.1. Filtres actius

Com hem vist en l'apartat 7.3.2, diverses combinacions de R i C produueixen el rebuig de freqüències altes (el passabaix) o baixes (el passaalt). Vegeu la figura 7.25:

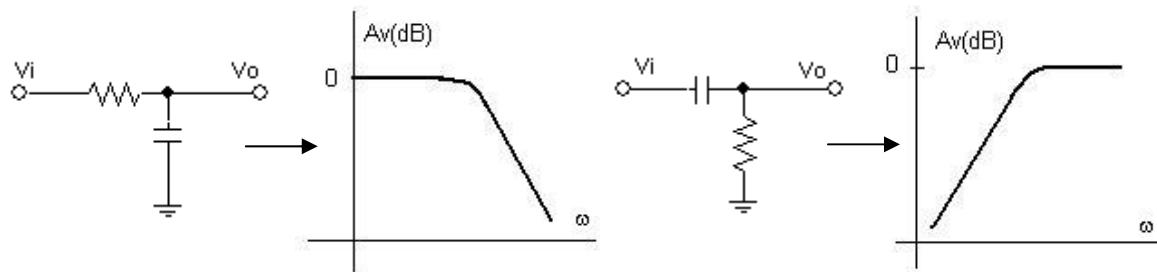


Figura 7.25. A l'esquerra, circuit i diagrama de Bode d'un filtre passabaix. A la dreta, circuit i diagrama de Bode d'un passaalt.

Els filtres actius amb R , C i L , que són elements passius, donen lloc a filtres passius. Això significa que el guany en dB mai no pot ser superior a 0, o, el que és el mateix, $V_o \leq V_i$. Mitjançant OA, i R , C i L , es poden aconseguir guanys superiors i dissenys de filtres més perfectes, com veurem.

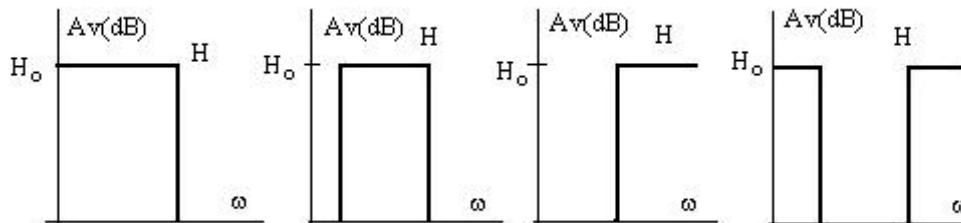


Figura 7.26. Diagrama de Bode dels diferents filtres ideals. D'esquerra a dreta: filtres passabaix, passabanda, passaalt i rebutjabanda.

Les característiques ideals dels diferents filtres (passabaix, passabanda, passaalt i rebutjabanda) es mostren a la figura 7.26. Els diagrames de Bode corresponents ens mostren com haurien de ser aquests filtres per ser perfectes. Utilitzarem H per descriure la funció de transferència i $H_o = H(s=0)$.

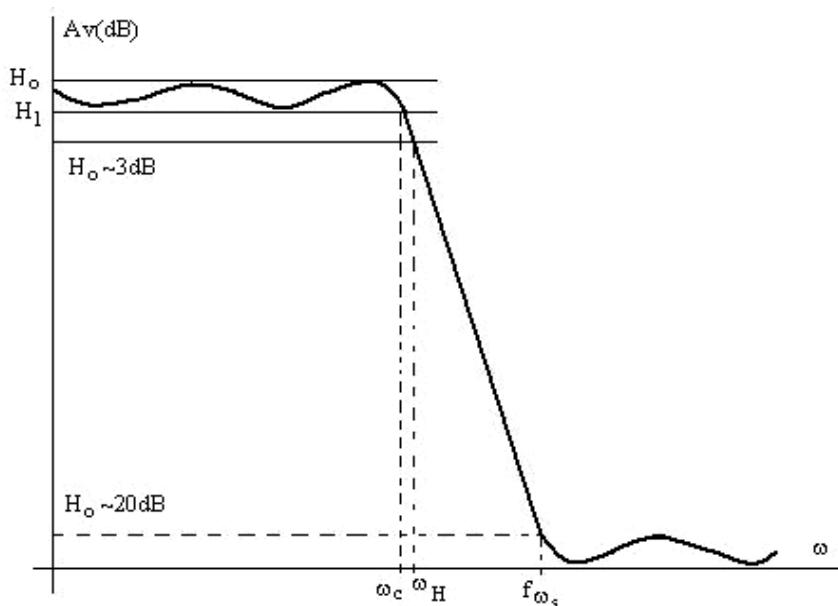


Figura 7.27. Diagrama de Bode d'un passabaix

No obstant això, les característiques reals dels filtres actius mostren algunes diferències, com es pot veure a la figura 7.27 per al cas del passabaix. En primer lloc, el filtre no mostra mai transicions abruptes i està caracteritzat pel pendent de la transició. En un passabaix real tenim que a la freqüència de tall (ω_H) s'ha produït un descens de 3 dB en H_0 . D'altra banda, la resposta mai no és plana, per la qual cosa es pot observar un arrissat o *ripple* que sol ser d'uns 0.5 dB.

Per dissenyar els filtres, veurem en primer lloc un conjunt d'expressions matemàtiques per a H (polinomis de Butterworth i Chebyshev) i després la seva implementació en un circuit (cel·les Sallen Key).

Polinomis de Butterworth

En els polinomis de Butterworth estem considerant funcions de transferència del tipus:

$$H_n(s) = \frac{H_o}{B_n(s)}, \quad (7.25)$$

de manera que la resposta en freqüència és ($s=j\omega$):

$$|H_n(j\omega)|^2 = \frac{H_o^2}{1 + \left(\frac{\omega}{\omega_o}\right)^{2n}}. \quad (7.26)$$

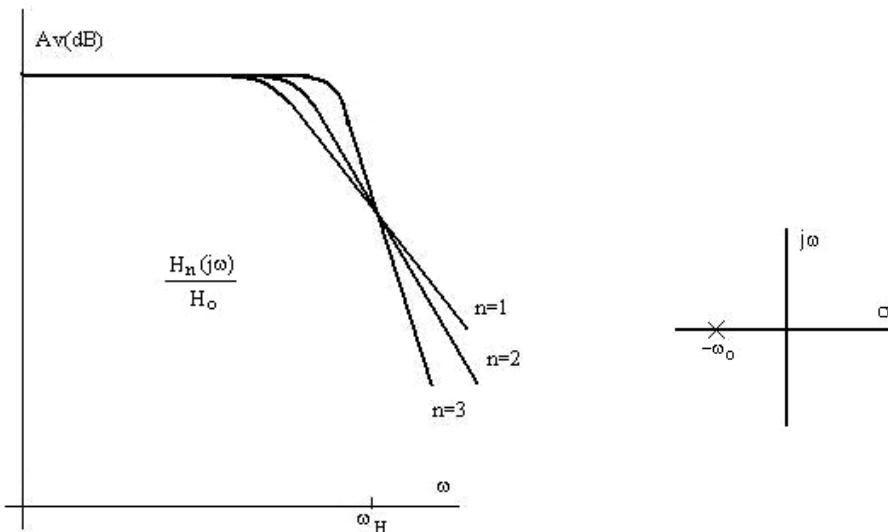


Figura 7.28. A l'esquerra, diagrama de Bode d'un filtre Butterworth d'ordre n . A la dreta, diagrama de pols i zeros.

Com veiem a la figura 7.28, com més gran és n , l'ordre del filtre, més s'aproxima aquest a la resposta ideal. Els polinomis $B_n(s)$ que donen respostes freqüencials requerides estan descrits a la taula 7.2. Aquests polinomis tenen la propietat que les seves arrels (i, per tant, els pols de la funció de transferència) estan situades sobre una circumferència que és la unitat del diagrama de pols i zeros. Per exemple, si $n = 1$, tindrem:

$$H_1(s) = \frac{H_o}{\frac{s}{\omega_o} + 1}. \quad (7.27)$$

Com es pot veure, aquest filtre té un pol a $s = -\omega_0$, semiplà negatiu; per tant, hi ha estabilitat, i a $\omega = \omega_0$ el guany caurà a 20 dB/dècada.

Polinomis de Chebyshev

S'utilitzen quan es tolera un cert arrissat en la banda passant. Aquests polinomis donen lloc a un mòdul de la funció de transferència:

$$|H(j\omega)| = \frac{H_o}{\sqrt{1 + \varepsilon^2 C_n^2 \left(\frac{\omega}{\omega_c}\right)}}, \quad (7.28)$$

on:

$$C_n\left(\frac{\omega}{\omega_c}\right) = \begin{cases} \cos\left(n \cdot \arccos\left(\frac{\omega}{\omega_c}\right)\right) & 0 \leq \frac{\omega}{\omega_c} \leq 1 \\ \cos\left(n \cdot \operatorname{arccosh}\left(\frac{\omega}{\omega_c}\right)\right) & \frac{\omega}{\omega_c} > 1 \end{cases}.$$

El paràmetre ε està relacionat amb l'arrissat del passabanda Y , on aquest, expressat en dB, és:

$$\varepsilon^2 = 10^{\frac{Y}{20}} - 1 \quad (7.29)$$

Així, per exemple, si $Y = 0.5$ dB, $\varepsilon = 0.3493$.

En aquest cas també es pot utilitzar l'expressió 7.25. Els polinomis obtinguts estan expressats a la taula 7.3.

Taula 7.2. Polinomis $B_n(s)$ de Butterworth

| n | $B_n(s)$ |
|---|--|
| 1 | $\frac{s}{\omega_0} + 1$ |
| 2 | $\frac{s^2}{\omega_0^2} + \sqrt{2} \frac{s}{\omega_0} + 1$ |
| 3 | $\left(\frac{s}{\omega_0} + 1\right) \left(\frac{s^2}{\omega_0^2} + \frac{s}{\omega_0} + 1 \right)$ |

Seguint un procediment similar, també es poden construir els polinomis corresponents a filters passaalt, passabanda i rebuig de banda.

Taula 7.3. Polinomis $B_n(s)$ de Chebyshev

| n | $B_n(s)$ |
|---|--|
| 1 | $\frac{s}{\omega_0} + 2.863$ |
| 2 | $\frac{s^2}{\omega_0^2} + 1.425 \frac{s}{\omega_0} + 1.516$ |
| 3 | $\left(\frac{s}{\omega_0} + 0.626\right) \left(\frac{s^2}{\omega_0^2} + 0.626 \frac{s}{\omega_0} + 1.142 \right)$ |

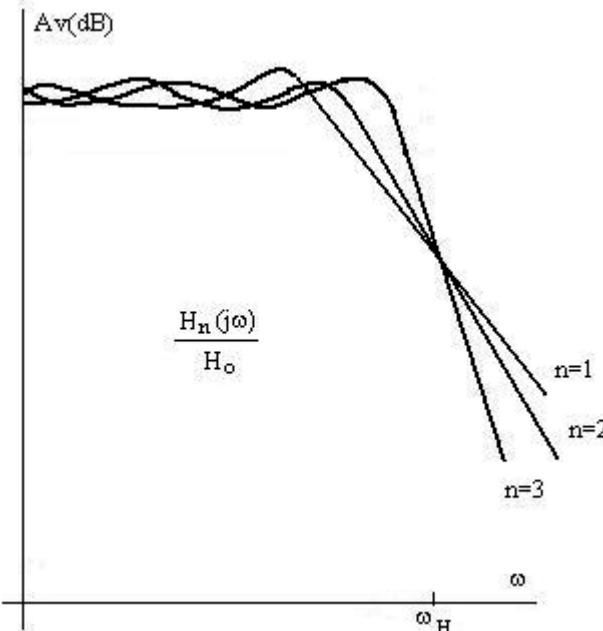
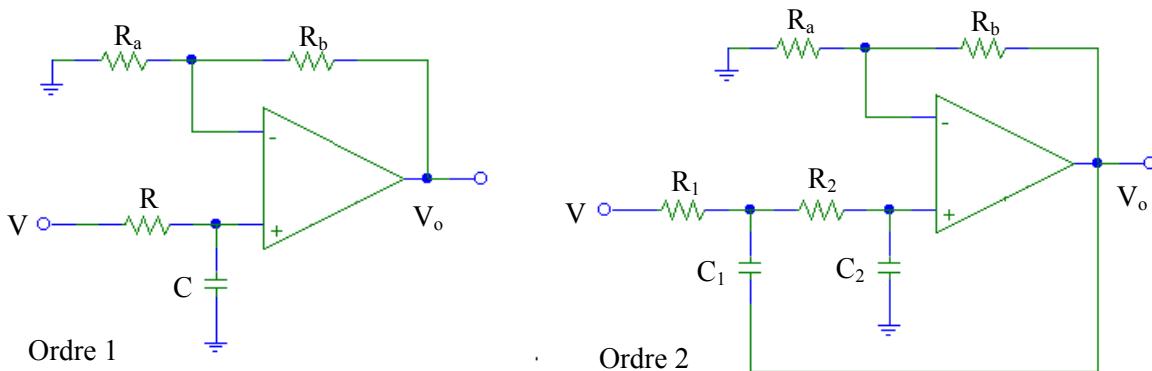


Figura 7.29. Representació fins a l'ordre 3 del polinomi de Chebyshev en un diagrama de Bode.

Cel·les Sallen Key

En l'obtenció de filtres d'ordres superiors el que es fa és connectar en cascada filtres d'ordre 1 i 2. Els filtres d'ordre 1 i 2 estan ben caracteritzats i es construeixen mitjançant els circuits anomenats *cel·les de Sallen Key* (figura 7.30).



$$H_s = \frac{H_0}{SRC + 1}, \quad H_s = \frac{H_0}{R^2 C^2 s^2 + RCS(3 - A_V) + 1}, \quad \text{on } R_I = R_2 = R \text{ i } C_I = C_2 = C.$$

$$\omega_o = \frac{1}{RC} \quad i \quad H_0 = 1 + \frac{R_B}{R_A}$$

Figura 7.30. Circuits de les cel·les Sallen-Key d'ordre 1 i 2, i funcions de transferència corresponents.

Les funcions de transferència, que estan proposades com a problemes a la col·lecció de problemes, mostren que les cel·les són passabaixos. Aquestes es poden convertir en passaalt si canviem les R per C . A més, l'associació en cascada d'un passaalt i un passabaix genera un passabanda o un rebuig de banda.

En el cas d'ordre $n = 2$, cal que $A_V < 3$; si no, es pot demostrar que apareix un pol en el semiplà dret i, per tant, el sistema no és estable.

7.3.2. Oscil·ladors i generadors de funcions

Existeixen tres formes bàsiques d'ones àmpliament utilitzades: l'ona sinusoïdal (utilitzada en la generació de freqüències), l'ona quadrada (per a les funcions de rellotge) i la rampa (generació de bases de temps).

- *Oscil·ladors sinusoïdals*: els oscil·ladors han de ser capaços de generar senyal de sortida en absència de senyal d'entrada. Si considerem un sistema realimentat amb guany:

$$A = \frac{A(s)}{1 + A(s)\beta} \quad (7.30)$$

Això succeeix quan apareix un pol, $A(j\omega_0)\beta = -1$, on pot haver-hi sortida sense entrada. No obstant això, la sortida mai no serà infinita, sinó que estarà limitada per l'alimentació dels dispositius, típicament $\pm V_{cc}$ en un OA.

El criteri de Barkhausen estableix que la freqüència a la qual oscil·la un oscil·lador sinusoïdal compleix:

$$A(j2\pi \cdot f_o)\beta = T(j2\pi \cdot f_o) = -1. \quad (7.31)$$

Això fa que hi hagi diverses estratègies. Es poden utilitzar circuits LC ($L||C$), que són oscil·ladors naturals, i compensar les pèrdues amb dispositius amb resistència incremental negativa. Alternativament, es poden utilitzar circuits amb OA com el pont de Wien (figura 7.31).

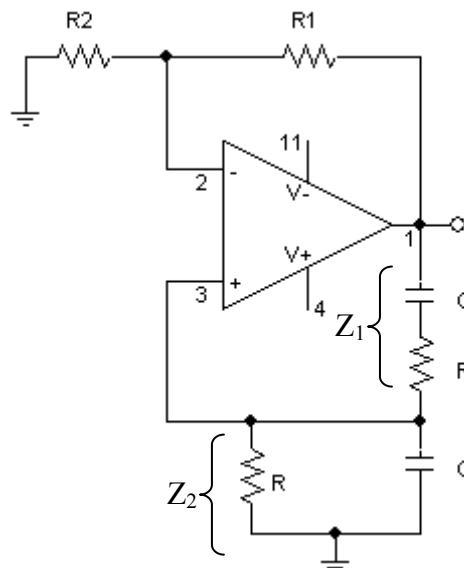


Figura 7.31. Oscil·lador amb pont de Wien.

Aquest pont conté dues vies de realimentació: una de positiva, on Z_1 i Z_2 determinen la freqüència de l'oscil·lació, i una de negativa, on R_1 i R_2 fixen l'amplitud / el guany de l'oscil·lació:

$$T(s) = -\left(1 + \frac{R_1}{R_2}\right) \frac{Z_2}{Z_1 + Z_2} \quad \text{on}$$

$$Z_1 = \frac{RCs + 1}{Cs} \quad i \quad Z_2 = \frac{R}{RCs + 1} \quad . \quad (7.32)$$

L'aplicació del criteri de Barkhausen (7.31) dóna:

$$f_o = \frac{1}{2\pi RC} \quad \text{amb} \quad R_1 = 2R_2 \quad \text{si} \quad \begin{cases} \operatorname{Re} T(s) = -1 \\ \operatorname{Im} T(s) = 0 \end{cases} \quad (7.33)$$

- *Generador d'ones quadrades*: en aquest cas, el circuit de la figura 7.32 actua com un comparador:

$$\text{si } v_+ > v_- \rightarrow v_o = V_{CC}$$

$$\text{si } v_+ < v_- \rightarrow v_o = -V_{CC}$$

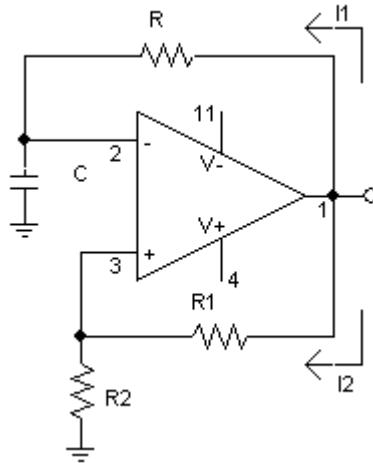


Figura 7.32. Generador d'ones quadrades

Suposem que $v_o = V_{CC}$; aleshores, el condensador C es carregarà i $i_i = \frac{V_{CC}}{R + \frac{1}{Cs}}$.

La tensió a v_- serà la d'un divisor de tensió respecte a $v_o (= V_{CC})$, i així $v_- = \frac{V_{CC} \frac{1}{Cs}}{R + \frac{1}{Cs}}$.

D'altra banda, la realimentació positiva es realitza a través del divisor de tensió de R_1 i R_2 , i així $v_+ = \frac{V_{CC} R_2}{R_1 + R_2}$.

La tensió v_- creixerà a mesura que el condensador es carregui fins que $v_- = v_+$, moment en què canviarà a $+V_{CC}$. En la seva càrrega, el condensador segueix una llei:

$$v_-(t) = V_{CC} \left(1 - e^{-t/RC}\right), \quad (7.34)$$

fins que $\frac{V_{CC}R_2}{R_1 + R_2} = V_-$. Aleshores es produeix la descàrrega del condensador:

$$v_-(t) = V_{CC} \left(1 + \frac{R_2}{R_1 + R_2} \right) e^{-t/RC} - V_{CC} \quad (7.35)$$

i s'obté un període: $T = 2RC \ln \left(1 + \frac{2R_2}{R_1} \right)$.

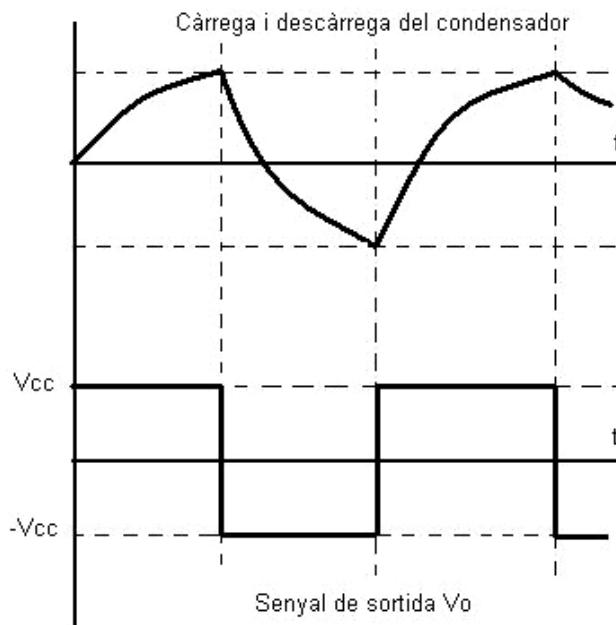


Figura 7.33. Evolució de la tensió del condensador i tensió de sortida en un generador d'ones quadrades.

- *Generació de senyal triangular:* tant el generador sinusoïdal com el d'ones quadrades poden simbolitzar-se, respectivament, en diagrames de blocs de la manera següent:



on, a diferència dels blocs vistos anteriorment, aquests no tenen entrada. Doncs bé, com sabem, la integral de la funció d'ona quadrada és una rampa; per tant, per obtenir-la només hem d'aplicar un bloc integrador a la sortida d'un generador d'ones quadrades:



BIBLIOGRAFIA

BERTRAN, E.; MONTORO, G. *Circuitos y sistemas lineales. Curso de laboratorio*. Barcelona: Edicions UPC, 2000.

SEDRA, A. S.; SMITH, K. C. *Circuitos microelectrónicos*. Oxford University Press.

THOMAS, R. E.; ROSA, A. J. *Circuitos y señales*. Ed. Reverté, 1992.

Apunts de l'assignatura Electrònica Aplicada del professor Blas Garrido. Tema 1: «Sistemes no lineals». A: <http://dossiers.ub.edu/docs/5050/tema3-talqual.pdf>. Inclou una descripció dels OA i aplicacions d'aquests.

CAPÍTOL VIII

8. CONVERSIONS A/D I D/A

8.0. Introducció

En el seu estat natural, els senyals que porten informació (voltatge, corrent, càrrega, temperatura, temps, etc.) tenen forma analògica. Però, per fer processat, transmissió o emmagatzematge d'aquests senyals, sovint és més convenient expressar les variables en forma digital. A més, des del punt de vista dels sensors i dels actuadors, la problemàtica és la mateixa: els sensors proporcionen senyal en forma analògica; els actuadors necessiten rebre ordres en forma analògica; però el tractament moltes vegades es fa en forma digital.

Els circuits de conversió de dades són la interfície necessària per relacionar els dominis analògic i digital. En aquest tema veurem diversos tipus bàsics de circuits que formen el nucli de les aplicacions dedicades a la conversió analògica-digital i/o digital-analògica.

8.1. Convertidors Digital – Analògic (D/A)

En aquest apartat examinarem tres formes diferents d'aconseguir senyals analògics a partir de senyals digitals i els paràmetres que caracteritzen aquest tipus de circuits. Però primer analitzem alguns conceptes lligats a la conversió digital-analògica.

Un convertidor digital-analògic (o DAC de l'anglès Digital-Analog Converter) té com a entrada una paraula de n bits ($b_1 b_2 b_3 \dots b_n$) i la seva sortida és de la forma:

$$V_0 = K_v \cdot V_r \cdot (b_1 \cdot 2^{-1} + b_2 \cdot 2^{-2} + \dots + b_n \cdot 2^{-n})$$

on V_r rep el nom de tensió de referència i K_v és una constant que ens informa del guany. Els bits b_k poden prendre els valors 0 ó 1 depenent de l'estat lògic de la corresponent entrada.

A la quantitat $V_{fs} = K_v \cdot V_r$, l'anomenem *rang de fons d'escala* (FSR). Típicament pren valors de 2.5 V, 5.0 V i 10.0 V. La sortida pot prendre 2^n valors diferents. Es coneix com a *rang dinàmic* a la quantitat $20 \cdot \log_{10}(2^n)$. Els valors de sortida van des de 0 fins a $V_{fs} \cdot (1 - 2^{-n})$. A aquesta darrera quantitat se l'anomena *valor de fons d'escala* i sempre és menor que el rang de fons d'escala. A la contribució del bit de menor pes (LSB) se l'anomena *resolució* i val $V_{fs} / 2^n$.

La figura 8.1 ens mostra el diagrama funcional d'un DAC i la seva funció de transferència normalitzada per al cas d'un DAC ideal de 3 bits.

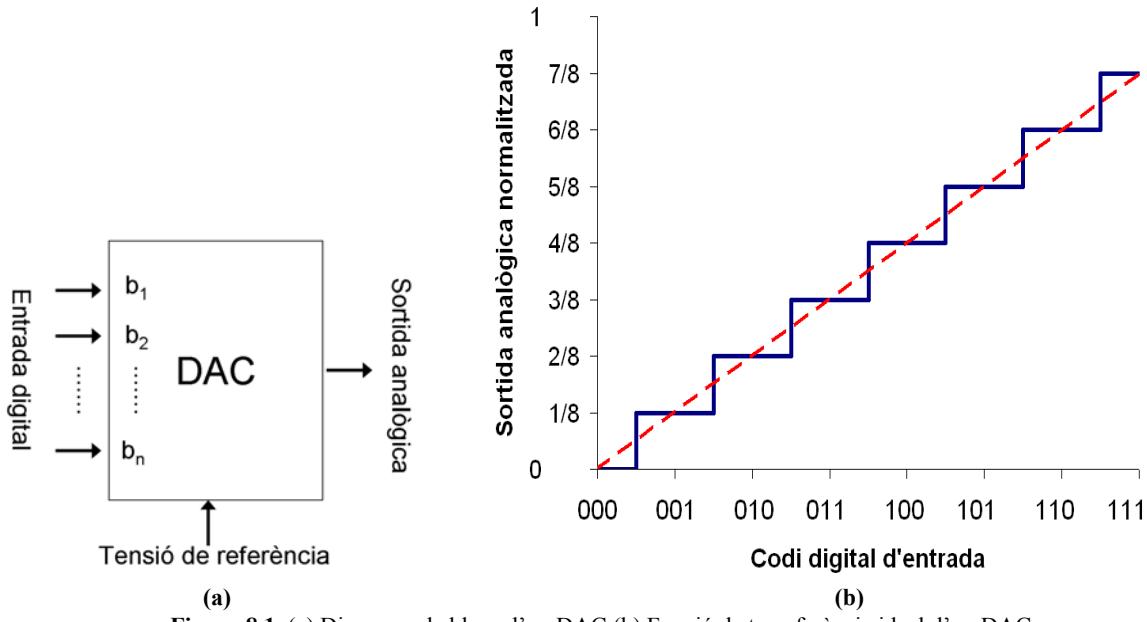


Figura 8.1. (a) Diagrama de blocs d'un DAC (b) Funció de transferència ideal d'un DAC.

La funció de transferència té forma d'escala amb l'alçada de cada esglao igual a la resolució. Per descomptat, com més gran és n , més poder de resolució té el DAC i més s'assembla l'escala a la línia ideal (discontínua).

Per posar un exemple dels valors amb els que ens podem trobar considerem un DAC de 12 bits treballant amb un rang de fons d'escala $V_{fs} = 10.0V$. El seu rang dinàmic és $20 \cdot \log_{10} 2^{12} = 72.25 \text{ dB}$, el valor a fons d'escala és $10 \cdot (1 - 2^{-12}) = 9.9976 \text{ V}$ i la resolució $10 / 2^{12} = 2.44 \text{ mV}$, que també es pot expressar com un 0.0244 % del rang de fons d'escala.

8.1.1. Convertidor D/A de resistències ponderades

El seu nom en anglès és weighted-resistor DAC. Com es pot veure a la figura 8.2, el convertidor D/A de n bits utilitza un amplificador operacional per sumar una quantitat n de corrents. Aquests corrents deriven des de la tensió de referència V_r cap a diferents resistències.

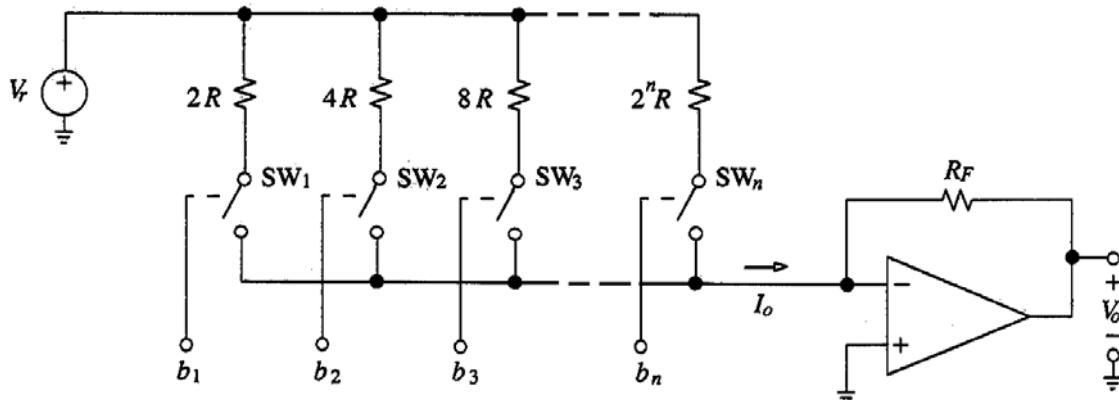


Figura 8.2. DAC de resistències ponderades.

Els valors de les resistències estan ponderats de tal forma que la tensió a la sortida, per acció de l'amplificador operacional i la resistència de realimentació RF , és de la forma:

$$V_0 = -\frac{R_F}{R} \cdot V_r \cdot (b_1 \cdot 2^{-1} + b_2 \cdot 2^{-2} + \dots + b_n \cdot 2^{-n})$$

on els coeficients b_k indiquen els valors dels bits de la quantitat digital a convertir. Així si $b_k=1$, l'interruptor SW_k està tancat (on) aportant-hi el corrent corresponent i si $b_k=0$ l'interruptor SW_k està obert (off) no afegint-hi cap corrent.

En el circuit el pas de corrent per la resistència menor el decideix el bit de més pes (MSB) i el pas per la resistència més elevada ve determinat pel bit de menor pes (LSB).

El principal inconvenient d'aquest tipus de convertidors és la diversitat de valors de resistències que es necessiten; el quocient entre la menor i la major és $1:2^{n-1}$. Per exemple, un DAC de 8 bits necessita 8 resistències de precisió de valors entre R i $128R$. La dificultat d'aconseguir i mantenir la relació entre resistències de forma acurada en una implementació monolítica restringeix aquest tipus de DAC a 8 bits o menys.

8.1.2. Convertidor D/A d'escala R-2R

El seu nom anglès és R-2R ladder DAC. És el mètode de conversió D/A més popular. Evita de forma molt elegant la necessitat de disposar d'una gran varietat de resistències d'un ampli rang. De fet només utilitza dos valors diferents sigui quin sigui el nombre de bits a convertir.

Si en el cas dels convertidors D/A de resistències ponderades tenim una tensió de referència comú i escalem les resistències, en el cas de l'escala R-2R el que fem és mantenir les resistències i escalar les tensions. Per aconseguir escalar les tensions calen unes resistències que separin els nodes adjacents. L'estructura utilitzada es pot veure a la figura 8.3.

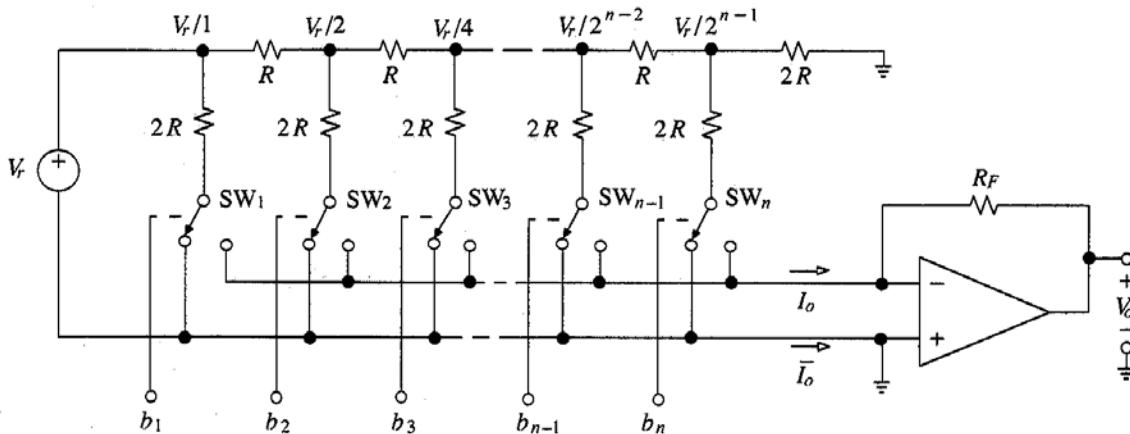


Figura 8.3. DAC d'escala R-2R.

Observem el node de més a la dreta, el corresponent al bit n . La impedància a la dreta d'aquest node és $2R$ que en paral·lel amb la resistència $2R$ que té cap avall fan $2R//2R=R$. Si posem una resistència R a la seva esquerra el divisor ens indica que la tensió adjacent per l'esquerra es doblarà. A més, el nou node també observa una impedància a la seva dreta de $2R$ per la qual cosa ens trobem en un cas anàleg a l'anterior i es pot estendre l'escala R-2R tant com es necessiti. En el node de l'esquerra la tensió serà la de referència i per tant el segon node tindrà $V_r / 2$, el tercer tindrà $V_r / 4$ i així fins el node n que tindrà una tensió $V_r / 2^{n-1}$.

La sortida d'aquesta configuració ve donada per la següent expressió, que coincideix amb la del DAC de resistències ponderades:

$$V_0 = -\frac{R_F}{R} \cdot V_r \cdot (b_1 \cdot 2^{-1} + b_2 \cdot 2^{-2} + \dots + b_n \cdot 2^{-n})$$

Malgrat que els DACs de escala R-2R necessiten el doble de resistències per fer la conversió que els DACs de resistències ponderades, el fet de no tenir un ampli ventall de valors el fa especialment indicat per integració monolítica.

8.1.3. Convertidor D/A potenciomètric

Utilitza una cadena de 2^n resistències en sèrie per dividir la tensió de referència V_r en 2^n intervals idèntics de magnitud $V_r / 2^n$. Un arbre binari d'interruptors, activats pels bits b_k , selecciona la tensió, una i només una, que es correspon amb el codi binari. Aquesta tensió s'encamina cap a un buffer d'alta impedància que si cal l'amplifica. La figura 8.4 ens mostra la implementació correspondent al DAC potenciomètric de 3 bits.

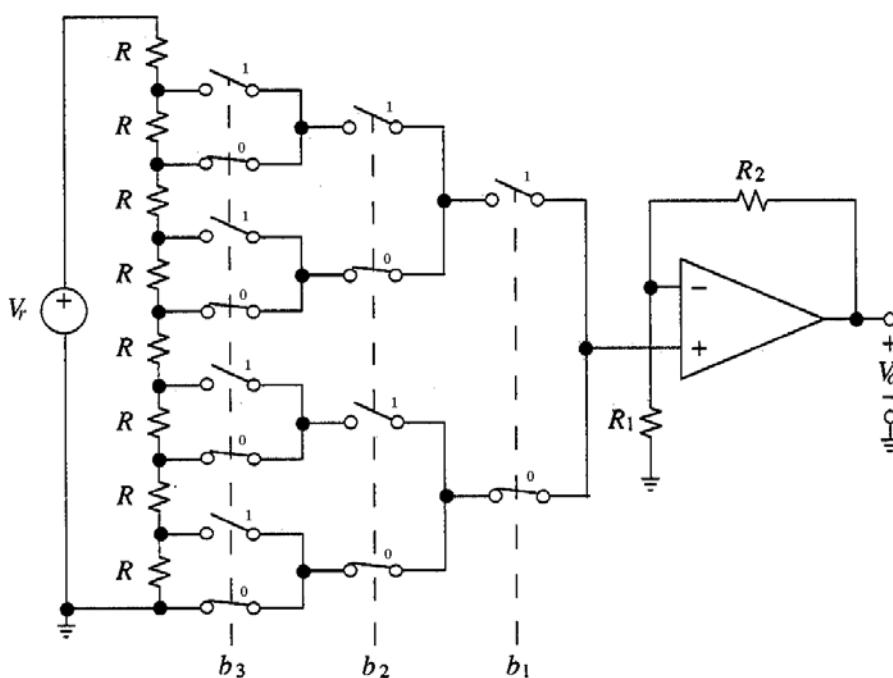


Figura 8.4. DAC potenciomètric.

És interessant observar que les tensions a la part superior i inferior de la cadena poden ser arbitràries. Funcionant d'aquesta manera el que aconseguírem seria interpolar entre les dues tensions amb una resolució de 2^n esgraons.

El principal inconvenient d'aquest mètode és que necessita un gran nombre de resistències (2^n) i interruptors ($2^{n-1} - 2$). Per aquesta raó els DACs potenciomètrics arriben només a 8 bits.

La seva aplicació més comú és formar part de sistemes de conversió analògica-digital.

8.1.4. Altres característiques d'un convertidor D/A

A més de les característiques fins ara comentades (tensió de referència, rang de fons d'escala, rang dinàmic, valor de fons d'escala i resolució) en tenim unes altres lligades amb els errors de conversió.

A la figura 8.5 podem veure alguns exemples de funcions de transferència que presenten errors de conversió relacionats amb les característiques que ara veurem.

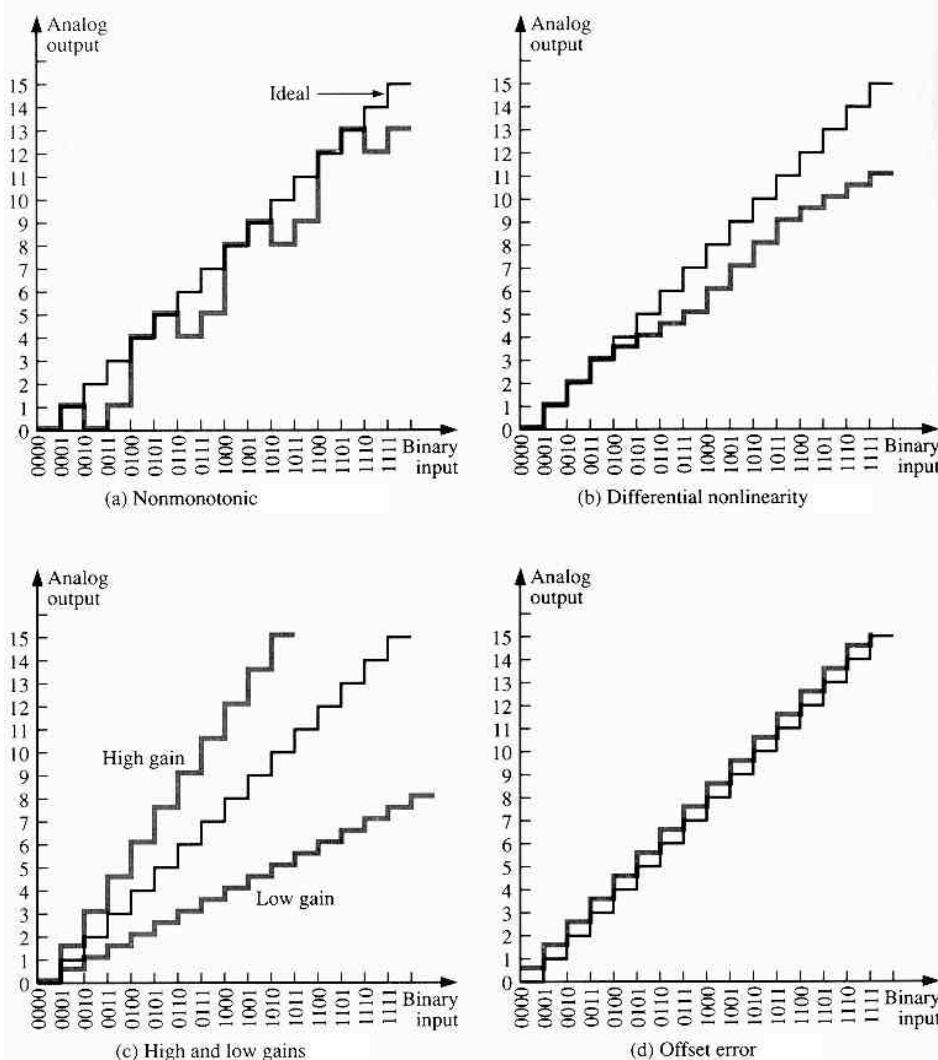


Figura 8.5. Errors de conversió en DACs.

Exactitud absoluta (absolute accuracy): màxima desviació de la sortida del DAC respecte la sortida ideal expressada per $V_0 = K_v \cdot V_r \cdot (b_1 \cdot 2^{-1} + b_2 \cdot 2^{-2} + \dots + b_n \cdot 2^{-n})$. S'expressa en fraccions de LSB. Si un DAC vol conservar la seva credibilitat fins al seu últim bit l'exactitud absoluta no pot ser pitjor que $\pm \frac{1}{2}$ LSB.

Error d'offset: Tensió a la sortida del DAC quan tots els bits a l'entrada són zero. Aquest error desplaça verticalment la funció de transferència (figura 8.5(d)).

Error de guany: Es produeix quan l'amplada de tots els esglaons, malgrat ser iguals entre elles, són diferents a l'amplada ideal. Aquest error provoca una rotació de la funció de transferència al voltant de l'origen (figura 8.5(c)).

No-linealitat diferencial: Màxima desviació de l'amplada d'un esglaó respecte l'amplada ideal (1 LSB). S'expressa en fraccions de LSB i és vital que no superi 1 LSB ja que si ho fa la funció de transferència esdevé no-monotònica (figura 8.5(b)).

No-monotonicitat: Característica d'un DAC que consisteix en que a l'incrementar el codi d'entrada

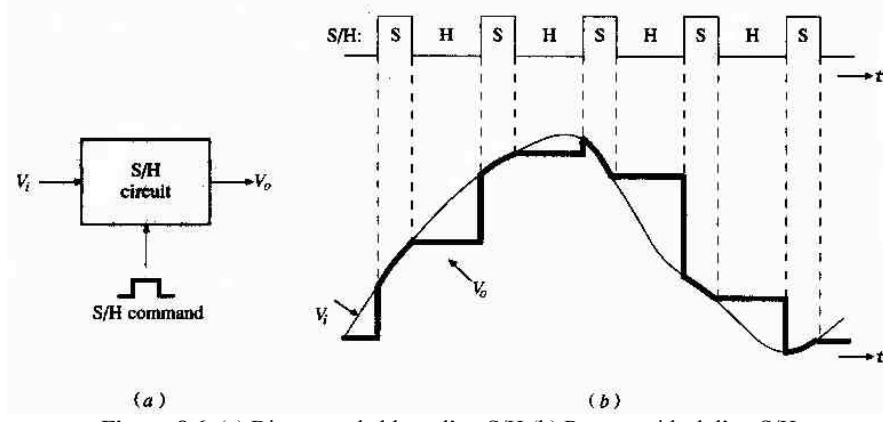
en una unitat la sortida disminueix el seu valor. La monotonicitat és fonamental en moltes de les aplicacions dels DACs, especialment en control on la no-monotonicitat pot provocar oscil·lacions (figura 8.5(a)).

Temps d'establiment: Temps que triga la sortida del DAC en establir-se en un marge de $\pm \frac{1}{2}$ LSB al voltant del valor final quan es produeix un canvi a l'entrada (generalment un canvi equivalent a tot el fons d'escala). Valors típics van des de 100 ns a 10 μ s depenen de l'arquitectura del DAC i del nombre de bits.

8.1.5. Sample & Hold

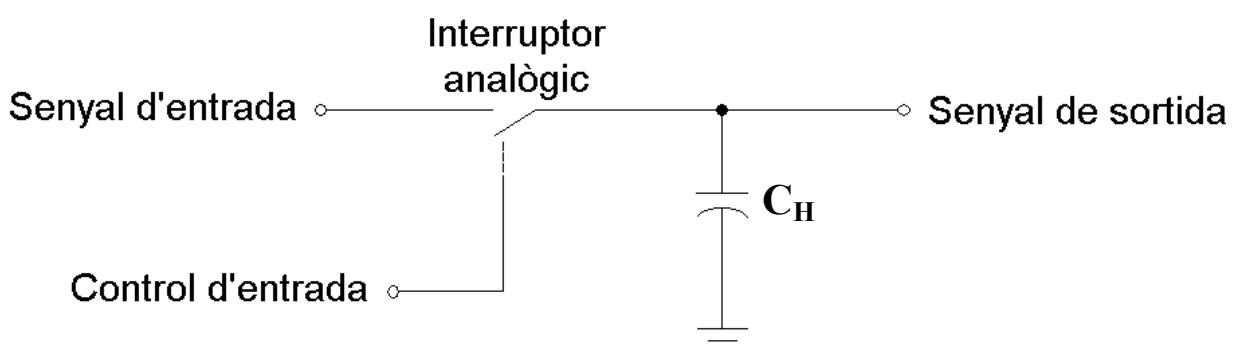
Els sample-and-hold (S/H) s'utilitzen sovint a l'entrada dels convertidors analògic-digital per mantenir el senyal constant mentre es procedeix a realitzar la conversió. És per això que estudiarem aquest tipus dispositiu abans de procedir a l'anàlisi del convertidors analògic-digital.

La funció d'un circuit sample-and-hold (S/H) és capturar el valor del senyal d'entrada quan rep una comanda de mostreig i mantenir-la a la sortida fins que arribi la següent ordre de mostreig. Així, a més dels terminals d'entrada i sortida, aquest dispositiu té un tercer terminal per permetre l'entrada de la comanda de mostreig. Aquesta comanda ha de tenir forma de pals. A la figura 8.6 es pot veure el diagrames de blocs d'un S/H i un exemple de la seva resposta ideal.



8.1.5.1. Sample & Hold bàsic

El dispositiu més bàsic que pot realitzar la funció de mostrejar i mantenir una tensió és una capacitat connectada a un interruptor (figura 8.7).



Però aquesta configuració tan simple té greus inconvenients. El comportament del dispositiu no serà el mateix per a diferents càrregues. Si la impedància d'entrada del circuit connectat a la sortida del S/H és petita, el condensador es podrà descarregar molt ràpidament no complint la seva tasca de mantenir la tensió. A més, des del punt de vista de l'entrada, el temps que trigarà en carregar-se el condensador a la tensió a mostrejar depèndrà de la impedància de sortida del circuit connectat a l'entrada del S/H.

Aquests inconvenients són evitats amb la configuració que es pot veure a la figura 8.8. En aquest cas el S/H el formen un interruptor analògic, una capacitat i dos amplificadors que fan la funció de buffer, un per l'entrada i un altre per la sortida.

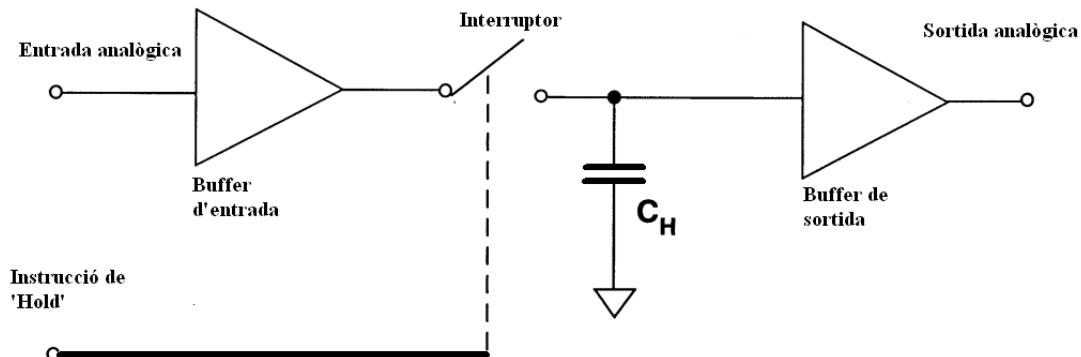


Figura 8.8. Circuit S/H bàsic.

Quan el nivell de l'entrada de control és alt, l'interruptor analògic està tancat (estat on) i permet el pas de la tensió d'entrada cap a la capacitació C_H . Aquesta capacitació es carrega a la tensió d'entrada. Quan acaba la comanda de mostreig s'obre (estat off) l'interruptor i la tensió es manté a C_H degut a la gran impedància que presenta la descàrrega a través del segon amplificador. A la sortida obtenim el valor de la tensió a la capacitat (figura 8.9).

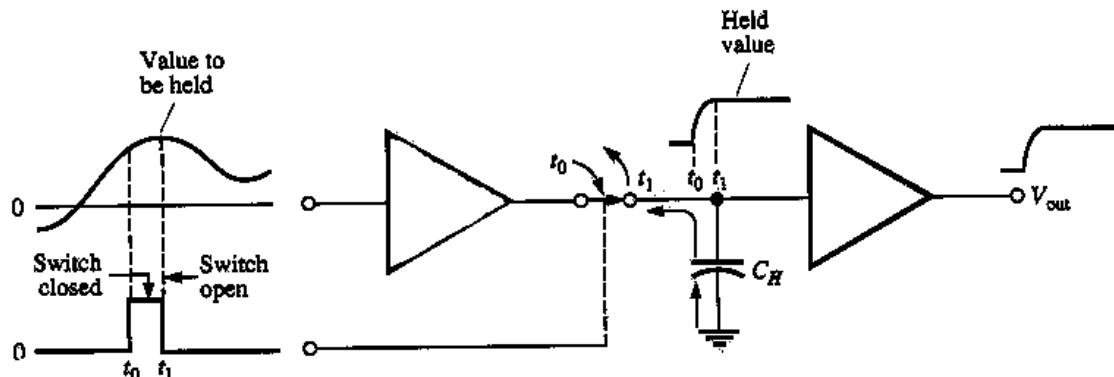


Figura 8.9. Funcionament bàsic d'un S/H.

Potser un nom més escaient per al S/H podria ser sample/track-and-hold ja que durant tota la fase de mostreig, vegi's la figura 8.6, el que fa el circuit realment és seguir la tensió d'entrada.

8.1.5.2. Exemple de Sample & Hold real

La figura 8.10 mostra el diagrama de blocs i la configuració dels terminals d'un S/H AD582. En ella s'observen els dos amplificadors i l'interruptor analògic. L'alimentació bipolar necessària per alimentar el circuit es connecta als terminals 5 i 10. La capacitació C_H és externa i s'ha de connectar al terminal 6. La tensió de control per establir els períodes de mostreig i manteniment s'aplica entre els terminals 11 i 12. La tensió d'entrada s'ha de col·locar al terminal 1 i la tensió de sortida la obtenim al terminal 8. Els terminals 3 i 4 permeten connectar un potenciòmetre per ajustar les tensions d'offset i el

terminal 9 ens permet accés al camí de realimentació de forma que podrem modificar el guany total del circuit. Les figures 8.11a i 8.11b ens mostren dues configuracions típiques del S/H AD582.

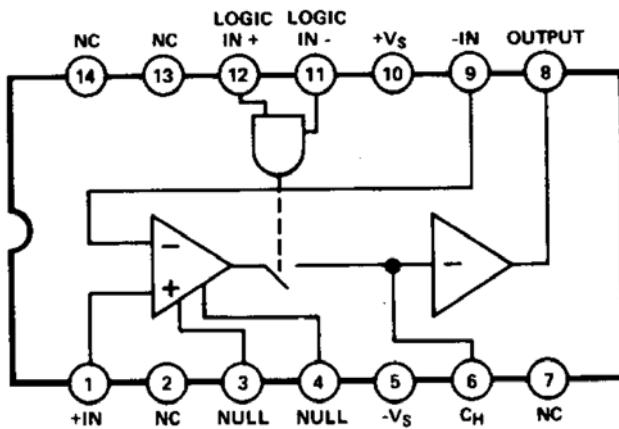


Figura 8.10. AD582.

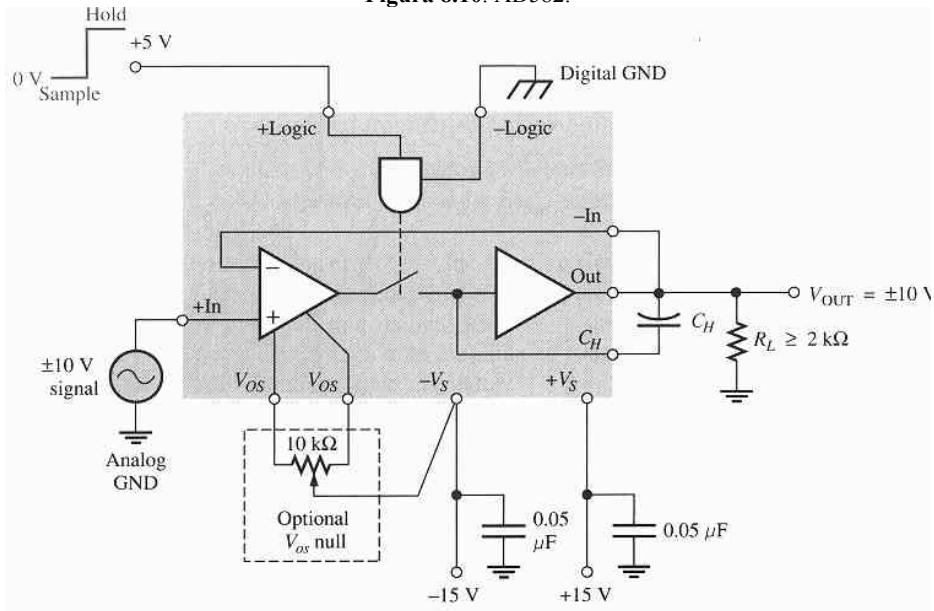
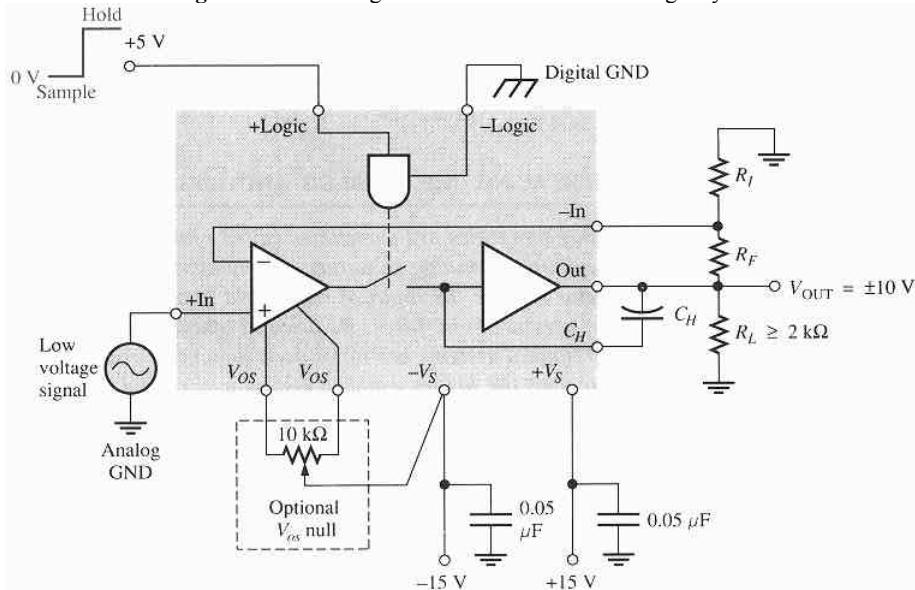


Figura 8.11a. Configuració d'un S/H AD582 amb guany 1.

Figura 8.11b. Configuració d'un S/H AD582 amb guany $(1 + RF / RI)$.

8.1.5.3. Paràmetres característics d'un Sample & Hold

Quan treballa en el mode de mostreig un S/H es comporta com un amplificador normal però amb una resposta més lenta degut a la necessitat de carregar i descarregar la capacitat C_H . En aquesta situació el seu comportament ve caracteritzat pels mateixos paràmetres que s'utilitzen per amplificadors normals (offset d'entrada, no-linealitat, etc.). En canvi quan treballa en mode de manteniment o quan fa les transicions entre modes utilitzen uns paràmetres particulars per caracteritzar el seu funcionament. La figura 8.12 mostra un exemple d'aquests paràmetres típics del S/H. A continuació comentem els més importants.

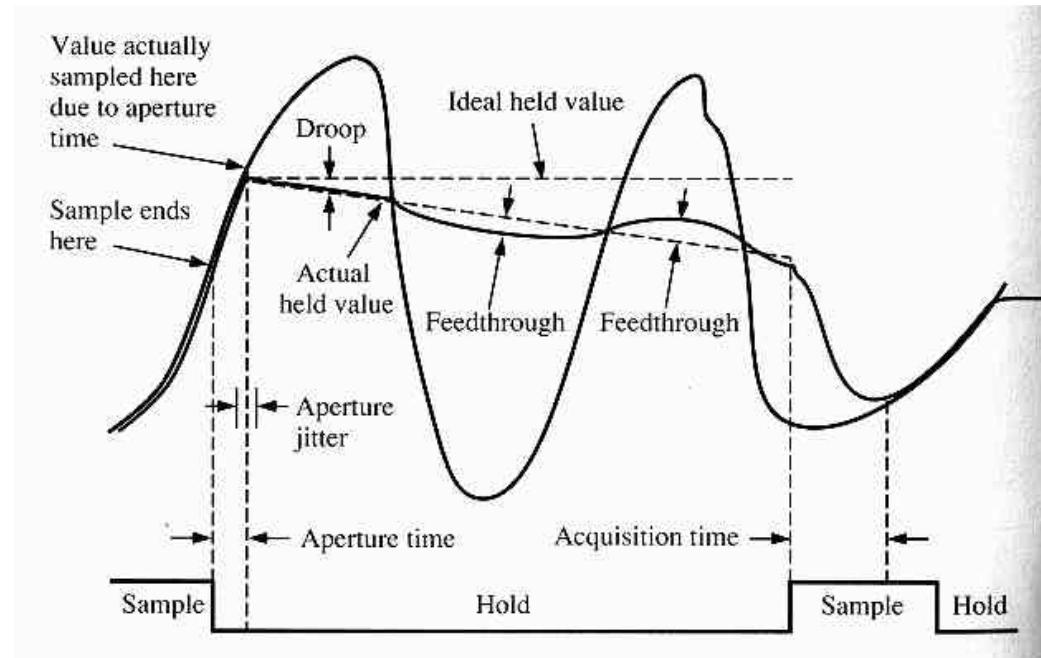


Figura 8.12. Paràmetres característics d'un S/H.

Temps d'obertura: temps que triga l'interruptor analògic en obrir-se completament després que el senyal de control passi del nivell de mostreig al nivell de manteniment. És degut als temps de propagació del controlador de l'interruptor i del mateix interruptor. Podem dir que durant el temps d'obertura el S/H continua seguint l'entrada. Per això aquest temps produeix un retard en el punt de la tensió d'entrada que realment és mostrejat. Per compensar aquest error la transició de sample a hold s'ha d'avancar una quantitat de temps igual al temps d'obertura.

Per il·lustrar els valors típics podem dir que el temps d'obertura del AD585, successor del AD582, és de 35 ns i pel HA-2420 de Harris és de 30 ns.

Aperture jitter: incertesa en el temps d'obertura. Si hem compensat l'error degut al temps d'obertura mitjançant l'avancament de la transició de sample a hold, aquest paràmetre ens proporcionarà l'error final en la determinació del temps. Té valors típics d'entre un i dos ordres de magnitud inferiors als del temps d'obertura. Per exemple, és de 0.5 ns pel AD582 i 5 ns pel HA-2420.

Temps d'adquisició: temps necessari, després d'una transició de hold a sample, per aconseguir que la sortida segueixi l'entrada. Tant pel AD582 com pel HA-2420 és de 6 ms.

Droop: canvi en la tensió de sortida al llarg del període de manteniment. És deguda a la pèrdua de càrrega de la capacitat C_H . Aquest paràmetre és especialment problemàtic quan s'utilitzen valors baixos de la capacitat C_H . Les especificacions del AD585 marquen un valor de 1 mV/ms i les del TL1591 de Texas Instruments 100 mV/ms.

Feedthrough: Part de la tensió de sortida que segueix la tensió d'entrada malgrat estar en mode de hold. La raó d'aquest seguiment es troba en la capacitat paràsita existent entre entrada i sortida de l'interruptor analògic. S'expressa com a FRR (Feedthrough Rejection Ratio):

$$FRR = 20 \cdot \log_{10} \left(\frac{\Delta V_i}{\Delta V_o} \right)$$

Alguns valors de FRR són: 92 dB pel AD585, 76 dB pel HA-2420 i 50 dB pel TL1591.

8.2. Convertidors Analògic - Digital (A/D)

En aquest apartat analitzarem alguns dels mètodes que ens permeten obtenir senyals digitals a partir de senyals analògics. Però primer analitzem alguns conceptes lligats a la conversió analògica-digital.

Un convertidor analògic-digital (ADC, de l'anglès Analog-Digital Converter) té com a entrada un senyal analògic (V_i) i produeix a la sortida una paraula de n bits ($b_1 b_2 \dots b_n$) de forma que:

$$(b_1 \cdot 2^{-1} + b_2 \cdot 2^{-2} + \dots + b_n \cdot 2^{-n}) = \frac{V_i}{K_v \cdot V_r}$$

on V_r és la tensió de referència i K_v és una constant relacionada amb el guany del conjunt. La funció de transferència que s'aconsegueix és com la que s'observa a la figura 8.13(b). El nombre n de bits utilitzats per representar el senyal digital es coneix com a resolució.

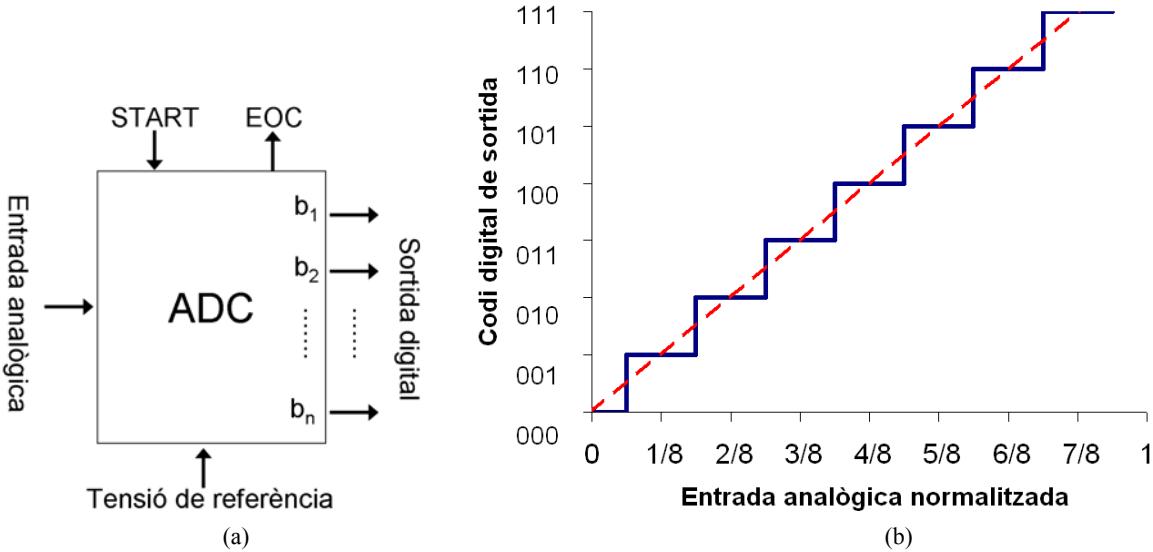


Figura 8.13. (a) Diagrama de blocs d'un ADC (b) Funció de transferència ideal d'un ADC.

Generalment els ADCs inclouen dues línies de control (Figura 8.13(a)). Una és una entrada per engegar la conversió (START) i l'altra és una sortida que anuncia que la conversió ha estat completada (EOC).

Una característica important dels ADCs és el temps de conversió. La conversió d'un valor analògic a una quantitat digital no és instantània i pot anar, depenent del convertidor, des dels microsegons als mil·lisegons.

Com els DACs, els convertidors analògic-digital també es poden caracteritzar pels seus error d'offset, error de guany i no-linealitat diferencial. Si la no-linealitat diferencial supera 1 LSB es produeix la pèrdua de codis digitals a la sortida. Aquesta pèrdua és intolerable, sobre tot en aplicacions de control.

Considerem un ADC de 3 bits. Qualsevol entrada normalitzada en el rang entre 1/16 i 3/16 produeix el mateix codi de sortida (001). Degut a aquesta incapacitat del convertidor de distingir els diferents nivells en aquesta banda, el codi de sortida té un error de $\pm\frac{1}{2}$ LSB. Aquest és l'error de quantització, que és una característica dels ADCs que només es pot reduir augmentant la resolució.

Sovint l'entrada a convertir és la sortida d'un pont. En aquest cas la sortida del pont és proporcional a la seva tensió d'alimentació. Si utilitzem aquesta alimentació com a tensió de referència V_r del ADC aconseguim que el resultat de la conversió sigui independent de la tensió d'alimentació del pont.

8.2.1. Convertidors A/D basats en DACs

És fàcil utilitzar un convertidor digital-analògic per a obtenir un convertidor analògic-digital. La idea consisteix a ajustar el codi d'entrada del DAC fins que la seva sortida es trobi a una distància inferior a $\frac{1}{2}$ LSB del senyal V_i que es vol digitalitzar. El codi que compleix la condició és la representació digital del senyal d'entrada i es fa passar a la sortida del ADC.

Per poder realitzar la conversió A/D d'aquesta forma necessitem, a més d'un DAC, un circuit lògic capaç de trobar el codi digital i un comparador que ens indiqui quan hem trobat el codi correcte. Els mètodes que veurem ara es diferencien en el mètode per trobar el codi.

8.2.1.1. ADC de rampa de comptador (counter-ramp o stairstep ramp)

La forma més fàcil de trobar el codi és fer una cerca seqüencial. La figura 8.14 ens mostra el diagrama de blocs d'aquest convertidor.

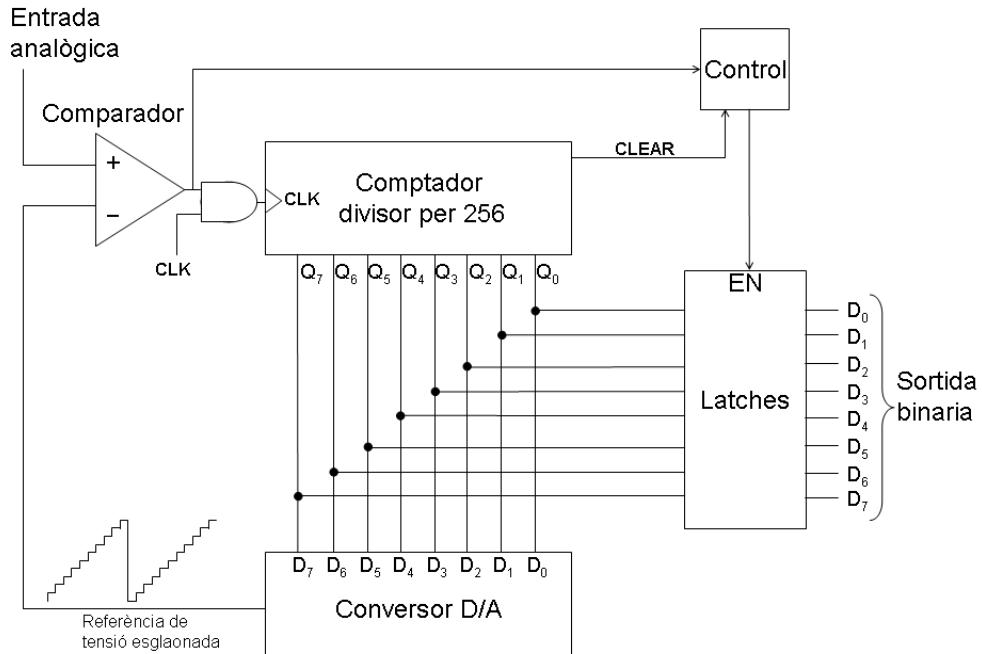


Figura 8.14. ADC de rampa de comptador.

Suposem que el comptador comença en l'estat reset, amb tots els bits a zero, i la sortida del DAC és zero. En aplicar una tensió positiva a l'entrada analògica del comparador aquest passa a un estat alt a la seva sortida i habilita la porta AND. El senyal de rellotge entra al comptador i el fa avançar produint una rampa en forma d'escala. El comparador constantment avalua el senyal d'entrada contra la sortida del DAC.

Tan aviat com l'escala supera la tensió d'entrada el comparador canvia d'estat i s'atura el comptador. El senyal de transició del comparador també pot servir com a senyal EOC (End Of Conversion) molt útil en certes aplicacions; aquest senyal informa que la conversió ja s'ha realitzat i el codi està disponible al comptador. El bloc de control en aquest cas s'encarrega de passar el codi als latches i fer un reset del comptador per començar una nova conversió.

Cal tenir en compte una sèrie de consideracions per al bon funcionament d'aquesta implementació. Primer, per aconseguir una exactitud de $\pm\frac{1}{2}$ LSB cal que la sortida del DAC presenti un offset de $\frac{1}{2}$ LSB. Això es veu clar en el següent exemple:

Sigui un DAC de 3 bits amb tensió de referència 8 V. Sigui un ADC que utilitza el DAC anterior per fer la conversió d'una entrada de 2.3 V. La conversió produceix un resultat de 011 corresponent a 3 V (primer valor que supera la tensió d'entrada) a la sortida del DAC mentre que el resultat correcte hauria de ser 010. Si el DAC hagués estat desplaçat en el seu offset $\frac{1}{2}$ LSB la situació seria diferent. Ara la entrada 2.3 V produiria una sortida 010 corresponent a 2.5 V a la sortida del DAC.

La segona consideració té a veure amb la velocitat del comptador. La freqüència amb que fa els seus increments ha de ser suficientment baixa com per permetre el DAC a establir-se i el comparador a respondre.

La tercera consideració també està relacionada amb els temps, però en aquest cas és el temps de resposta total del convertidor. En el pitjor cas, quan l'entrada és màxima, el comptador ha de passar per tots els valors fins al seu màxim abans de produir-se la conversió; aquest procés significa $(2^n - 1)$ cicles de rellotge. Aquesta característica converteix aquests ADCs en lents. A més, el temps de conversió no és fix ja que depèn del valor de l'entrada.

8.2.1.2. ADC seguidor (tracking ADC)

La diferència fonamental entre aquest ADC i l'anterior és que el comptador pot baixar. Això el fa més ràpid per que no cal fer un reset del comptador després de cada conversió. La figura 8.15 ens mostra el diagrama de blocs d'aquest convertidor.

La direcció del comptador la decideix la sortida del comparador. Si la sortida és alta vol dir que l'entrada analògica és superior a la sortida del DAC i amb l'estat alt de la sortida del comparador hem de continuar pujant. En el cas contrari l'entrada serà inferior a la sortida del DAC i l'estat baix de la sortida del comparador ens indica que hem de baixar el comptador.

Amb aquest procediment sabem que el ADC disposa d'una conversió cada cop que el comparador canvia d'estat. L'eficiència del mètode queda reduïda si la tensió d'entrada varia de forma sobtada entre conversions. A més té un petit inconvenient quan el senyal d'entrada és constant: es produeix una oscil·lació entre el valor immediatament inferior i el valor immediatament superior a la tensió d'entrada.

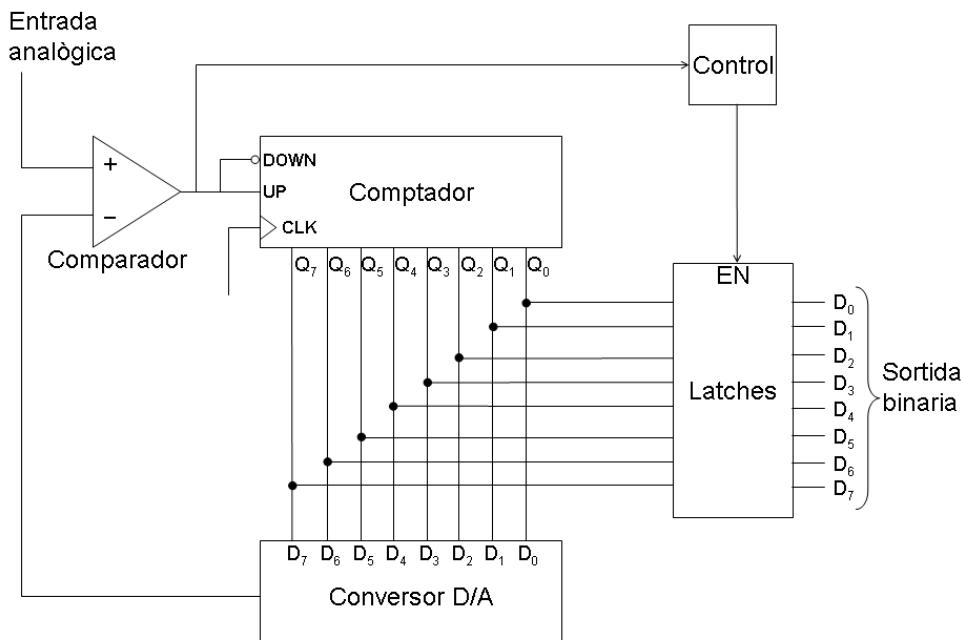


Figura 8.15. ADC seguidor.

8.2.1.3. ADC d'aproximacions successives (SAR ADC)

Segurament és el mètode més utilitzat. Presenta temps de conversió només millorats pel mètode flash, que veurem més endavant, i té un temps de conversió fixe per a qualsevol tensió d'entrada.

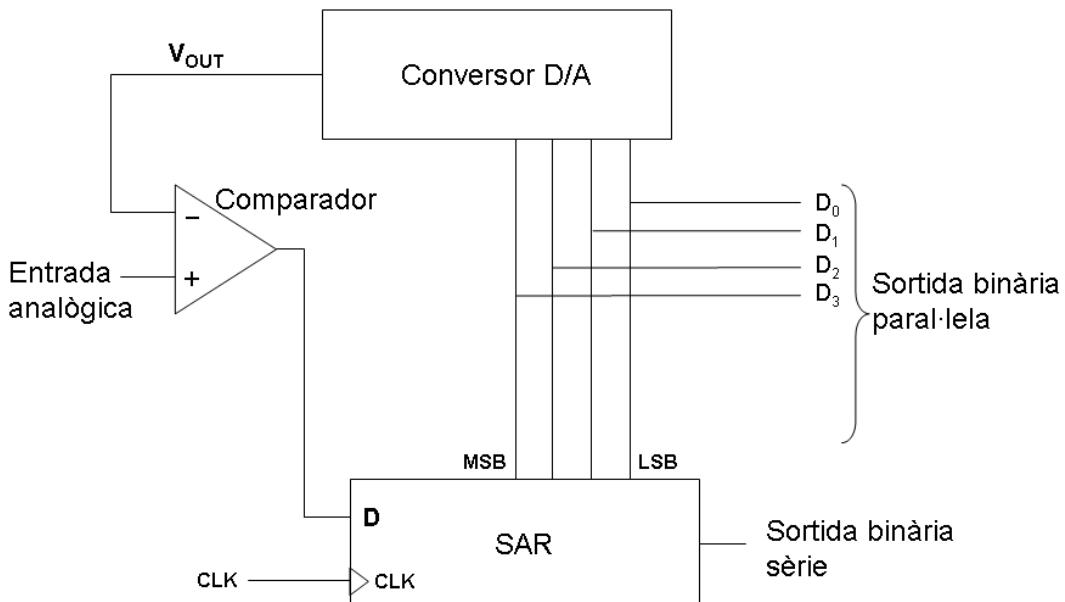


Figura 8.16. ADC d'aproximacions successives.

La figura 8.16 mostra el diagrama de blocs d'aquest mètode pel cas d'un ADC de 4 bits. L'element nou respecte implementacions anteriors és el registre d'aproximacions successives (SAR).

Analitzem el funcionament. Els bits del convertidor D/A es van activant d'un en un, començant pel MSB. Quan un bit s'activa el DAC produeix un nou estat que el comparador relaciona amb l'entrada a convertir. Si la sortida del DAC és superior a l'entrada analògica la sortida del comparador estarà en un

estat baix que provocarà un reset en el bit. Si la sortida del DAC és inferior a la tensió d'entrada la sortida del comparador estarà en un estat alt que provocarà la retenció del bit en el registre.

Com ja hem dit el procés comença pel MSB i va recorrent tots els bits fins arribar al LSB, després del qual la conversió finalitza.

Per assegurar resultats correctes cal que la sortida del DAC presenti un offset de $-\frac{1}{2}$ LSB. A la figura 8.17 es pot veure el procés de conversió d'un valor concret.

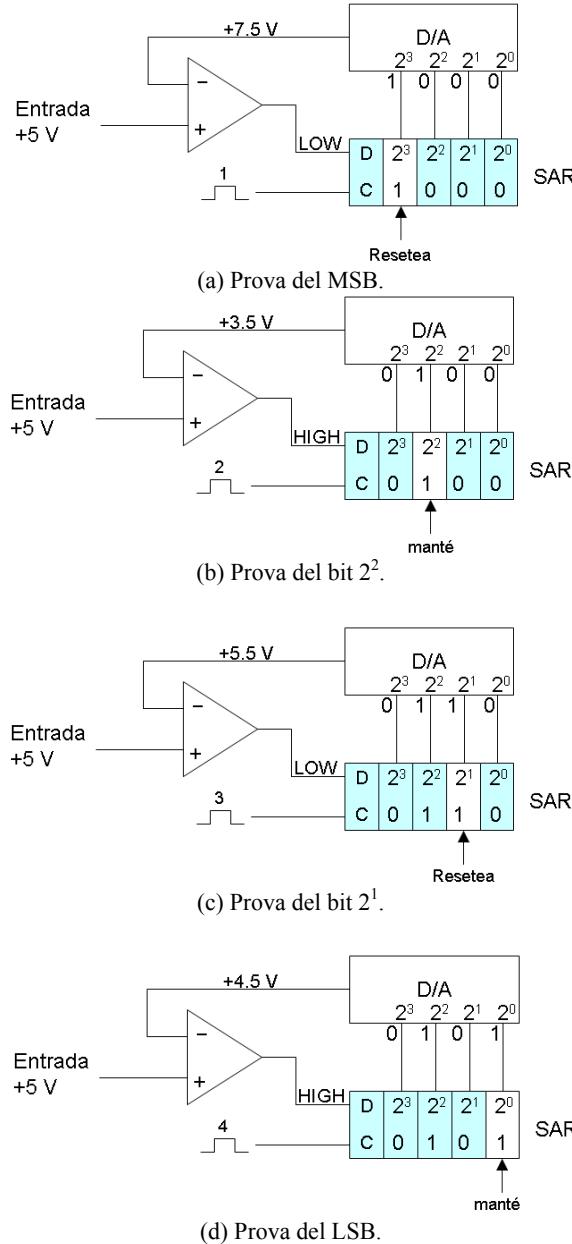


Figura 8.17. Procés de conversió en un ADC SAR.

És important que durant el procés de conversió l'entrada analògica no variï més d'un LSB; en cas contrari podrien produir-se codis erronis. Aquest problema es pot solucionar precedint el ADC amb un sample-and-hold.

8.2.2. Convertidors A/D en paral·lel

Existeixen moltes aplicacions (vídeo, radar, tractament d'imatges, ...) que requereixen temps de conversió menors als que poden oferir els SAR ADCs. Recordem que els SAR ADCs processen un bit en cada cicle de rellotge. Els convertidors paral·lels processen tots els bits simultàniament acabant la conversió en un sol cicle de rellotge. Per aquesta gran velocitat de conversió se'ls anomena convertidors flash.

Aquests ADCs utilitzen una cadena de 2^n resistències en sèrie per dividir la tensió de referència V_r en $(2^n - 1)$ nivells i un grup de $(2^n - 1)$ comparadors d'alta velocitat per comparar el valor actual de l'entrada amb cadascun dels nivells (figura 8.18).

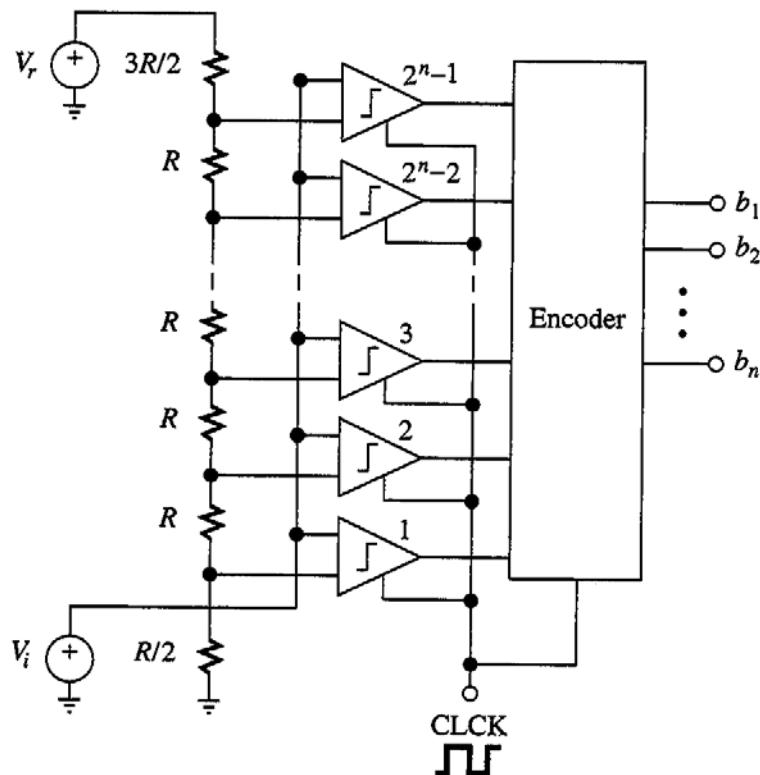


Figura 8.18. ADC flash.

La sortida de cada comparador està connectada a un codificador de prioritat que converteix a codi binari l'entrada més alta que presenta un estat alt. Per evitar haver d'utilitzar S/H, com és recomanable en altres implementacions de ADC, els comparadors són tipus latch. En el primer semicicle de rellotge es capture l'entrada analògica i es manté el resultat de la comparació. En el segon semicicle es realitza la codificació.

8.2.3. Convertidors A/D integradors

Aquest tipus de ADC realitza la conversió de forma indirecta convertint el senyal analògic d'entrada en una funció lineal amb el temps i des d'aquí al codi digital. Normalment la transformació del senyal analògic a la funció lineal es fa mitjançant integració directa de l'entrada. Com que la integració realitza un filtrat passabaixos, aquests ADCs tenen un bon comportament amb senyals sorollosos. A més no necessiten S/H a l'entrada ja que si aquesta varia durant la conversió el codi de sortida reflexarà el promig temporal.

El convertidor A/D integrador més utilitzat és el de doble pendent o doble rampa. A la figura 8.19 podem veure el diagrama de blocs d'un ADC de doble pendent.

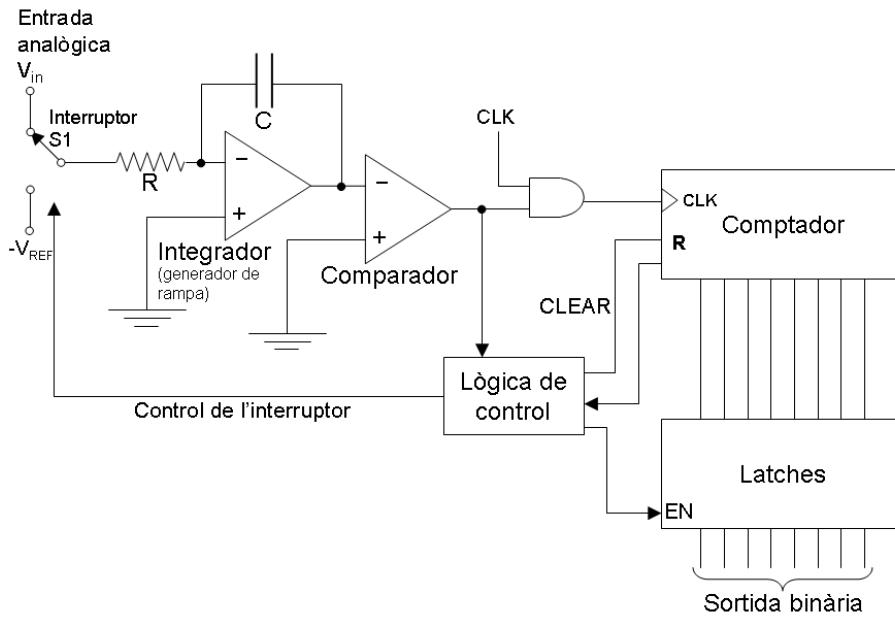


Figura 8.19. ADC de doble pendent.

Considerem que el comptador està a zero i la sortida de l'integrador també. Apliquem una tensió positiva a l'entrada analògica a través de l'interruptor S_1 . Si l'entrada V_{IN} és constant la capacitat de l'integrador es carrega amb un corrent constant. En conseqüència, tindrem a la sortida de l'integrador una rampa de tensió lineal i negativa com mostra la figura 8.20. Aquesta part del funcionament s'anomena fase d'integració del senyal.

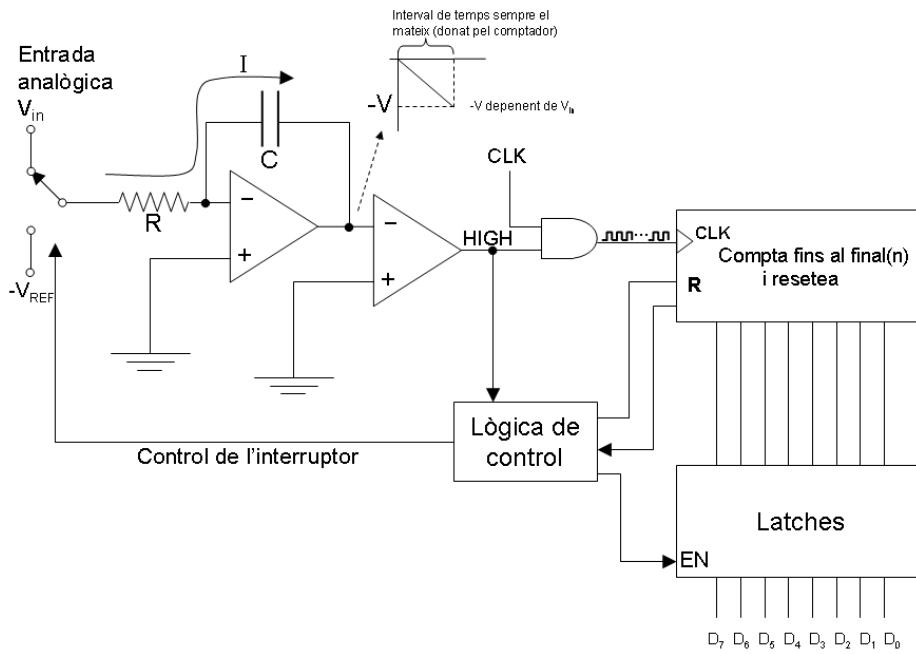


Figura 8.20. Fase d'integració de senyal d'un ADC de doble pendent.

La integració es realitza durant 2^n cicles de rellotge (T_{clk}) en que el comptador va augmentant. Quan arriba al valor màxim es produeix un reset en el comptador i la lògica de control commuta l'interruptor S_1 a un voltatge de referència negatiu. En el moment de la commutació la tensió de l'integrador és $-V$.

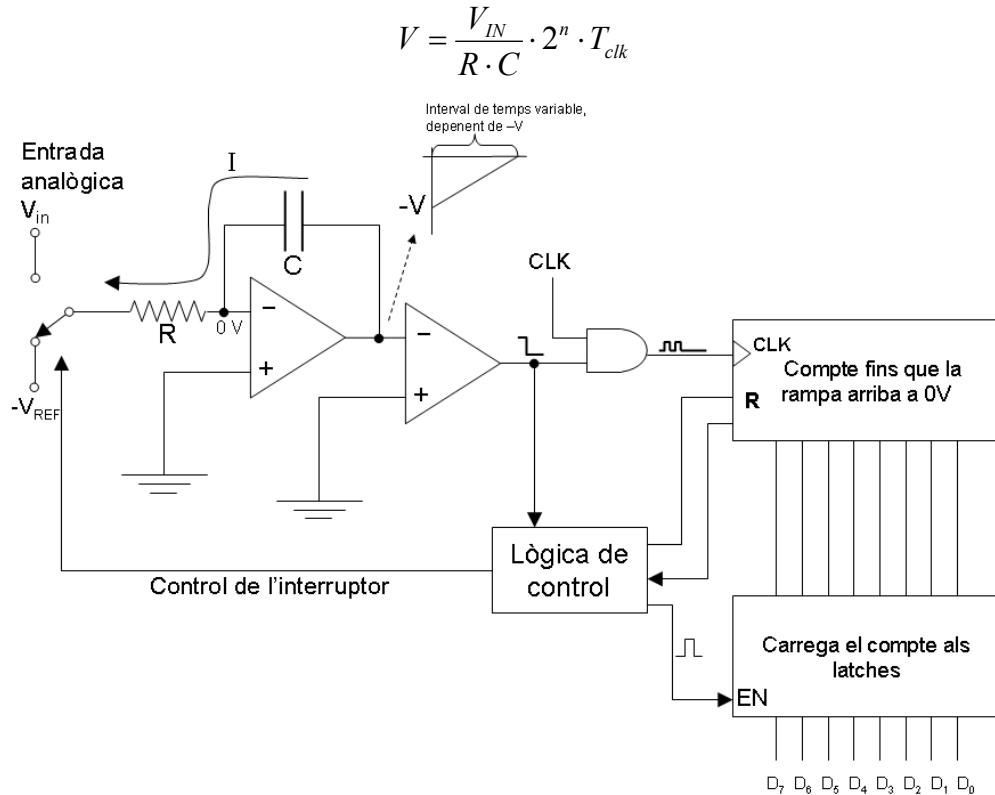


Figura 8.21. Fase de descàrrega d'un ADC de doble pendent.

Des d'aquest valor ara es produeix una rampa positiva de pendent independent de la tensió analògica d'entrada. A mesura que la capacitat es descarrega el comptador va avançant des de zero. El temps que triga la capacitat en descarregar-se depèn de la tensió $-V$ (que és proporcional a V_{IN}). Quan es completa la descàrrega el comparador commuta la seva sortida i es desabilita el rellotge i el comptatge del comptador. El valor present del comptador correspon al codi digital de la conversió. Vegem-ho.

Durant la descàrrega de l'integrador la tensió d'entrada és V_{REF} . Si aquesta descàrrega es produeix en N cicles de rellotge es complirà:

$$V = \frac{V_{REF}}{R \cdot C} \cdot N \cdot T_{clk}$$

Igualant les dues últimes equacions trobem:

$$N = 2^n \cdot \frac{V_{IN}}{V_{REF}}$$

que és la funció de transferència desitjada per a un ADC. Aquesta relació destaca per que és independent de R , de C i de T_{clk} . Això vol dir que no cal tenir cap cura especial amb aquests paràmetres.

L'inconvenient principal del ADC de doble pendent és el seu temps de conversió. És un convertidor lent. Per això les seves aplicacions acostumen a ser la mesura precisa de variables que canvien lentament.

BIBLIOGRAFIA

FRANCO, S. Design with operation amplifiers and analog integrated circuits. Mc Graw – Hill, 1988.

FLOYD, T. L. Basic operational amplifiers and linear integrated circuits. Macmillan, 1994.