

Nom:	
Cognoms:	

CACHÉ (3 punts)

- 1. Considereu que tenim una sola caché de dades (L1) amb les següents característiques:
 - Mida de 4 KiB
 - Blocs de 16 B
 - Mapejat directe

La següent part de codi s'executa en un processador amb adreces de 32 bits, on cada int té una mida de 4 B:

```
#define SIZE 8192 // 213
int ARRAY [SIZE]; // note: extra aligned: ((int) ARRAY) %64 == 0
int main() {
        ARRAY [0] = ARRAY[4] + ARRAY[8]; // BEFORE LOOP 1

        for (int i=0; i < SIZE -16; i += 4) { // LOOP 1
            ARRAY [i] += ARRAY[i+4] + ARRAY[i+8] + ARRAY[i+12];
        }

        for (int i=SIZE -1; i >= 0; i -= 32) { // LOOP 2
            ARRAY [i] += 10;
        }
}
```

- a) Calculeu el nombre de bits emprats per al TAG, index i offset (0.3 punts):
- b) Quin és el hit rate en el **LOOP 1**? Considereu que la caché comença inicialment buida quan executem main() (1 punt):
- c) Quin és el hit rate per al **LOOP 2** si no hem fet cap reset a la caché després d'executar LOOP 1? (1 punt):
- d) Considereu que necessitem 100 cicles de rellotge per accedir a memòria; accedir a dades que es troben a la caché ens porta 5 cicles de rellotge. Considereu també que el hit rate de LOOP 1 és del 60% i que el hit rate de LOOP 2 és del 75%. El rellotge del sistema té una freqüència d'1GHz. Quin és el temps mig d'accés (AMAT, preferiblement) a caché per al: (0.7 punts)
 - i. LOOP 1:
 - ii. LOOP 2: