

# 32位MIPS综合实验测试文档

原子小组

November 26, 2015

## 目 录

<b>1</b>	<b>引言</b>	<b>2</b>
1.1	编写目的	2
1.2	测试方案	2
<b>2</b>	<b>单元测试</b>	<b>2</b>
2.1	ALU模块	2
2.2	指令解码模块	2
2.3	访存模块	2
2.4	通用寄存器模块	2
2.5	CPO模块	2
2.6	异常处理模块	2
<b>3</b>	<b>指令片段测试</b>	<b>2</b>
3.1	逻辑、移位操作与空指令的测试	2
3.2	移动操作指令的测试	2
3.3	算术操作指令的测试	2
3.4	转移指令的测试	2
3.5	加载存储指令的测试	2
3.6	协处理器访问指令的测试	2
3.7	异常相关指令的测试	2
3.8	与数据冲突有关的测试	2
3.9	与结构冲突有关的测试	2
3.10	与控制冲突有关的测试	2
<b>4</b>	<b>系统测试</b>	<b>2</b>
4.1	模拟操作系统测试	2

# 1 引言

## 1.1 编写目的

## 1.2 测试方案

# 2 单元测试

## 2.1 ALU模块

## 2.2 指令解码模块

## 2.3 访存模块

## 2.4 通用寄存器模块

## 2.5 CP0模块

## 2.6 异常处理模块

# 3 指令片段测试

## 3.1 逻辑、移位操作与空指令的测试

## 3.2 移动操作指令的测试

## 3.3 算术操作指令的测试

## 3.4 转移指令的测试

## 3.5 加载存储指令的测试

## 3.6 协处理器访问指令的测试

## 3.7 异常相关指令的测试

没有触发地址未对齐异常

原先的代码在进行异常种类判定时忽略了访存阶段的异常，将访存阶段的异常加入判定后测试通过。

CPU异常和无效指令异常的bit写反了  
更正即可。

## 3.8 与数据冲突有关的测试

## 3.9 与结构冲突有关的测试

## 3.10 与控制冲突有关的测试

# 4 系统测试

## 4.1 模拟操作系统测试