Lukas Zenger, Michael Baur, Tobias Kohler

Die 6. Serie ist bis Mittwoch, den 17. November 2021 um 16:00 Uhr zu lösen und in schriftlicher Form in der Übungsstunde abzugeben. Für Fragen steht im ILIAS jederzeit ein Forum zur Verfügung. Zu jeder Frage wird, falls nicht anders deklariert, der Lösungsweg erwartet. Lösungen ohne Lösungsweg werden nicht akzeptiert. Allfällige unlösbare Probleme sind uns so früh wie möglich mitzuteilen, wir werden gerne helfen.

Viel Spass!

#### 1 SR- und D-Flipflops (2 Punkte)

Jede richtige Antwort gibt einen halben Punkt, jede falsche Antwort gibt einen halben Punkt Abzug. Es sind keine Begründungen notwendig.

|   |   | richtig | falsch |
|---|---|---------|--------|
| 1 | Liegt beim D-Flipflop $G=1$ an, so bestimmt die Datenleitung $D$                          |         |        |
| 2 | den Output.<br>Sind $S = 1$ und $R = 1$ , so setzt das SR-Flipflop $Q(t+1) = \neg Q(t)$ . |         |        |
| 3 | Beim getakteten SR-Flipflop sind bestimmte Zustände nicht sinn-                           |         |        |
| 4 | voll, d.h. verboten. Ein getaktetes $D$ -Flipflop verändert bei jedem Taktsignal den      |         |        |
| 4 | Output.   |         | Ш      |

# 2 JK-Flipflops (4 Punkte)

Mit Hilfe von drei getakteten JK-Flipflops soll ein Counter realisiert werden, welcher durch die folgenden Übergänge definiert ist:

$$\begin{array}{c} (000)_2 \rightarrow (001)_2 \\ (001)_2 \rightarrow (010)_2 \\ (010)_2 \rightarrow (100)_2 \\ (011)_2 \rightarrow (101)_2 \\ (100)_2 \rightarrow (011)_2 \\ (101)_2 \rightarrow (110)_2 \\ (110)_2 \rightarrow (001)_2 \\ (111)_2 \rightarrow (001)_2 \end{array}$$

Führe dazu die folgenden Schritte durch:

(a) (1 Punkt) Stelle eine Wertetabelle auf, bei dem für jedes JK-Flipflop der Ausgabewert zum Zeitpunkt t+1 in Abhängigkeit von J, K und des Ausgabewerts zum Zeitpunkt t dargestellt wird.

Tipp: Benutze alle "don't cares" und beginne die Tabelle wie folgt (wobei A, B und C die Ausgänge der Flipflops bezeichnet und  $J_x$  und  $K_x$ -mit  $x \in \{A, B, C\}$ - die jeweiligen Eingänge)

. . .

- (b) (2 Punkte) Stelle nun die J und K der jeweiligen JK-Flipflops als Funktionen (mittels Wertetabelle), die von den Ausgabewerten aller drei Flipflops zum Zeitpunkt t abhängen, dar. Vereinfache diese mittels Karnaugh-Diagrammen soweit wie möglich.
- (c) (1 Punkt) Stelle die gesuchte Schaltung dar. Ausser den Flipflops darfst du OR-, AND- und Negationsgatter benutzen.

#### 3 D-Flipflop (4 Punkte)

Es soll ein Synchronzähler mit drei D-Flipflops entwickelt werden, welcher durch die folgenden Übergänge definiert ist:

$$(000)_2 \rightarrow (001)_2$$

$$(001)_2 \rightarrow (011)_2$$

$$(010)_2 \rightarrow (110)_2$$

$$(011)_2 \rightarrow (010)_2$$

$$(100)_2 \rightarrow (000)_2$$

$$(101)_2 \rightarrow (000)_2$$

$$(110)_2 \rightarrow (100)_2$$

$$(111)_2 \rightarrow (000)_2$$

Synchron bedeutet hier, dass der Zähler von einem Taktsignal abhängt, konkret bedeutet dies, dass das Taktsignal jeweils beim Gate G des D-Flipflops anliegt. Gehe dazu analog zur vorherigen Aufgabe vor:

(a) (1 Punkt) Stelle eine Wertetabelle auf, die für jedes D-Flipflop den Ausgabewert zum Zeitpunkt t+1 in Abhängigkeit des Ausgabewertes zum Zeitpunkt t darstellt. Tipp: Beginne die Tabelle wie folgt (wobei  $X_2$ ,  $X_1$  und  $X_0$  die Ausgänge der Flipflops bezeichnet):

- (b) (2 Punkte) Stelle nun die Ausgabewerte der jeweiligen D-Flipflops zum Zeitpunkt t+1 als Funktionen (mittels Wertetabelle), die von den Ausgabewerten aller drei Flipflops zum Zeitpunkt t abhängen dar, vereinfache diese mittels Karnaugh-Diagrammen soweit wie möglich.
- (c) (1 Punkt) Stelle die gesuchte Schaltung dar. Ausser den Flipflops darfst du OR-, AND- und Negationsgatter benutzen.

## 4 3-Bit-Rückwärts-Ringzähler (4 Punkte)

Entwirf einen 3-Bit-Rückwärts-Ringzähler analog zum 4-Bit-Vorwärts-Ringzähler aus der Vorlesung. Gehe dazu wie folgt vor:

- (i) (2 Punkte) Stelle eine Wertetabelle auf, bestimme die Schaltfunktionen und minimiere diese mittels Karnaugh-Diagrammen soweit wie möglich.
- (ii) (2 Punkte) Stelle die gesamte Schaltung (d.h. Delays plus Realisierung der Schaltfunktionen von (i) mittels OR-, AND- und Negationsgatter) dar.

## Freiwillige Aufgaben

#### Taktflankengesteuertes D-Flipflop

Gib die Schaltung für ein taktflankengesteuertes D-Flipflop an, bei dem die absteigende Flanke die Steuerung übernimmt. Illustriere die Funktionsweise der Schaltung mit Hilfe eines Timing Diagramms.