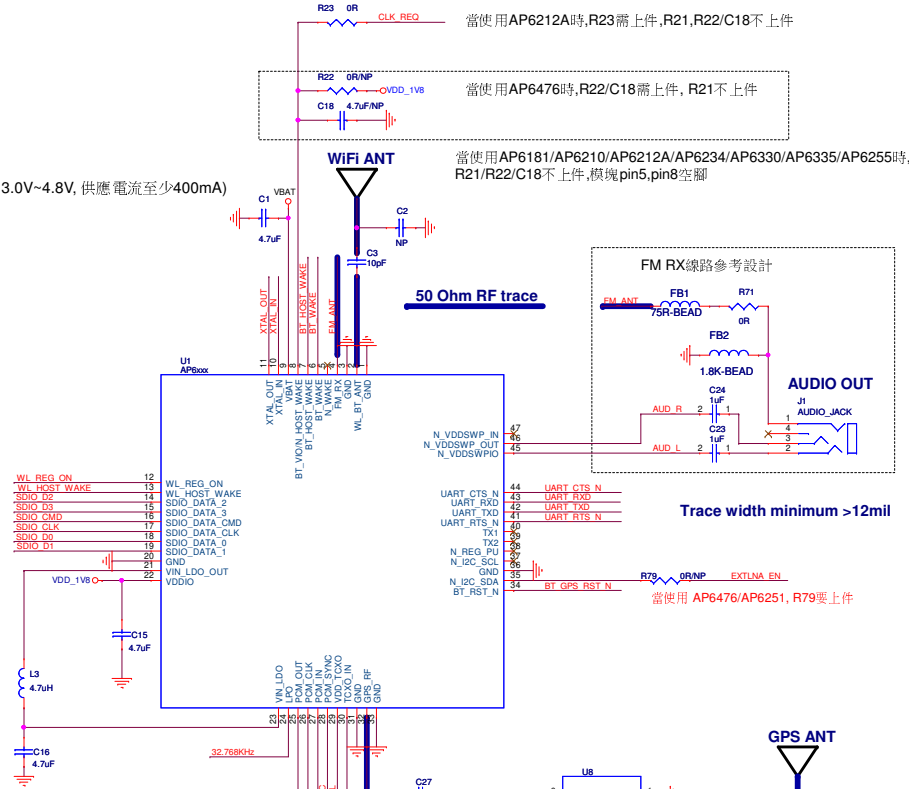
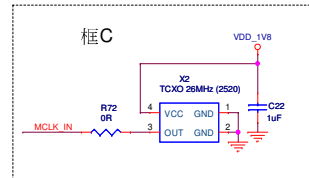
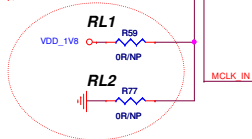


AP6xxx Pin2Pin Reference Design Circuit

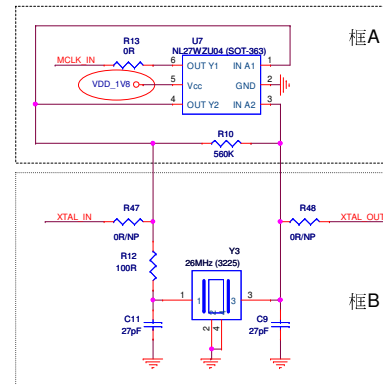
(VBAT電壓範圍3.0V~4.8V, 供應電流至少400mA)



1. 注意當使用 AP6181/AP6212A/AP6330/AP6234時, RL1/RL2電阻皆需移除不上件,
2. 當使用 AP6210/AP6476時, RL1電阻要上件,RL2電阻要移除不上件,
3. 當使用 AP6335時, RL1電阻需移除不上件, RL2電阻要上件選擇SDIO3.0 (VIO須為1.8V)
4. 當使用 AP6255時, RL1/RL2電阻不上件, 默認值是1.8V for SDIO3.0



當使用AP6476/AP6251時,框A,框B移除皆不上件, 接至模塊腳位30

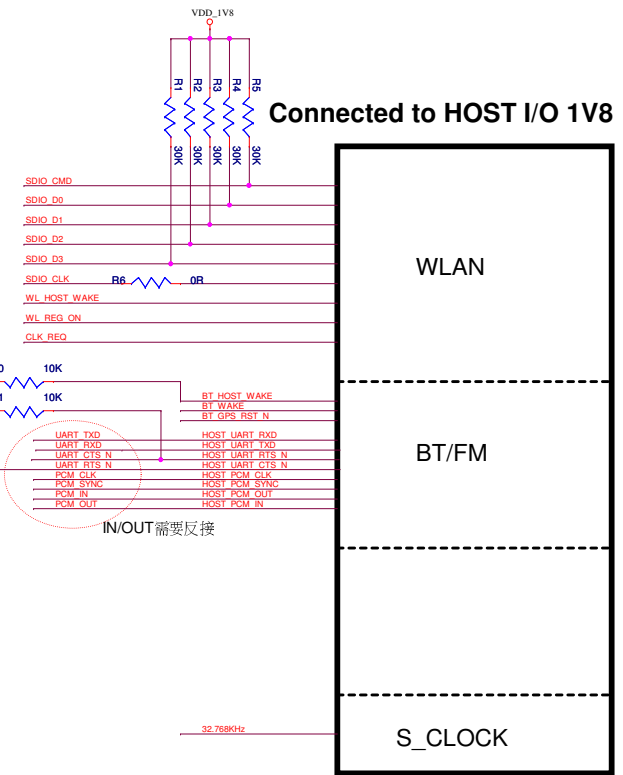


當使用AP6210時,框A,B皆需要上件, 移除R47/R48,及框C器件移除. 接至模塊腳位30

當使用AP6181/AP6212A/AP6330/AP6335/AP6255/AP6234時, 框B皆需要上件,框A,框C器件移除, 接至模塊腳位10,11

當使用AP6234/AP6255/AP6335時, 晶振器件Y3須更改為37.4MHz.

Connected to HOST I/O 1V8



AMPAK Technology co.,Ltd

Title: AP6XXX	PIN to PIN compatible design for 1V8 I/O
Size: c	File: Sheet: 1 of 1
Directory: <design name>	Rev: 2.4
Design: Dora	Appvd: Brian
	Now date: Present date: