



www.ampak.com.tw



AMPAK Module Design Guide for AP6xxx

- ❖ RF布线的宽度设计需考虑到线段的阻抗值。其阻抗值需设计至50欧姆附近。(右图为模拟RF布线阻抗的软体画面)
- ❖ RF布线越长,能量损失越大,因此在RF 布线设计时,路径越短越好。
- ❖ RF布线上,不能有分支情况发生,如右 图所示。
- ❖ RF布线若有遇到需转向时,不可用转角的方式转向,需用弧形的方式使走线转向,如右图所示。
- ❖ RF布线下方需有一片完整的金属铺铜作为 RF讯号的参考地, RF布线下方严禁有电 源走线穿越,其板子布线结构参考设计如下 图所示。

CORE1+

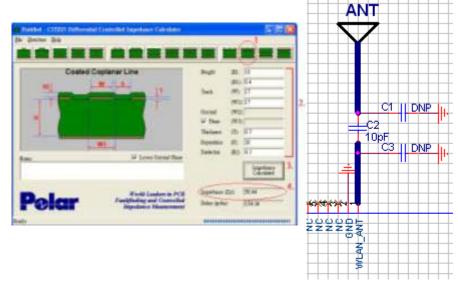
LAYER 1 (GROUND)+

CORE2+

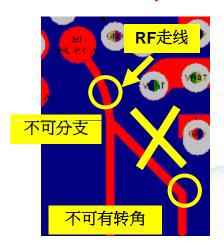
LAYER 2 (POWER)+

CORE3+

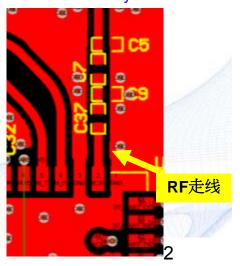
BOTTOM LAYER (SIGNAL)+



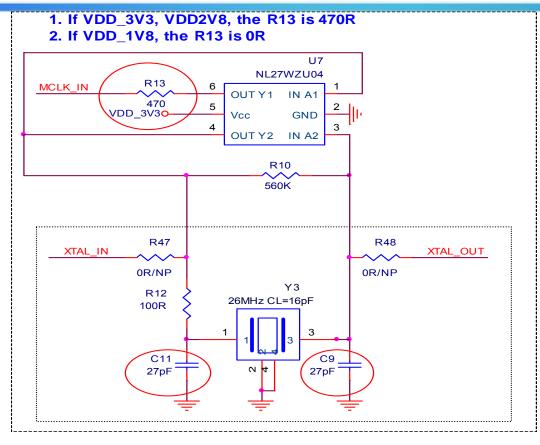
不正确的RFlayout

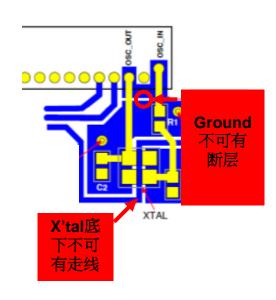


正确的RF layout



AMPAK正基科技 AMPAK 更件设计指导 Ref Clock Source Glodule Packaging Solution

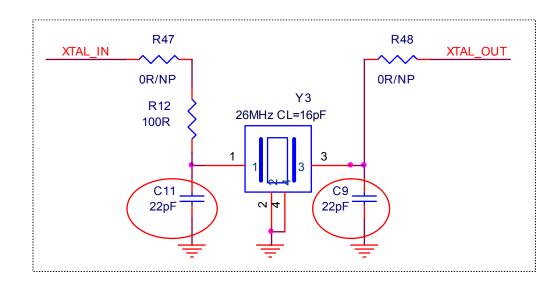


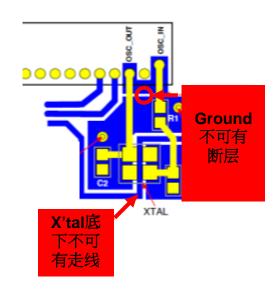


- ❖ 请注意搭配Y3所使用的晶振规格,ESR串联等效阻抗要小于60ohm,频偏误差+/-10ppm,及本体内部负载电容提供如下三组相对应匹配值.
- ❖ 当U7使用2.8V或3.3V电压,则固定值 R13=470R, R10=560K, R12=100R

26MHz晶振本体 CL值	晶振外部匹配值 C9 & C11	WiFi RF频偏 (ppm)	
16pF	27pF	-2.8	
12pF	18pF	1.5	3
10pF	12pF	-4.6	

AMPAK正基科技 AMPAK Technols 硬件设计指导 Crystal Clocked Module Packaging Solution

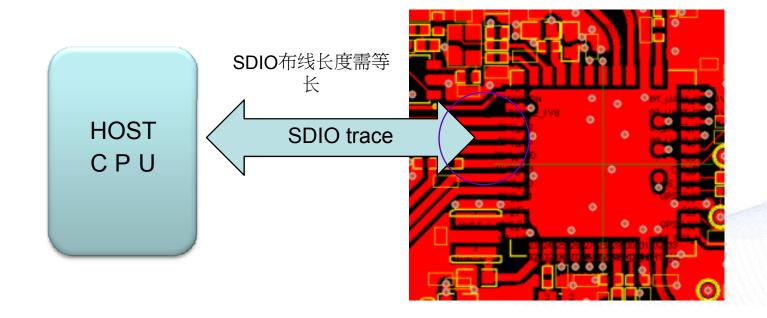




❖ 请注意当AP6181/AP6330搭配Y3所使用的晶振规格,ESR串联等效阻抗要小于 60ohm,频偏误差+/-10ppm,及本体内部负载电容提供如下三组相对应匹配值.

26MHz晶振本体 CL值	晶振外部匹配值 C9 & C11	WiFi RF频偏 (ppm)
16pF	22pF	3.2
12pF	11pF	4.8
10pF	3.9pF	-4.3

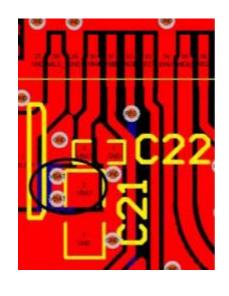
- 连接HOST CPU端与模块端之SDIO布线需尽可能等长及平行。 另外,SDIO布线须避免靠近电源布线或CLK布线。 •
- ❖ 模块下一层需全面铺地,禁止电源布线或CLK布线从模块下缘 或下一层穿越。



AMPAK正基科技 AMPAK Technology Inc 硬件设计指导 Power

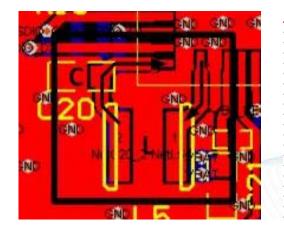
- ❖ 在电源布线方面,请以铺铜之方 式来走线,若不行,走线线宽大 于14mil。
- ❖ 模块的VBAT与VDDIO的电源脚位 至少须有4.7uF的稳压电容靠近模 块,电源的稳压电容尽可能与模 块摆放至同一层面。如右图所示。
- ❖ 搭配模块所使用的电源电感及电容摆放位置及走线如右图所示。 走线线宽大于14mil。

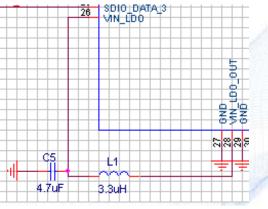
VBAT



VDDIO

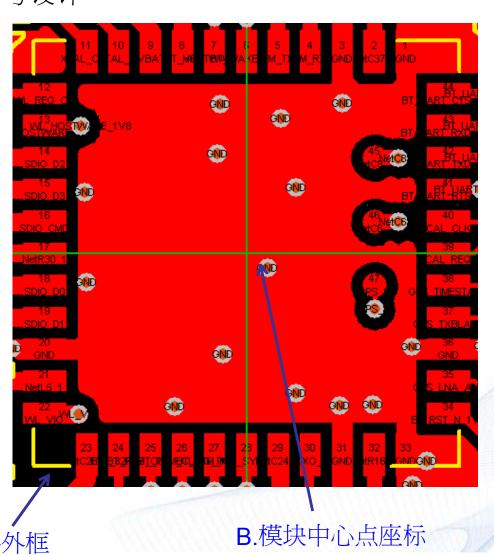






主板的焊盘参考设计

- A.模块边框需加上白漆位置做为模 块对位的位置, 白漆边框大小为 12.2*12.2mm •
- B.用机构线标出模块中心座标和规 格书一样中心位置能提供给SMT 厂做为模块贴片之对位坐标。
- 接地脚位因面积散热传导快,建议 接地点脚焊盘使用十字型接地点设 计方式以利焊接容易。





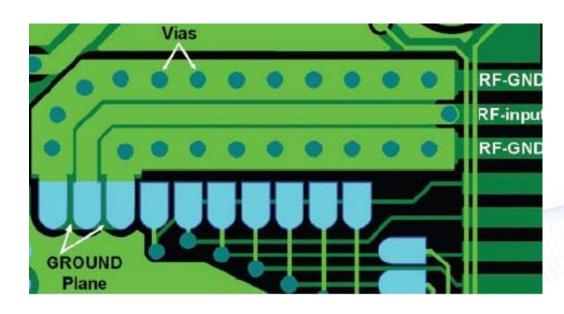
GPS模块天线

- 用于GPS的天线配置有许多选择,可选择的有大小,增益,带宽,但 必须符合以下需求。External Antenna specifications:
- Frequency Range 1575.42 / 1602 MHz
- Gain At 90°: 2 dBi
- Max cable loss 1.2dB/m
- Output Impedance 50Ω
- 作为一般的经验法则时,天线的位置距离模块的RF天线输入太远时,应该使用一个有源天线可克服电缆的损耗和信号噪声比的最大化。
- 天线连接和RF模块的输入之间的连接是PCB设计的最关键的部分。 目标是提供一个完全匹配的50Ω传输线与50Ω的天线在模块RF输入, 以确保最大的功率传输到RF前端环境。任何不连续由于错误的布局 设计,因而接地不良所导致的GPS性能不良。



GPS RF布局设计指南

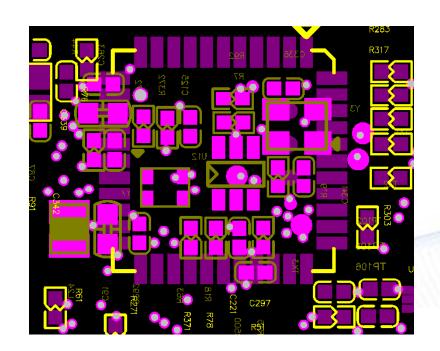
- 保持特性阻抗为50Ω在整个RF信号路径。保持RF信号路径 尽可能短,也不要靠近噪声源,如数位信号,振荡器,开关电源,DDR或其他射频发射器。
- RF避免急弯。如果一个弯是必要的两个45°的弯曲或弯曲半径,而不是一个单一的90°。
- 不要将数位信号长距离穿越模块,因为他们可能引起噪声耦合 到RF射频

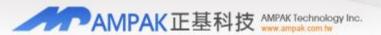




GPS RF布局设计指南

- 在模块下方需有完整的地,与多个via地孔,禁止任何信号路径 由模块下方穿越。
- 旁路电容需尽可能靠近模块端,将电源上的ripple 降至最低
- 需增加屏蔽罩在主控端与DDR,和PMU
- 模块周遭器件必须贴片与模块同面,禁止器件在模块背面,会 影响其性能



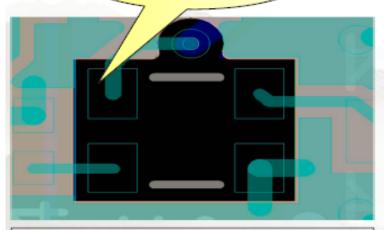


TCXO - Power Considerations:

- 1. TCXOs require a low-noise power supply.
- 2. Stable power is as essential to proper TCXO operation as a stable thermal environment.
- 3. TCXO 26MHz +/-0.5ppm P/N: (SIWARD TCXO) STO-3217 (TXC TCXO) 7L26003006

 Place the TCXO as closely as possible to the GPS chip to reduce the chances of coupling with other clocks on the board

Better Layout



- Nothing is routed directly underneath the TCXO on any layers.
- A ground copper keep-out area lies underneath the TCXO on all of the layers.
- The TCXO is kept away from all potential heat sources, including the GPS chip.
- The TCXO reference clock trace is kept isolated from RTC and CAL CLK lines.

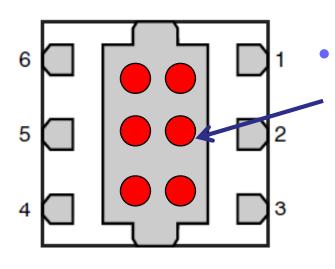
Poor Layout



- Ground is placed directly beneath the TCXO on the top layer and subsequent layers below.
- On two of the layers, routes run directly beneath the TCXO, including the GPS RF trace, which is not properly shielded.
- Pins 2 and 5 of the TCXO have NOT been eliminated as recommended

GPS LNA - Layout Guidelines

(Bottom View)



LNA body ground should be via several ground

❖ 天线设计考虑

- ▶ 建议天线摆放位置如右图所示意
- ➤ 天线本体周遭的金属至少离天线1 cm以上
- ➤ 避免使用金属外壳

❖ 模块摆放位置:

- 模块摆放如右图所示 意之布局位置
- ➤ 建议缩短模块的RF 输出端与天线之距离



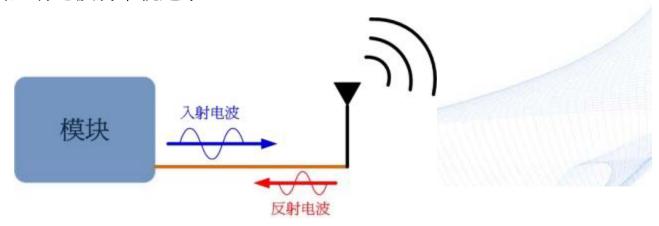


• 天线需求规格如下表所建议项目:

Frequency range	Bandwidth	Impedance	Peak Gain	Efficiency	VSWR	Polarization
操作频段	工作带宽	天线阻抗	天线增益	效率	电压驻波比	极化
2360MHz~2520MHz	>150MHz	500hm	>1dBi	>50%	<2.0	线性极化

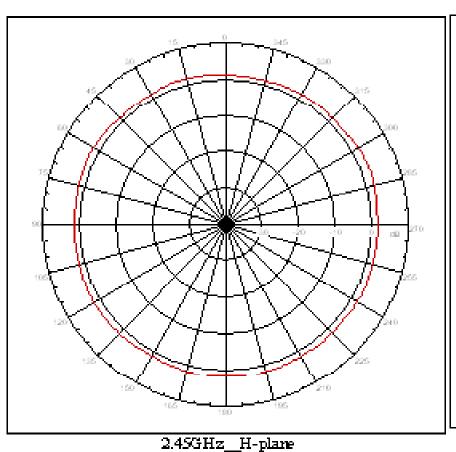
天线参数解释说明:

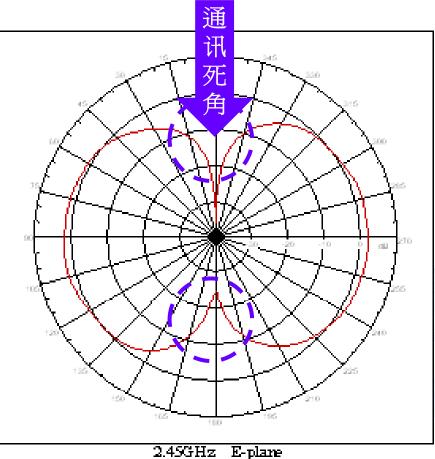
- 效率:指天线辐射出去的功率和输入到天线的功率之比。
 - 范例:当模块输出16dBm的的RF能量传输至一个效率为50%的天线,则天线 辐射出去的总能量只剩13dBm。
- 电压驻波比:RF能量传递至不同的元件时,由于阻抗不同的关系,能量会有一部分被反 射。电压驻波比,指的就是入射电波功率跟反射电波功率的比值。因此驻波比越大,代 表反射功率就越高,而入射电波功率就越小。



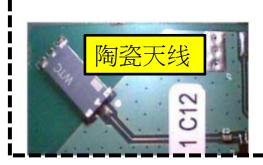
❖ 天线参考场型图如下图所示:

- ➤ 天线场型图有分为水平平面(H-plane)场型图以及垂直平片(E-plane)场型图,在选用天线时请注意至少有一个平面的天线场型图需近似于圆形。
 - --目的:避免产品在使用上有通讯死角。

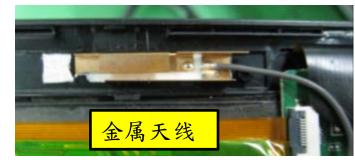


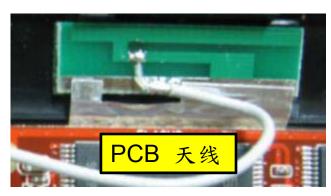


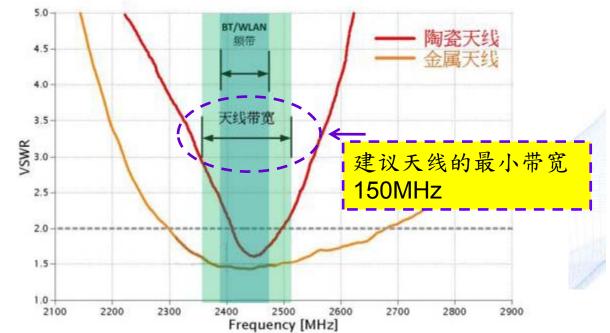
◆ 下表为一个陶瓷天线(Chip antenna)的实体图及规格表,由于此天线带宽过窄,增益也未达标准,此种规格的天线就不建议使用。建议使用金属天线,软板天线或PCB天线,上述的天线带宽通常都较宽,效率也较好。



Center Frequency 中心频率	Impedance 特性阻抗	Bandwidth* 带宽	Gain* 增益	VSWR 电压驻波	Polarization 极化
2450 MHz	50 Ohms	~80 MHz	0 dBi	2.0 max	Linear







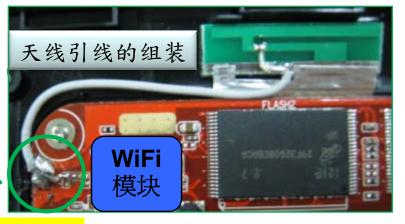


❖ 在组装天线时,有以下几点需注意:

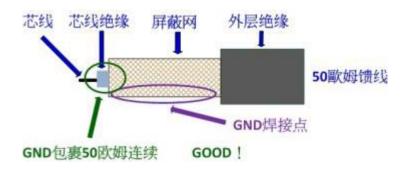
- 天线的馈线在剥线时,切勿剥除过多的屏蔽网,导致50欧姆阻抗不连续。
 - --目的:提高馈线50欧姆的连续性,防止信号反射。
- 天线的馈线走线不可跨越板子上的电源走线以及时钟走线。
 - --目的:避免板子上的杂讯透过天线馈线辐射出去或是杂讯经由天线馈线跑进模块的RF输入端。

▶ 天线的馈线走线切勿过长,过长的馈线会造成过多的RF能量损失,建议馈线长度需小于

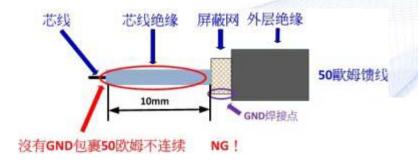
7公分。



正确的馈线剥线方式



错误的馈线剥线方式





NFC天线位置布局

❖ NFC天线设计

- ▶ NFC技术使用磁感应进行对象的沟通,天线使用环行天线,基本感应距离约2公分
- ➤ 天线可置放在电池上,并在天线与电池间贴上NFC专用吸波材料,可避免天线距离受到严重影响
- ➤ NFC天线需提供两条接线与基板NFC天线馈入点焊接
- ▶ 不可使用金属外壳。



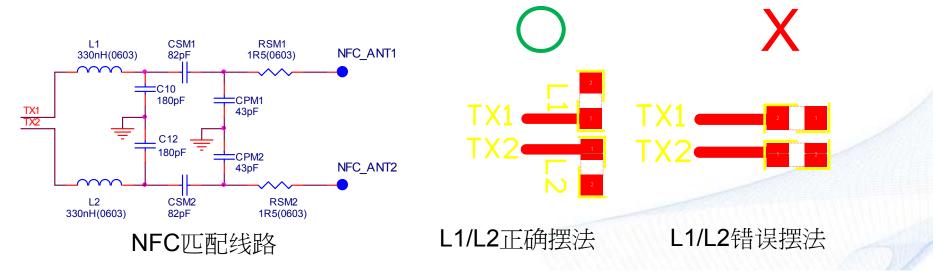




NFC天线设计参考准则

❖ NFC天线匹配线路

- ▶ NFC天线使用时电流约达200mA, RSM1/RSM2请使用R0603的尺寸
- ➤ NFC是磁感应通讯,避免L1以及L2之间互感造成阻抗匹配偏移, 请按照下图放置正确摆放零件

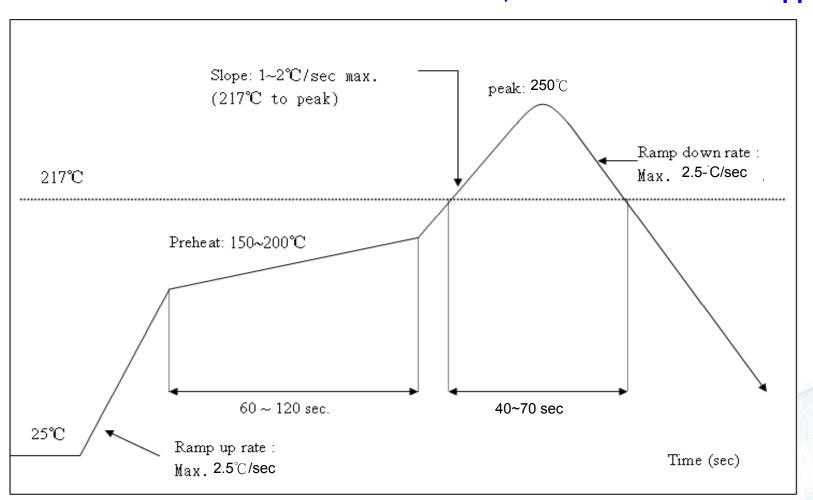


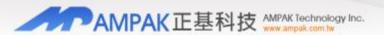
Referred to IPC/JEDEC standard.

Peak Temperature : <250°C Number of Times : ≤2 times

SMT reflow profile 参数值

需使用氮气N2,含氧量建议为1500+/-500 ppm





2. Peak package body temperature				260℃
=> 如规格书中所说明,模块在制	程中最	是高温质	度不超	过250度C

- If baking is required, devices may be baked for 24 hours at 125±5°C
- 1.模块制造厂出货前置作业:测试过模块良品经**24**小时烘烤后 真空包装出货,则整卷未拆封不需经过烘烤可直接上件贴片。
- 2.如规格书中所说明,整卷包装已拆封未贴片完之剩下的模块余数,因 暴露于空气中可能已接触空气中的水气,故于下次上件贴片前就须先 进入烤箱烘烤,烘烤条件24小时125度C。