

有线通信链路设计汇总

作者：向仔州

目录

RS485 电路选型及设计	2
CAN 总线电路选型及设计	15
CAN FD 总线使用	30

RS485 电路选型及设计

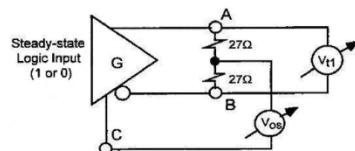
1. 这是美国EIA/TIA-485标准的参数

Allowed no. of Tx and Rx	32 Tx, 32 Rx	RS485至少一次可以给32个设备发送数据
Maximum cable length	4000ft length	RS485最长距离为1200米左右
Maximum data rate	10Mbps	
Minimum driver output range	$\pm 1.5V$	
Maximum driver output range	$\pm 5V$	2. 为什么我设计的RS485 传输不到1200米呢?
Maximum driver short-circuit current	250mA	一个标准的RS485驱动器要求能够在54欧负载上面最小提供 $\pm 1.5V$ 电压
Tx load impedance	54Ω	3. 那么到底是 54Ω 还是 60Ω 呢?
Rx input sensitivity	$\pm 200mV$	
Maximum Rx input resistance	12kΩ	
Rx input voltage range	-7V to +12V	
Rx logic high	>200mV	
Rx logic low	<200mV	

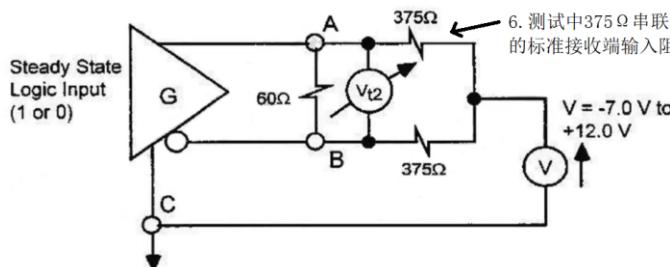
2. 为什么我设计的RS485 传输不到1200米呢?

一个标准的RS485驱动器要求能够在 54Ω 负载上面最小提供 $\pm 1.5V$ 电压

3. 那么到底是 54Ω 还是 60Ω 呢?



4. 在1998年的EIA标准文件上给出的是 60Ω ，但是，是用2个 27Ω 电阻实现的



6. 测试中 375Ω 串联等效电阻，就算32个 $12k\Omega$ 的标准接收端输入阻抗的并联值。

7. 这个 $12k\Omega$ 是根据485标准计算得到的，485标准里面把每个接入总线的接收端称为单位负载（Unit Load简称UL），1个UL的定义就是在 $12V$ 的共模电压下，允许负载有 $1mA$ 漏电流。算下来就算 $12k\Omega$ 。

5. 实际官方测试是用 60Ω 匹配电阻来测试的

PART NUMBER	HALF/FULL DUPLEX	DATA RATE (Mbps)	SLEW-RATE LIMITED	LOW-POWER SHUTDOWN	RECEIVER/DRIVER ENABLE	QUIESCENT CURRENT (μA)	NUMBER OF RECEIVERS ON BUS	PIN COUNT
MAX481	Half	2.5	No	Yes	Yes	300	32	8
MAX483	Half	0.25	Yes	Yes	Yes	120	32	8
MAX485	Half	2.5	No	No	Yes	300	32	8
MAX487	Half	0.25	Yes	Yes	Yes	120	128	8
MAX488	Full	0.25	Yes	No	No	120	32	8
MAX489	Full	0.25	Yes	No	Yes	120	32	14
MAX490	Full	2.5	No	No	No	300	32	8
MAX491	Full	2.5	No	No	Yes	300	32	14
MAX487	Half	2.5	No	No	Yes	230	128	8

10. 很多RS485芯片上面都会标注能带载多少个节点信息1/2UL就算支持64个节点接收，1/4UL就是128个节点接收。1/8UL 256个接收。

9. 有些型号还可以接128个节点。

8. RS485很多芯片规定负载为32UL，就是普通的RS485芯片可以接32个RS485节点(负载)

Unit Load	Bus Leakage Current at 12 V	Equivalent Input Resistance	Maximum Nodes on One Network
1	1 mA	12 kΩ	32
1/2	500 μA	24 kΩ	64
1/4	250 μA	48 kΩ	128
1/8	125 μA	96 kΩ	256

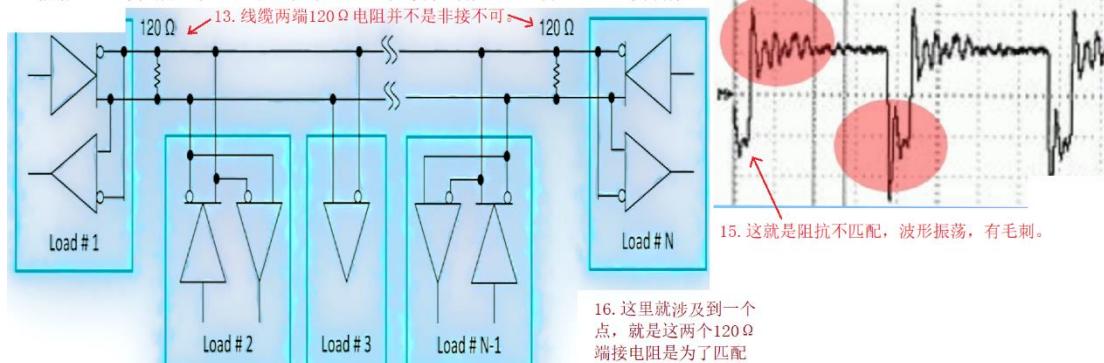
↑ 漏电流

输入阻抗(等效输入电阻)

可以接多少个节点

11. 芯片手册里面有这一项不同UL之间的区别。

12. 根据以上要求完成芯片选型之后, 如果想RS485信号传递得更长, 还需要注意以下内容如:



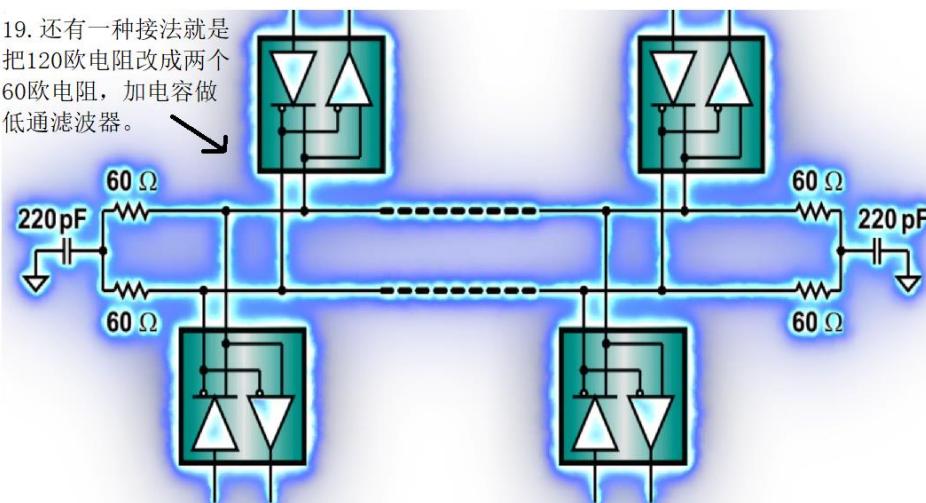
14. 只有在长距离高速率传输中, 才用120Ω端接电阻做阻抗匹配

15. 有一个经验就是当信号上升时间比信号单向传输延时时间快4倍的时候, 就不需要端接电阻了。

16. 这里就涉及到一个点, 就是这两个120Ω端接电阻是为了匹配120Ω线缆用的, 如果电缆不是120Ω那就要根据实际情况选其它值电阻匹配。

17. 信号上升沿时间查RS485规格书找到, 但是信号的传输延迟, 就要问供应商做实验了, 所以一般都可以把端接电阻加上。

18. 还有一种接法就是把120欧电阻改成两个60欧电阻, 加电容做低通滤波器。



20. 端接电容, 电阻精度选高一点, 形成标准的滤波器。不然会让总线抗干扰能力变差。

存根管理(也就是计算线缆长度和负载节点)

存根指的是从电缆干线分出的短电缆或导线, 用于连接到其他节点。为了避免存根对信号完整性产生负面影响, 应尽量缩短存根的长度。存根的长度应满足以下条件:

- 电气长度: 存根的电气长度 (即收发器与电缆干线之间的距离) 应小于驱动器输出上升时间的1/10。通过以下公式可以计算最大存根长度:

$$L_{\text{Stub}} \leq \frac{t_r}{10} \times v \times c$$

其中 :

- $L_{\text{存根}}$ = 最大存根长度 (ft)
- t_r = 驱动器 (10/90) 上升时间 (ns)
- v = 以 c 因子形式表示的信号速度
- c = 光速 (9.8×10^8 ft/s)。

下表列出了不同驱动器上升时间对应的最大存根长度。较长的上升时间允许使用更长的存根, 同时也有助于减少驱动器产生的电磁干扰 (EMI)。

器件	信号速率 [kbps]	上升时间 t_r [ns]	最大存根长度 [ft]
SN65HVD12	1000	100	7
SN65LBC184	250	250	19
SN65HVD3082E	200	500	38

下面也有介绍存根管理

21. 有个公式可以计算RS485线缆可以选择多长

$$L_{\text{Stub}} \leq \frac{t_r}{10} \times V \times C$$

t_r : 信号上升沿时间

V: 线材信号传输速度相对于光速的百分比

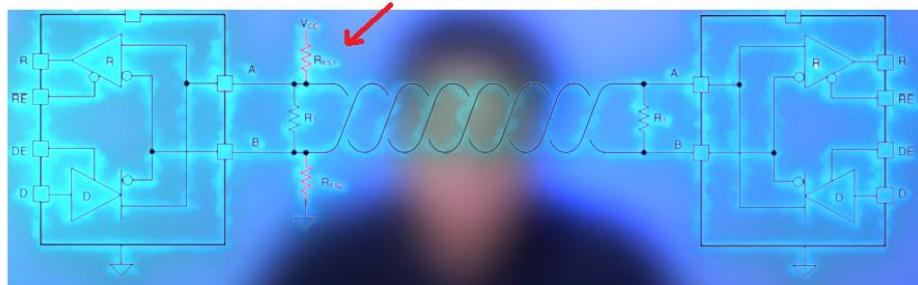
C: 光速

L_{Stub} : 线材长度

RS485收发器速率越快，线材长度越短

22. 失效保护偏置电阻

这两个失效保护偏置电阻要加在主机端



23. 在RS485标准定义中，AB之间的电压 $< -200\text{mV}$ ，定义为0。AB电压 $> 200\text{mV}$ 定义为1，但是没有定义 $-200\text{mV} \sim 200\text{mV}$ 这个区间的定义，那么这个区间压差，收发器收到的数据是不确定的。所以需要加失效保护偏置电阻。

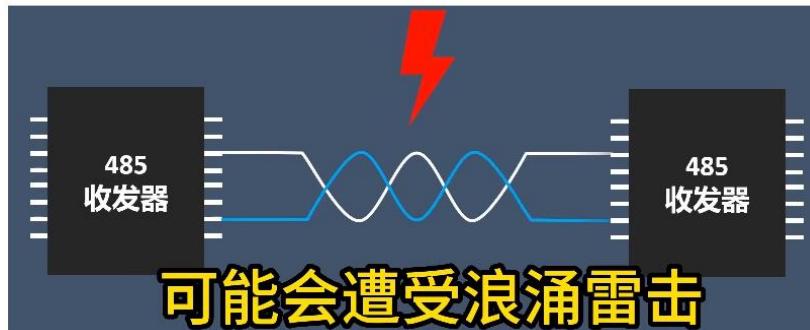
24. 很多厂商都说在RS485收发器芯片内部集成了失效保护电阻，但是实际应用中不尽人意，所以最好加上失效保护电阻。但是失效保护电阻会分流掉收发器芯片一部分驱动电流，导致收发器从带载256个节点变成了128个节点，然后影响降低传输速率。

25. 传输速率经验公式：

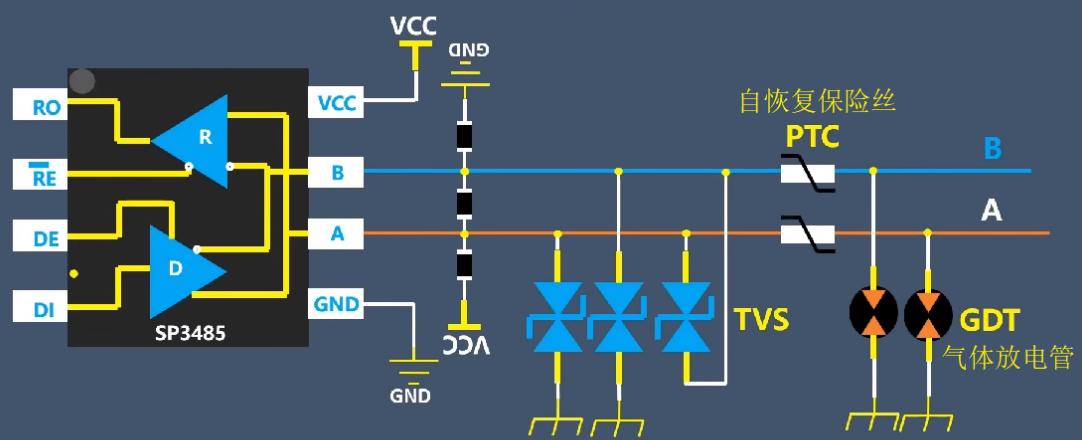
$$\text{传输距离 (m)} \times \text{数据速率 (bps)} < 10^7$$

RS485 防护电路设计

1. 户外RS485总线场景，需要加入保护电路

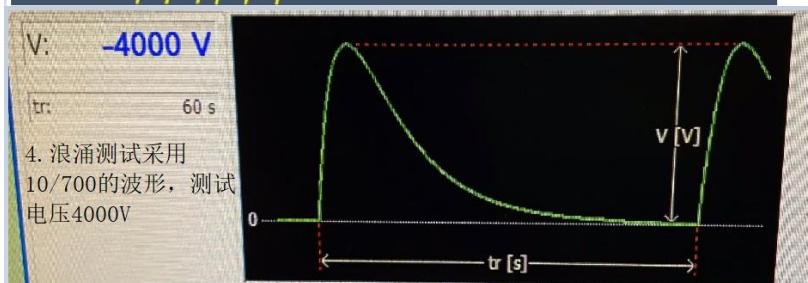
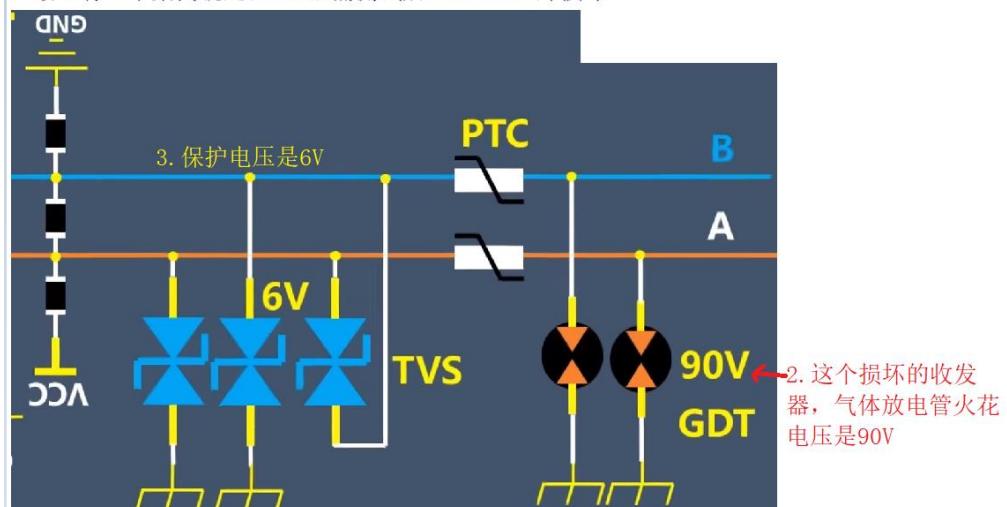


非隔离RS485浪涌防护



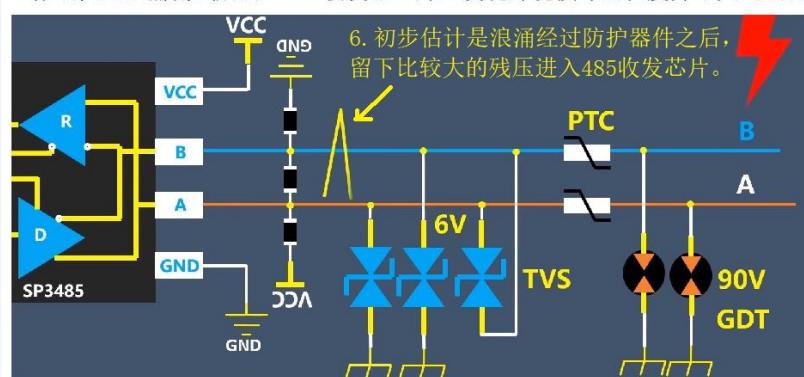
非隔离的485信号

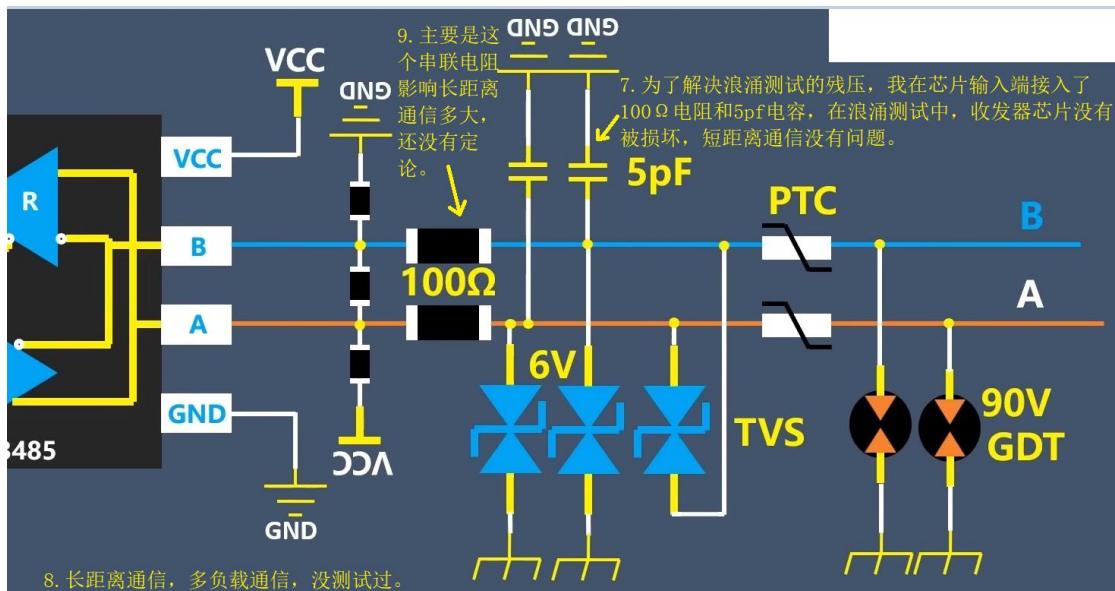
1. 最近有一个案例就是在EMC浪涌测试后，RS485芯片损坏。



4. 浪涌测试采用
10/700的波形，测试
电压4000V

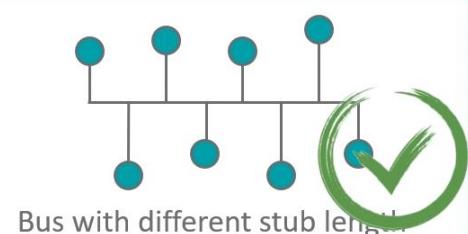
5. 仔细检查浪涌测试后的RS485收发器芯片，发现外观损坏的程度并不大。没有大面积损坏。



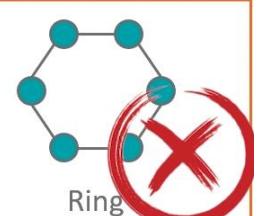
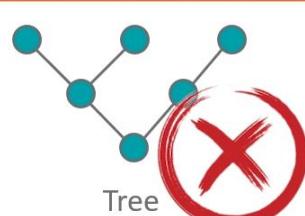
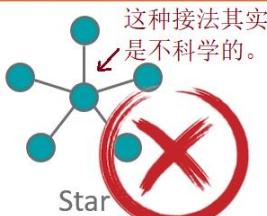


Recommended

RS485连接方式注意事项：



Not Recommended



理论上讲：支线长度的延时应该控制在信号上升时间的1/4~1/2

SWITCHING CHARACTERISTICS—MAX3080—MAX3082, and MAX3089 with SRL = Unconnected

($V_{CC} = +5V \pm 5\%$, $T_A = T_{MIN}$ to T_{MAX} , unless otherwise noted. Typical values are at $V_{CC} = +5V$ and $T_A = +25^{\circ}\text{C}$.)

PARAMETER	SYMBOL	CONDITIONS	MIN	TYP	MAX	UNITS
Driver Input to Output	t_{DPLH}	Figures 7 and 9, $R_{DIFF} = 54\Omega$, $C_{L1} = C_{L2} = 100\text{pF}$	500	2030	2600	ns
	t_{DPHL}		500	2030	2600	
Driver Output Skew $ t_{DPLH} - t_{DPHL} $	t_{DSKEW}	Figures 7 and 9, $R_{DIFF} = 54\Omega$, $C_{L1} = C_{L2} = 100\text{pF}$	-3	± 200	-	ns
Driver Rise or Fall Time	t_{DR}, t_{DF}	Figures 7 and 9, $R_{DIFF} = 54\Omega$, $C_{L1} = C_{L2} = 100\text{pF}$	667	1320	2500	ns

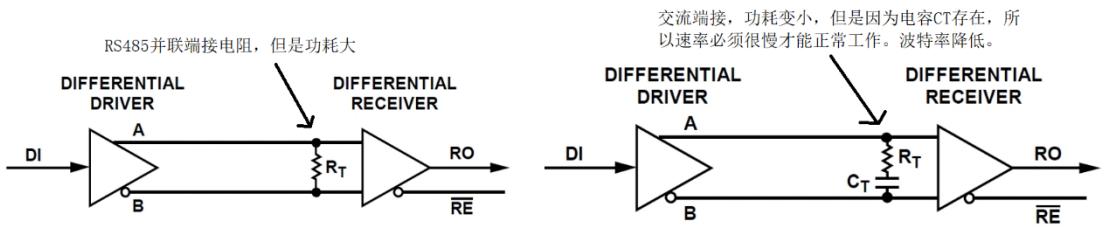
我们使用667ns上升沿时间来计算线长：

$$667\text{ns} * \frac{1}{3} * 0.2\text{m/ns} = 45\text{m}$$

采用1/3上升沿时间 电缆长度为45米左右

MAX3080信号最小上升时间为667ns

Unit Load	No. of Nodes	Min. Receiver Input Impedance
1	32	12 kΩ
$\frac{1}{2}$	64	24 kΩ
$\frac{1}{4}$	128	48 kΩ
$\frac{1}{8}$	256	96 kΩ



当信号的转换时间（上升或下降时间）超过电信号沿总线单向传输所需时间的3倍以上时就可以不加匹配

以MAX483为例，MAX483收发器输出信号上升下降时间最小为250ns，而典型双绞线上传输速率为0.2m/ns，那么数据速率只要在250kb以内，电缆长度不超过16米，那么MAX483就不需要加端接电阻。

交流端接，功耗变小，但是因为电容CT存在，所以速率必须很慢才能正常工作。波特率降低。

Suitable only for low bit rates and short links. $R_T \times C_T < 1/10$ bit width

端接电阻电容乘积必须 < 1/10个位宽。

这就是交流端接的要求。

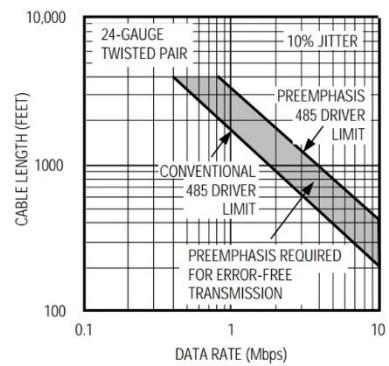
• Factors Limiting RS-485 Data Rate

> Cable Length: Signals attenuated by frequency over length of cable
电缆长度 数据速率 $\underline{\text{Cable Length (m) x Data Rate (bps) } < 10^7}$

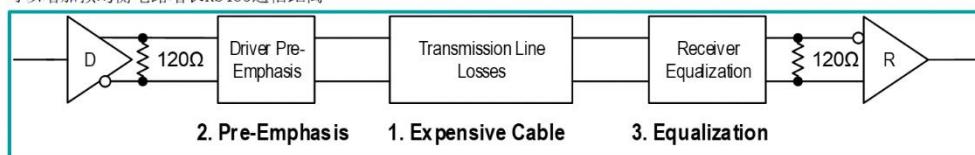
在RS485设计中，传多远，传多快？设计准则如左边所示

> Cable Type:

- Balanced is better, Cat-5 24AWG UTP is a common cable type.
- Shielding enhances noise immunity (increasing data rate for given distance)

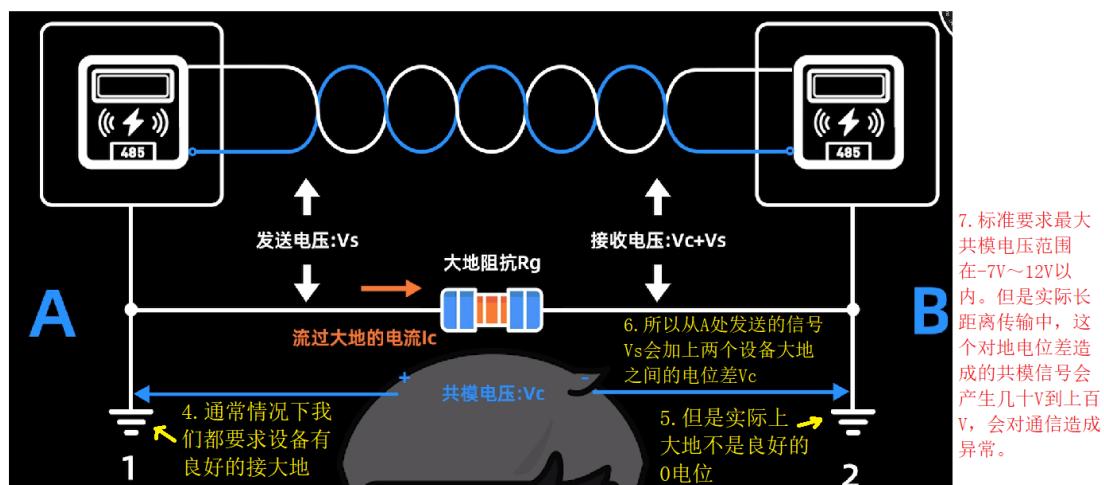


可以增加均衡电路增长RS485通信距离



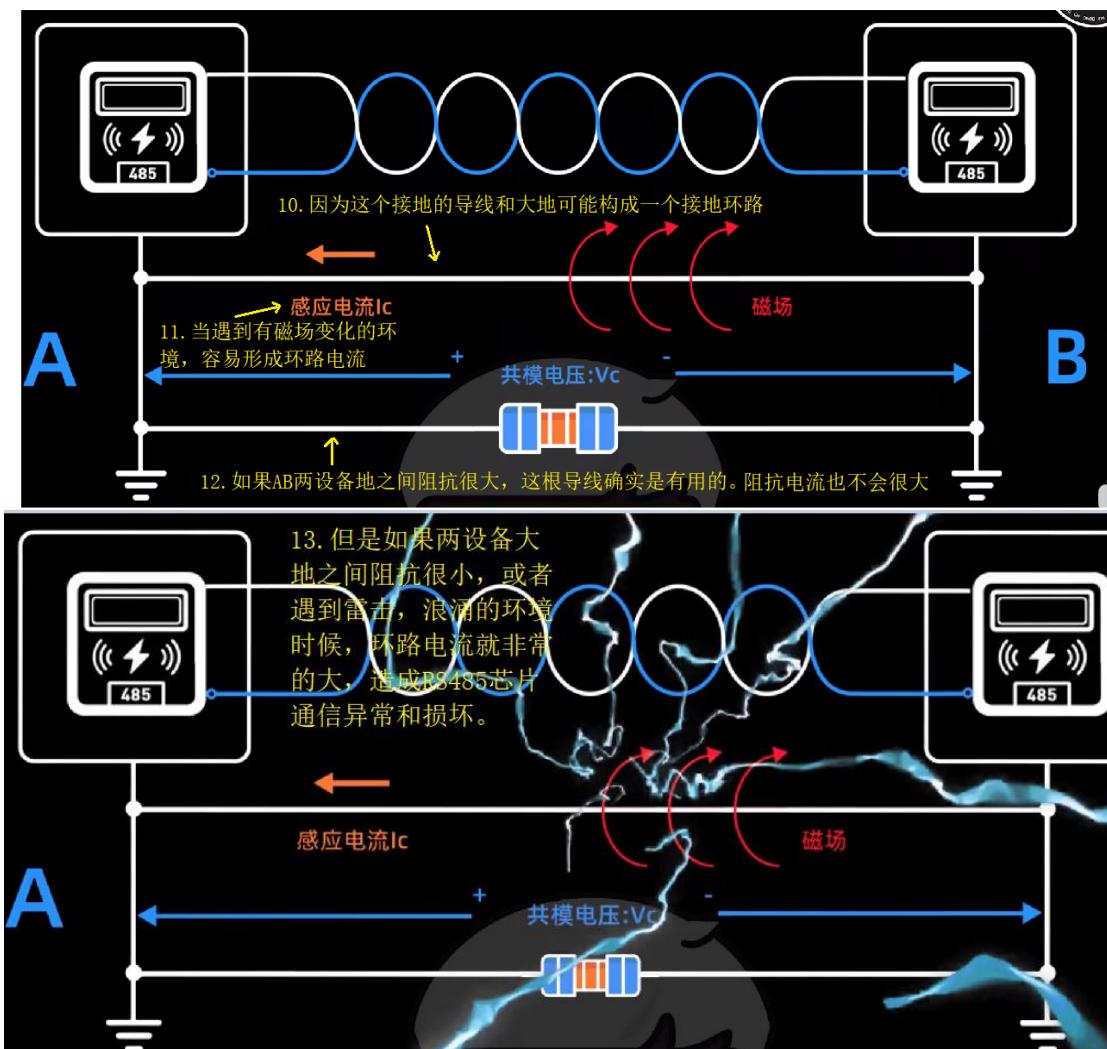
RS485 是否需要隔离？

- 常规RS485检测的是AB端的电压差，所以外界共模噪声几乎是被抵消的。
- 但是有一种情况，外界共模噪声抵消不了，而且共模干扰还会影响RS485信号传输，或者损坏RS485芯片。
- 就是出现两个RS485设备之间对地电位差，超过了芯片共模电压极限值的时候，就会出现烧坏芯片。

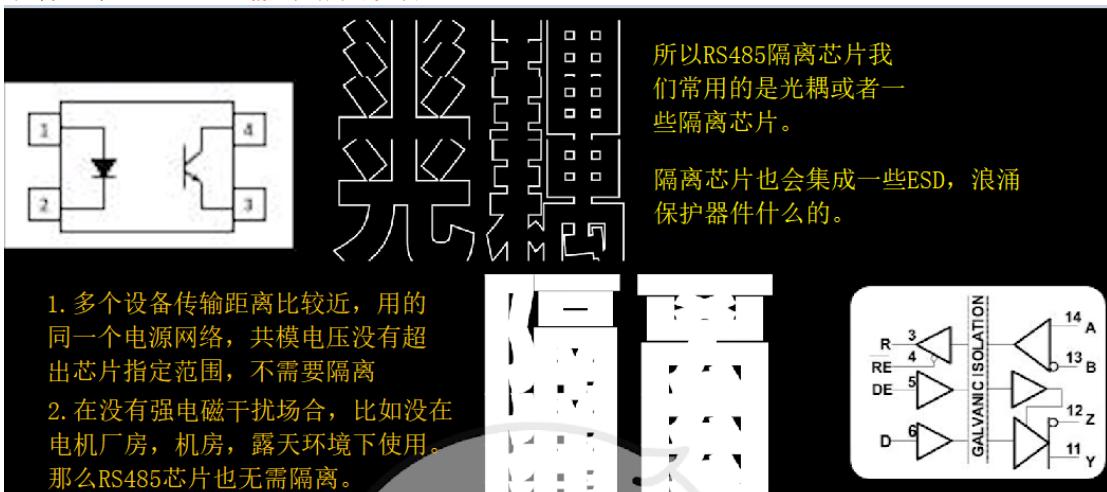


8. 那我们能不能用RS485双绞线的屏蔽层做大地，减小大地阻抗，或者用导线将两个设备的地连接起来，抵消共模 V_c 电位差呢？

9. 这样做可能更惨



所以在工程使用中，你是不知道你的 RS485 设备会接入一个什么样的网络中，如果网络中有其它 485 设备没有做高压隔离，用的廉价电源(比如阻容降压)，一旦出现问题，高压就可能顺着这个 RS485 总线烧毁相关设备。

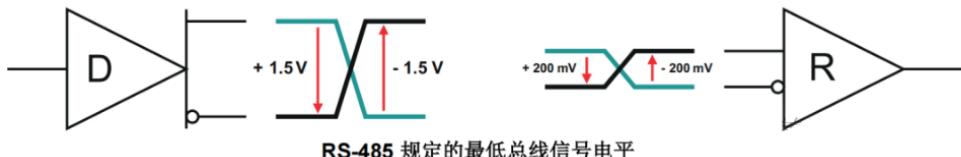


RS485 电气性能

RS-485 的这些电气特性使其非常适合在嘈杂环境中进行长距离联网，具有以下优势：

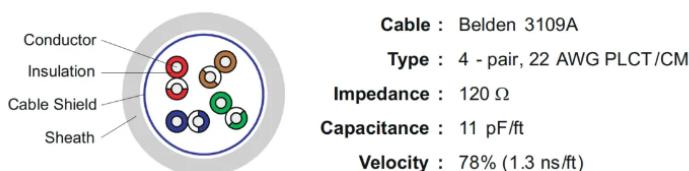
抗干扰能力：高于 1.5V 的差分输出电压和低至 200mV 的输入灵敏度，使 RS-485 网络能有效抵御外部电磁干扰（EMI）和噪声。差分信号传输的特性能够有效抑制共模噪声，从而提高通信的鲁棒性。

长距离传输：RS-485 能够在长达 4000 英尺（约 1200 米）的电缆长度下保持较好的数据传输速率，适用于需要远程数据传输的应用场景。



RS-485 规定的最低总线信号电平

所有这些电缆通常符合 22-24 AWG 的线规，其特性阻抗为 120Ω ，这与 RS-485 标准要求的特性阻抗一致。下图展示了典型的四线对电缆的横截面结构。



RS485 外部失效保护电路设计

外部失效保护电路设计

为了提高噪声容限，需要设计外部失效保护电路。外部失效保护电路通常由电阻分压器组成，其主要作用是提供足够的总线差分电压，以确保接收器能够生成确定的输出状态。

具体设计步骤如下：

- **计算总线电压：**外部电阻分压器的设计需要考虑最小总线电压、接收器的输入阈值以及最大差分噪声。设计公式为：

$$V_{AB} = V_{in} \times \left(\frac{1}{375} + \frac{4}{Z_0} \right) + V_{noise}$$

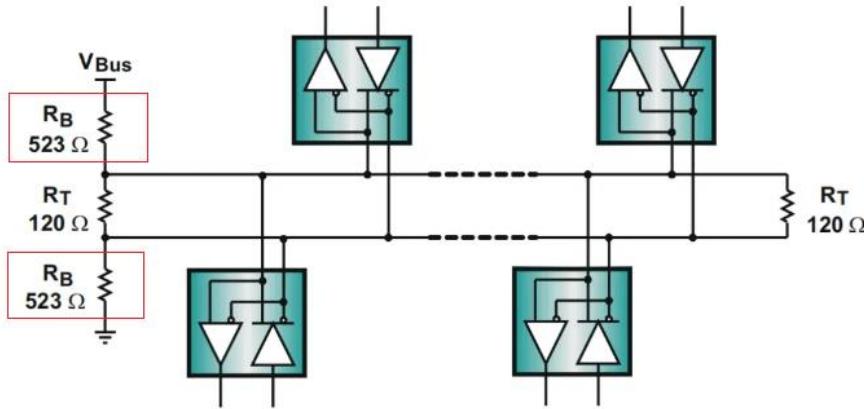
其中：

- V_{AB} = 总线差分电压
- V_{in} = 最小总线电压 (4.75V, 通常取 5V 减 5%)
- Z_0 = 电缆特性阻抗 (120Ω)
- V_{noise} = 测得的最大差分噪声

假设最小总线电压为 4.75V，接收器的输入阈值 V_{AB} 为 0.25V，电缆特性阻抗 Z_0 为 120Ω ，则可以计算出外部电阻 R_B 的值。根据公式计算得到：

$$R_B = \frac{V_{in} - V_{AB}}{I} \approx 528\Omega$$

在实际应用中，可以选择两个 523Ω 的电阻器串联，以实现所需的电阻值。这个配置可以如下图所示建立失效保护电路。



外部空闲总线失效保护偏置电路

使用两个 523Ω 的电阻器串联，插入到终端电阻 R_T 中，可以建立有效的失效保护电路。这种设计可以确保即使在信号丢失的情况下，接收器也能输出稳定的状态，并提高整体系统的抗干扰能力。

RS485 总线负载

总线负载

驱动器的输出性能主要取决于它需要为负载提供的电流，因此在总线上增加收发器和失效保护电路会直接增加总负载电流的需求。为了合理估算总线所能承受的最大负载数，RS-485 标准引入了单位负载（UL）这个概念。单位负载表示约 $12k\Omega$ 的负载阻抗，而符合 RS-485 标准的驱动器必须能够驱动多达 32 个单位负载。

在实际应用中，随着技术的发展，现代收发器的设计逐渐优化，能够显著降低单位负载。例如， $1/8$ UL 的收发器相比传统的 1 UL 设计，负载阻抗更高，导致电流消耗更低，因此可以在总线上连接更多的收发器设备。理论上，这种优化设计可以使总线支持多达 256 个收发器连接。

尽管现代收发器减少了单位负载，但失效保护偏置电路仍然会对总线负载产生影响，尤其是在需要确保系统在信号丢失情况下仍能输出确定状态时。这种失效保护偏置可能贡献多达 20 个单位的总线负载，因此计算总线最大负载时，必须将这一因素考虑在内。

为了计算总线上可以连接的最大收发器数量 N ，我们可以使用以下公式：

$$N = \frac{32 \text{ UL} - 20 \text{ UL} \text{ (失效保护)}}{\text{每个收发器的 UL}}$$

举例来说，当使用 $1/8$ -UL 的收发器时，最大连接数 N 计算如下：

$$N = \frac{32 \text{ UL} - 20 \text{ UL}}{1/8 \text{ UL}} = \frac{12 \text{ UL}}{1/8 \text{ UL}} = 96$$

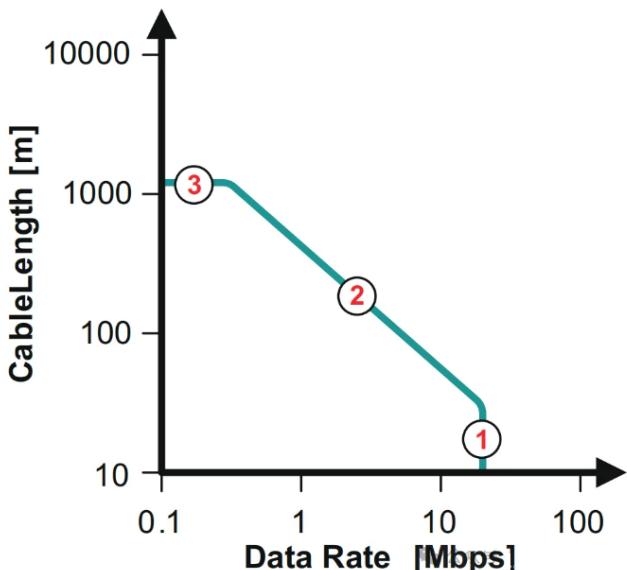
因此，若在 RS-485 总线上使用 $1/8$ UL 的收发器设计，最多可将 96 个器件连接到总线中。这一计算确保了即使在总线负载增加的情况下，系统仍然可以保持稳定的性能，不会因负载过大而导致通信故障或数据传输不稳定。

在实际工程设计中，虽然公式提供了理论上的最大连接数，但为了确保系统的可靠性和稳定性，工程师在设计时应考虑到可能的环境干扰、信号衰减以及其他系统因素。建议在接近理论最大值时，保留一定的裕量，以便应对不确定因素带来的潜在影响。

RS485 数据速率与总线长度

数据速率与总线长度

在确定 RS-485 总线的最大传输长度时，数据速率、传输线损耗和信号抖动都是关键因素。在特定数据速率下，信号抖动超过波特周期的 10% 时，数据传输的可靠性会显著降低。为了直观展示这一关系，下图描绘了传统 RS-485 电缆在 10% 信号抖动情况下，不同电缆长度与数据速率之间的关系。



A. 短电缆长度与高数据速率区域

图形的第 1 部分展示了短电缆长度下的高数据速率区域。在这一部分，传输线路的损耗几乎可以忽略不计，数据速率的限制主要取决于驱动器的上升时间。虽然 RS-485 标准建议的最高数据速率为 10Mbps，但随着现代接口电路的发展，当前的系统可以支持高达 40Mbps 的数据速率。此时，电缆长度对数据速率的影响最小。

B. 从短电缆到长电缆的过渡区域

第 2 部分展示了数据线路从短到长的过渡区域。在这个区域，传输线路损耗开始显现，导致数据速率必须随电缆长度的增加而降低。根据经验法则，电缆长度（米）与数据速率（bps）的乘积应小于 10710^7 。例如，若数据速率为 1Mbps，则电缆长度应不超过 10公里。然而，这个经验法则较为保守，实际应用中使用的电缆性能可能允许更长的电缆长度，但仍需注意信号完整性和可靠性。

C. 低频率下的信号衰减与电缆长度

图形的第 3 部分展示了较低频率范围内的状况。在此范围内，信号衰减主要由线路电阻决定，而非开关速度。随着电缆长度的增加，电缆的电阻接近于终端电阻的值，形成了一个电压分压器结构，导致信号衰减大约为 -6dB。对于 120Ω 阻抗的 22 AWG 非屏蔽双绞线 (UTP)，这一情况通常发生在电缆长度达到约 1200米时。

RS485 最小节点距离

最小节点间距

RS-485 总线是一种典型的分布式参数电路，其电气特性主要由沿物理介质（包括互连电缆和印刷电路板轨线）分布的电感和电容共同决定。这种分布式参数结构意味着在设计 RS-485 网络时，必须特别注意总线的电气负载和阻抗匹配，以确保信号完整性和可靠的数据传输。

当在 RS-485 总线中添加器件或互连电路时，会引入附加的电容，这些电容会降低总线的特性阻抗。随着总线阻抗的降低，总线的介质与负载部分之间的阻抗可能不匹配，导致信号在这些不匹配点处反射回源端。这种反射可能会引起驱动器输出信号的失真，从而影响接收器接收到的信号质量。

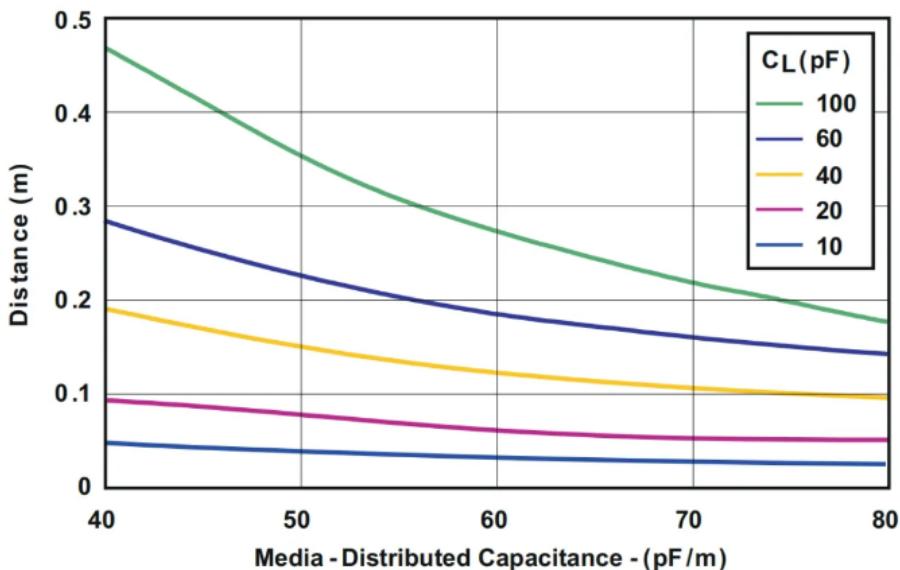
为了确保从驱动器输出的信号在到达接收器时仍能保持有效的电压电平，必须保持总线上的最小负载阻抗 $Z' > 0.4 \times Z_0$ （其中 Z_0 为传输线的特性阻抗）。这一要求可以通过在总线节点之间保持最小距离 d 来实现。该最小距离 d 可以由以下公式计算：

$$d > \frac{5.25 \times C_L}{C'}$$

其中：

- C_L 是集总负载电容，即器件、连接器、印刷电路板轨线等引入的附加电容。
- C' 是每单位长度的介质电容（如电缆或 PCB 轨线的分布电容）。

上面方程式表明了器件间距 d 与分布式介质电容 C' 和集总负载电容 C_L 的关系。下图则以图形方式展示了这种关系，直观地展示了不同电容值下，器件之间的最小间距要求。



影响总线电容的主要因素如下：

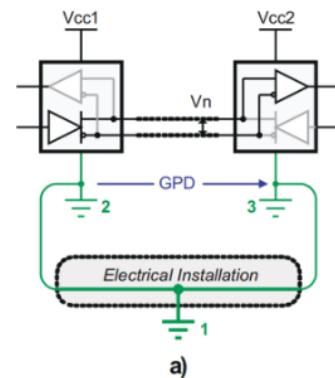
- **收发器电容**: 5V 收发器的输入电容通常为 7pF。3V 收发器的输入电容则大约是 16pF，几乎是前者的两倍。
- **PCB 轨线电容**: 取决于电路板设计和结构，PCB 轨线每厘米通常会增加 0.5~0.8pF 的电容。
- **连接器和保护器件电容**: 连接器触点、电路保护器件（如ESD抑制器）的电容范围可能变化较大，应根据实际设计进行评估。
- **介质分布电容**: 不同类型的电缆或背板的分布电容也有所不同。
- **低电容非屏蔽双绞线电缆**的分布电容通常为 40pF/m，而背板的分布电容可能高达 70pF/m。

为了确保 RS-485 总线的稳定运行，必须尽可能减少集总负载电容的影响。具体来说，应注意以下几点：

- **缩短存根区域的电气距离**: 保持总线到收发器的连接尽可能短，减少信号反射的机会。
- **合理选择收发器**: 选择低电容的收发器，尤其是在需要长距离传输或高数据速率的应用中。
- **优化 PCB 设计**: 在 PCB 设计中，尽量缩短信号路径，并避免不必要的电容负载。
- **仔细选择电缆和连接器**: 在布线时，选择具有较低分布电容的电缆，并确保连接器和其他电气元件对总线电容的贡献尽可能小。

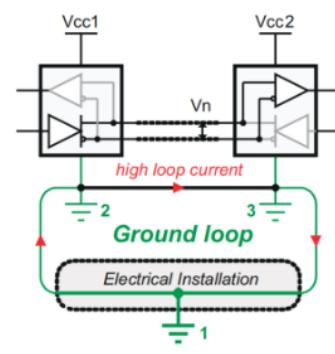
RS485 接地与隔离

在设计远程数据链路时，设计人员必须考虑接地电势差（GPD）可能带来的问题。这些电压差异会以共模干扰的形式叠加到传输线上，甚至可能导致数据传输故障。虽然总叠加信号可能仍在接收器输入的共模范围内，但依赖本地接地作为电流回路是相当危险的（如下图a 所示）。由于远程节点可能从不同电气设备获取电源，在维护或设备更改期间，接地电势差可能超出接收器的输入共模范围，导致原本正常运行的数据链路出现故障。



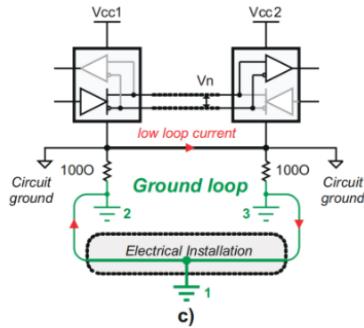
a) 过高的接地电势差

直接通过接地线连接远端地也并不可取（如下图b 所示），因为这可能引发大电流环路，进而将共模噪声引入信号线。为了有效隔离远端地，RS-485 标准建议在设备地与本地系统地之间插入电阻器（见下图c）。这种方法虽然可以减少环路电流，但由于仍然存在大电流环路，数据链路仍然容易受到沿环路路径产生的噪声的影响。因此，这种方式并不能完全保障数据链路的稳定性。

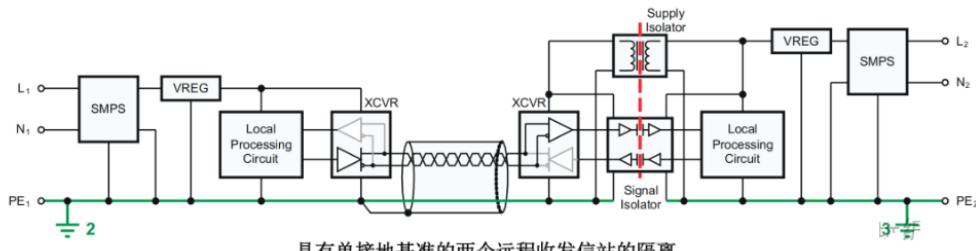


b) 过高的环路电流

环路电流减小，但环路地很大，对感应噪声会高度敏感

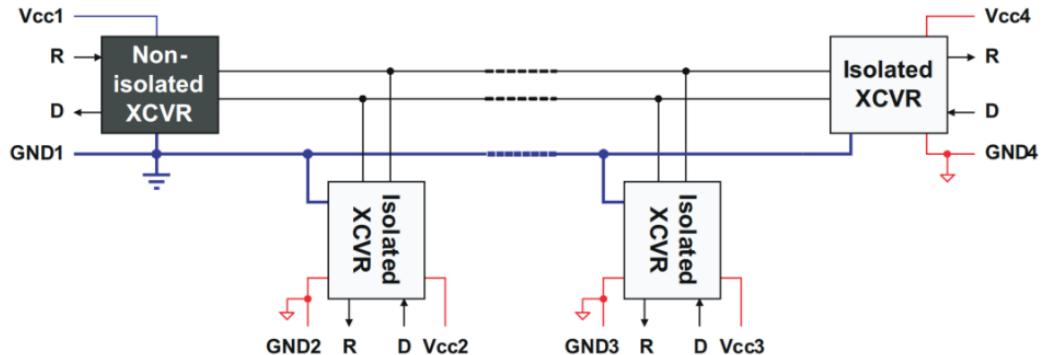


要建立一个能够容忍数千伏接地电势差且适用于长距离传输的强健 RS-485 数据链路，最有效的方法是对信号和电源进行隔离（见下图）。在这种配置下，电源隔离器（如隔离的直流/直流转换器）和信号隔离器（如数字电容隔离器）可以防止远程系统地之间的电流流动，避免形成环路电流。



具有单接地基准的两个远程收发信站的隔离

下图则展示了多个隔离收发器的示例配置。在这其中，除一个收发器外，所有收发器都通过隔离设备接入总线。左侧的非隔离收发器为整个总线提供了单一的接地基准，这种配置在保持系统稳定的同时，确保了数据链路的可靠性。



多个现场总线收发信台的隔离

CAN 总线电路选型及设计

高速 CAN 和低速 CAN 设计区别

高速CAN和低速CAN引用标准ISO 11898-2 和 ISO 11898-3

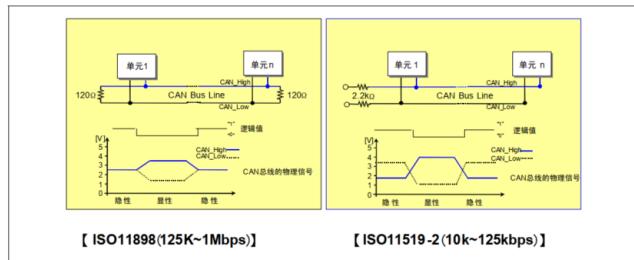
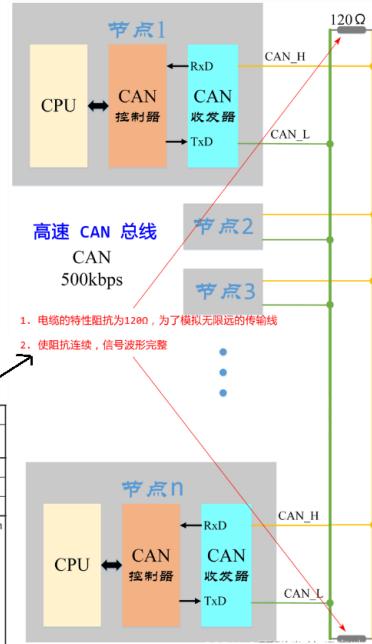


图 9. ISO11898、ISO11519-2 的物理层特性

ISO 11898-2 中定义了通信速率为 125Kbps~1Mbps 的高速闭环 CAN 通信标准，当通信总线长度≤40 米，最大通信速率可达到 1Mbps，高速闭环 CAN（高速 CAN）通信如

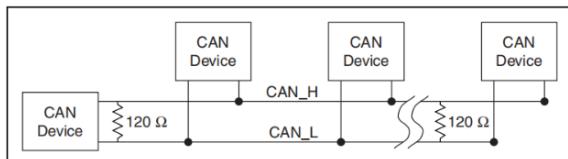
Parameter	Notation	Value		
		Min V	Nom V	Max V
Single ended output voltage on CAN_H	V_{CAN_H}	+2.0	+2.5	+3.0
Single ended output voltage on CAN_L	V_{CAN_L}	+2.0	+2.5	+3.0
Differential output voltage	V_{diff}	-0.5	0	+0.05
All requirements in this table apply concurrently. Therefore, not all combinations of V_{CAN_H} and V_{CAN_L} are compliant with the defined differential output voltage.				
Measurement setup according to Figure 2:				
$R_L > 10^{10} \Omega$ (not present)				
$C_1 = 0 \text{ pF}$ (not present)				
$C_2 = 0 \text{ pF}$ (not present)				
$C_{RXD} = 0 \text{ pF}$ (not present)				



终端电阻

高速 CAN 线需要在 CAN_H 和 CAN_L 加终端电阻，电缆上的终端电阻应与电缆的标称阻抗相匹配，终端匹配电阻一般为 120Ω，每个终端电阻应能消耗 0.25W 的功率（标准来源：ISO 11898-2:2003）

如果高速 CAN 传输线路没有终止，线路上的每个信号变化都会导致反射，这可能会导致通信故障。由于通信在 CAN 总线上双向流动，因此 CAN 要求终止电缆的两端。然而，这一要求并不意味着每个设备都应该有一个终端电阻。如果沿电缆放置多个设备，只有电缆末端的设备应该有终端电阻。放置终端电阻位置如下所示



高速 CAN 总线，总线长度最大为 40m，当总线长度超过 40m 后，总线的速率会受到影响。支线长度（节点和总线之间的距离）最长为 0.3m，支线节点距离长度最大也是 40m（标准来源：ISO 11898-2:2003）。

Table 11 — Network topology parameters

Parameter	Notation	Unit	Value	Condition
			min nom max	
Bus length	L	m	0 40	Bit rate: 1 Mbit/s ^a
Cable stub length	l	m	0 0.3	
Node distance	D	m	0.1 40	

^a At bit rates lower than 1 Mbit/s the bus length may be lengthened significantly. Depending on L , the bit rate and internal capacitances of the individual CAN nodes, other network topologies with changed lengths l and D may be used. In this case the influence of occurring cable resonator waves on the bit representation on the bus should be carefully checked by measurements of V_{out} at each CAN node (see also Table 4, Footnote c).

Table 4-4. DeviceNet Cable Length Specifications

Bit Rate	Thick Cable	Thin Cable
500 kb/s	100 m	100 m
250 kb/s	200 m	100 m
100 kb/s	500 m	100m

布线电缆

高速 CAN 总线电缆应满足 ISO11898 中规定的物理介质要求，如下表所示：

Table 4-3. ISO 11898 Specifications for Characteristics of a CAN_H and CAN_L Pair of Wires

Characteristic	Value
Impedance	108 Ω minimum, 120 Ω nominal, 132 Ω maximum
Length-related resistance	70 mΩ / m nominal
Specific line delay	5 ns/m nominal

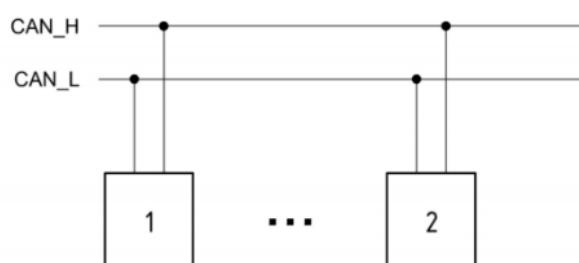
设备数量

高速 CAN 总线上设备的最大数量取决于网络上设备的电气特性。如果所有的设备都符合 ISO11898 的要求，那么至少有 **30** 个设备可以被连接到总线上。

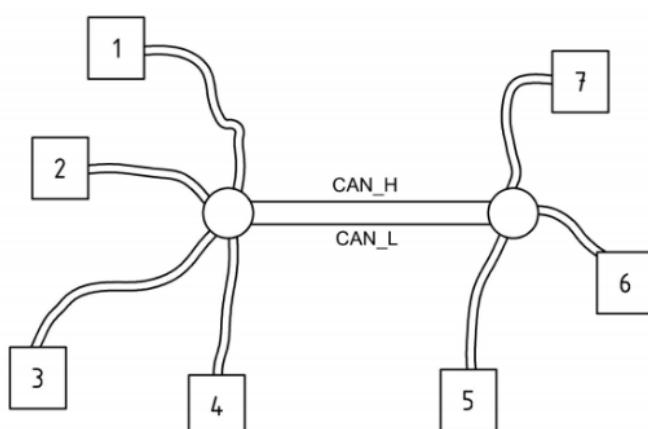
如果设备的电气特性没有降低信号质量，满足 ISO11898 信号级规范，网络上的所有设备都符合设备网的规格，则可以连接 **64** 个设备到网络。

总线长度

在线形拓扑中，可挂载 20 个以上低速 CAN 节点，在网络总长度不应超过 40 米的情况下最大通信速度达到 125Kbp/s。



在星形拓扑中，网络总长度约为 40m，各个节点间距离不超过 20m。



Receiver input resistance

The implementation of an HS-PMA shall have an input resistance according to [Table 10](#). Furthermore, the internal resistance shall meet the requirement given in [Table 11](#). [Figure 4](#) shows an equivalent circuit diagram.

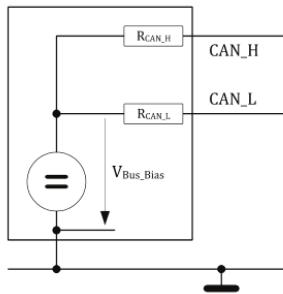


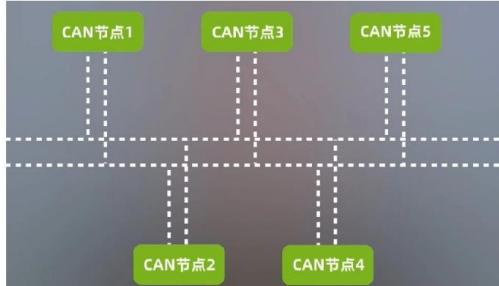
Figure 4 — Illustration of HS-PMA internal differential input resistance

Table 10 — HS-PMA receiver input resistance

Parameter	Notation	Value		Condition
		Min kΩ	Max kΩ	
Differential internal resistance	R _{Diff}	12	100	-2 V ≤ V _{CAN_L} ,
Single ended internal resistance	R _{CAN_H} , R _{CAN_L}	6	50	V _{CAN_H} ≤ +7 V
$R_{Diff} = R_{CAN_H} + R_{CAN_L}$				

CAN 总线几种常用的拓扑结构

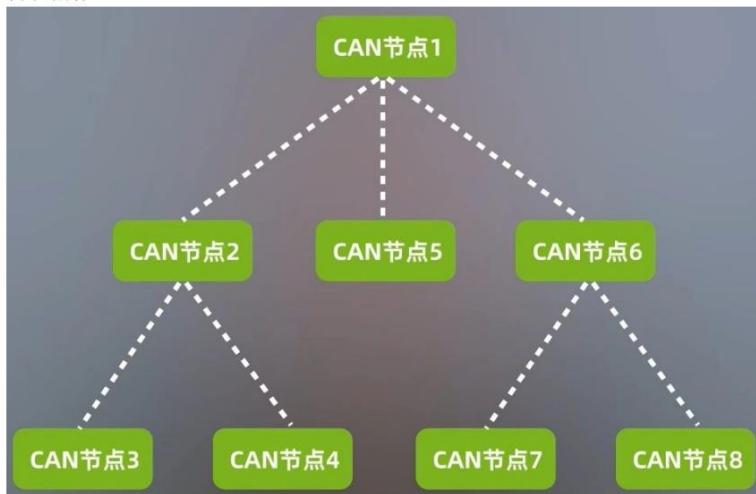
线型拓扑



星型拓扑



树状拓扑



CAN 总线的负载率计算

CAN总线负载率 (CAN Bus Load) 是指在给定时间窗口内，CAN总线被有效使用的百分比，即实际传输的数据量相对于总带宽的占用比例。

负载率越高，意味着总线使用越密集，可能会导致延迟或数据丢失。

负载率的基本公式可以用如下表达式来表示：

$$\text{负载率} = \frac{\text{总的比特流量}}{\text{总的理论带宽}} \times 100\%$$

实际计算时，我们通常关注单位时间内的负载率，因此在时间窗口TTT内的负载率可以表示为：

$$\text{负载率} = \frac{\text{总的比特流量}}{\text{总的理论带宽} \times T} \times 100\%$$

为了解CAN总线的负载率，需要以下步骤：

1. 确定总线波特率：

波特率 (Baud Rate) 决定了CAN总线的最大传输速度，一般为500 kbps或1 Mbps。

波特率定义了总线的总带宽，例如1 Mbps的CAN总线在1秒内的带宽是1,000,000位。

2. 确定消息的传输量

在CAN总线上，消息的大小和内容会影响负载率，具体包括：

报文总长度：包括标识符 (ID)、数据段、校验段、起始/结束标志位等。

有效数据长度 (DLC)：CAN报文的数据段可包含0-8个字节，而CAN FD可扩展至64字节。通常情况下，CAN报文的总长度可以用比特数表示。

例如，对于一个标准帧 (11位ID, 8字节数据) 和扩展帧 (29位ID, 8字节数据)，我们可以按如下比特数计算：

标准帧长度：一般为~111比特。

扩展帧长度：一般为~135比特。

3. 计算每条消息的负载比特数

计算公式为：

$$\text{消息比特数} = \text{位填充数} + \text{其他固定字段比特数} + \text{DLC} \times 8$$

在实际情况中还要考虑位填充规则 (Bit Stuffing)：如果一个帧中连续出现了5个相同的比特 (0或1)，CAN协议会自动插入一个反向位以增强数据恢复能力，这会增加报文长度。

4. 计算总的比特流量

假设我们在单位时间TTT内收集了总共NNN个报文，每个报文的大小为Message Size_i，则总的比特流量为：

$$\text{总比特流量} = \sum_{i=1}^N \text{Message Size}_i$$

假设在1秒内，CAN总线传输了1000个标准帧，每个帧为111比特，则总的比特流量为：

$$1000 \times 111 = 111000 \text{ 比特}$$

如果CAN总线的波特率是500 kbps，理论带宽就是500,000比特，则负载率为：

$$\text{负载率} = \frac{111000}{500000} \times 100\% = 22.2\%$$

高负载率的影响与优化

通常认为负载率达到80%以上就属于高负载状态，这会增加报文延迟并可能引发数据丢失。

在设计系统时，推荐负载率保持在50%以下以保证数据传输的稳定性。

优化措施包括：

优化报文设计：减少数据传输的冗余。

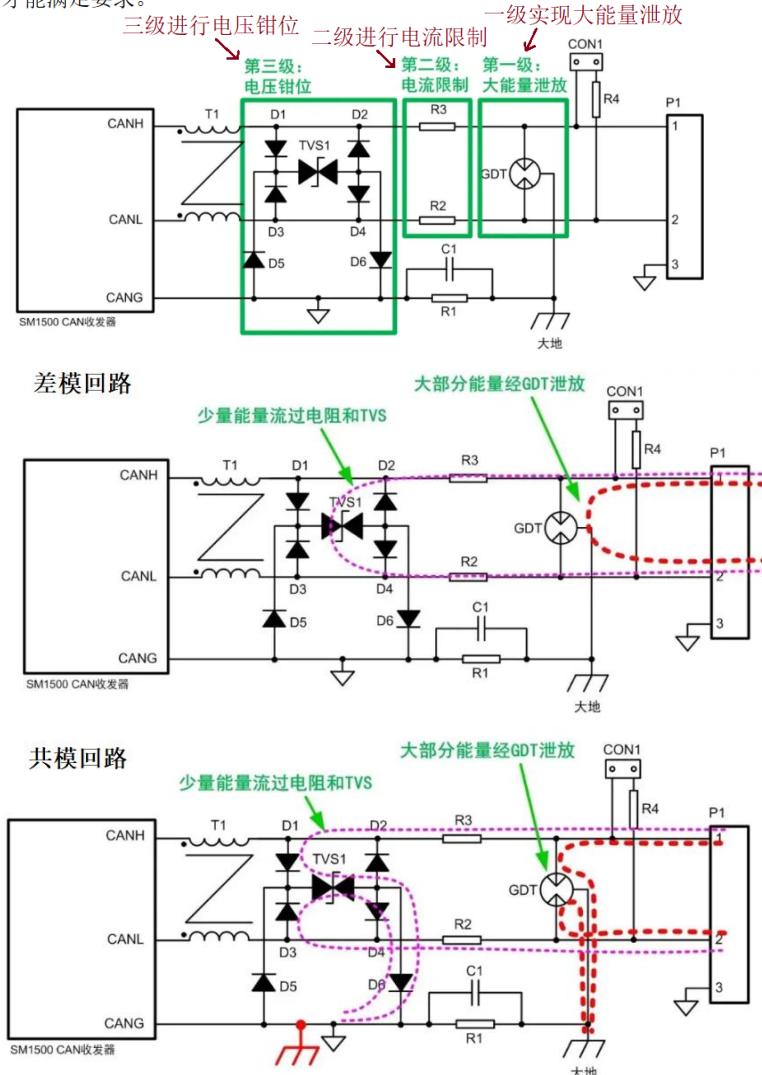
提高波特率：适合短距离的应用。

使用CAN FD：CAN FD增加了数据传输的灵活性和速度，可传输更长的数据段。

CAN 接口保护电路

为什么需要保护电路

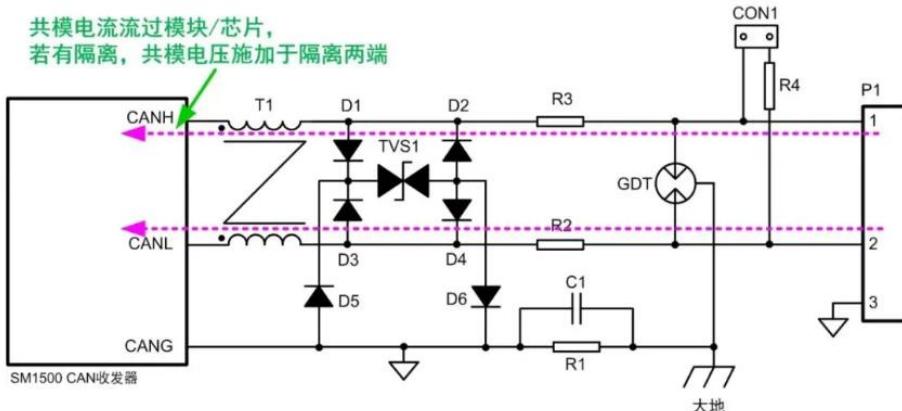
一般的CAN收发器芯片ESD、浪涌防护等级较低，如SM1500隔离CAN收发器虽隔离耐压为3500VDC，裸机情况下，CAN接口ESD可达6kV，但无法满足常见的浪涌测试要求。工业产品对通信接口的EMC等级要求较高，许多应用要求满足IEC61000-4-2静电放电4级，IEC61000-4-5浪涌抗扰4级等要求，在此情况下，必需增加必要的保护电路，才能满足要求。



应用注意事项

保护电路要可靠接地

共模干扰需以大地（或保护地）作为泄放回路，保护电路必须可靠接地，否则共模保护部分没有返回路径，保护电路失效，可能造成前级芯片或电路损坏



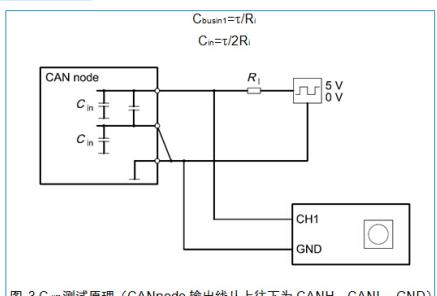
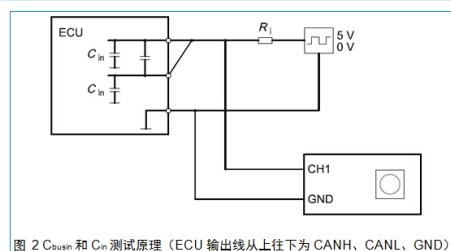
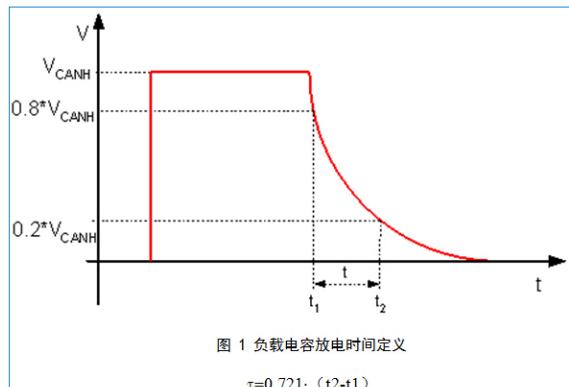
CAN节点的电容

汽车CAN总线设计规范对于CAN节点的输入电容有着严格的规定，每个节点不允许添加过多容性器件，否则节点组合到一起后，会导致总线波形畸变，通讯错误增加。具体如表 1所示。为汽车测试标准GMW3122中的输入电容标准

电容通常都是PF极的，比较常见。在能够滤除噪声干扰的前提下，保证通讯质量。

测试参数	测试值			条件
	最小值	典型值	最大值	
CANH 对地电容	40pF	-	150pF	负载电阻大于 $5\text{K}\Omega$
CANL 对地电容	40pF	-	150pF	负载电阻大于 $5\text{K}\Omega$
CANH 对 CANL 电容	0pF	-	90pF	负载电阻大于 $5\text{K}\Omega$

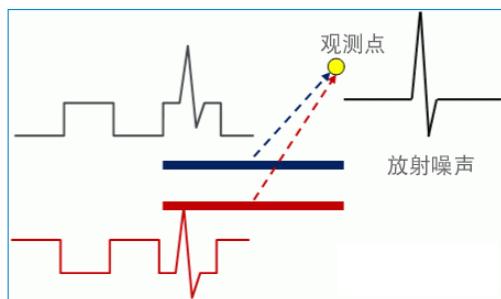
所以每个厂家在上车前，都要测试CAN节点DUT（被测设备）的CANH对地、CANL对地、CANH对CANL的输入电容。方法一般是使用GMW3122汽车测试标准中的CAN方法。如图所示。



而这样的测试方法，有着比较大的局限性，只能看一个波形的放电时间进行测量和计算，人工误差较大，通过多次的统计，然后进行平均，非常消耗时间。另外由于电容属于非线性器件，使用方波测量，无法有效排除直流分量。

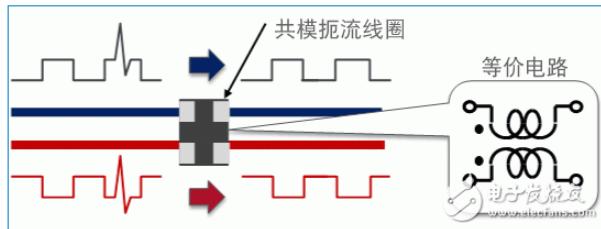
3.CAN总线共模电感/共模扼流圈

将共模扼流线圈串入差动传输线，能够有效去除共模噪声。



差动传输的放射噪声

所示共模扼流线圈串入差分信号线，共模扼流线圈能够使数据传输时必要的差模信号通过，同时降低共模噪声。



串入差分信号线的共模扼流线圈

CAN 接口 EMC 设计方案

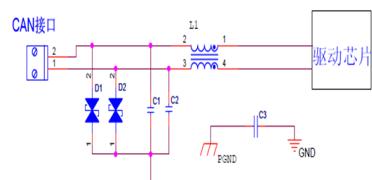
测试项目包括：辐射发射 传导发射 磁场抗扰度 传导抗扰度 静电抗扰度。

CAN接口电路：

在“隐性”状态下，CAN-H与CAN-L的输入差分电压为0V（最大不超过0.5V），共模输入电压为2.5V。逻辑1
CAN 接口电平 差分：
在“显性”状态下，CAN-H与CAN-L的输入差分电压为2V（最小不小于0.9V）。逻辑0

序号	接口测试项目	测试等级	性能判据			
1	辐射发射(RE)	CISPR25 LV5				
2	传导发射(CE)	CISPR25 LV5				
3	射频磁场抗扰度(RI)	400~4000MHz 150V/m 驻留时间 2s	性能判据A			
4	大电流注入BCI	1~400MHz 150mA 150mm 驻留时间 2s	性能判据A			

1. CAN接口防静电设计



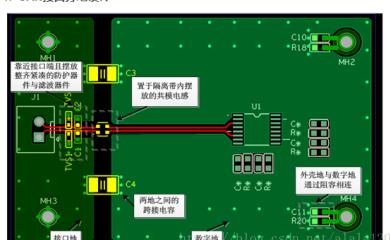
L1为共模电感，用于滤除差分线上的共模干扰，其阻抗选择范围为 $120\Omega/100MHz \sim 2200\Omega/100MHz$ ，典型值选取 $600\Omega/100MHz$ ；

C1、C2为信号线上的滤波电容，给干扰提供低阻抗的回流路径，容值选取范围为 $22pF \sim 1000pF$ ，典型值选取 $100pF$ ；

C3为接口地和数字地之间的跨接电容，典型取值为 $1000pF$ ，耐压要求达到 $2KV$ 以上，C3容值可根据测试情况进行调整；

D1、D2为瞬态抑制二极管，典型选值要求反向关断电压 $3.5V$ 以上；因为TVS只是用来静电防护，TVS的功率不作要求。TVS管的结电容对信号传输有一定的影响，CAN接口推荐使用结电容小于 $100pF$ 的TVS管。

1. CAN接口接地设计



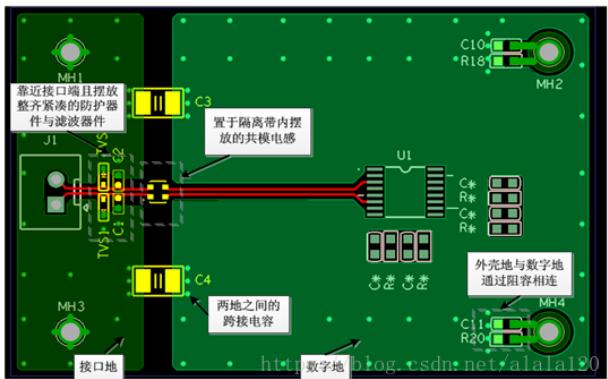
隔离带中可以选择性的增加电容作为两者地之间的连接，电容取值建议为 $1000pF$ ；信号线串联共模电感滤波，且共模电感要求置于隔离带内；为了防止外部强干扰通过端口耦合进内部PCB，引起内部器件性能下降，在靠近端口处信号线上增加防护器件TVS管，具体布局如图示。

方案分析：

(1) 当接口与单板存在容性较差或不相容的电路时，需要在接口与单板之间进行“分地”处理，即根据不同的端口电压、电平信号和传输速率来分别设置地线。“分地”，可以防止不相容电路的回流信号的叠加，防止公共地线阻抗耦合；

(2) CAN接口信号传输速率较高，内部PCB板高频噪声很容易由公共地线通过接口向外传输辐射，因此将公共地分割且通过电容相连，可以阻断共模干扰的传播路径。

2. CAN接口电路布局



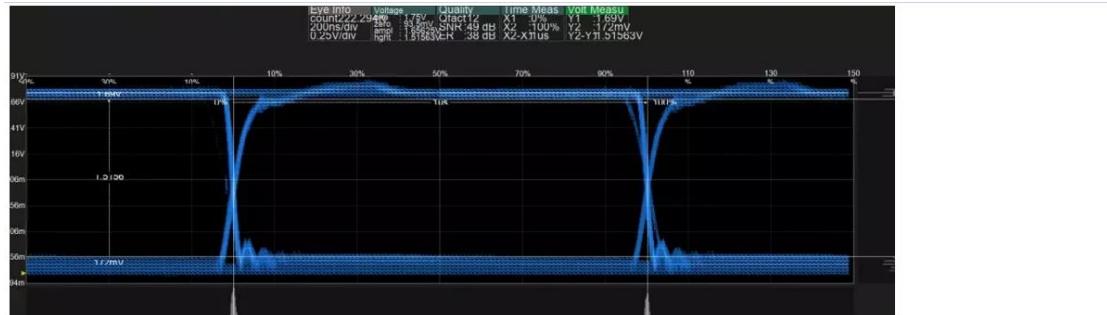
方案特点:

- (1) 防护器件及滤波器件要靠近接口位置处摆放且要求摆放紧凑整齐，信号线上的防护器件TVS管与滤波电容要下接至接口地；按照信号流向摆放器件，走线时要尽量避免走线曲折的情况；
- (2) 共模电感及跨接电容要置于隔离带中。

方案分析:

- (1) 接口及接口滤波防护电路周边不能走线且不能放置高速或敏感的器件；
- (2) 隔离带下面投影层要做掏空处理，禁止走线。

CAN 总线信号分析

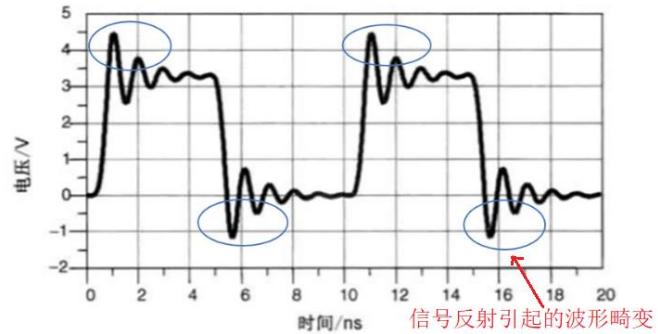


通过CANH (CAN High) 和CANL (CAN Low) 两根信号线间的电压差来区分。

CANH和CANL之间的电压差处于1.5V – 3.5V之间（通常约为2V）时，为显性状态，对应逻辑0；当电压差在 - 2V – 0.5V之间（接近0V）时，为隐性状态，对应逻辑1。

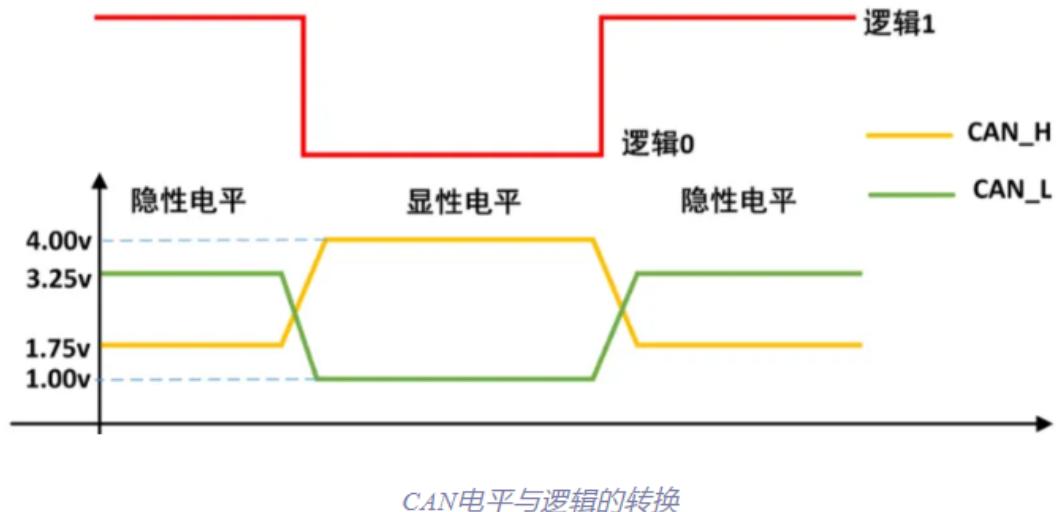
终端电阻:

特性阻抗和负载阻抗三者之间达到一种特定的关系，使得信号在传输过程中能够最大限度地将能量从信号源传输到负载，同时减少信号反射等不良影响。在电路设计中，尤其是涉及高速信号传输（如 CAN 总线等通信系统）时，阻抗匹配是非常重要的一个环节。



电平转换 - CAN收发器

实际应用中，不同设备可能工作于不同电源域，或需与其他电平标准的设备通信，此时电平转换电路不可或缺。例如，当CAN总线与工作在3.3V电平的微控制器交互数据，而CAN收发器工作电压为5V时，电平转换电路可适配信号电压，保证CAN信号在不同电平环境下的完整性与准确性，避免电平不匹配引发的信号失真或通信故障。



CAN电平与逻辑的转换

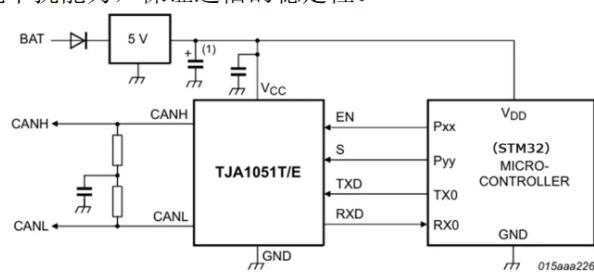
滤波设计

电容滤波：

在CANH和CANL引脚与地之间分别添加一个50pF – 100pF的电容。这些电容能够有效地滤除总线上的高频噪声，如来自周围电子设备的电磁干扰产生的高频信号。高频噪声可能会导致信号失真或误码，通过电容滤波可以提高信号的质量，确保数据的准确传输。

磁珠滤波：

在CANH和CANL信号线上串联磁珠。磁珠具有特殊的阻抗特性，对高频信号呈现高阻抗，能够抑制高频噪声在信号线上的传输，而对低频信号（如CAN总线的正常通信信号）的阻抗较低，几乎不影响正常信号的传输。这样可以进一步提高CAN总线的抗干扰能力，保证通信的稳定性。



有滤波的主体CAN收发电路

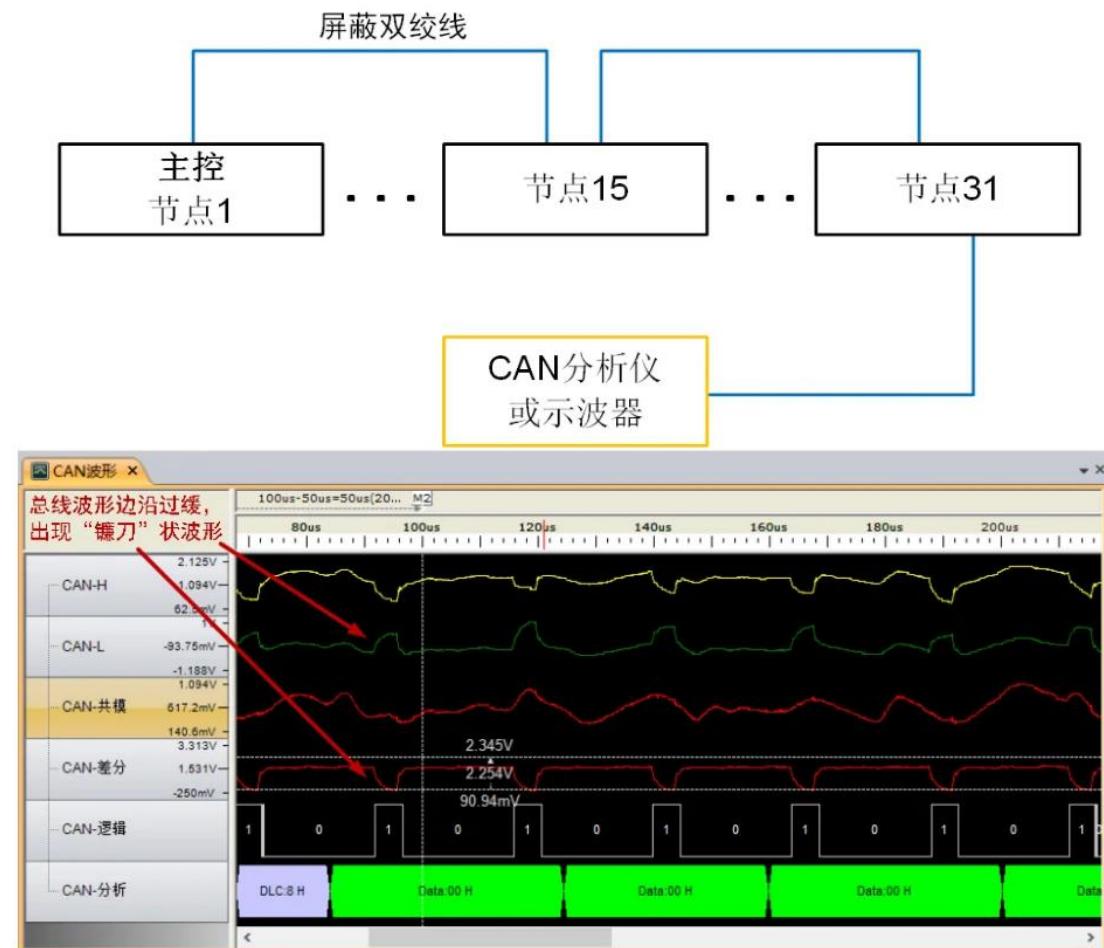
CAN 总线信号异常，镰刀波形频频发生

案例一

我司某工业机器人客户反馈，使用SM1500的机器人控制板卡，在传输数据过程中出现丢帧的情况，如下图1，客户现场模拟的组网方式为31个节点的手拉手拓扑，通讯波特率为250kbps。

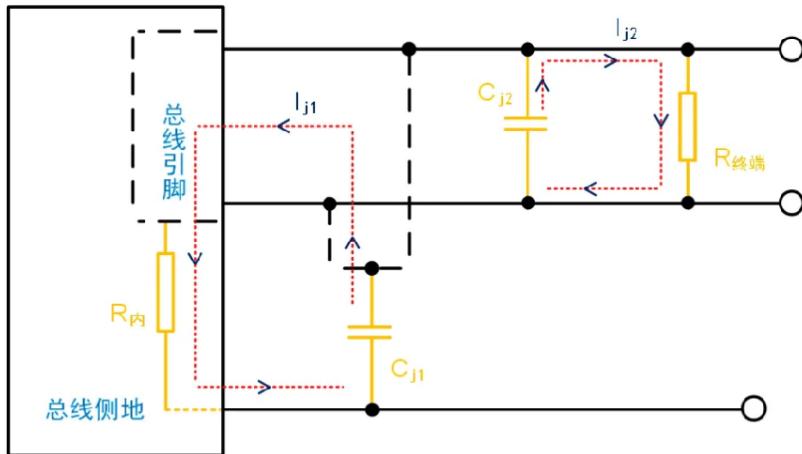


若总线收发器在使用过程中出现异常，一般会先从总线波形着手去分析原因。如下图，为客户组网的简要框图，我司使用CAN分析仪抓取了第31个节点处总线波形，发现波形边沿过缓，出现了“镰刀”状的现象。



总线波形出现“镰刀”状的现象通常是由于总线上存在过大电容起的，根据电容的充放电时间公式可知 $t=RC$ ，其中R可看成总线接口内阻与终端电阻，C则是总线上的等效电容。

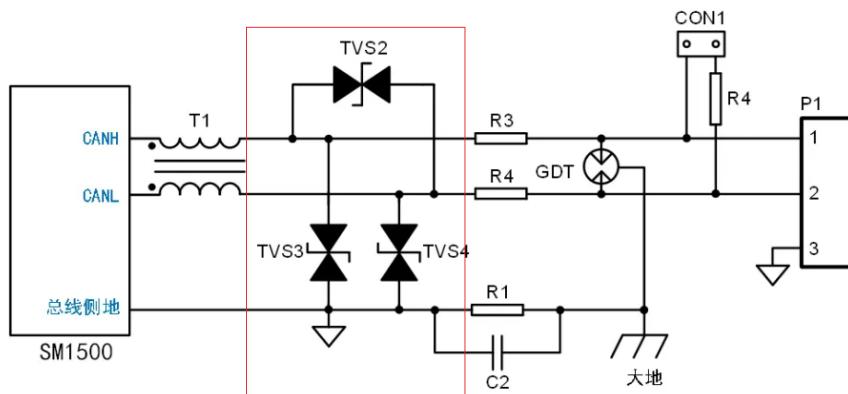
如下图，总线等效电容 C_j 包括总线引脚对地电容 C_{j1} 与总线之间的电容 C_{j2} ，当总线电平由高变低时（压差变化），由于电容上的电压不能突变，那么电容 C_j 会分别通过内阻 R_i 和终端电阻 R_f 终端放电。收发器内阻和终端电阻一般固定，当电容过大时，则放电时间变长，从而导致了总线波形边沿变缓。



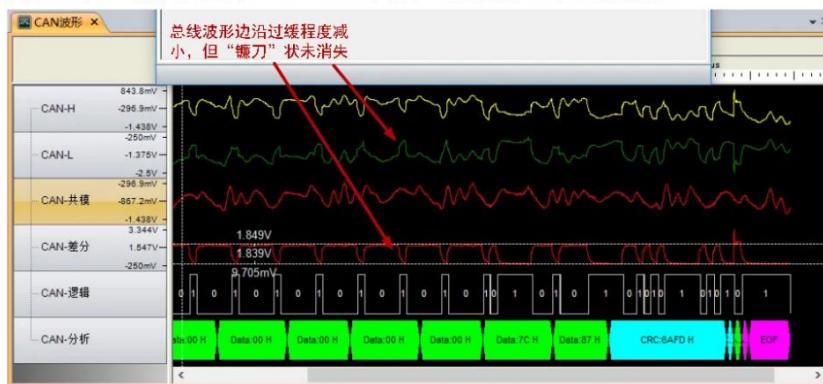
SM系列总线隔离收发器

CAN接口电路原理与异常分析

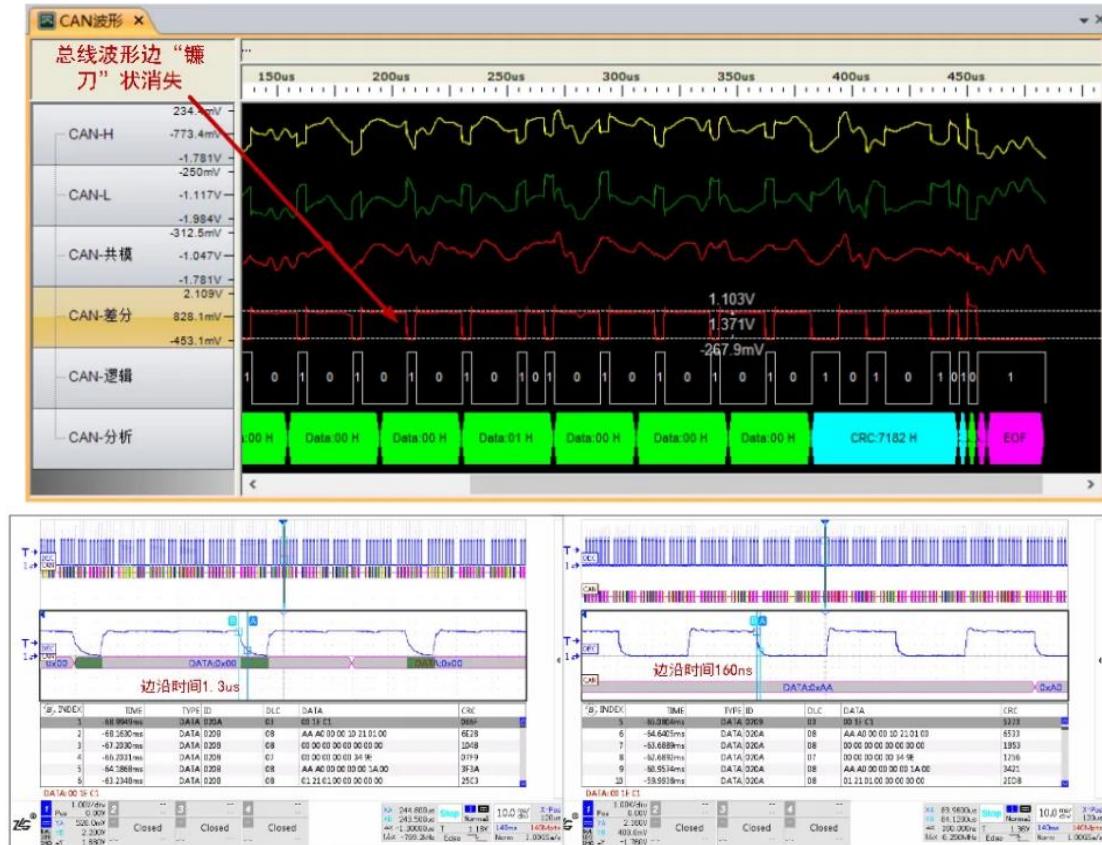
SM1500 CAN接口电容一般只有几皮法，即使31个节点组网最多也不过上百皮法，配合终端电阻使用一般不会出现“镰刀”状波形。我司在检查客户CAN接口电路后发现存在TVS管、气体放电管等保护器件，如下图。TVS管本身存在较大的结电容，一般在几百到上千皮法，当总线组网后结电容会累计增加，高速通讯的时候总线就有可能出现“镰刀”状波形。



将总线接口保护电路的TVS3和TVS4去掉后组网，并测试第31个节点处波形发现仍呈“镰刀”状，但波形边沿迟缓程度减小，如下图。同时也没有再出现丢帧情况。



最后再去掉TVS2后测试，“镰刀”状波形消失，对比去掉TVS管前后波形，边沿时间由1.3us减小至160ns。



去掉TVS管前后波形边沿时间对比，主要对比波形下降沿10%~90%的电平

CAN 总线不加终端电阻行不行

根据ISO11898-2对终端电阻的取值规定，必须在总线的首尾两端各挂一个120Ω的终端电阻，即总线上加60Ω的终端电阻，而中间节点则不需要挂终端电阻，如图1所示。

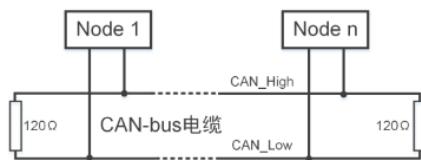


图1 终端电阻

不加终端电阻时的影响

如图2所示，假如我们按照ISO11898标准要求，使用CANScope测试时，加上60Ω的终端电阻，然后以250Kbps的波特率自发自收数据，可以看到报文可以正常发送，且关联的波形也正常。

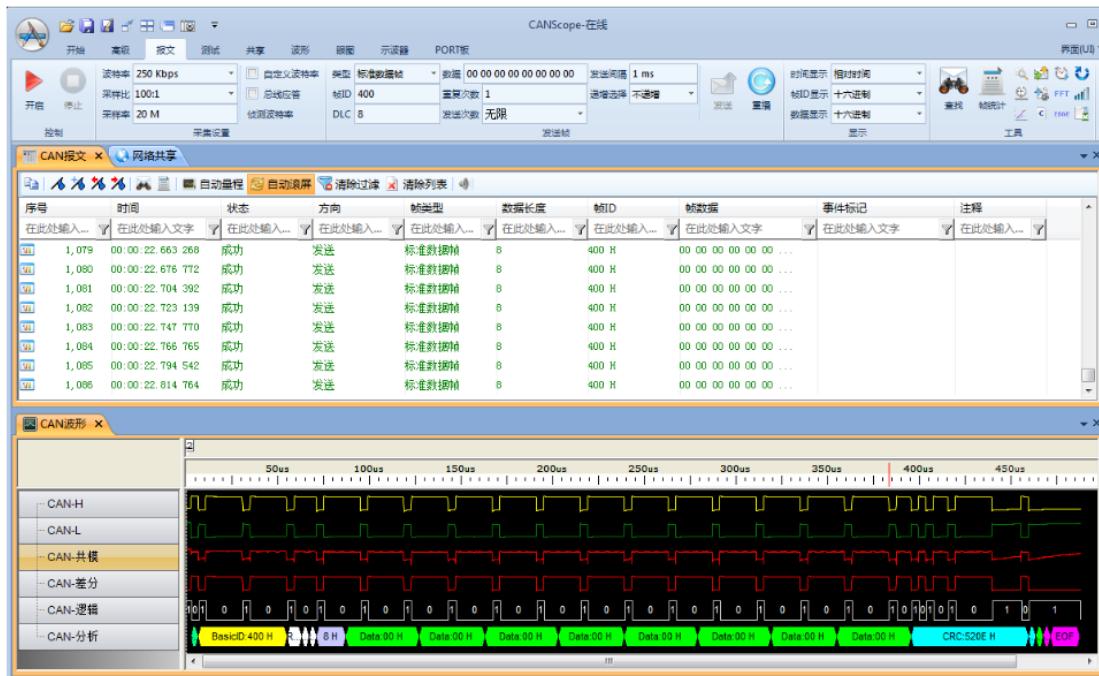


图2 加终端电阻CANScope自发自收现象

假如CANScope在不加终端电阻的时候，以250Kbps的波特率自发自收数据，如图3所示，发送的数据都是帧ID错误，且关联的波形也出现异常。



相对于加终端电阻的波形缓慢很多，一直未达到隐性状态，这些是什么呢？下面我们就对其进行一一的解析。

为什么影响下降沿？

众所周知，CAN总线的传输方式是差分传输方式，而总线电平的判断，就是CAN收发器根据CANH和CANL线缆之间的差分电压（CANH-CANL）来判断的，总线上传输的电平信号只有两种可能，一是显性电平，二是隐性电平，其中显性电平代表逻辑0，隐性电平代表逻辑1。

首先我们看一下CAN收发器的内部结构，如图4所示：

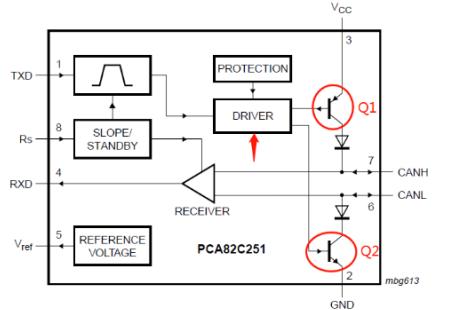


图4 CAN收发器内部结构

当总线电平为显性时，收发器内部的Q1、Q2处于导通状态，此时CANH、CANL之间会产生压差；当总线电平为隐性时，收发器内部的Q1、Q2处于截止状态，此时CANH、CANL处于无源状态，压差为0。

所以当隐性状态变为显性状态（上升沿）时，主要由收发器中的驱动模块作用，当显性状态变为隐性状态（下降沿）时，是通过整条总线与终端电阻放电产生的，所以总线的终端电阻是影响下降沿缓慢程度的主要物理因素。

下降沿为什么迟迟达不到隐性状态？

前面提到，下降沿缓慢程度，受终端电阻的影响，是如何影响的，那就和时间常数 τ 有关了。我们知道，时间常数可由电容（C）和负载电阻（R）确定，即 $\tau=RC$ ，所以当总线上无终端电阻时，CANH和CANL之间的阻值很大，例如CANScope，在未加终端电阻时，测量的电阻值，约91KΩ左右，所以根据时间常数的公式， τ 值会很大，所以无法快速消耗掉总线上寄生电容上的电能，从而导致下降沿缓慢，迟迟达不到隐性状态。

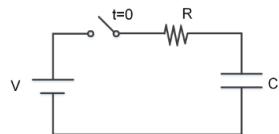


图5 RC电路

为什么会产生错误帧？

如图6所示，是图3对应的示波器截图，从图中看出，当光标区域的 ΔX 为一个位，即4us时，差分信号在光标B处的电压 $YB=3.341V$ ，远高于CAN规范中的隐性电平判断上限值0.5V，显性电平判断下限值0.9V，所以此时的位被判断为显性位，而又由于时间常数远大于250Kbps波特率下的位时间，所以会有超过5个位被判断为显性位，从而破坏了CAN规范中的填充规则，出现了帧ID填充错误。

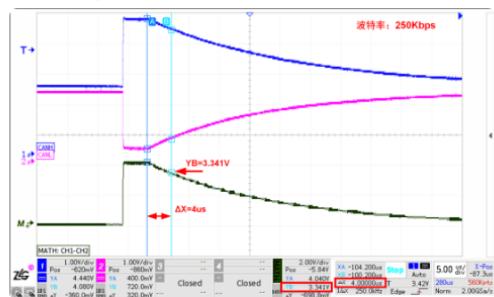
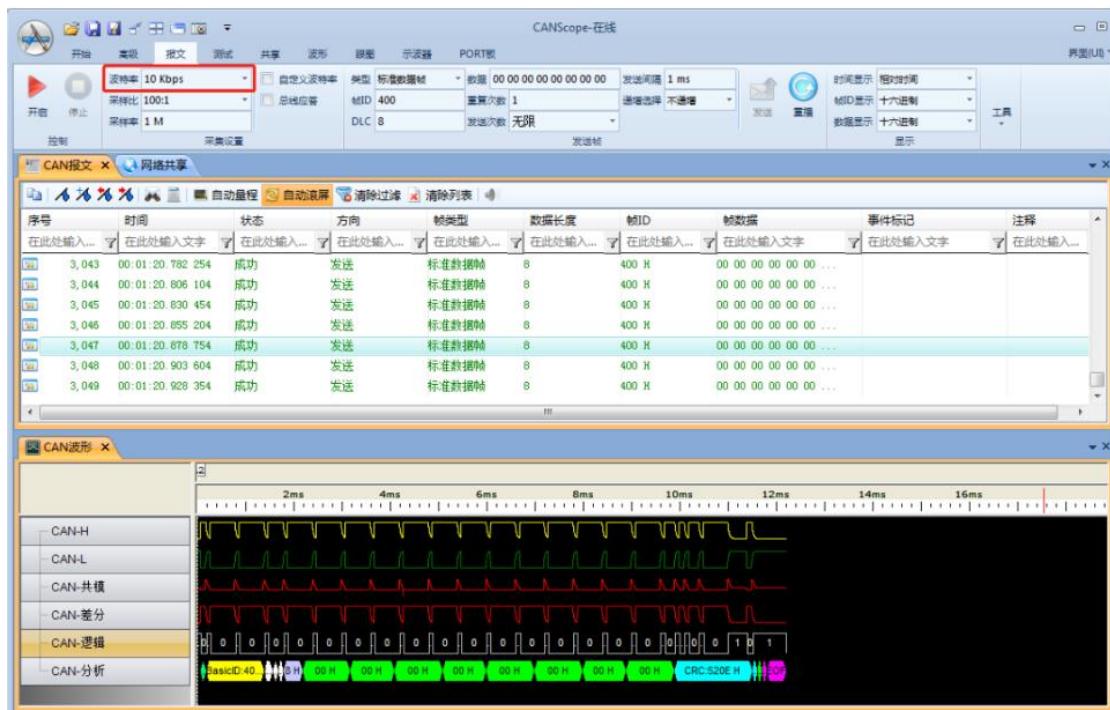
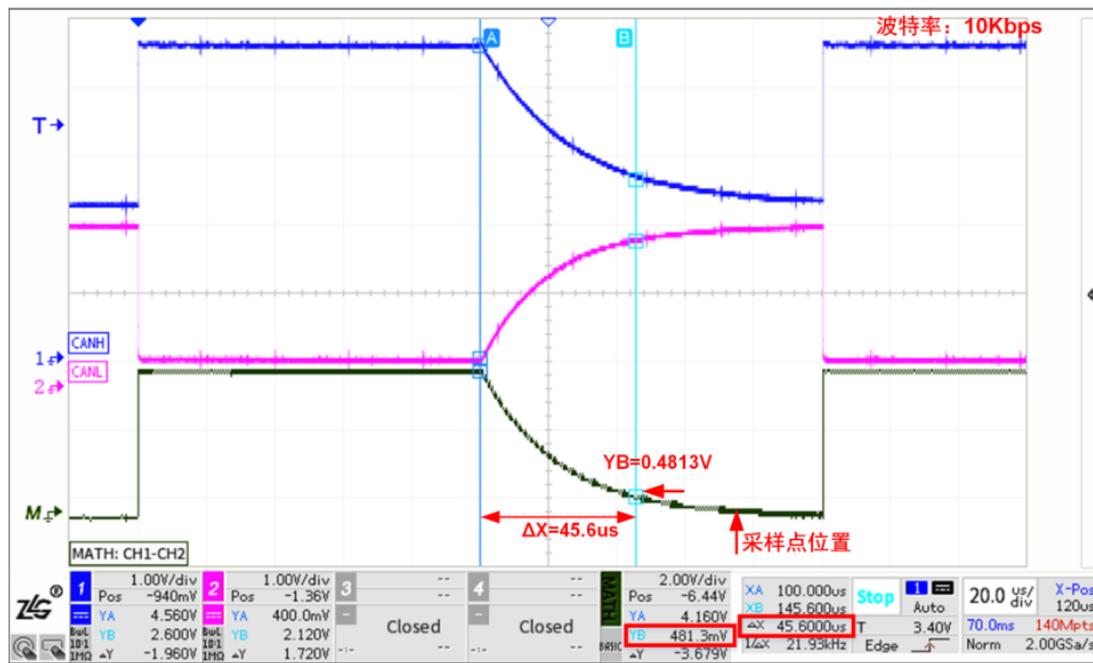


图6 250Kbps波特率波形细节

为了加深对错误帧产生原因的了解，我们举一个反例，看位时间远大于无终端电阻情况下的时间常数时，会出现什么样的现象。下面以CANScope不加终端电阻，波特率为10Kbps进行自发自收为例，如图7所示，CANScope报文列表中，无错误帧产生。



通过观察同步的示波器截图，如图8所示，光标区域 ΔX 为45.6us时，差分信号在光标B处的电压YB为0.4813V，又由于CANScope默认的采样点是75%在光标区域之后，所以此时可正常判断该位为隐性，从而不会导致错误帧的产生。



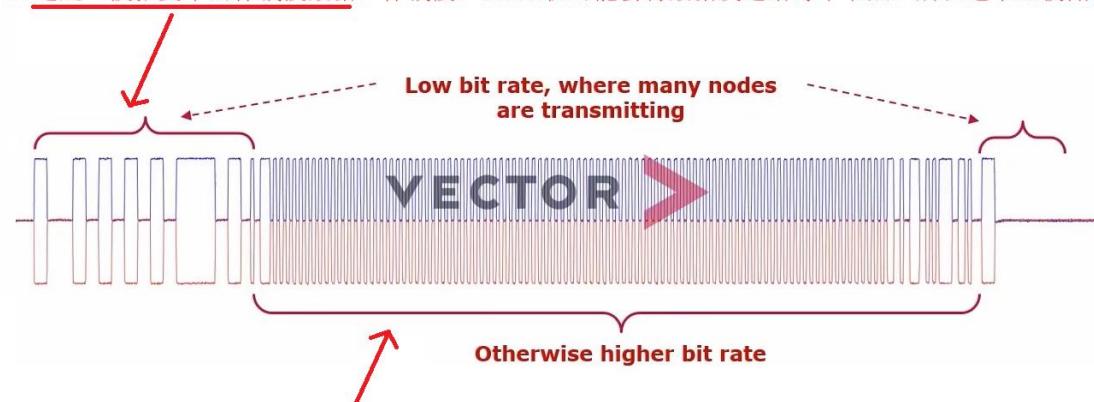
CAN FD 总线使用

CAN2.0 和 CAN FD 的区别

传统CAN协议，也就是CAN2.0协议是低速传输，最高只能达到1Mbps，而且每次只能传输8个字节数据。

而CAN FD属于高速总线，传输速率可以达到8Mbps，每次可以传输64字节数据。但是CAN FD传输一次数据，并不是每个bit的数据位都是高速，它是可变速率的数据包。

1. 这是一段报文中的仲裁段数据，仲裁段，CAN主机可能会将数据发送给每个节点，所以速率比较低。



2. 而数据段结束了仲裁过程，主机跟总线上某一个节点来回发送数据，所以速率很高。

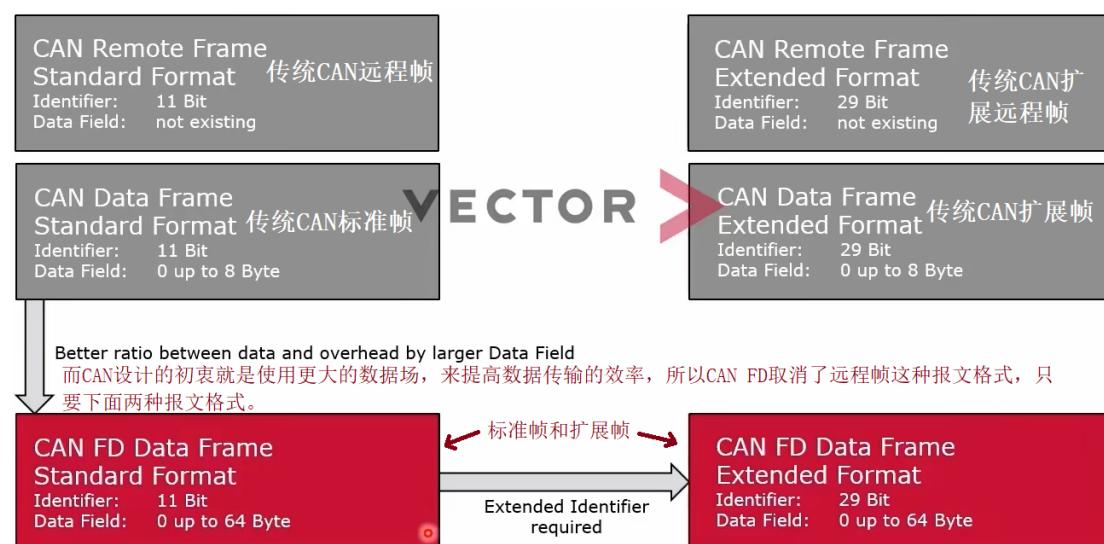
这就是CAN FD能高速传输数据的原因。

CAN FD 物理层和传统CAN是一样的，都是二线制双绞线通信。

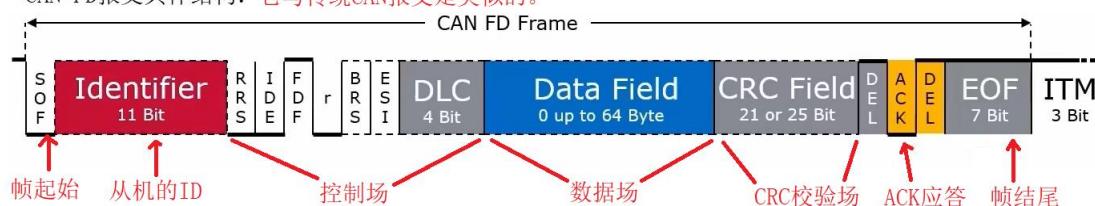
CAN FD 在协议层面和传统CAN有区别，所以主要区别在软件层面。

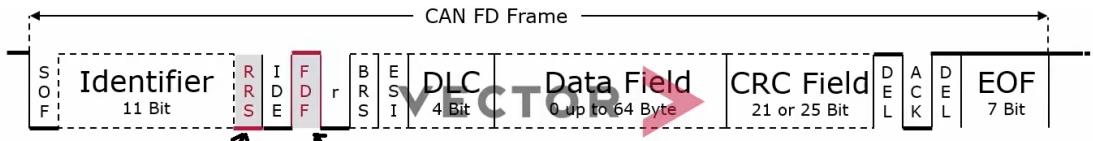
传统CAN连接CAN FD，只能把CAN FD配置成传统CAN模式才能相互通信。

传统CAN的数据报文格式就是灰色部分：

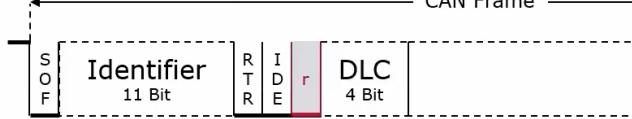


CAN FD报文具体结构：它与传统CAN报文是类似的。

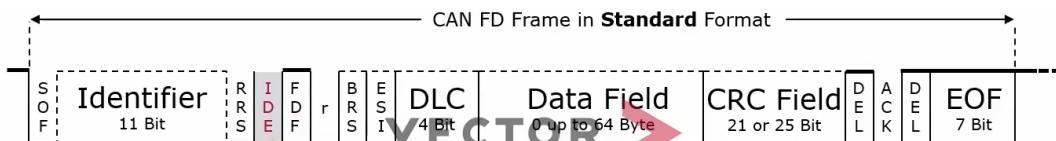




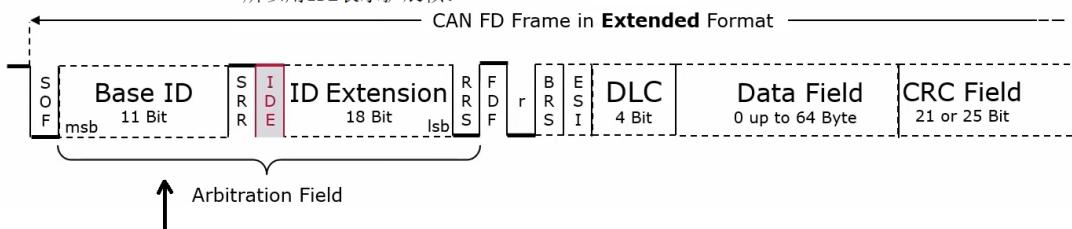
1. 在传统CAN用来区别远程帧的RTR位，在CAN FD变成了保留位0
 2. CAN FD增加了一个用来区别传统CAN报文和CAN FD报文的标准位FDF位，FDF = 0表示传统CAN, FDF=1表示CAN FD



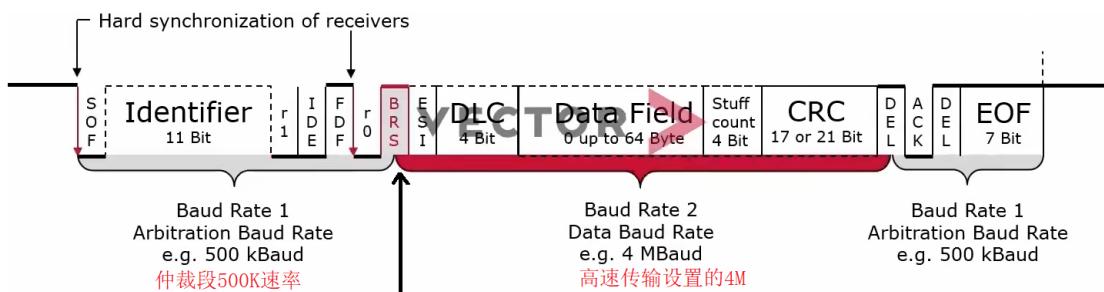
传统CAN



- Arbitration Field
 3. 在CAN FD 同样是有扩展帧格式，所以用IDE表示扩展帧。



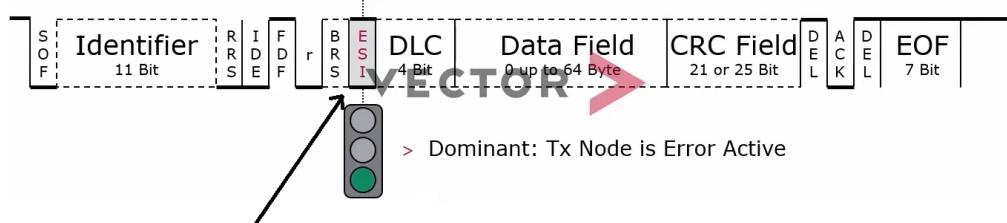
4. 在CAN FD扩展帧中，从机ID 的高11位和低18位会分开传输。



5. CAN FD增加了可变速率切换的标志位。BRS=0, 表示CAN FD传输保持一个恒定的速度。
 当BRS=1时，数据段报文会切换到速率比较高的值。

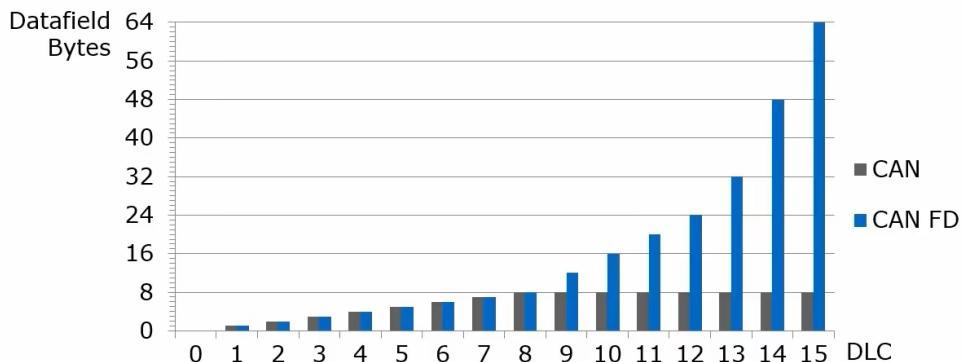


> Recessive: Tx Node is Error Passive

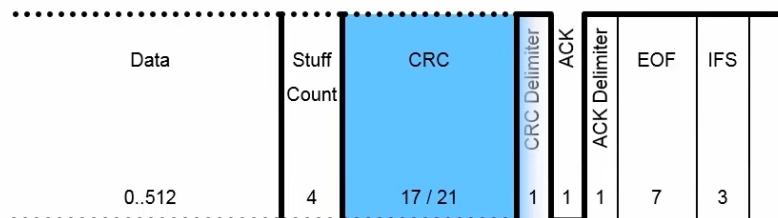


6. 传统CAN中发送节点的错误状态，只要节点本身知道，但是CAN FD中，发送节点，可以通过报文中的ESI标志位，告诉其它接收节点，当前的错误状态。当ESI=1表示发送节点处于被动错误，当ESI=0表示发送节点处于主动错误。

7. DLC取值是多少，就知道数据包有多少个字节的数据。



8. CAN FD的CRC校验有几种校验方式，根据数据包长度的不同，选不同的CRC校验算法。



- ▶ Size of CRC differs based on CAN/CAN FD and length of DLC
 - ▶ 15 bits for CAN
 - ▶ 17 bits for CAN FD where data field \leq 16 bytes 数据包<16字节校验算法
 - ▶ 21 bits for CAN FD where data field $>$ 16 bytes 数据包>16字节校验算法