

第七章

器件SPICE模型概述

卜建辉

中国科学院微电子研究所



一、SPICE模型的意义

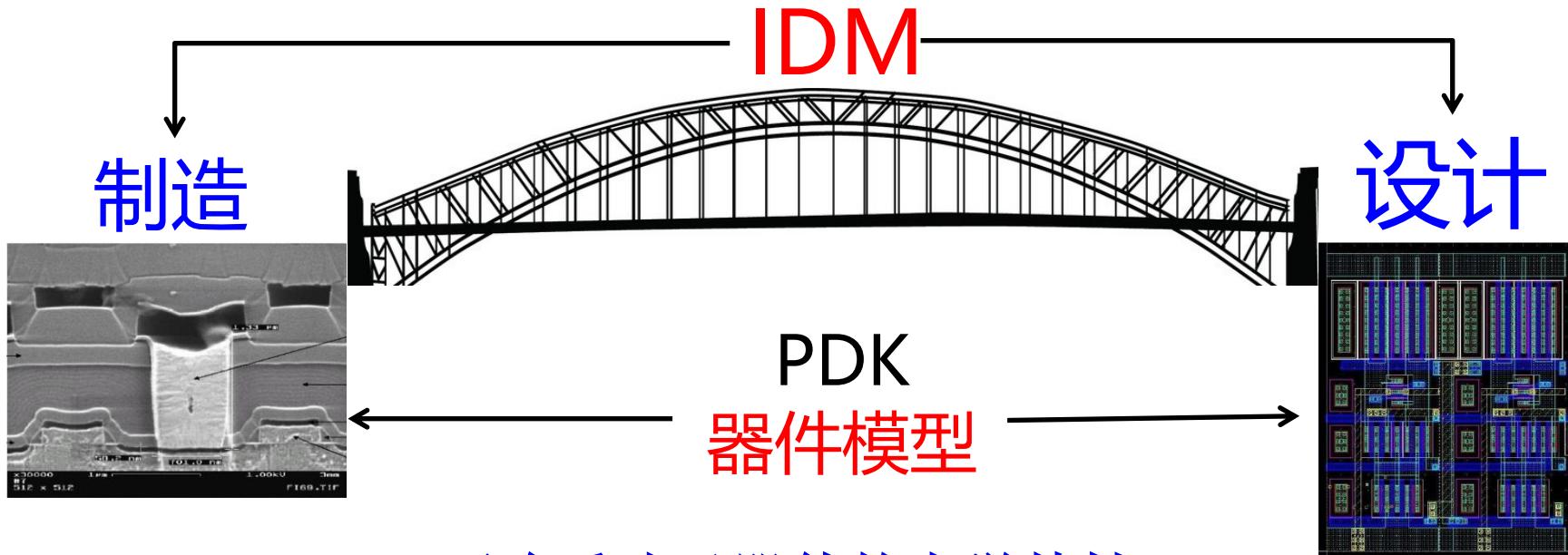
二、SPICE模型历史

三、常规电学模型

四、统计模型

五、可靠性模型

>>> SPICE模型在集成电路中的位置



✓ 正确反映元器件的电学特性

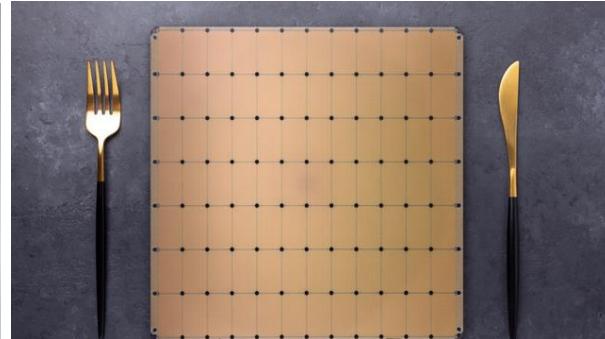
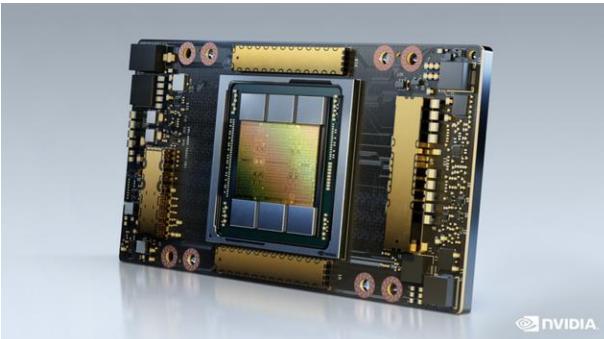
✓ 适于在计算机上进行数值求解

>>> SPICE模型的意义

1958年，德州仪器的基尔比发明了第一颗集成电路-将包括锗晶体管在内的五个元器件集成在一起，基于锗材料制作了一个叫做相移振荡器的简易集成电路。

早期由于电路简单，用纸和笔计算基本就能算出电路的性能，加州大学伯克利分校的 Peterson教授甚至认为电路分析用个信封的背面做就足够了，被学生们称之为“信封教授”。但随着电路规模的增大，用软件来做电路仿真就变得日益迫切了。

2020年英伟达A100 GPU 共集成 540 亿个晶体管，2021年美国 Cerebras Systems 推出了集成 2.6 万亿个晶体管的 AI 芯片。



SPICE (Simulation Program with Integrated Circuit Emphasis)

SPICE仿真器：

根据电路求解非线性方程，从而使得电路中各个节点满足基尔霍夫定律等基本定律（当然需要用到SPICE模型）

SPICE模型：

主要用于根据单个器件的偏置、尺寸等信息计算单个器件的电学性能
集成电路仿真的准确性及效率一方面取决于SPICE仿真器的质量，另一方面也取决于器件
SPICE模型的质量。

没有SPICE就没有电子设计自动化这个产业，也就没有今天的半导体工业，未来集成电路的发展也强烈依赖于SPICE的发展。



一、SPICE模型的意义

二、SPICE模型历史

三、常规电学模型

四、统计模型

五、可靠性模型

>>> 器件SPICE模型历史-SPICE的诞生

1970年，**加州大学伯克利分校电机工程与计算机科学系**，刚从仙童半导体公司返回伯克利的**Ron Rohrer** 教授给七个研究生上“电路综合”课。在第一堂课，**Ron Rohrer** 教授宣布：学生们一起写一个电路仿真程序，并与教学的主任**Don Peterson**教授达成一个协议：只要 Peterson教授认可学生们写的仿真程序，他们就全部通过，否则的话，他们就全部不及格。

推举**Laurence Nagel**为代表，由他负责向Peterson教授汇报结果 **CANCER (Computer Analysis of Nonlinear Circuits, Excluding Radiation)**。

1971年，Nagel读了 Peterson的博士，改名为**SPICE (Simulation Program with Integrated Circuit Emphasis)**，1971年为SPICE诞生年份。

Rohrer



14:18

Nagel



Peterson



bbs.ee-top.cn

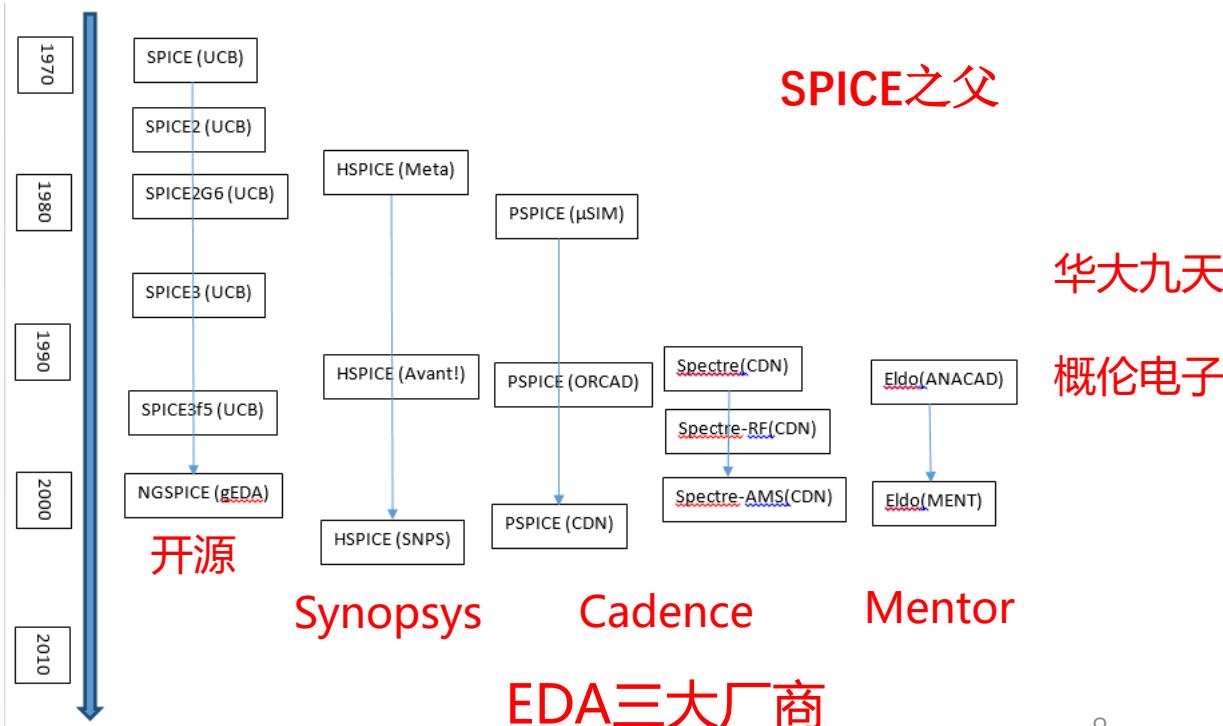
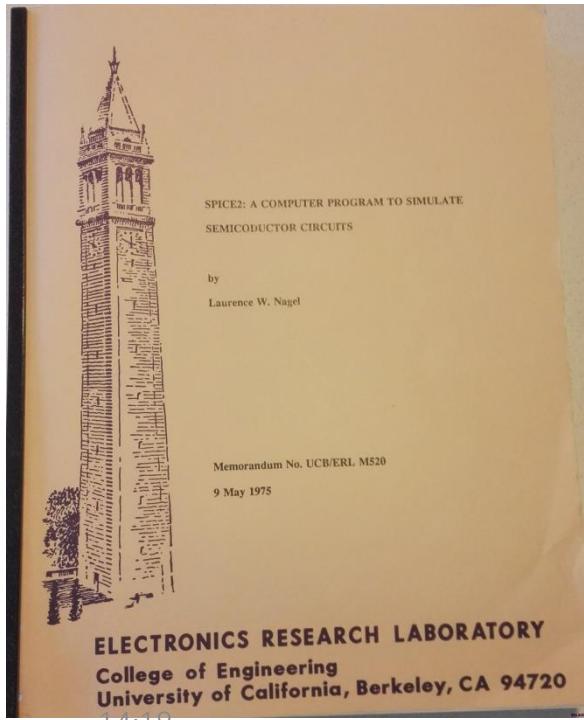
bbs.ee-top.cn

>>> 器件SPICE模型历史-SPICE的发展



中国科学院微电子研究所
INSTITUTE OF MICROELECTRONICS OF THE CHINESE ACADEMY OF SCIENCES

1975年Nagel从伯克利博士毕业，他的博士论文“SPICE2:A COMPUTER PROGRAM TO SIMULATE SEMICONDUCTOR CIRCUITS”，成为了EDA行业被引用最多的文章。



七八十年代后，很多半导体公司如雨后春笋般的冒出来，几乎每一家公司都在工艺及器件上有点自己的绝活，所以集成电路公司大多都是**IDM**（Integrated Design and Manufacture），这就造成了MOSFET的模型也层出不穷。哪家公司的SPICE支持的MOSFET模型越多，SPICE用户群就越大，**早期SPICE模型和SPICE仿真器是捆绑在一起的。**

1971年的秋季，从贝尔实验室来到**伯克利**的**David Hedges**教授带来了第一个MOSFET模型：**Shichman-Hodges模型（MOS1）**，采用**平方律模型**。SPICE2中加上了MOSFET Level 1的模型。

$$I_D = \frac{W}{L} \mu_n C_{ox} [(V_{GS} - V_T) V_{DS} - \frac{1}{2} V_{DS}^2]$$

临界饱和时 $V_{DS} = V_{GS} - V_T$

$$I_D = \frac{1}{2} \frac{W}{L} \mu_n C_{ox} (V_{GS} - V_T)^2$$

>>> 器件SPICE模型历史-MOS1模型推导



中国科学院微电子研究所
INSTITUTE OF MICROELECTRONICS OF THE CHINESE ACADEMY OF SCIENCES

沟道电流线密度为表面反型层的薄层电导率与沿着沟道方向的电场强度的乘积。

$$J_D = \sigma_s E_x = -\sigma_s \frac{dV}{dy} \quad \sigma_s = |Q_N| \mu_n$$

$$|Q_N| = C_{OX} [V_{GS} - V_T - V(y)]$$

其中 $V(y)$ 为沟道中任意点到源的电压

$$\sigma_s = C_{OX} \mu_n [V_{GS} - V_T - V(y)]$$

沟道宽度为 W , 取漏到源的方向为电流的正方向

$$I_D dy = W C_{OX} \mu_n [V_{GS} - V_T - V(y)] dV$$

沿整个沟道进行积分, $y=0(V=0)$ 到 $y=L$ ($V=V_{DS}$)

$$I_D L = \int_0^{V_{DS}} W C_{OX} \mu_n [V_{GS} - V_T - V(y)] dV$$

$$V_{GS} - V_T > V_{DS} > 0 \quad I_D = \frac{W}{L} C_{OX} \mu_n \left[(V_{GS} - V_T) V_{DS} - \frac{1}{2} V_{DS}^2 \right]$$

$$\text{临界饱和} (V_{DS} = V_{GS} - V_T) \quad I_D = \frac{1}{2} \frac{W}{L} \mu_n C_{OX} (V_{GS} - V_T)^2$$

14:18

缓变沟道近似 (GCA) :

Gradual Channel Approximation

假设从漏极到源极的电压是随着沟道渐进式变化的，同时，从栅极到沟道垂直方向电压变化的很快。

- L 足够长, 忽略寄生PN结电荷影响
- 垂直沟道 (x方向) 的电场 $E(x)$ 远大于 $E(y)$, 沟道电荷的计算仅考虑 x 方向泊松方程即可。
- 沟道电流的计算由沟道方向 (y方向) 的电场 $E(y)$ 决定
- 在沟道被夹断的区域, 该近似不适用(因 $E(y)$ 不再缓变);
- 对短沟道器件, 该近似也不适用, 故 GCA 只适用于长沟道器件

MOS2模型，在MOS1的基础上增加了二级效应修正项，比如短沟道效应、窄沟道效应等

比如对 MOS1中 $V_T = V_{T0} + \gamma[(\varphi_B - V_{BS})^{1/2} - \varphi_B^{1/2}]$ 的体系数 γ 进行了修正，把 γ 替换为 γ_s

在MOS2中 $\gamma_s = \gamma(1 - \alpha_s - \alpha_d)$

其中 $\alpha_s = X_s / 2L$, $\alpha_d = X_d / 2L$, X_s 和 X_d 分别为源体、漏体PN结横向耗尽区宽度

可以看出，对于短沟道器件，体电荷贡献变小，沟道越短， γ_s 越小。

MOS3模型是基于MOS2开发的，二级效应的引入采用了半经验公式，因而计算量少。

比如DIBL效应，仅在阈值电压公式中引入 σV_{ds} 项

其中 $\sigma = \text{ETA} * \Omega / (C_{ox} L^3)$ ，其中ETA为经验模型参数， Ω 均为经验系数，为 8.15×10^{22} (F·m)

SPICE3中加入了Level2, 及Level3模型。

1995年，由半导体工业界处于领导地位的多家大公司，包括IBM、Intel、TSMC及Cadence等成立Compact Model Council (CMC)，聚焦于器件SPICE模型的标准，一旦被选为标准模型，将会在半导体工业的设计工具里大范围使用。2013年，改名为Compact Model Coalition，并且归属于Si2 (Silicon Integration Initiative) 研发联合体。

- GLOBALFOUNDRIES
- Intel
- Samsung
- Tower-Jazz Panasonic
- TSMC
- Cadence Design Systems (QA Program)
- Primarius (QA Program)
- Keysight (QA Program)
- Mentor Graphics (QA Program)
- DaVinci (QA Program)
- Sandia National Labs
- Silvaco (QA Program)
- Synopsys (QA Program)



Compact Model Coalition

Industry Cost-Savings through Standard Models

CMC STANDARD MODELS

Now Available to the Public 18 months After CMC Member Release

BSIM-IMG 102.9.4 was released on 24 Sep. 2020. It is exclusively available to CMC members ([click here](#)). The open source version will be available here on 24 March 2022.

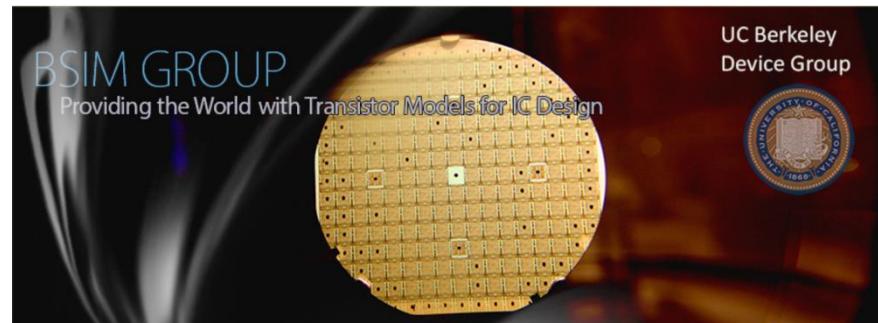
>>> 器件SPICE模型历史-BSIM模型



胡正明 (Chenming Hu) , 加州大学伯克利分校**电子工程与计算机科学系教授**，美国工程院院士，中国科学院外籍院士，曾担任TSMC**首任技术执行长**，1976年伯克利博士毕业。

“FINFET之父” FDSOI 中国科学院微电子所荣誉教授

带领开发了**BSIM** (Berkeley Short-channel IGFET Model) , 从实际MOSFET晶体管的复杂物理推演出数学模型，并且彻底抛弃了工作区域的观念,从根本上解决了不连续的问题。该模型于1996年被紧凑模型委员会CMC选为**第一个且唯一的MOS器件模型国际标准**。

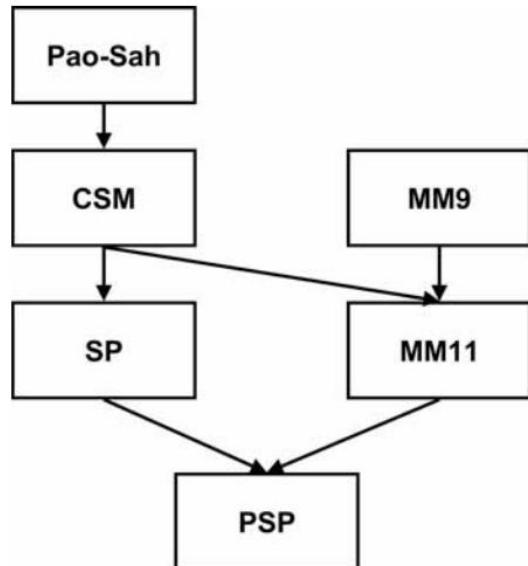


<https://bsim.berkeley.edu/> 开源模型

Models
BSIM-CMG
BSIM-IMG
BSIM-SOI
BSIM-BULK
BSIM4

PSP模型：基于表面势的模型

早期由Pennsylvania State University和Philips Research联合开发

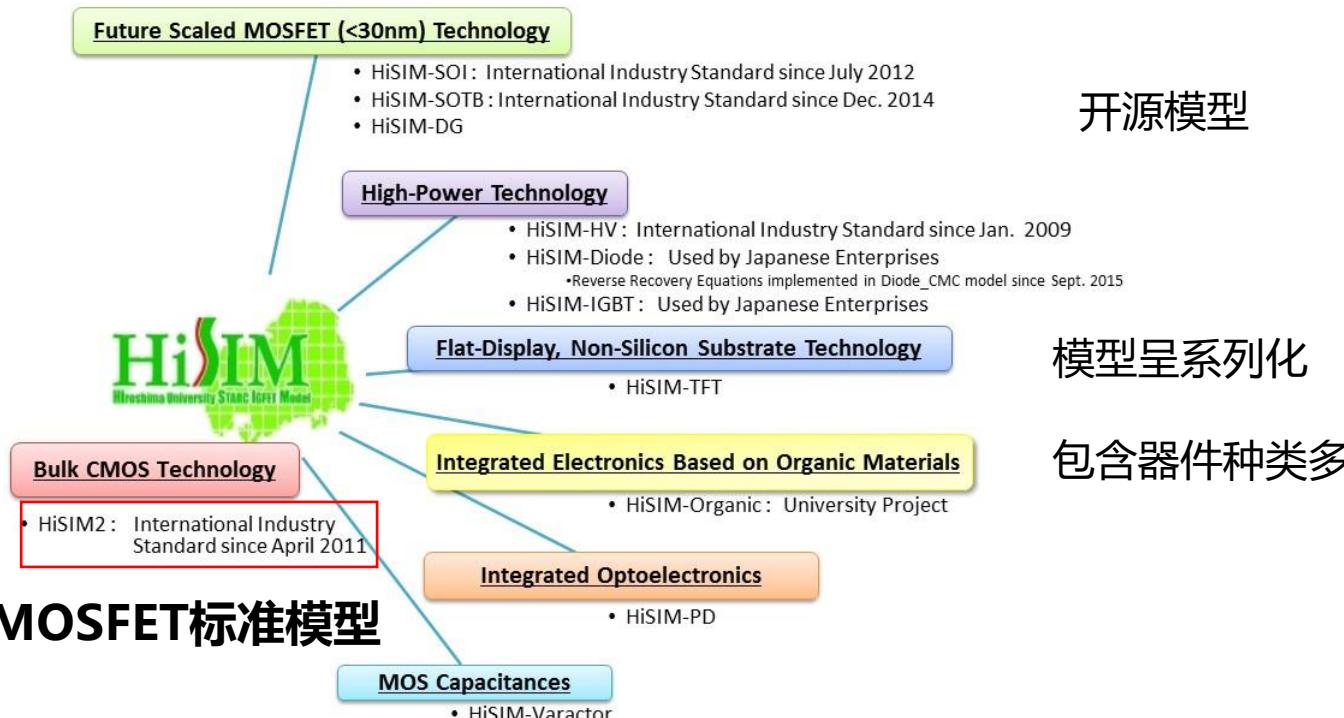


- ✓ 在2011年之前，PSP模型由NXP和美国亚利桑那州立大学Gildenblat教授团队（之前在宾夕法尼亚州立大学）共同开发。
- ✓ 从2011到2014，PSP模型由NXP和荷兰代尔夫特理工大学联合开发。
- ✓ 自2015年以来，PSP由NXP和法国CEA Leti联合开发。

2006年成为MOSFET标准模型

<https://www.nxp.com/products/no-longer-manufactured/model-psp:MODELPS>

HiSIM模型：基于表面势的模型 由日本广岛大学开发



2011年成为MOSFET标准模型

>>> 器件SPICE模型历史-hspice2018模型

- [+] LEVEL 1: Schichman-Hodges Model
- [+] LEVEL 2: MOS2 Grove-Frohman (SPICE 2G) Model
- [+] LEVEL 3: MOS3 Empirical Model (SPICE 2G)
- [+] LEVEL 4: Grove-Frohman-LEVEL 2 Model Derived from SPICE 2E.3
- [+] LEVEL 5: AMI-ASPEC Depletion and Enhancement (Taylor-Huang) Model
- [+] LEVEL 6: Lattin-Jenkins-Grove (ASPEC) Model
- [+] LEVEL 7: Lattin-Jenkins-Grove (SPICE) Model
- [+] LEVEL 8: Advanced LEVEL 2: MOS2 Grove-Frohman Model (SPICE 2G)
- [+] LEVEL 13: BSIM Model
- [+] LEVEL 27: SOSFET Model
- [+] LEVEL 28: BSIM Derived Model
- [+] LEVEL 38: Cypress Depletion Model
- [+] LEVEL 39: BSIM2 Model
- [+] LEVEL 40: HP a-Si TFT Model
- [+] LEVEL 47: BSIM3 Version 2 MOSFET Model
- [+] LEVEL 49 and 53: BSIM3 Version 3 MOSFET Model
- [+] LEVEL 50: Philips MOS9 Model

目前Hspice支持的MOSFET器件模型
BSIM系列仍然是主流
Hspice手册可以看到部分解释，详细
解释需要看BSIM手册

- [+] LEVEL 54: BSIM4 MOSFET Model
- [+] LEVEL 55: EPFL-EKV MOSFET Model
- [+] LEVEL 57: BSIM3 SOI Model
- [+] LEVEL 58: UFSOI MOSFET Model
- [+] LEVEL 59: BSIM3 SOI FD Model
- [+] LEVEL 60: BSIM3 SOI DD Model
- [+] LEVEL 61: RPI a-Si TFT Model
- [+] LEVEL 62: RPI Poli-Si TFT Model
- [+] LEVEL 63: Philips MOS11 Model
- [+] LEVEL 64: STARC HiSIM MOSFET Model
- [+] LEVEL 65: SSIMSOI Model
- [+] LEVEL 66: HSPICE HVMOS Model
- [+] LEVEL 68: STARC HiSIM2 MOSFET Model
- [+] LEVEL 69: PSP Model
- [+] LEVEL 70: BSIMSOI4 Model
- [+] LEVEL 71: TFT Model
- [+] LEVEL 72: BSIM-CMG MOSFET Model
- [+] LEVEL 73: HiSIM_HV Model
- [+] LEVEL 74: MOS Model 20 Model
- [+] LEVEL 76: LETI-UTSOI MOSFET Model
- [+] LEVEL 77: BSIM6 MOSFET Model
- [+] Level 78: BSIM-IMG Model
- [+] LEVEL 79: EKV3 Model

FINFET

FDSOI



一、SPICE模型的意义

二、SPICE模型历史

三、常规电学模型

四、统计模型

五、可靠性模型



常规模型

表征器件的IV及CV特性等，包含工艺波动引起的Corner模型。

与时间无关，且所有相同器件均采用同一套模型参数

统计模型

表征工艺及材料质量波动对器件性能的影响，分为全局波动及局部波动，

全局波动对所有同类型同尺寸器件影响一样，而局部波动则不同

老化模型

表征器件在电应力等的影响下，器件性能随应力大小及时间的变化

常规模型是基础

器件模型	研发单位	模型机制
BSIM	Berkeley BSIM Research Group	基于阈值电压 BSIM, BSIMSOI
		基于表面势 BSIM-Bulk BSIMIMG BSIMCMG
PSP	Arizona State University CEA-LETI	基于表面势
HiSIM	日本广岛大学 半导体理工学研究中心	基于表面势

基于阈值电压的器件模型目前在工业界还经常使用

基于表面势的模型是趋势



$$\begin{aligned}
 V_{th} = & VTH0 + \left(K_{lo_x} \cdot \sqrt{\Phi_s - V_{bseff}} - K1 \cdot \sqrt{\Phi_s} \right) \sqrt{1 + \frac{LPEB}{L_{eff}}} - K_{2ox} V_{bseff} \\
 & + K_{lo_x} \left(\sqrt{1 + \frac{LPE0}{L_{eff}}} - 1 \right) \sqrt{\Phi_s} + \left(K3 + K3B \cdot V_{bseff} \right) \frac{TOXE}{W_{eff} + W0} \Phi_s \\
 & - 0.5 \cdot \left[\frac{DVT0W}{\cosh(DVT1W \frac{L_{eff} W_{eff}}{l_{rw}}) - 1} + \frac{DVT0}{\cosh(DVT1 \frac{L_{eff}}{l_t}) - 1} \right] (V_{bi} - \Phi_s) \\
 & - \frac{0.5}{\cosh(DSUB \frac{L_{eff}}{l_{r0}}) - 1} (ETA0 + ETAB \cdot V_{bseff}) \cdot V_{ds} - nv_t \cdot \ln \left(\frac{L_{eff}}{L_{eff} + DVTP0 \cdot (1 + e^{-DVTP1 \cdot V_{DS}})} \right)
 \end{aligned}$$

- 基于物理机制，公式复杂
- 模型开发者需要有深厚的理论功底
- 模型使用者也需要对器件物理有一定的了解

C语言 或者 Verilog-A

仿真引擎一般用C语言

>>> 常规电学模型-BSIM模型介绍



```
'define PORT_CONNECTED
`ifdef PORT_CONNECTED
    module bsimsoi(d, g, s, e, p, b, t);
        inout g, d, s, e, p, b, t;
`else
    module bsimsoi(d, g, s, e);
        inout g, d, s, e;
`endif
...
if (!$param_given(VTH0)) begin
    pParam_B4SOIvth0 = B4SOItype * (pParam_B4SOIvfb
        + pParam_B4SOIphi + pParam_B4SOIk1eff
        * pParam_B4SOIsqrtPhi);
...
Ids = Idl * T0 / B4SOInseg
...

```

Verilog-A demo

BSIMSOI基于阈值电压

>>> 常规电学模型-BSIM模型介绍

$$i_{ds0} = q_{ia} \cdot \Delta\psi + V_t \cdot \Delta q_i$$

$$I_{ds0} = \mu_0 \cdot C_{ox1} \cdot \frac{W_{eff}}{L_{eff}} \cdot i_{ds0} \cdot \frac{M_{oc}}{D_{mob} \cdot D_r \cdot D_{vsat}}$$

$$I_{ds} = I_{ds0} \cdot NF$$

$$q_{ia} = \frac{Q_{tots} + Q_{totd}}{2C_{ox1}}$$

$$q_{ba} = \frac{qN_A \cdot TSI}{C_{ox1}}$$

$$E_{ba} = \frac{E_{bs} + E_{bd}}{2}$$

$$\Delta\psi = \psi_{fd} - \psi_{fs}$$

$$\Delta q_i = \frac{Q_{tots} - Q_{totd}}{C_{ox1}}$$

At source end: ($V_{ch} = 0$)

$$\psi_{fs} = \psi_{s1}$$

$$\psi_{bs} = \psi_{s2}$$

$$E_{S1} = \frac{V_{gfb1eff} - \psi_{fs}}{EOT1}$$

$$E_{S2} = \frac{\psi_{fs} - \psi_{bs}}{TSI}$$

$$T_1 = \frac{1}{2}(\psi_{fs} - \psi_{bs}) + \frac{1}{2}\sqrt{((\psi_{fs} - \psi_{bs})^2 + 0.000004 * (nv_{tm})^2)}$$

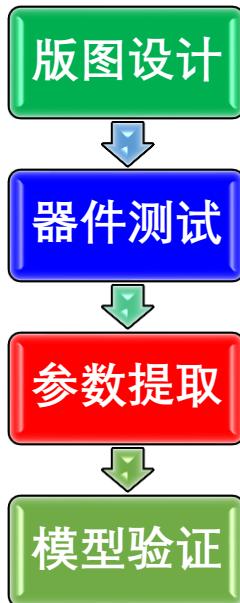
$$Q_{tots} = \frac{2qN_{DOS}nv_{tm}}{E_{S1} + E_{S2}} \exp\left(\frac{(\psi_{bs} - V_{ch})}{nv_{tm}}\right) \exp\left(\frac{T_1}{nv_{tm}} - 1\right)$$

BSIMIMG基于表面势

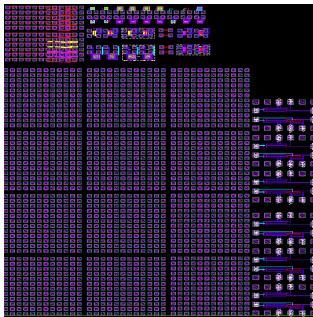
The BSIM-IMG 102.6.0 models the independent double-gate structure as a four terminal device, containing the source(s), drain(d), front gate(fg), and back gate(bg) terminals. The two gates (e.g., 1=fg, 2=bg) are allowed to have different workfunctions ($\Delta\psi_1$, $\Delta\psi_2$) and dielectric thicknesses (T_{ox1} , T_{ox2}). They can also be biased separately at different voltages.

Physical surface-potential-based formulations are derived in both intrinsic and extrinsic models of BSIM-IMG. Surface potentials and integrated charge densities at the source and drain ends are obtained by solving the Poisson's equation in a fully-depleted, lightly-doped body and calculating with efficient analytical approximations. Since the surface potential equation is derived based on Poisson's equation,

>>> 常规电学模型-参数提取流程



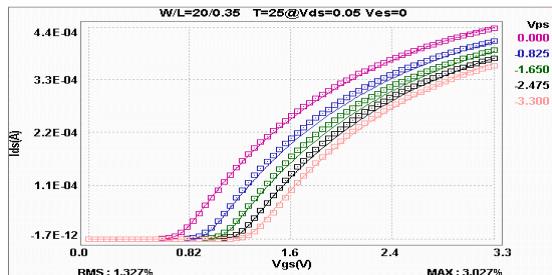
提参版图设计



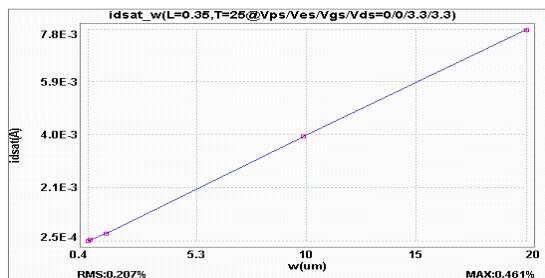
器件及验证电路测试



器件模型参数提取

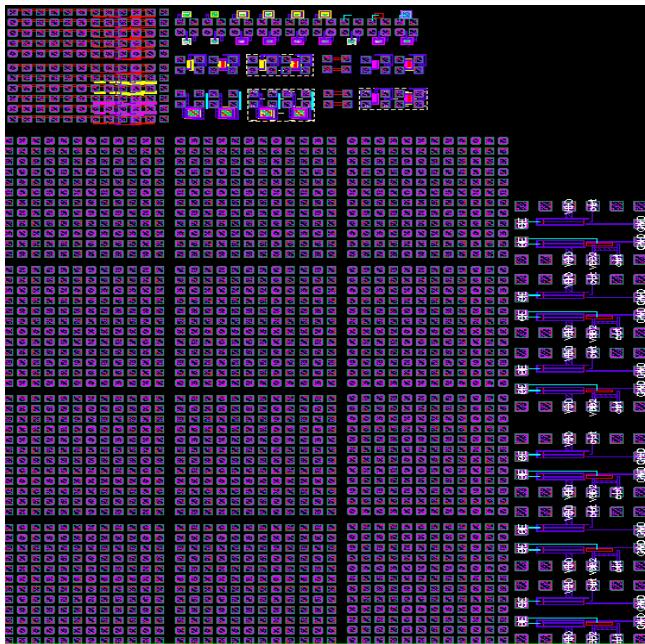


器件模型验证



(验证器件性能各种趋势及利用验证电路对模型验证)

(均方差和最大误差小于10%)



- ✓ 不同尺寸不同结构的MOSFET
(MOSFET模型具有Scalable特性)
- ✓ 用于CV测试的MOSFET
(便于进行电容的测试)
- ✓ diode
(便于进行寄生diode的测试)
- ✓ 验证电路
(对模型精度进行验证)



器件测试：

- 常规直流测试：转移曲线 输出曲线 等 (横坐标超vdd 10%)
- 交流测试：C_{gg} C_{gc} 等
- 特殊效应测试：碰撞电离效应 寄生BJT效应

验证电路测试：

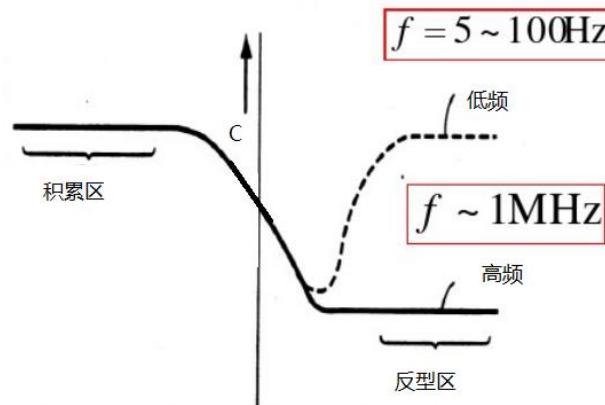
- 一般采用环振电路验证，测试环振周期

>>> 常规电学模型-CV测试

$$C = \frac{Q}{V} = \frac{\int idt}{V}$$

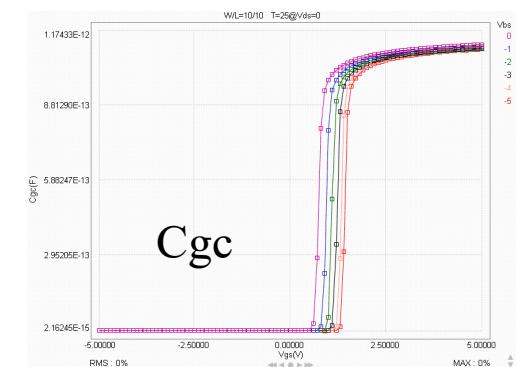
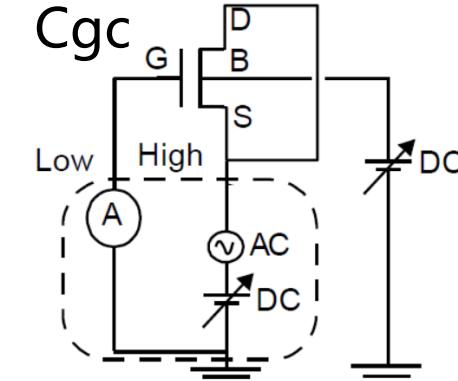
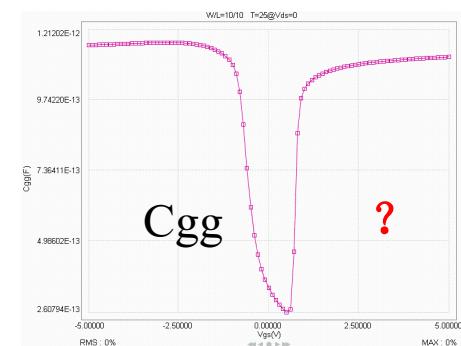
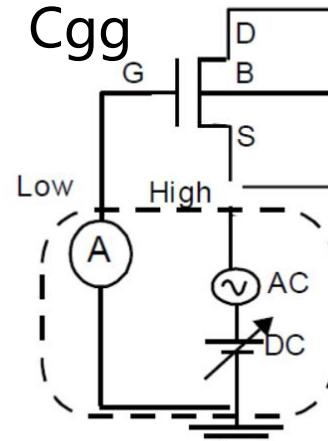
在直流偏置的基础上加小信号 (1M)

典型MIS结构CV曲线



14:18

V



NMOS CV

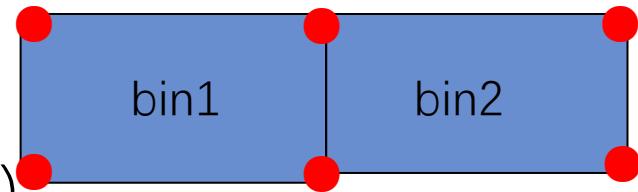
26

全局模型 Global model (连续性好)

分区模型 binning model (精度高, 在bin边界可能存在连续性问题, 需要pointmodel)

- 1) 大尺寸器件 ($W_{max}L_{max}$) , 用于提取和短沟道效应、窄沟道效应以及寄生电阻无关的一些参数
- 2) 沟道长度最大但宽度不同的器件 ($L_{max}W_{array}$) , 用于提取和窄沟道效应有关的参数。
- 3) 沟道宽度最大但长度不同的器件 ($W_{max}L_{array}$) , 用于提取和短沟道效应有关的参数。
- 4) 小尺寸器件 提取小尺寸效应相关参数

$$v_{th0}=v_{th0}+lv_{th0}/L+wv_{th0}/w+pv_{th0}/(w*l)$$



>>> Global model格式



```
.model nmos nmos
***** Flag Parameter ***
+level = 54          version = 4.3
+paramchk = 1         mobmod = 0
+rdsmod = 0           igcmod = 0
+rbodymod = 0          trnqsmod = 0
+fnoimod = 1           tnoimod = 0
+tempmod = 0           permmod = 1
***** Geometry Range Parameter ***
+lmin = 0             lmax = 1
+wmax = 1
***** Process Parameter ***
+epsrox = 3.9          tox = 3.4E-9
+xj = 1.5E-7            ndep = 4.2E17
+nsd = 1E20              rsh = 8
+phin = 0
```

binunit = 1
capmod = 2
igbmod = 0
acnqsmod = 0
diomod = 2
geomod = 1

wmin = 0

dtox = 0
ngate = 5.000001E30
rshg = 0.4

只有一个尺寸范围

>>> Binning model格式



```
.model Demo.1 nmos
*** Flag Parameter ***
+level = 54          version = 4.3          binunit = 1
+paramchk = 1         mobmod = 0           capmod = 2
...
*** Geometry Range Parameter ***
+lmin = 5E-7          lmax = 1.01E-5        wmin = 1E-6
+wmax = 1.01E-5

...
.model Demo.2 nmos
+level = 54          version = 4.3          binunit = 1
+paramchk = 1         mobmod = 0           capmod = 2
...
*** Geometry Range Parameter ***
+lmin = 2E-7          lmax = 5E-7           wmin = 1E-6
+wmax = 1.01E-5
```

不同区域参数可以不一样



Binning model point model

Parameter name	Description	Default value	Binnable?	Note
VTH0 or VTHO	Long-channel threshold voltage at $V_{bs}=0$	0.7V (NMOS) -0.7V (PMOS)	Yes	Note-4
VFB	Flat-band voltage	-1.0V	Yes	Note-4
PHIN	Non-uniform vertical doping effect on surface potential	0.0V	Yes	-
DWB	Coefficient of body bias dependence of W_{eff} bias dependence	0.0m/V ^{1/2}	Yes	-
VOFF	Offset voltage in subthreshold region for large W and L	-0.08V	Yes	-
VOFFL	Channel-length dependence of VOFF	0.0mV	No	-

A.2 Process Parameters

Parameter name	Description	Default value	Binnable?	Note
EPSROX	Gate dielectric constant relative to vacuum	3.9 (SiO ₂)	No	Typically greater than or equal to 3.9
TOXE	Electrical gate equivalent oxide thickness	3.0e-9m	No	Fatal error if not positive

parameter real VTH0 = VTHO; // Threshold voltage

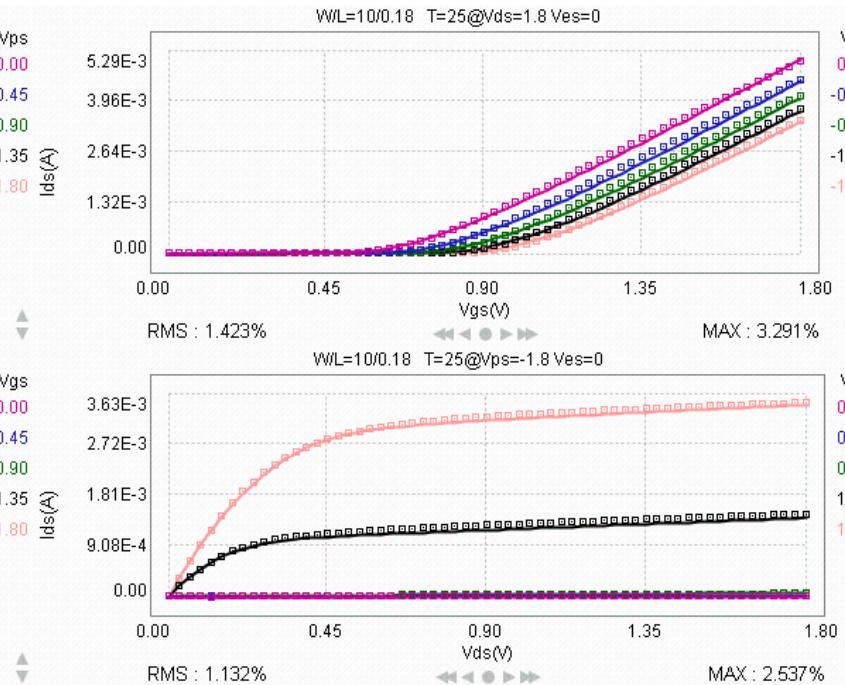
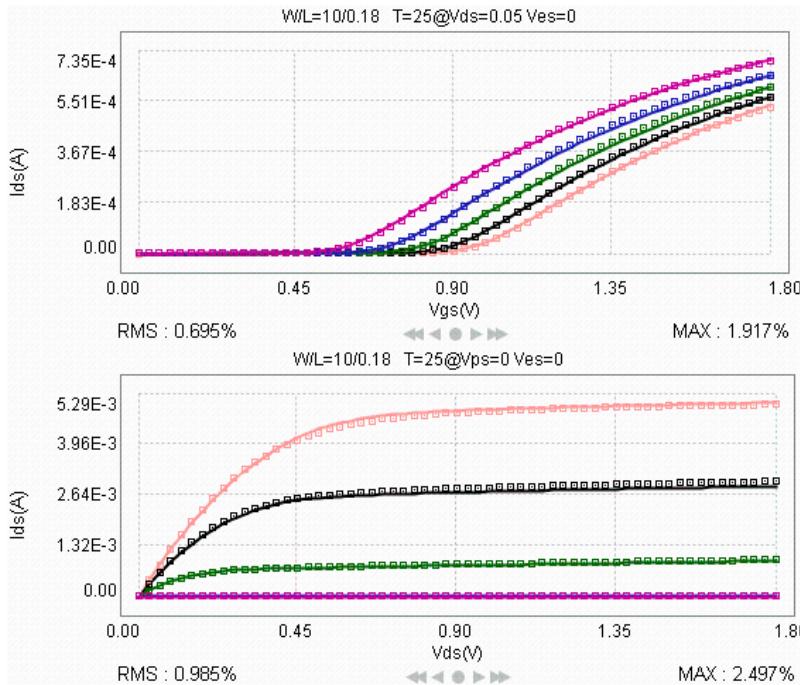
parameter real LVTH0 = 0.0; // Length dependence of vto

parameter real WVTH0 = 0.0; // Width dependence of vto

parameter real PVTH0 = 0.0; // Cross-term dependence of vto

pParam_B4SOIvth0 = B4SOIvth0 + LVTH0 * Inv_L + WVTH0 * Inv_W + PVTH0 * Inv_LW;

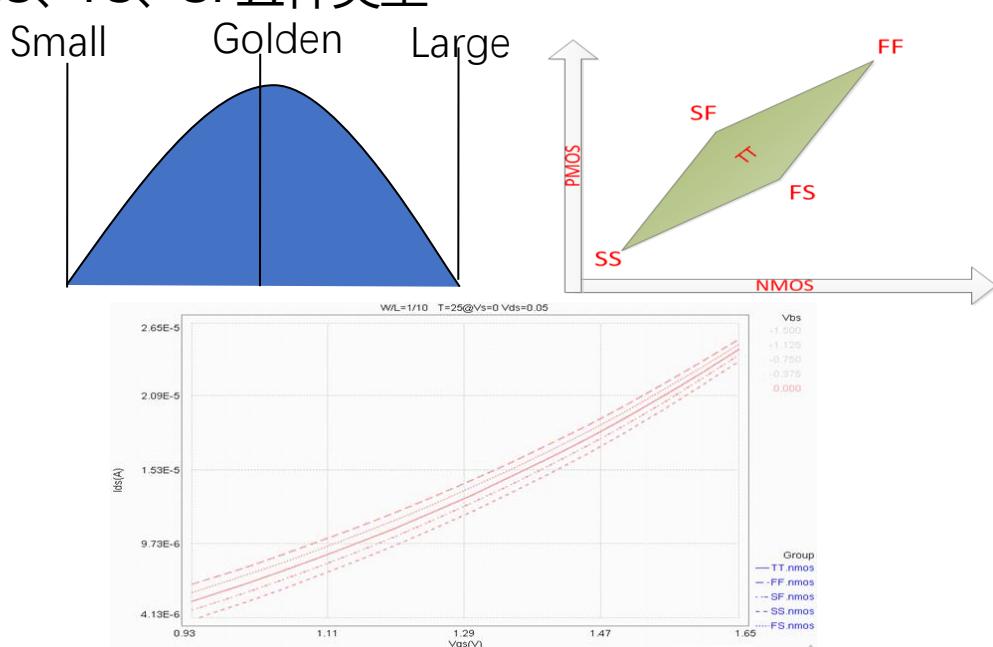
>>> 常规电学模型-参数提取结果



>>> 常规电学模型-Corner model

由于工艺波动等原因，相同尺寸器件的特性存在差异，通过corner model可以反映工艺波动带来的性能的变化（不体现概率）。Corner model 根据NMOS模型和PMOS模型的变化可分为TT、FF、SS、FS、SF五种类型以饱和电流 I_{dsat} 与阈值电压 v_{th} 为目标参数。通过 Tox 、 XL 、 XW 、 v_{th0} 、 u_0 、 v_{sat} 等参数的调节，使得 I_{dsat} 与 v_{th} 的变化满足一定的条件，并且保证各个corner的模拟曲线不出现交叉。

```
.lib FF
.param dvth0=-0.1
.lib core
.model nmos nmos
.lib 'corner.lib' core
.endl FF
vth0 = '0.12+dvth0'
```





通过仿真对器件特性的趋势正确性进行判断

- 不同器件尺寸
- 不同偏置电压
- 不同温度
- 不同corner

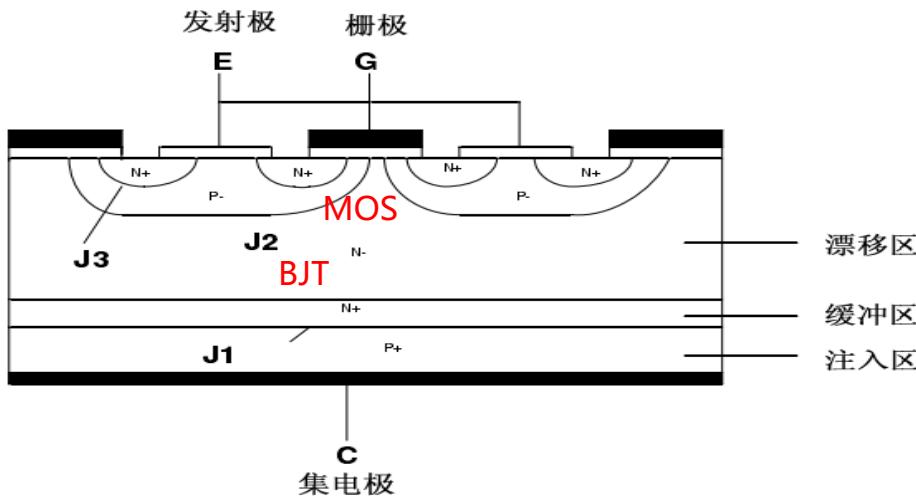
通过验证电路进行验证

- 参数提取不充分
- 后仿提取的配合

- ☒ 已具有标准模型的器件由于结构等的特殊性，需要在标准解析模型的基础上进行修正。

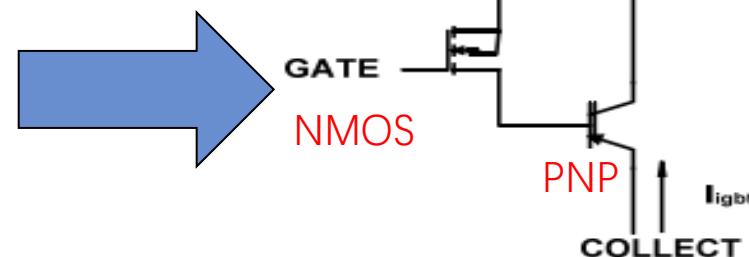
- ☒ 某些器件由于其物理机制的复杂性等原因，业界没有标准解析模型，需要借助于现有标准器件模型实现（VDMOS IGBT）

>>> 常规电学模型-IGBT模型示例



IGBT剖面图

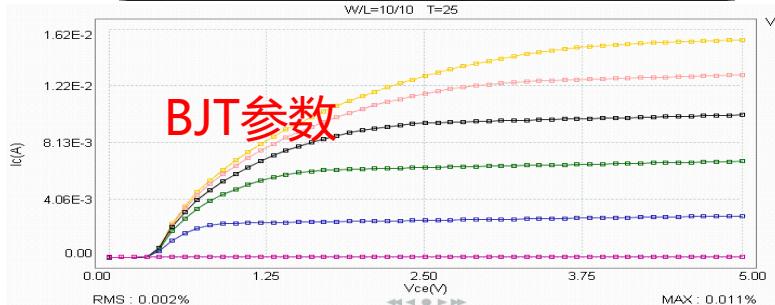
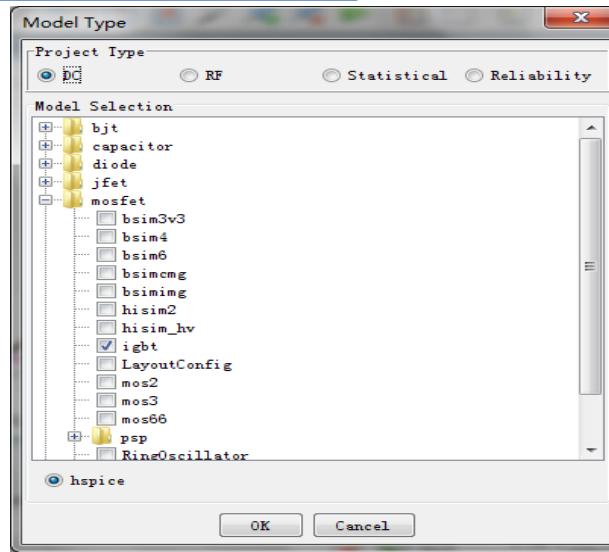
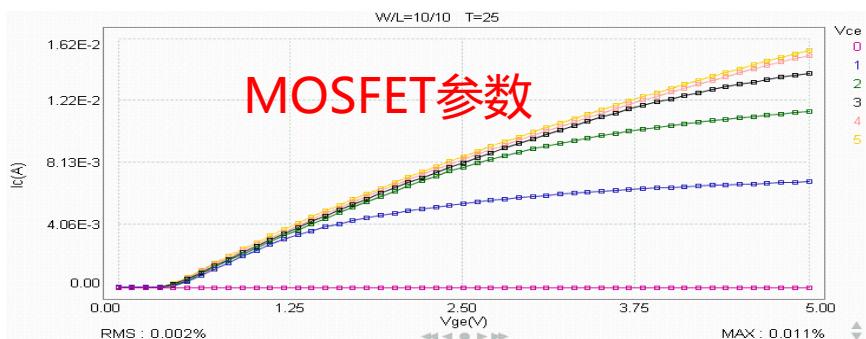
重点



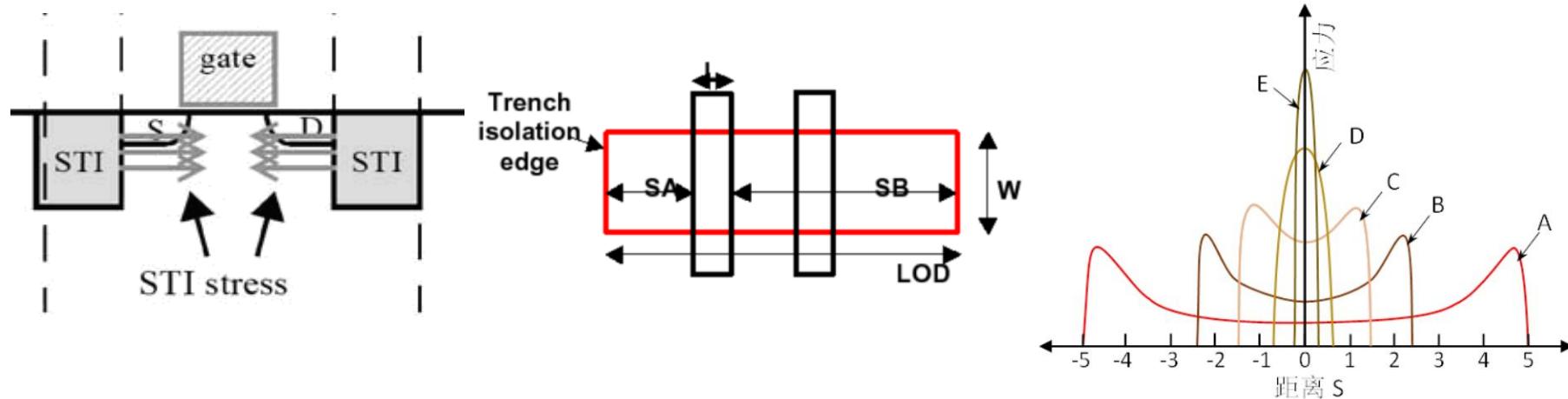
IGBT简化等效电路

>>> 常规电学模型-IGBT模型实现

```
.subckt igt c g e w = '1u'      l = '1u'  
M1 d g e e nmos w=w l=l  
Q1 e d c pnp  
.ends igt  
.model nmos nmos  
+level = 54          version = 4.3  
...  
.model pnp pnp  
+level = 1          tlev = 0  
...
```

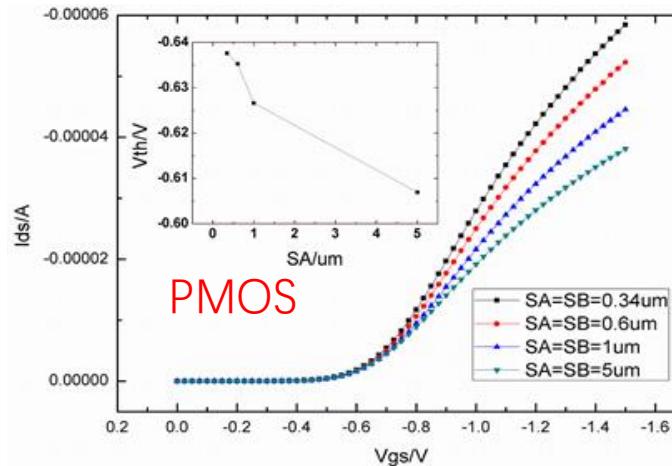
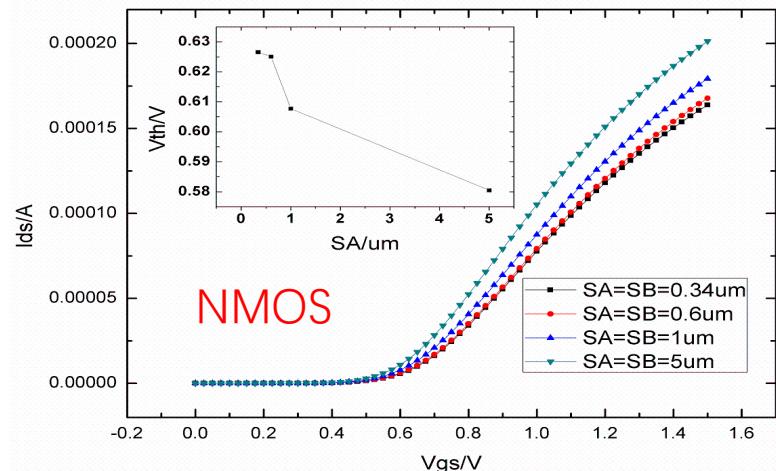


>>> 常规电学模型-STI应力效应模型



由于二氧化硅和硅的热膨胀系数不同，**STI会对Si侧壁产生压应力**，进而使得硅衬底导带和价带的形状发生改变，**造成能带弯曲**，能级分裂增强，各能级上的载流子数量也发生改变，**进而改变了电子和空穴的有效质量**。

X 方向应力



沿沟道方向的压应力使得电子的有效质量增大，空穴的有效质量减小。

由于迁移率与有效质量成反比，所以使得电子的迁移率降低，空穴的迁移率增加。

另外，压应力会减缓阱注入后的扩散，导致沟道表面浓度偏高，进而导致阈值电压增加。

NMOS, PMOS阈值电压均增大，NMOS迁移率降低，PMOS迁移率增大，转移曲线出现交叉



X 方向应力 (BSIM系列模型中已经包含)

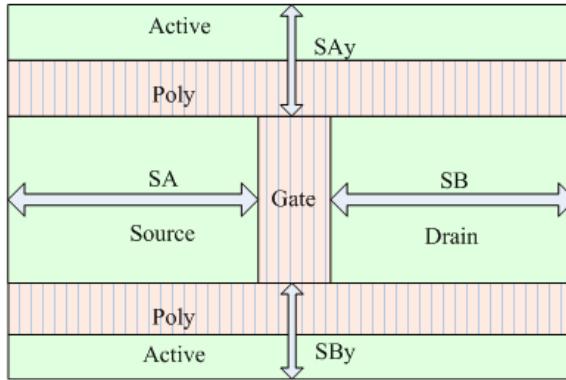
$$\rho_{\mu_{eff}} = \frac{\underline{KU0}}{Kstress_u0} \cdot (Inv_sa + Inv_sb) \quad \underline{\mu_{eff}} = \frac{1 + \rho_{\mu_{eff}}(SA, SB)}{1 + \rho_{\mu_{eff}}(SA_{ref}, SB_{ref})} \mu_{eff0}$$

$$Inv_sa = \frac{1}{SA + 0.5 \cdot L_{drawn}}, \quad Inv_sb = \frac{1}{SB + 0.5 \cdot L_{drawn}}$$

$$\underline{Inv_sa_{ref}} = \frac{1}{SA_{ref} + 0.5 \cdot L_{drawn}} \quad \underline{Inv_sb_{ref}} = \frac{1}{SB_{ref} + 0.5 \cdot L_{drawn}}$$

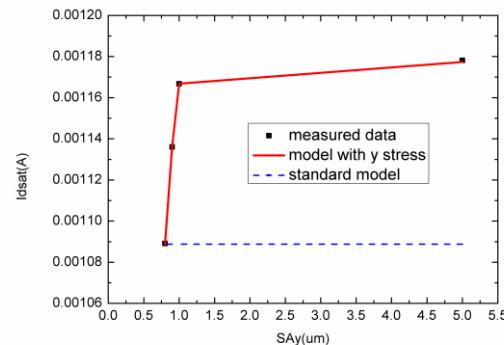
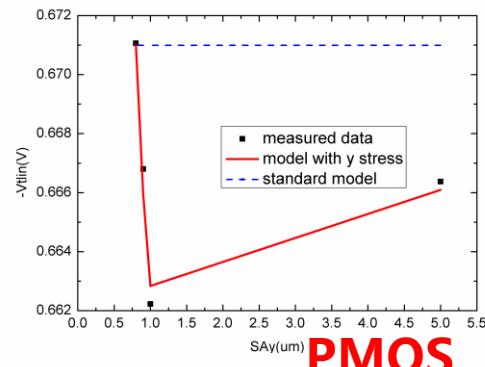
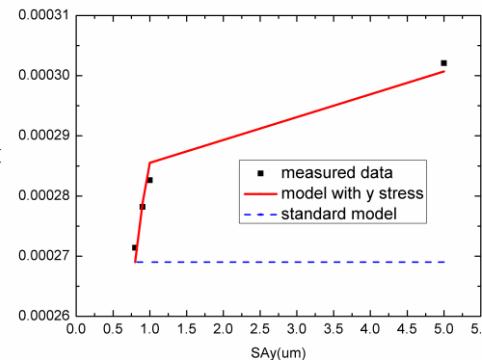
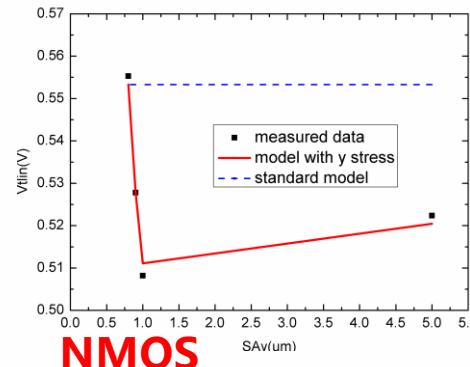
$$\underline{VTH0} = VTH0_{original} + \frac{\underline{KVTH0}}{Kstress_vth0} (Inv_sa + Inv_sb - Inv_sa_{ref} - Inv_sb_{ref})$$

Y方向应力（BSIM模型不包含）

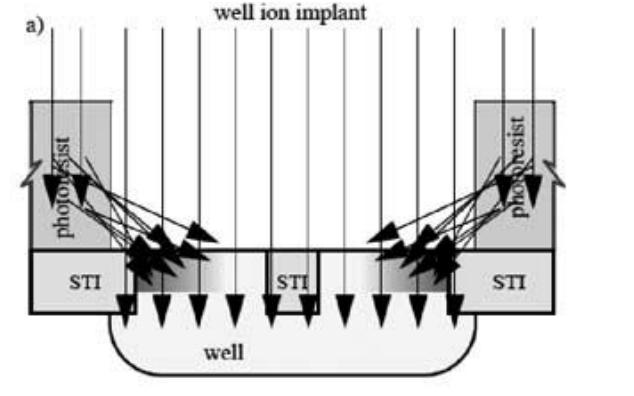
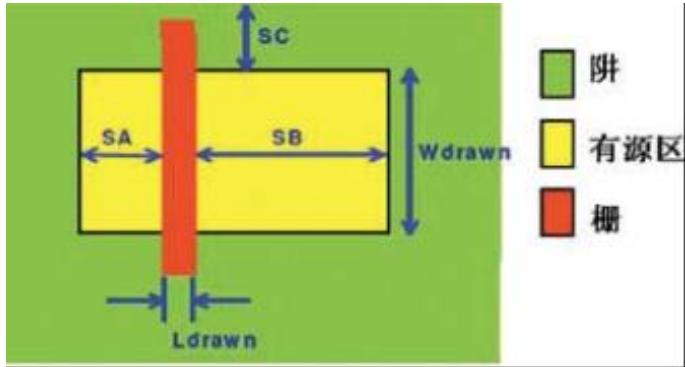


$$\mu_0 = \frac{1 + \rho_{\mu_0}(SAy, SBy)}{1 + \rho_{\mu_0}(SAy_{ref}, SBy_{ref})} \mu_{0_{ref}}$$

$$V_{th0} = \frac{1 + \rho_{vth}(SAy, SBy)}{1 + \rho_{vth}(SAy_{ref}, SBy_{ref})} V_{th0_{ref}}$$

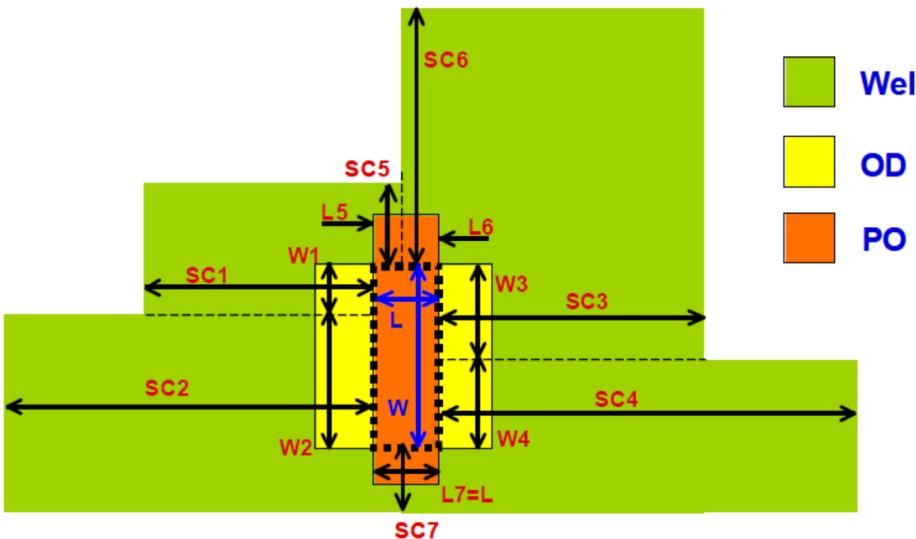


Y方向应力导致迁移率降低



WPE效应 (Well Proximity Effect)，是指在离子注入制造工艺中，**离子从掩膜板边缘扩散**，使得在**阱边缘附近**的表面浓度较大。随着距离掩膜板的距离越远，**阱的掺杂浓度越低**，整个**阱的掺杂浓度不均匀**。这种不均匀的掺杂浓度会导致**阱边缘附近**的器件特性与**远离阱边缘的**器件特性不一致，主要表现在**阈值电压、迁移率和体效应**上。

>>> 常规电学模型-WPE效应模型



阈值电压

$$V_{th0} = V_{th0_{org}} + KVTH0WE \cdot (SCA + WEB \cdot SCB + WEC \cdot SCC)$$

体效应

$$K2 = K2_{org} + K2WE \cdot (SCA + WEB \cdot SCB + WEC \cdot SCC)$$

迁移率

$$\mu_{eff} = \mu_{eff,org} \cdot (1 + KU0WE \cdot (SCA + WEB \cdot SCB + WEC \cdot SCC))$$

14:18

$$SCA = \left[\frac{1}{W_{drawn} \cdot L_{drawn}} \cdot \left[\sum_{i=1}^n \left(W_i \cdot \int_{SC_i}^{SC_i + L_{drawn}} f_A(u) du \right) + \sum_{i=n+1}^{n+m} \left(L_i \cdot \int_{SC_i}^{SC_i + W_{drawn}} f_A(u) du \right) + corners_A \right] \right] \quad (14.2.1)$$

$$f_A(u) = \frac{SC_{ref}^2}{u^2}$$

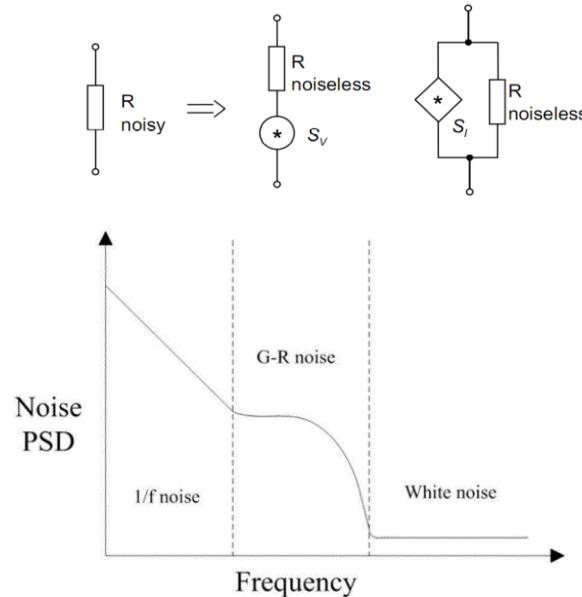
$$SCB = \left[\frac{1}{W_{drawn} \cdot L_{drawn}} \cdot \left[\sum_{i=1}^n \left(W_i \cdot \int_{SC_i}^{SC_i + L_{drawn}} f_B(u) du \right) + \sum_{i=n+1}^{n+m} \left(L_i \cdot \int_{SC_i}^{SC_i + W_{drawn}} f_B(u) du \right) + corners_B \right] \right] \quad (14.2.2)$$

$$f_B(u) = \frac{u}{SC_{ref}} \exp(-10 \cdot \frac{u}{SC_{ref}})$$

$$SCC = \left[\frac{1}{W_{drawn} \cdot L_{drawn}} \cdot \left[\sum_{i=1}^n \left(W_i \cdot \int_{SC_i}^{SC_i + L_{drawn}} f_C(u) du \right) + \sum_{i=n+1}^{n+m} \left(L_i \cdot \int_{SC_i}^{SC_i + W_{drawn}} f_C(u) du \right) + corners_C \right] \right] \quad (14.2.3)$$

$$f_C(u) = \frac{u}{SC_{ref}} \exp(-20 \cdot \frac{u}{SC_{ref}})$$

噪声信号在**时序是随机的**，如果把噪声信号在频域展开（**傅里叶变换**），将包含各种频率分量。功率谱密度 $S_X(f)$ 是定义**时域信号对应频域谱密度的频率分布**。

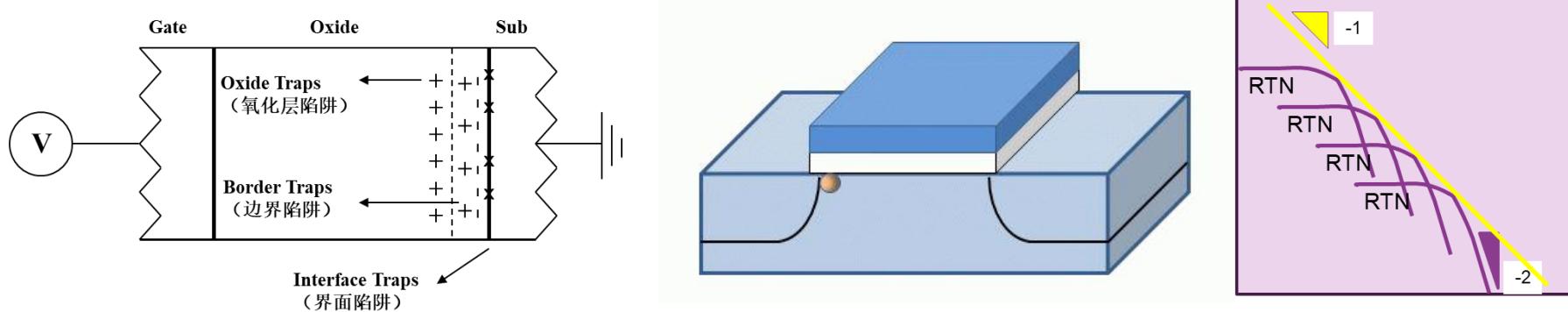


1/f噪声：由 SiO_2/Si 界面态陷阱所引起的沟道中载流子数涨落和散射所引起的迁移率涨落造成，频率越高， $1/f$ 噪声越小。

G-R噪声：主要是由禁带中部附近的深能级的产生复合中心和陷阱中心载流子数目的涨落所引起的。

白噪声：由载流子热运动造成，与频率无关。

1/f噪声机理



1/f噪声的产生机理：载流子数量涨落与相关迁移率涨落：

边界陷阱与沟道中的载流子通过隧穿发生交换：

- 导致沟道中载流子的数量数发生涨落 (trapping and de-trapping)
- 被陷阱俘获的载流子数的涨落导致带电陷阱与沟道载流子之间的库仑势发生变化，引起沟道界面处载流子迁移率的涨落，

1/f噪声可以看作是多个RTN噪声的集合，在低频范围下，噪声功率谱密度与频率呈 $1/f^\gamma (\gamma \approx 1)$ 关系

功率谱密度

噪声功率谱密度

可以用电流的涨落 $S_I(f)$ 来表示，单位是A²/Hz，表示1Hz带宽内的电流均方值

也可以用电压的涨落 $S_V(f)$ 来表示，单位是V²/Hz，表示1Hz带宽内的电压均方值

在电路设计中，通常将MOSFET器件漏极电流的波动与栅极串联的电压功率谱联系起来。漏极电流的 S_{Id} 可以通过下式转化为栅极的输入参考噪声功率谱密度 S_{Vg}

$$S_{Id} = g_m^2 S_{Vg} \quad \Delta V_g = -\Delta V_{fb}$$

S_{Vg} 是一个纯数学的概念，因为在器件工作过程中，栅极电压 V_g 并没有产生波动，平带电压功率谱被栅极电压功率谱替代， S_{Vg} 代表外部噪声源的功率谱密度，将该噪声源放在栅极上能引起相同的漏电流功率谱密度。

>>> 常规电学模型-噪声模型

反型区

$$S_{id,inv}(f) = \frac{k_B T q^2 \mu_{eff} I_{ds}}{C_{oxe} L_{eff}^2 A_{bulk} f^{ef} \cdot 10^{10}} \left(NOIA \log \left(\frac{N_0 + N^*}{N_l + N^*} \right) + NOIB(N_0 - N_l) + \frac{NOIC}{2} (N_0^2 - N_l^2) \right) \\ + \frac{k_B T I_{ds}^2 \Delta L_{clm}}{W_{eff} \cdot L_{eff}^2 f^{ef} \cdot 10^{10}} \cdot \frac{NOIA + NOIB N_l + NOIC N_l^2}{(N_l + N^*)^2}$$

N_0 是源端电荷密度

N_l 是漏端电荷密度

亚阈值区

$$S_{id,subVt}(f) = \frac{NOIA \cdot k_B T \cdot I_{ds}^2}{W_{eff} L_{eff} f^{EF} N^{*2} \cdot 10^{10}}$$

$$N_0 = C_{oxe} \cdot V_{gsteff} / q$$

总1/f噪声密度

$$S_{id}(f) = \frac{S_{id,inv}(f) \times S_{id,subvt}(f)}{S_{id,inv}(f) + S_{id,subvt}(f)}$$

$$N_l = C_{oxe} \cdot V_{gsteff} \cdot \left(1 - \frac{A_{bulk} V_{dseff}}{V_{gsteff} + 2V_t} \right) / q$$

关键参数: NOIA、NOIB、NOIC、EF

$$N^* = k_B T \cdot (C_{oxe} + C_d + CIT) / q^2$$



- 一、SPICE模型的意义**
- 二、SPICE模型历史**
- 三、常规电学模型**
- 四、统计模型**
- 五、可靠性模型**



1) 全局波动 (Global variations) 表征wafer级的差异

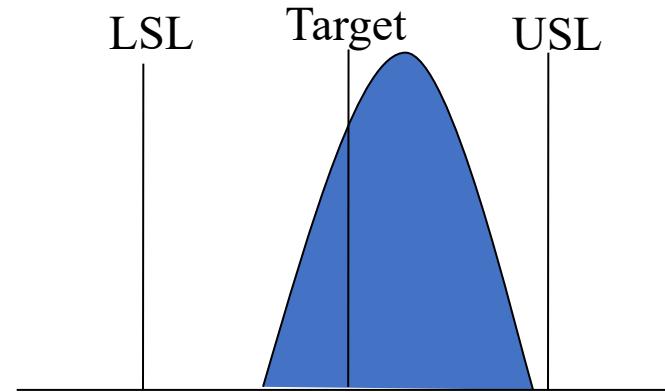
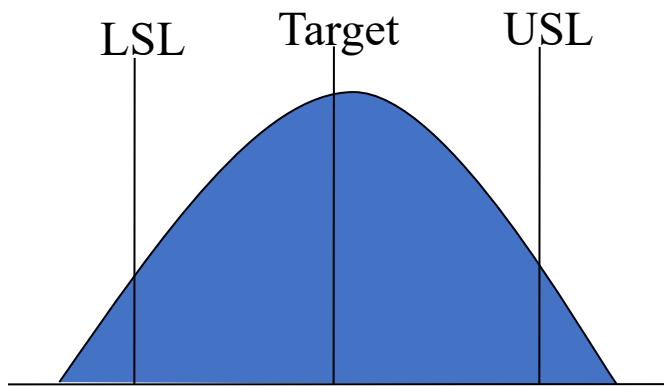
不同lot, 不同wafer由于宏观工艺波动 (热、气等) 造成的。

Global variations在同一片wafer上的表现是一样的

2) 局部波动 (Local variations) 表征相同die两个特别近的相同器件的差异

它主要由微观工艺及材料缺陷等的随机性决定的。

Local variation 一般和器件尺寸相关, 尺寸越大, 局部波动越小。

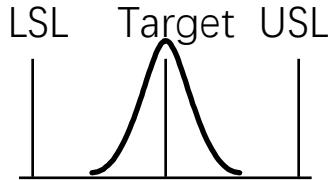


USL: Upper Specification Limit

LSL: Lower Specification Limit

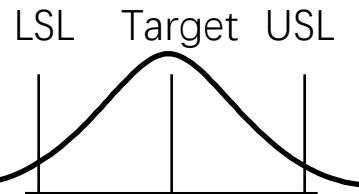
哪个好?

>>> 统计模型-工艺能力指数(Cp&Cpk)



Cp——制程能力指数 (Process Capability)
表示制程分布**紧致程度**, 越**紧致**越大

$$Cp = \frac{AllowableSpeed}{ActualprocessSpeed} = \frac{USL - LSL}{6\sigma}$$



K shift——工艺**精准度**
表示制程平均值与目标值的接近程度

$$K = \frac{\text{abs}(\text{Target} - \text{Average})}{\frac{1}{2} (\text{USL} - \text{LSL})}$$



Cpk——制程表现 (Process Performance)

$$Cpk = (1-k)Cp$$
 越大越好

>>> 统计模型-数据获取



波动类型	能否测试获得	模型表现形式
Local Variation	是	Mismatch Model
Global Variation	否	Global Variation Model
Total Variation	是	Mismatch Model+ Global Variation Model

$$\sigma_{\text{Total}}^2 = \sigma_{\text{Global}}^2 + \sigma_{\text{Local}}^2$$

Target name	Total μ/σ	Mismatch μ/σ	Global (计算) μ/σ
NMOS-vth	0.21/0.01619	0/0.004736	Mean = 0.21 $\sigma = \sqrt{\sigma_T^2 - \sigma_M^2} = 0.155$

目前一般通过BPV(Backward Propagation of Variance) 或者PCA(Principal Component Analysis) 的方法来建立统计模型并提取参数。

最早的统计模型方法是通过直接测量工艺参数 (p 参数) 的 sigma 分布值，然后将该分布值放入模型的对应参数中，由仿真得到电特性参数 (e 参数) 的分布，这种建模方法称之为正向差异传导(FPV)，该方法直观，但可行性差，主要问题是 p 参数和 e 参数的对应关系不是一一对应，且部分 p 参数不易测量，因此采用 FPV 方法同实际数据会有较大偏离。

后续引入了逆向差异传导 (BPV) 的方法，即采用测量 e 参数的分布，根据相关性矩阵获得 p 参数的分布，该方法的关键是选取合适的 e 参数和 p 参数，p 参数必须通过数学方法转换到 e 参数，根据物理公式的推导，建立 e 参数和相关 p 参数的对应矩阵。

$$\begin{bmatrix} \Delta e_1 \\ \Delta e_2 \\ \dots \\ \Delta e_n \end{bmatrix} = \begin{bmatrix} s_{11} & s_{12} & \dots & s_{1n} \\ s_{21} & s_{22} & \dots & s_{2n} \\ \dots \\ s_{n1} & s_{n2} & \dots & s_{nn} \end{bmatrix} \begin{bmatrix} \Delta p_1 \\ \Delta p_2 \\ \dots \\ \Delta p_n \end{bmatrix}$$

$$\begin{bmatrix} \sigma_{e_1}^2 \\ \sigma_{e_2}^2 \\ \dots \\ \sigma_{e_n}^2 \end{bmatrix} = \begin{bmatrix} s_{11}^2 & s_{12}^2 & \dots & s_{1n}^2 \\ s_{21}^2 & s_{22}^2 & \dots & s_{2n}^2 \\ \dots \\ s_{n1}^2 & s_{n2}^2 & \dots & s_{nn}^2 \end{bmatrix} \begin{bmatrix} \sigma_{p_1}^2 \\ \sigma_{p_2}^2 \\ \dots \\ \sigma_{p_n}^2 \end{bmatrix}$$

PCA，全称Principal Component Analysis（主元分析法），是一种使用最广泛的数据降维算法。PCA的主要思想是将n维特征映射到k维上，这k维是全新的正交特征也被称为主成分，是在原有n维特征的基础上重新构造出来的k维特征。

PCA的工作就是从原始的空间中顺序地找一组相互正交的坐标轴，新的坐标轴的选择与数据本身是密切相关的。其中，第一个新坐标轴选择是原始数据中方差最大的方向，第二个新坐标轴选取是与第一个坐标轴正交的平面中使得方差最大的，第三个轴是与第1,2个轴正交的平面中方差最大的。依次类推，可以得到n个这样的坐标轴。只保留包含绝大部分方差的维度特征，而忽略包含方差几乎为0的特征维度，实现对数据特征的降维处理。

流程：

1. The first one extracts the point models from measurement data（不同数据）.
2. The second one generates the statistical model from the generated point models at last step.

可以观察到参数的变化，变化大的就是主成分



```
.lib stamos
.param
+rad0=AGAUSS(0,1,1) rad1=AGAUSS(0,1,1) rad2=AGAUSS(0,1,1) rad3=AGAUSS(0,1,1)
+rad4=AGAUSS(0,1,1) rad5=AGAUSS(0,1,1)
.param
+par0 =rad0 par1 =rad1 par2 =rad2 par3 =rad3
+par4 =rad4 par5 =rad5
.param staflag_nsta=1
+VTH0_nsta='0.25435+staflag_nsta*(+(0.01019)*par0+(1.03988E-3)*par1+(-0.01058)*par2+(9.82812E-4)*par3+(-3.93525E-4)*par4)'
+ETA0_nsta='-0.03118+staflag_nsta*(+(4.70013E-4)*par0+(7.30493E-4)*par1+(6.67284E-4)*par2+(4.57009E-4)*par3+(3.91755E-4)*par4)'
+U0_nsta='0.04939+staflag_nsta*(+(-7.07595E-4)*par0+(-4.51168E-4)*par1+(1.54864E-4)*par2+(1.92999E-4)*par3+(2.01262E-4)*par4)'
...
.param staflag_psta=1
+VTH0_psta='-0.16855+staflag_psta*(-8.74269E-3)*par0+(8.768E-3)*par1+(-1.13144E-3)*par2+(-1.46355E-4)*par3+(-1.7317E-3)*par4'
+ETA0_psta='0.23558+staflag_psta*(+(1.473E-3)*par0+(-3.52062E-4)*par1+(5.55413E-4)*par2+(-9.52773E-5)*par3+(-2.28939E-5)*par4'
+U0_psta='9.78512E-3+staflag_psta*(-7.82646E-5)*par0+(-1.85514E-5)*par1+(-4.66433E-5)*par2+(3.40136E-5)*par3+(1.7418E-5)*par4'
```

全局波动在蒙卡分析某一次仿真中每个器件的参数是相同的，而局部波动是不同的，所以必须加以区分。由于全局波动与局部波动的不同，**两者在模型形式上也必然会有区别。**

统计模型从架构上可以分为两大类。

一类是在同一个统计模型里明确分为Global Variation和 Local Variation两部分， Global Variation和 Local Variation是关键字，在器件initial model里不需要写参数的变化，在仿真的时候仿真器可以根据关键字识别这两种Variation。可以进行mismatch分析，Hspice支持dcmatch 和acmatch， Hspice Mismatch分析输出器件匹配对信息以及器件局部波动对电路性能波动的贡献度。

另一类则没有采用Hspice或Spectre给出的关键字，所以无法进行mismatch分析，但是由于模型包含了local variation，所以还是可以通过蒙卡仿真获得器件局部波动对电路性能影响的分布的，只不过无法获得不同器件局部波动对整体电路性能波动的贡献度，**另外无法获得匹配对信息。**

>>> 统计模型重要函数

UNIF 相对波动均匀分布

Uniform distribution function by using relative variation

AUNIF 绝对波动均匀分布

Uniform distribution function by using **absolute** variation

GAUSS 相对波动高斯分布

Gaussian distribution function by using relative variation

AGAUSS 绝对波动高斯分布

Gaussian distribution function by using **absolute** variation

Get_E(Element_Parameter) 获得元件(器件)参数 GET_E(w)

Get_P(Global_Parameter) 获得全局参数 GET_P(temper)

Syntax

```
.PARAM xx=UNIF(nominal_val, rel_variation  
+ <, multiplier>)  
  
.PARAM xx=AUNIF(nominal_val, abs_variation <,  
+ multiplier>)  
  
.PARAM xx=GAUSS(nominal_val, rel_variation, sigma <,  
+ multiplier>)  
  
.PARAM xx=AGAUSS(nominal_val, abs_variation, sigma <,  
+ multiplier>)
```

nominal_value:参数变化中心值 (N) ;

rel_variation:相对变化值(R)

在[N-N*R, N+N*R]之间呈高斯分布;

abs_variation: 绝对变化值(A)

在[N-A, N+A]之间高斯分布;

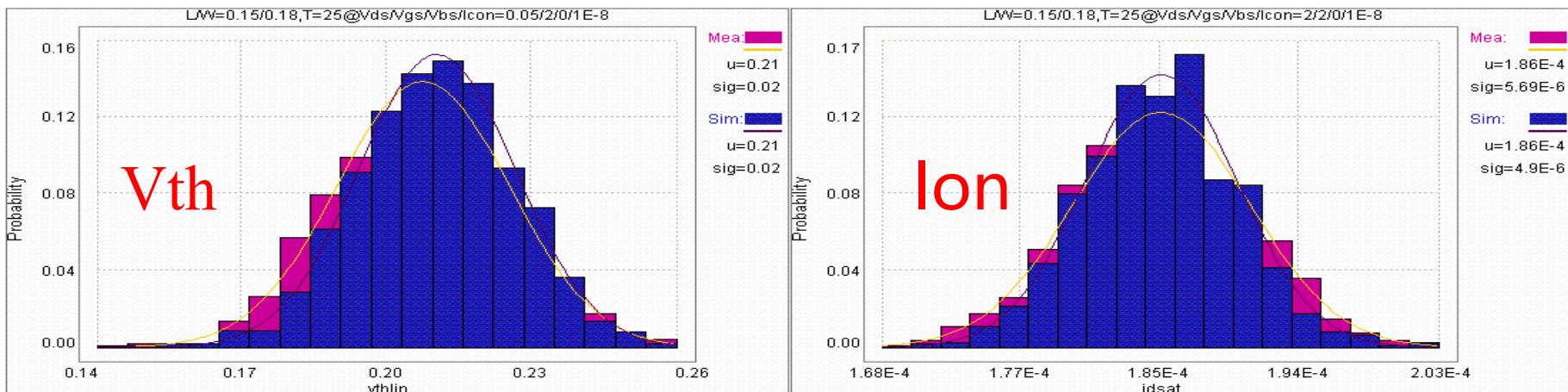
Sigma: 标准差参数(S), 1,2,3等; 实际标准差=A/S

```
$ following distributions are 3 sigma ABSOLUTE GAUSSIAN  
.PARAM TOX=AGAUSS (200,20,3)    $ 200 angstrom +/- 20a
```

$$f(x) = \frac{1}{\sqrt{2\pi}\sigma} \exp\left(-\frac{(x - \mu)^2}{2\sigma^2}\right)$$

>>> 统计模型-全局波动模型

采用测量电学参数的分布，根据相关性矩阵获得工艺参数的分布，该方法的关键是选取合适的电学参数和工艺参数。一般选取器件电学参数（阈值电压 V_{th} 及饱和电流 I_{on} ）做为目标值，将部分器件模型参数（ x_l , x_w , t_{ox} , u_0 , v_{th0} , a_{gs} , v_{sat} 等）设置为满足高斯分布的随机参数并添加到初始模型。



>>> 统计模型-全局波动模型

staccondition{mode=forward,type=NMOS} **数据**

```
Page
(name=vthlin,target={vthlin(vds=0.05,Vgs=2,Vbs=0)},p=icon)
{L=0.15,W=0.18,T=25}
curve{1.0E-8}
```

site1	0.228097
site2	0.194973
site3	0.215477
site4	0.215705
site5	0.208222
site6	0.201757
site7	0.217487

```
Page
(name=idsat,target={idsat(vds=2,Vgs=2,Vbs=0)},p=icon){L=0
.15,W=0.18,T=25}
curve{1.0E-8}
```

site1	1.831355E-4
site2	1.892835E-4
site3	1.836703E-4
site4	1.803557E-4
site5	1.866611E-4

... 14:18

.lib stamos

.param

```
+rad0=AGAUSS(0,1,1) rad1=AGAUSS(0,1,1) rad2=AGAUSS(0,1,1)
rad3=AGAUSS(0,1,1) rad4=AGAUSS(0,1,1) rad5=AGAUSS(0,1,1)
```

.param

```
+par0 =rad0 par1 =rad1 par2 =rad2 par3 =rad3 par4 =rad4 par5 =rad5
```

.param staflag_nsta=1

```
+VTH0_nsta='0.25435+staflag_nsta*(+0.01287*par0+-6.61264E-3*par1+-
1.64113E-4*par2+3.02917E-3*par3+2.09085E-3*par4)'
+U0_nsta='0.04939+staflag_nsta*(+7.87127E-4*par0+1.10202E-5*par1+-
2.72006E-4*par2+-5.07897E-5*par3+4.76242E-4*par4)'
```

...

```
.inc 'sta_nmos.l'
.endl'
```

.model nmos NMOS

***** Flag Parameter ***

```
+LEVEL = 54 VERSION = 4.5 BINUNIT = 2
+PARAMCHK = 1 MOBMOD = 0 CAPMOD = 2
```

...

***** Vth Related Parameter ***

```
+VTH0 = 'VTH0_nsta' LVTH0 = -5.216093E-9 WVTH0 = -
1.033944E-8
...
```

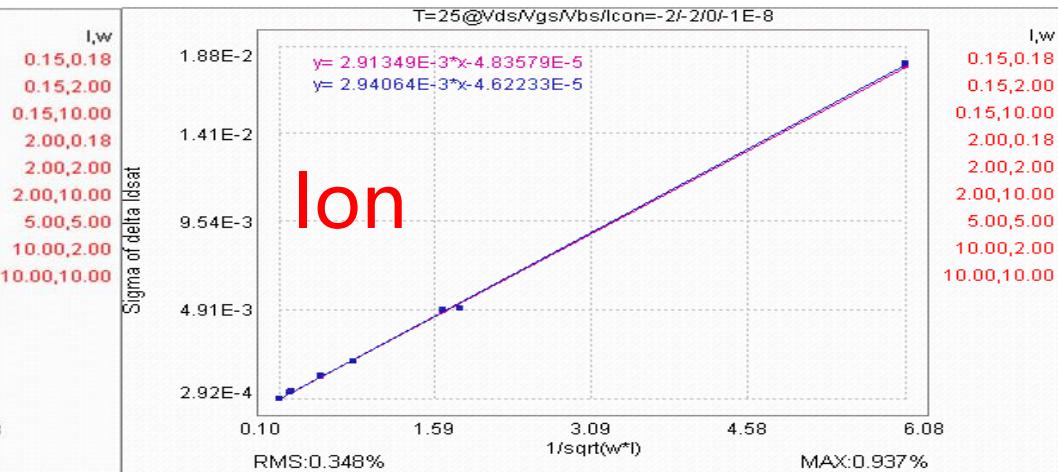
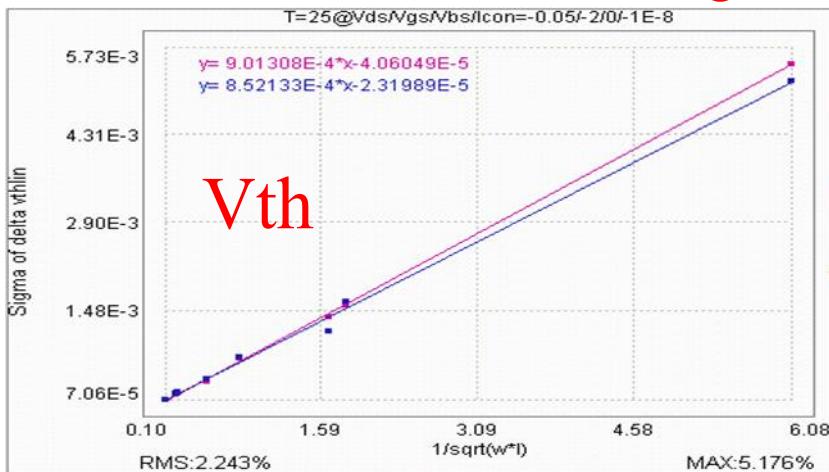
模型

sta_nmos.l

>>> 统计模型-局部波动模型

局部波动模型所用数据：

- 1) 测试两个相邻器件的性能参数
- 2) 计算性能参数差值
- 2) 计算性能参数差值的sigma



X: 1/sqrt(W*L)

Y: sigma of delta

>>> 统计模型-局部波动模型



miscondition{data=,type=NMOS}
Page
(name=vthlin,target=vthlin,scale=1.0,p=(L,W)){vds=0.05,Vgs
=1.5,Vbs=0,icon=1E-7,T=25}
{0.18,2.0}
0.016839921153264492 -0.004366094620839145
0.022868294785510168 0.0011564078264109101
0.0066441013162550355
...
{0.18,10.0}
0.007059771160080164 -0.0015695024862116824
0.009858674741397067 3.840463274620287E-4
0.002882627002465221 -
0.003217164512894777 0.0016205498765534676
0.005758818416998657 -0.0027502200643657604

数据

.subckt mismos d g s b w=1 l=1
.param geo_fac = '1/sqrt(1*w*1e12)'
.param
+rad0=AGAUSS(0,1,1) rad1=AGAUSS(0,1,1) rad2=AGAUSS(0,1,1)
.param par0 =rad0 par1 =rad1 par2 =rad2
.param misflag=1
.param
+VTH0_nmis='+misflag*geo_fac*(+(-1.4084E-3)*par0+(2.67201E-
3)*par1+(1.71874E-3)*par2)'
+U0_nmis='+misflag*geo_fac*(+(2.53241E-4)*par0+(-1.67711E-
5)*par1+(1.84057E-4)*par2)'
m1 d g s b nmos w=w l=l
.inc 'sta_nmos.l'
.ends' ...

. model nmos nmos
***** Flag Parameter ***
+level = 54 version = 4.3 binunit = 1
+paramchk = 1 mobmod = 0 capmod = 2
+rdsmod = 0 igcmode = 0 igbmod = 0
...
***** Vth Related Parameter ***
+vth0 = '0.397276+VTH0_nmis' lvth0 = -0.026457 pvtvh0
...

sta_nmos.l



.Variation

.Global_Variation

```
Nmos snps20N vth0=0.07 u0=10 %
```

vth0 绝对高斯分布， sigma为0.07， u0 相对高斯分布， sigma为10%， %为相对分布的关键字

```
Pmos snps20P vth0=0.08 u0=8 %
```

.End_Global_Variation

.Local_Variation

```
Nmos snps20N vth0='1.234e-9/sqrt(Get_E(W)*get_E(L)*Get_E(M))'
```

```
+ u0='2.345e-6/sqrt(get_E(W)*get_E(L)*get_E(M))' %
```

```
Pmos snps20P vth0='1.234e-9/sqrt(Get_E(W)*get_E(L)*Get_E(M))'
```

```
+ u0='2.345e-6/sqrt(Get_E(W)*get_E(L)*get_E(M))' %
```

.End_Local_Variation

.End_Variation

NMOS的参数无关， NMOS和PMOS的参数也无关

>>> 统计模型示例2-使用关键字



中国科学院微电子研究所
INSTITUTE OF MICROELECTRONICS OF THE CHINESE ACADEMY OF SCIENCES

.Global_Variation

Parameter A1=N() A2=N() A3=N() N() 为正态分布, U() 为均匀分布

Nmos nch

```
+ tox =Perturb('-6.2E-12*A1-8.1E-12*A2-2.7E-12*A3')  
+ vth0=Perturb('-3.6E-03*A1+8.9E-03*A2-1.5E-03*A3')  
+ ....
```

Pmos pch

```
+ tox =Perturb('-7.5E-12*A1-6.9E-12*A2-8.8E-12*A3')  
+ vth0=Perturb('-7.4E-03*A1+3.3E-03*A2-7.2E-03*A3')  
+ ....
```

.End_Global_Variation NMOS的参数相关, NMOS和PMOS的参数也相关

独立随机变量

To describe variation as a function of previously-defined independent random variables, use the construct 'Perturb()'.

>>> 统计模型示例3-未使用关键字



.

```
.lib mc
.TSMC018
.param
+par1=AGAUSS(0,1,3) par2=AGAUSS(0,1,3)
par3=AGAUSS(0,1,3) par4=AGAUSS(0,1,3)
+A1='par1*5.6861e+000*3/2.0'
+A2='par2*4.0564e+000*3/2.0'
+A3='par3*1.8916e+000*3/2.0'
+A4='par4*1.2793e+000*3/2.0'

+toxn      = '3.9810e-009+(-1.0516e-011)*A1+(-
1.0505e-012)*A2+(-9.1138e-012)*A3+(1.5152e-011)*A4'
+dxln      = '0.0000e+000+(-1.2907e-
009)*A1+(1.2252e-010)*A2+(-4.8864e-
010)*A3+(2.9622e-010)*A4'
+dxwn      = '0.0000e+000+(1.6720e-009)*A1+(-
1.5955e-009)*A2+(3.1424e-009)*A3+(-4.1658e-009)*A4'
+dvthn     = '0.0000e+000+(-2.3864e-
003)*A1+(4.2262e-003)*A2+(-1.3560e-003)*A3+(-
2.5226e-003)*A4'

...
.lib 'cmn018_assp_v1d1.l' MOS
.endl mc
```

.LIB TT

```
.param
+toxn      = 3.981e-09    dxln      = 0        dxwn      = 0
+dvthn     = 0            dlvthn   = 0        dwvthn   = 0
...
.lib 'cmn018_assp_v1d1.l' MOS
.ENDL TT
```

>>> 统计模型示例3-未使用关键字

```
.LIB MOS
*****
* Mismatch model *
*****
.subckt nch_mac n1 n2 n3 n4 l=length w=width multi='1' nf='1' scale='1' sigma='1'
+dmcg='2.05e-007' xw='+0+dxwn'

...
+mismatchflag='1'

MAIN n1 n2 n3 n4 nch w=w l=l ad=ad as=as pd=pd ps=ps nrd=nrd nrs=nrs m=multi nf=nf sa=sa sb=sb sd=sd sca=sca scb=scb scc=scc
**** mismatch ***
.param
+temp1=par1 temp2=parn2
+fac1='0.621546*temp1*sigma+0.783379*temp2*sigma'
+fac2='0.621546*temp1*sigma-0.783379*temp2*sigma'
.param lef='l*scale-1.5e-08'
+ geo_fac ='1/sqrt(multi*nf*lef*wef*1e12)'
+ toxmismn='0.00176696*geo_fac*toxn*fac2*mismatchflag'
...

.MODEL nch.1 NMOS      (
LEVEL      = 54          LMIN      = '1e-005-(dxln+dlmismn)'
+LMAX     = 2e-05        WMIN     = '1.003e-005-(dxwn+dwmismn)'  WMAX     = 90.003e-05
...
+TOXE    = '(toxn+toxmismn)'      TOXM     = '(toxn+toxmismn)'      DTOX     = 5.958e-010
```

TSMC018

为0时候不包含mismatch

.lib TT 蒙卡分析为mismatch
.lib mc 蒙卡分析为统计分析

14:18



一、SPICE模型的意义

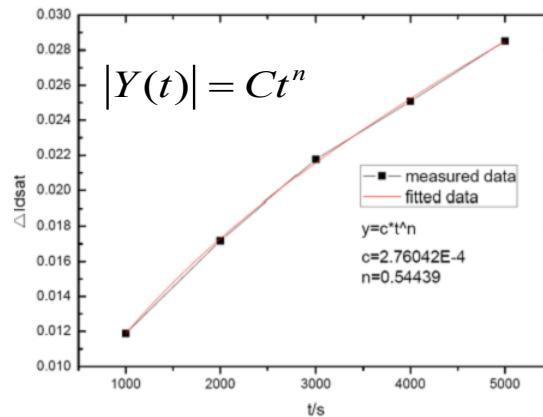
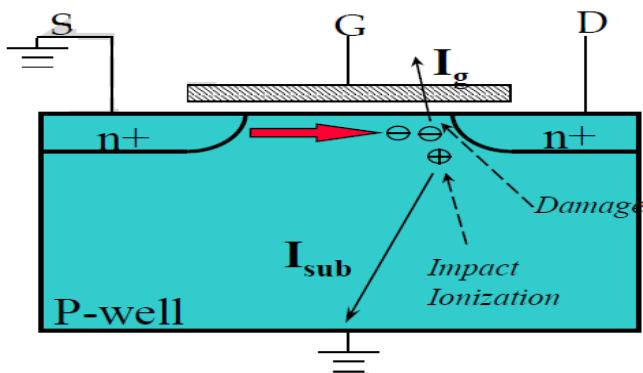
二、SPICE模型历史

三、常规电学模型

四、统计模型

五、可靠性模型

热载流子效应 (HCI) 指的是MOS器件工作在饱和区时，在强场作用下，部分载流子平均动能明显超过热平衡时的载流子的平均动能，就像被“加热了”一样，被称为热载流子。当载流子获得足够的能量后，其中一部分“幸运电子”就会越过界面势垒，注入到氧化层之中，对Si-SiO₂界面及栅氧化层造成损伤，造成器件阈值电压、跨导及饱和电流等电学参数随时间发生退化，从而缩短器件及电路的正常工作寿命。

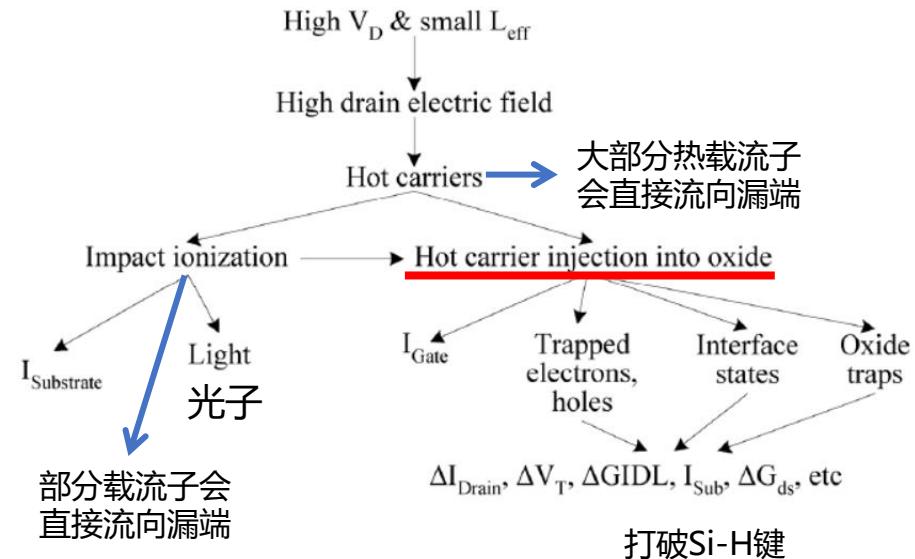


$$t_{tar} I_{D, \text{stress}} = HW \left(\frac{I_{B, \text{stress}}}{I_{D, \text{stress}}} \right)^{-m}$$

$$t_{tar,use} = HW \frac{1}{I_{D,use}} \left(\frac{I_{B,use}}{I_{D,use}} \right)^{-m}$$

寿命模型

沟道要短，主要发生在漏端附近



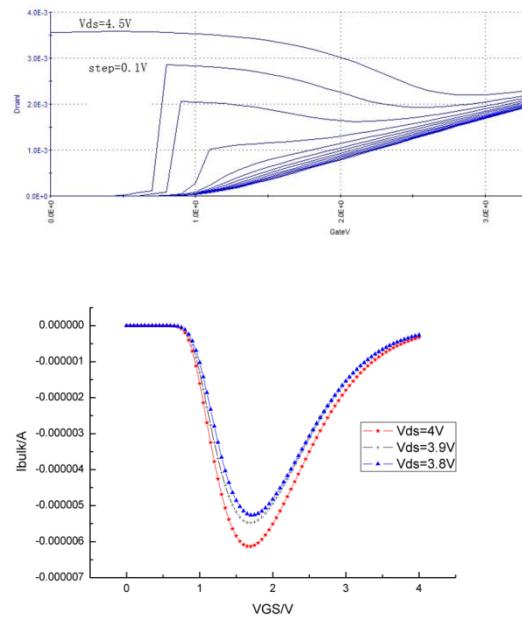
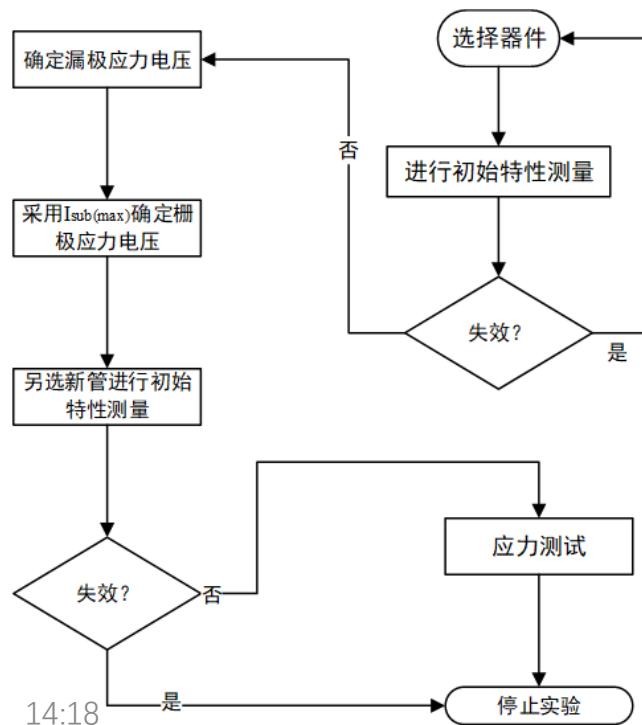
1) 沟道热载流子 (CHE) : 当 $V_{\text{gs}}=V_{\text{ds}}$ 时, 部分电子在漏端附近的沟道中高能电场作用下形成幸运电子, 幸运电子是那些沟道中获得足够翻越Si-SiO₂势垒的能量, 且没有受到任何能量瞬时碰撞的电子。它们在注入氧化层的过程中会在Si-SiO₂界面形成界面陷阱, 并且部分热载流子被氧化层的电荷陷阱捕获, 使器件发生退化。

2) 漏极雪崩热载流子 (DAHC) : 沟道热电子在漏区边缘的强电场中, 发生雪崩倍增, 产生新的电子和空穴。这些新产生的电子和空穴就是漏区雪崩倍增热载流子。在电场作用下, 电子扫入栅区和部分进入氧化层, 空穴扫入衬底, 形成衬底电流。

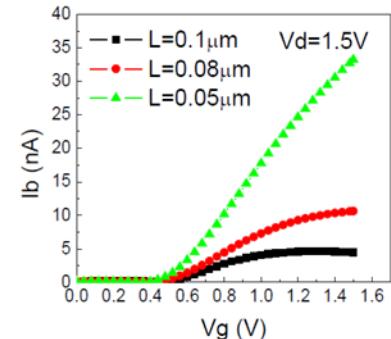
3) 二次产生热电子 (SGHE) : 热空穴导致的二次碰撞电离和光子诱导的二次碰撞电离, 其中光子诱导的产生机制为主要机制 (类似于韧致辐射) 。

采用加速应力试验：

保持失效机理不变的情况下，施加比正常工作情况恶劣的电应力，加速退化

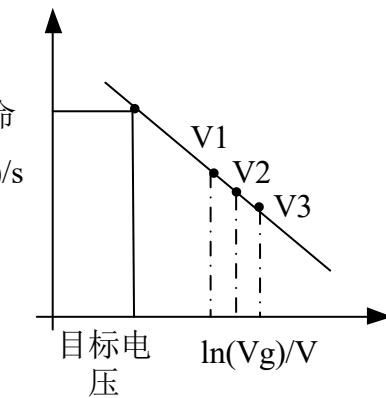
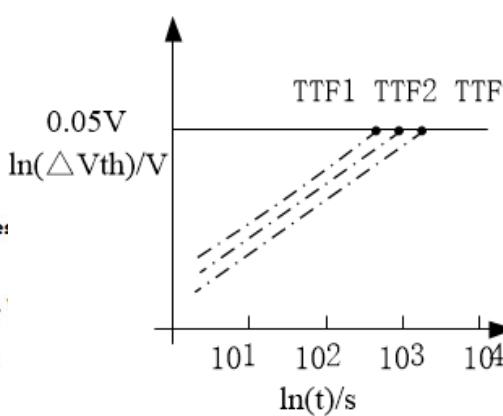
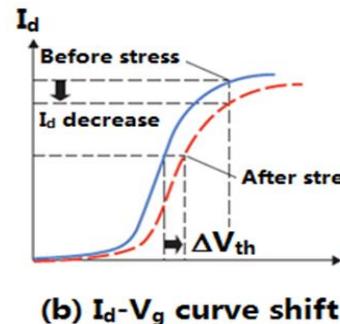
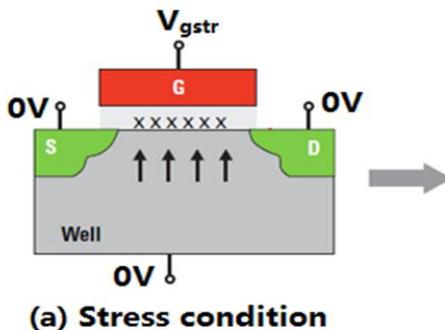


大于正常工作电压，接近动态击穿电压，选取至少三个漏压。固定漏压，扫描栅压，同时测试体电流，最大体电流所对应的栅压



长沟道高电压器件，会出现体电流峰值。
沟道长度缩短，当 V_d 固定时， I_b 随着 V_g 的增加而不断增加

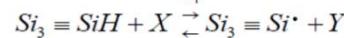
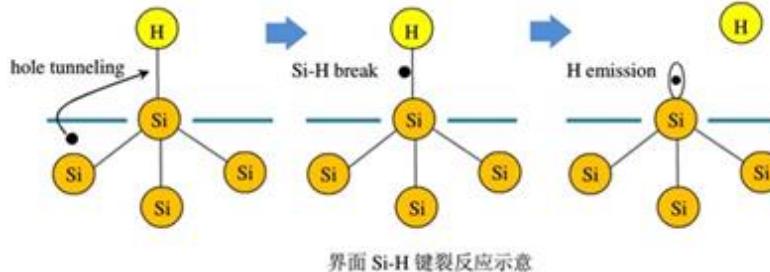
偏压温度不稳定效应 (BTI) 分为NBTI (负偏压) , 和PBTI (正偏压) , NBTI 指的是在高温下对PMOS器件栅压施加负压, 将产生氧化物电荷和界面态电荷, 将导致器件阈值电压的绝对值增大、饱和电流和跨导的减小, 对于NMOS来说则为PBTI, 指的是高温下对NMOS器件栅压施加正压, 将导致器件阈值电压增大、饱和电流和跨导的减小。



BTI效应和器件沟道长度无关, 只和纵向电场相关, 发生在整个沟道

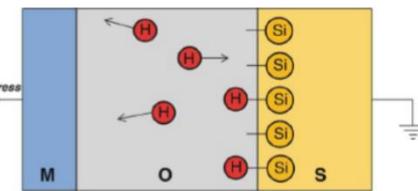
■ 反应扩散 (Reaction-Diffusion) 模型:

Si/SiO₂界面处经过氢钝化过程后会形成大量的Si-H键，当PMOS器件的栅极处于负偏压下，在垂直电场作用下，空穴和Si-H进行反应，使氢原子脱离，形成硅悬挂键和H，H⁺或者H₂。反应后的硅悬挂键会吸引一个电荷，成为带正电性的界面陷阱电荷，这样形成的不稳定状态称作界面态，这是一个可逆的电化学反应。同时，生成的H类从界面向栅极扩散。



- Interface-trap generation rate k_f (forward rate)
- Interface-trap re-passivation rate k_r (reverse rate)

- Increase of interface traps N_{it} : $\frac{\partial N_{it}}{\partial t} = k_f(N_0 - N_{it}(t)) - k_r N_{it}(t) N_H(0, t)^{1/a}$ (reaction)
- Increase of hydrogen species N_H : $\frac{\partial N_H}{\partial t} = D_H \frac{\partial^2 N_H(x, t)}{\partial x^2} - \mu E_{ox} \frac{\partial N_H}{\partial x}$ (diffusion)

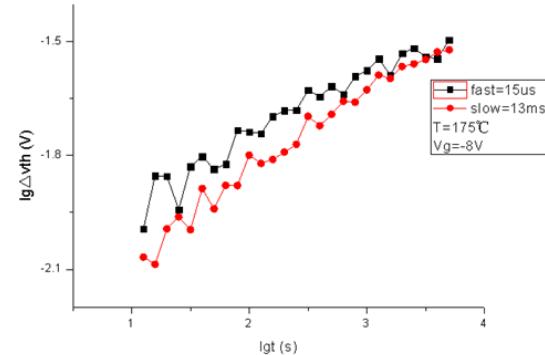
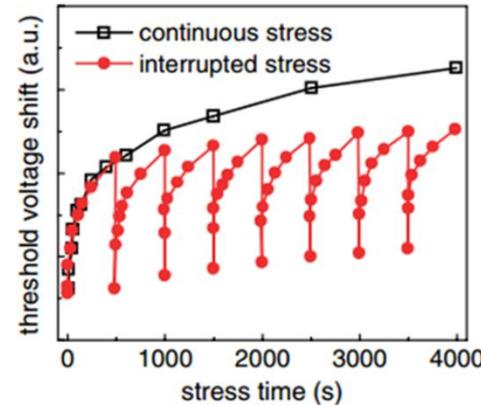
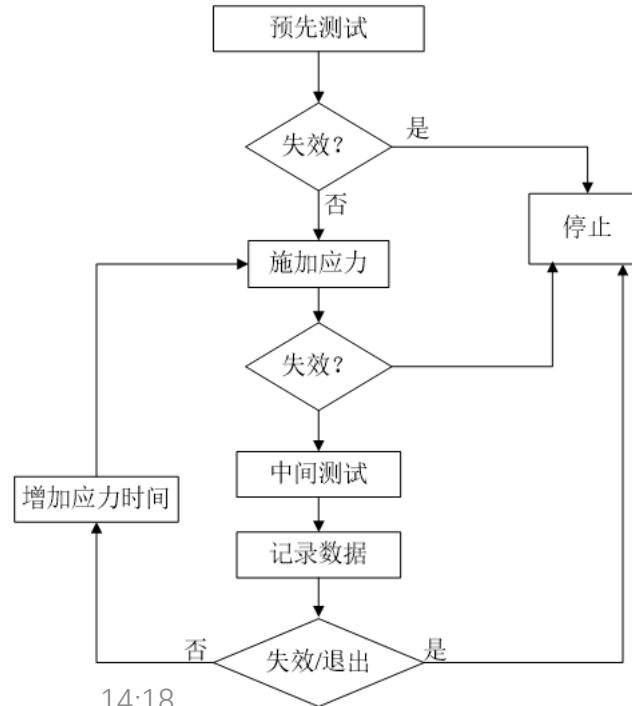


NBTI的一个重要特性是，当施加在PMOS栅极的电压撤去之后，器件的损伤会立刻展开恢复。NBTI恢复可以分为三部分：1)来自施压过程中产生的栅绝缘层缺陷内的空穴快速脱离
2)界面缺陷快速俘获电子 3)剩余界面陷阱的缓慢恢复。



采用加速应力试验：

保持失效机理不变的情况下，施加比正常工作情况恶劣的电应力，加速退化

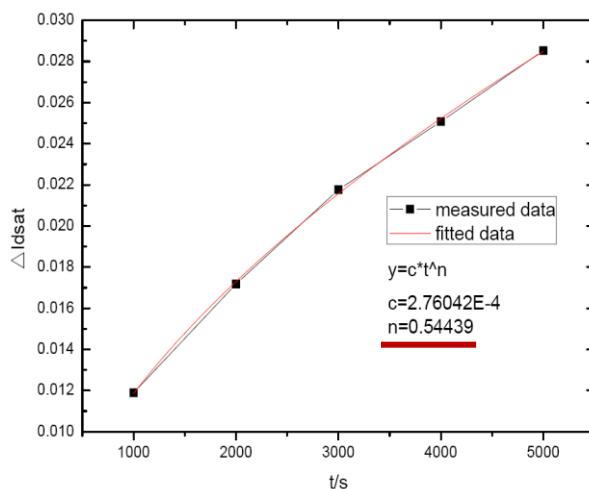


由于BTI效应存在恢复效应，因此需要采用下面两种方法测试

- 1) 超快阈值电压测试方法：测试时间控制在微秒级别。
- 2) 准静态应力测试方法：在提取阈值电压偏移值时基本保持应力电压不变，可以忽略恢复现象。

>>> 器件性能退化规律

the degradation vs. stress time behavior. Typically a slope of ~0.5-1 is associated with degradation caused by interface state damage while a value of ~0.1-0.3 is generally associated with hot-electron trapping[11].



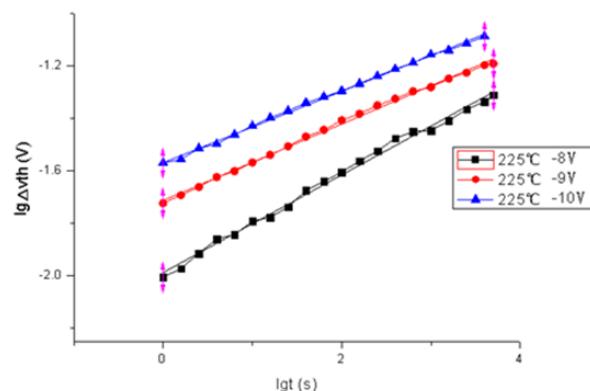
0.35μm SOI HCI测试结果
界面陷阱的恢复很慢

14:18

一般来讲，从退化斜率可以退出电荷类型

0.5-1之间，主要由界面态电荷导致的退化
(阈值电压, 迁移率)

0.1-0.3主要由氧化物电荷导致的退化(阈值电压)



情况	表达式
$T=225^{\circ}\text{C}$	$(x-\lg t, y-\lg \Delta V_{th})$
$V_g=-8\text{V}$	$y=0.18573x-1.98725$
$V_g=-9\text{V}$	$y=0.14563x-1.71324$
$V_g=-10\text{V}$	$y=0.13583x-1.56911$

1.2μm SOI BTI测试结果
氧化物陷阱电荷的恢复很快

寿命模型仅能预测器件寿命，无法用于电路老化仿真，必须使用可靠性（老化）模型

- ✓ Hspice自带synopsys的MOSRA模型

无标准模型

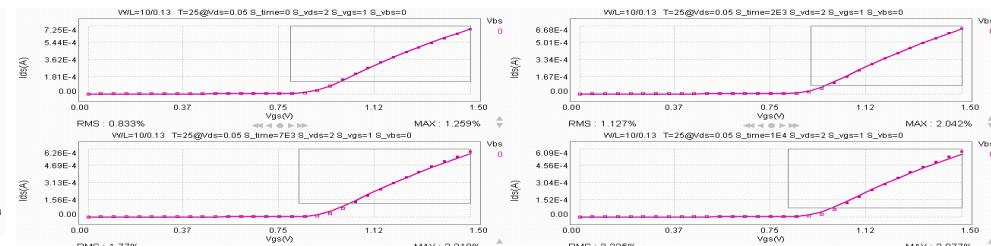
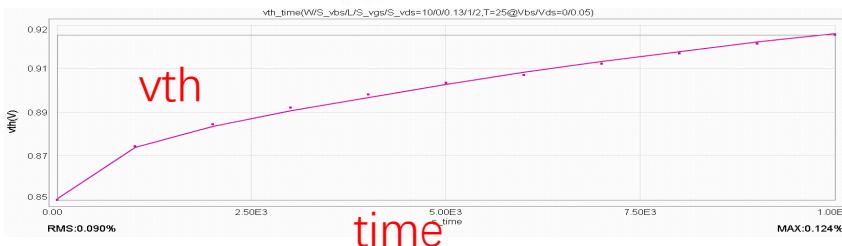
- ✓ cadence的relxpert AgeMOS
- ✓ TSMC的TMI(TSMC Modeling Interface) aging model

HSPICE MOSRA analysis currently supports Level 49, Level 53, Level 54, Level 57, Level 62, Level 66, Level 69, Level 70, Level 71, Level 72, Level 73, Level 76, Level 77, Level 78, and external CMI MOSFET models.

HSPICE MOSRA supports three modeling approaches to describe MOSFET aging effects. They include MOSRA Level 1 model, MOSRA Level 3 model, and MOSRA custom reliability-modeling API. By choosing the right approach, users can achieve the desired balance between model extraction/implementation effort and design requirements.

Level3 需要2018以上版本

MOSRA Level 1 BTI and HCI model is physics-based. Its capability is best utilized when sweep measurement of an entire family of I-V curves of an aged MOS transistor is available for parameter extraction. For detailed information on this model, see [Level 1 MOSRA BTI and HCI Model on page 457](#). The mathematical formulation of this model and its detailed model equations are disclosed only with a non-disclosure agreement (NDA). Contact your Synopsys technical support team for more information.



$$\Delta V_{TH, HCI} \sim \left[THCI0 \cdot \left(\frac{I_{ds}}{W_{eff}} \right)^{TDCE} \cdot \left(\frac{I_{sub,ii}}{I_{ds}} \right)^{TDII} + THCI1 \cdot V_{ds}^{TDVD} \cdot \left(\frac{I_{ds}}{W_{eff}} \right)^{TDID} \right] \cdot t^{HN} \quad \Delta I_{ds, HCI} \sim \left[UHCI0 \cdot \left(\frac{I_{ds}}{W_{eff}} \right)^{UDCE} \cdot \left(\frac{I_{sub,ii}}{I_{ds}} \right)^{UDII} \cdot UHCI1 \cdot V_{ds}^{UDVD} \cdot \left(\frac{I_{ds}}{W_{eff}} \right)^{UDID} \right] \cdot t^{HK}$$

阈值电压相关参数退化模型

MOSRA 模型

迁移率相关参数退化模型



HCI Model

HCI Degradation Equation

$$Ids_{shift}(\text{percentage}) = A_p e^{G \times \text{type} \times V_{gs}} e^{-(Ea)/(kT)} t_{stress}^n e^{D \times \text{abs}(V_{ds})} e^{-mL} \text{Switch}$$

电流变化

Where:

- Switch means that if ($V_{gs} < V_{gsmin}$, then 0; otherwise, 1),
- T is the channel temperature in Kelvin,
- K is the Boltzmann's constant (8.617×10^{-5} eV/K),
- L is the polysilicon length of the device in um,
- Vds is the drain to source voltage in Volts,
- Vgs is the gate to source voltage in Volts,
- and t is the total stress time in seconds.

BTI Model

BTI Degradation Equation (unit of mV)

阈值变化

$$V_{th_shift} = A_p e^{G \times type \times V_{gs}} e^{(-Ea)/(KT)} t_{stress}^n e^{-D \times abs(V_{ds})} e^{mL}$$

Where:

- T is the channel temperature in Kelvin,
- K is the Boltzmann's constant (8.617×10^{-5} eV/K),
- L is the polysilicon length of the device in um,
- V_{ds} is the drain to source voltage in Volts,
- V_{gs} is the gate to source voltage in Volts,
- and t is the total stress time in seconds.

1. Partial recovery effect model:

恢复效应

$$\Delta V_{thAC} = \Delta V_{thDC} \cdot \exp(-Rg)$$

0时没有恢复效应

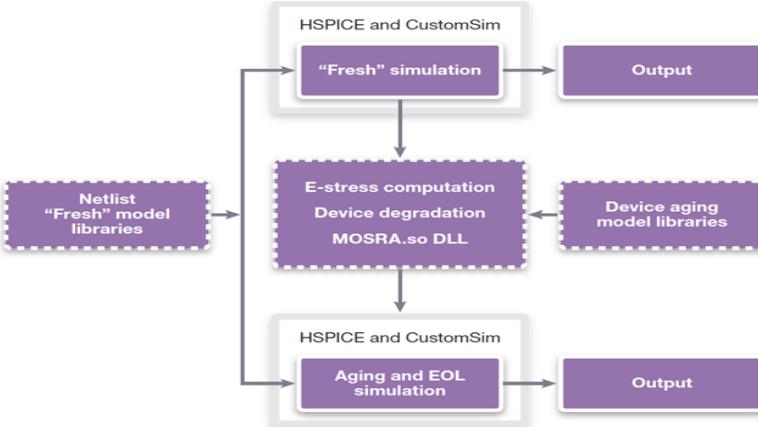
Where R is the recovery parameter and g is the duty cycle defined as:

$$g = 1 - \left(\frac{\int_0^t (V_{gs} \times type) dt}{t} \right) / V_{gsmax}$$

2. BTI equation uses the BTILFLAG model parameter in Leff/L selection.
BTILFLAG = 0: default, uses Leff. BTILFLAG = 1: uses L.

Note: V_{GSMAX} should be positive. If V_{GSMAX} is less than or equal to 0, set g=0; For V_{GSMAX} usage, if V_{GSMAX} is given in the model card, uses the given value; otherwise, uses the maximum value of ($V_{gs} * type$).

>>> 老化仿真-仿真流程



```

* MOSRA TEST
vdd 1 0 2
mp1 3 2 1 1 p1 l=0.1u w=10u ad=5p pd=6u as=5p ps=6u
mn1 3 2 0 0 n1 l=0.1u w=5u ad=5p pd=6u as=5p ps=6u
mp2 4 3 1 1 p1 l=0.1u w=10u ad=5p pd=6u as=5p ps=6u
mn2 4 3 0 0 n1 l=0.1u w=5u ad=5p pd=6u as=5p ps=6u
mp3 2 4 1 1 p1 l=0.1u w=10u ad=5p pd=6u as=5p ps=6u
mn3 2 4 0 0 n1 l=0.1u w=5u ad=5p pd=6u as=5p ps=6u
c1 2 0 .lp
.model p1 pmos level=54 version=4.5
.model n1 nmos level=54 version=4.5
.model p1_ra mosra level=1
+tit0 = 5e-8 titfd = 7.5e-10 tittd = 1.45e-20
+tn = 0.25
.appendmodel p1_ra mosra p1 pmos
.mosra reltotaltime=1e8
.ic v(2)=2
.tran .1ps 5ns
.end
  
```

实际上有六个时间

```

*****Result of Reliability Analysis*****
Circuit time 1.000000E+08

mp1
Device Type: PMOS
L= 1.000000E-07
W= 1.000000E-05
M= 1.000000E+00
NF= 1.000000E+00
Bias Direction: forward
delvth0 = 1.77830103483239E-02
mulu0 = 100.0000000000000%
mulua = 100.0000000000000%
mulub = 100.0000000000000%
muluc = 100.0000000000000%
mulvsat = 100.0000000000000%
delk2 = 0.00000000000000E+000
deleta0 = 0.00000000000000E+000
delnfactor = 0.00000000000000E+000
mulrds = 100.0000000000000%
  
```

Example 1 Basic reliability test.

```

.mosra reltotaltime=6.3e+8 relstep=6.3e+7
+ agingstart=5n agingstop=100n
  
```

瞬态仿真的时间，瞬态仿真的time step.

agingstart agingstop ageing采用此区间（tran的全部或部分）的应力进行外推（默认不写）

总的老化时间，老化的time step.

aging是在agingstart agingstop 区间按照hspice仿真时间进行分步计算（每一区间采用均一应力）

瞬态仿真结束后，按照老化的time step外插（log下是线性），一直到老化时间结束

>>> 老化仿真-level1



```
*mosra HCI
.include mosra.inc
.include nmos.inc
.appendmodel mosramodel mosra nmos nmos
M1 d g s p nmos w=10u l=10u
M2 d g s p nmos w=10u l=0.18u
V1 d 0 3
V2 g 0 3
V3 s 0 0
V5 p 0 0
.tran 1n 100n
.mosra reltotaltime=1e+4 relstep=1e+3
.end
.model nmos nmos
***** Flag Parameter ***
+level = 54      version = 4.3      binunit = 1
+paramchk = 1    mobmod = 0        capmod = 2
14:18 +rdsmod = 0    igcmod = 0    igbmod = 0
```

*****Result of Reliability Analysis*****

Circuit time 5.000000E+03 * .radeg0

m1
Device Type: NMOS
SPICE Model Name: nmos
L= 1.000000E-05
W= 1.000000E-05
M= 1.000000E+00
NF= 1.000000E+00
WEFF= 1.000000E-05
Bias Direction: forward
delvth0 = 3.89544522391377E-02
mulu0 = 95.83647898258401%
mulua = 100.00000000000000%
mulub = 100.00000000000000%
muluc = 100.00000000000000%
mulvsat = 100.00000000000000%
delk2 = 0.00000000000000E+000
deleta0 = 0.00000000000000E+000
delnfactor = 0.00000000000000E+000

.model mosramodel mosra
***** Flag Parameter ***
+level = 1 relmode = 0
***** Threshold voltage degradation BTI parameters ***
+tn = 0.25 tit0 = 5E-7 titc = 0
+title = 0 titwc = 0 titwe = 0

»»» 老化仿真 -level3



中国科学院微电子研究所
INSTITUTE OF MICROELECTRONICS OF THE CHINESE ACADEMY OF SCIENCES

```
*mosra
.option
.include mosra.inc
.include nmos.inc
.appendmodel mosramodel mosra nmos nmos
M1 d g s p nmos w=10u l=10u
M2 d g s p nmos w=10u l=0.18u
V1 d 0 3
V2 g 0 3
V3 s 0 0
V5 p 0 0
.tran 1n 100n
.probe Id(M1) Id(M2)
.mosra reltotaltime=1e+4 relstep=5e+3
.end
```

*****Result of Reliability Analysis*****

Circuit time 5.000000E+03 *.**radeg0**

```

m1
Device Type: NMOS
SPICE Model Name: nmos
L= 1.000000E-05
W= 1.000000E-05
M= 1.000000E+00
NF= 1.000000E+00
WEFF= 1.000000E-05
Bias Direction: forward
delvth0      = 1.96683
dids        = 100.00

```

没有HCl效应

```
m2
Device Type: NMOS
SPICE Model Name: nmos
L= 1.800000E-07
W= 1.000000E-05
M= 1.000000E+00
NF= 1.000000E+00
WEFF= 1.000000E-05
Bias Direction: forward
delvth0      = 7.36701019296812E-03
dids        = 94.2074052292167%
```

>>> 老化仿真-level3



```
*mosra
.option
.include mosra.inc
.include nmos.inc
.appendmodel mosramodel mosra nmos nmos
M1 d g s p nmos w=10u l=10u
M2 d g s p nmos w=10u l=0.18u
V1 d 0 3
V2 g 0 3
V3 s 0 0
V5 p 0 0
.tran 1n 100n
.mosra reltotaltime=1e+4 relstep=5e+3
.end
```

恢复效应仿真

*****Result of Reliability Analysis***** * .radeg0

Circuit time 5.000000E+03

m1
Device Type: NMOS
SPICE Model Name: nmos
L= 1.000000E-05
W= 1.000000E-05
M= 1.000000E+00
NF= 1.000000E+00
WEFF= 1.000000E-05
Bias Direction: forward
delvth0 = 1.96683737299353E-02
dids = 100.000000000000%

VGSMAX = 5

BTIr=0

*****Result of Reliability Analysis*****

Circuit time 5.000000E+03

m1
Device Type: NMOS
SPICE Model Name: nmos
L= 1.000000E-05
W= 1.000000E-05
M= 1.000000E+00
NF= 1.000000E+00
WEFF= 1.000000E-05
Bias Direction: forward
delvth0 = 1.61031024357292E-02
dids = 100.000000000000%

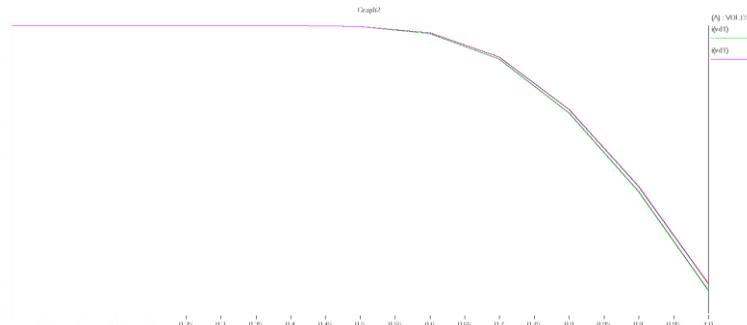
BTIr=0.5

>>> 老化仿真-Idvg



中国科学院微电子研究所
INSTITUTE OF MICROELECTRONICS OF THE CHINESE ACADEMY OF SCIENCES

```
*mosra
.include mosra.inc
.include nmos.inc
.appendmodel mosramodel mosra nmos nmos
M1 d1 g s p nmos w=10u l=10u
M2 d2 g s p nmos w=10u l=0.18u
Vd1 d1 0 3
Vd2 d2 0 3
V2 g 0 3
V3 s 0 0
V5 p 0 0
.tran 1n 100n
.mosra reltotaltime = 100.0 restarttime = 100.0 simmode=0
.alter
.mosra reltotaltime = 1000.0 restarttime = 1000.0 simmode=0
.end
```



```
*mosra
.option post=2 numdgt=6 ingold=2
.option measout=1 measfile=1
.include mosra.inc
.include nmos.inc
.appendmodel mosramodel mosra nmos nmos
M1 d1 g s p nmos w=10u l=10u
M2 d2 g s p nmos w=10u l=0.18u
Vd1 d1 0 3
Vd2 d2 0 3
V2 g 0 3
V3 s 0 0
V5 p 0 0
.tran 1n 100n
.mosra reltotaltime = 100.0 restarttime = 100.0 simmode=1
.option radegfile = "mosrastress.radeg0"
.dc V2 0 1 0.1
.alter
.mosra reltotaltime = 1000.0 restarttime = 1000.0 simmode=1
.option radegfile = "mosrastress.radeg1"
.dc V2 0 1 0.1
.end
```

调用之前生成的radeg文件

When SimMode=1

■ HSPICE reads in the *.radeg0 file and uses it to update the device model for reliability analysis; new transient output is generated in a *.tr1 waveform file.

常规器件Spice模型是基础，同时统计模型及可靠性模型等先进工艺中也发挥着越来越重要的作用，甚至已经成为必不可少的环节。

准确的器件测试数据是Spice模型参数提取的来源，因此器件提参测试结构的设计以及测试本身也是需要高度关注的内容，相关测试内容与应用需求也密切相关。

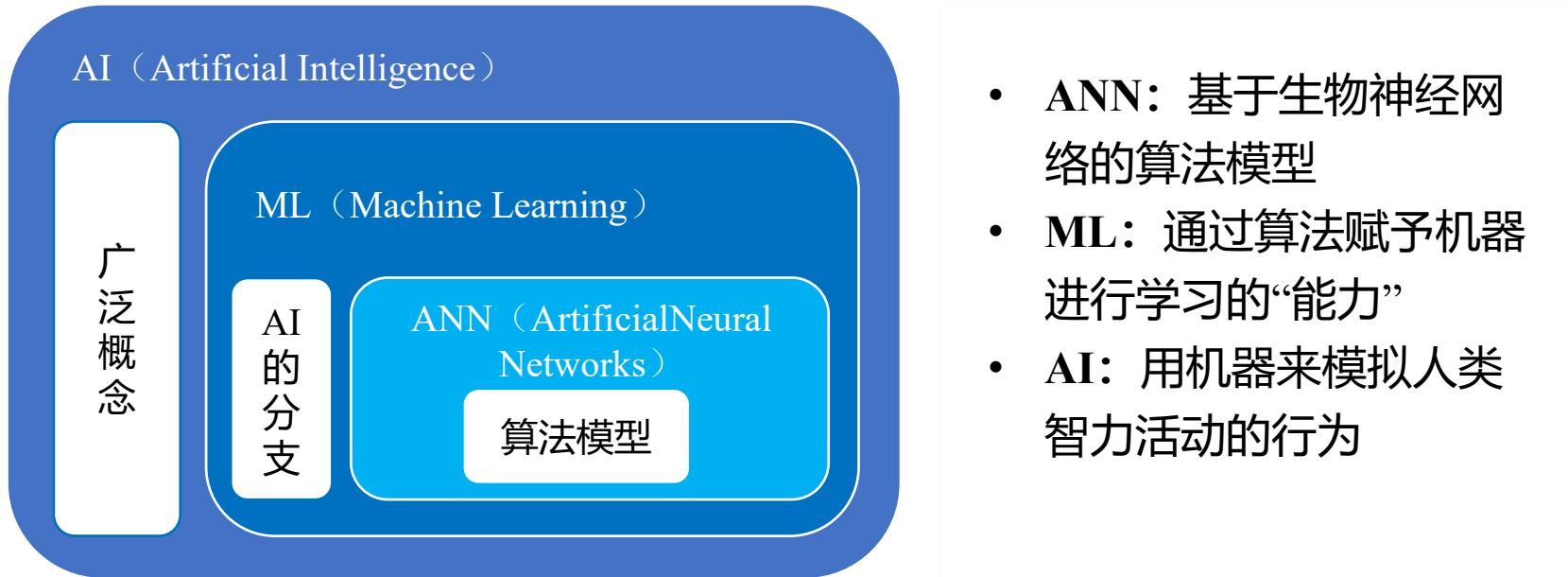
器件SPICE模型是集成电路设计的基础，精确的器件Spice模型是产品成功开发的重要保障，在 DTCO(Design Technology Co-Optimization) 技术发展中也起着重要的衔接作用。

器件Spice模型的重要性不容忽视！



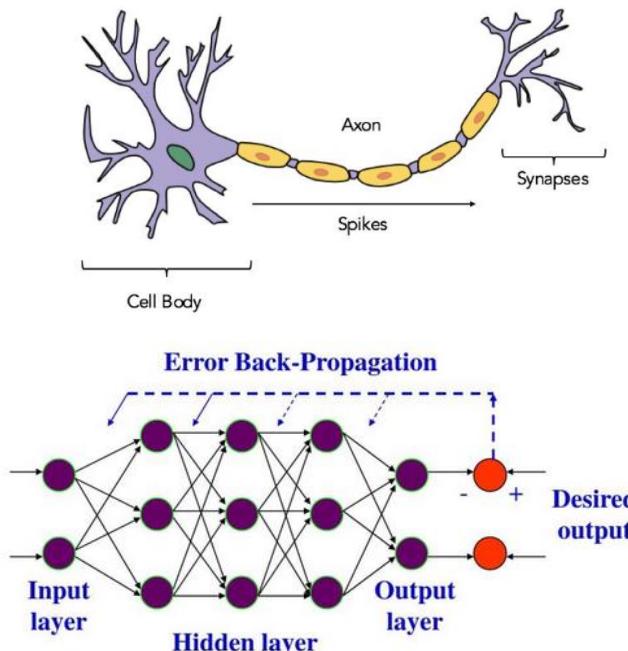
1. 请简要阐述统计模型和工艺角模型的异同。

人工智能（AI）、机器学习（ML）、人工神经网络（ANN）



■ 建模方法-BP神经网络

BP神经网络：人工神经网络最经典的代表（确定拓扑结构）



优点：

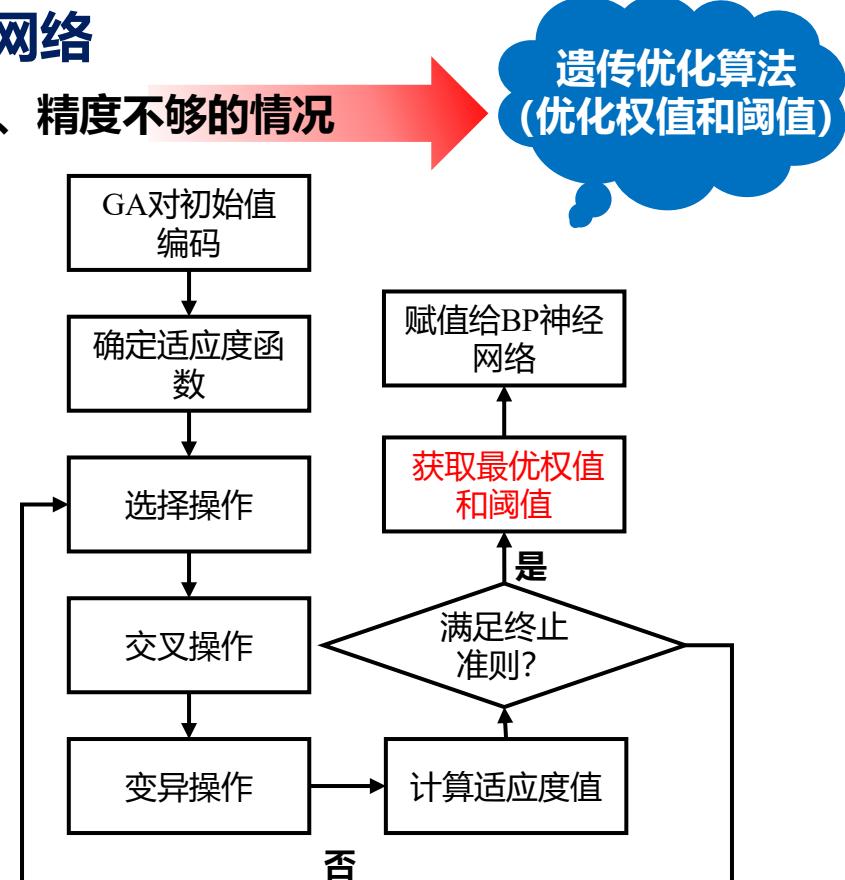
- **高度灵活性：** 神经元数量、隐藏层数量及激活函数可调
- **数据驱动建模：** 可以基于大量实验数据直接建立输入与输出的关系，这在器件机理复杂或未知的情况下尤其有用
- **非线性映射能力：** 能够逼近任意复杂的非线性函数（器件特性往往为非线性）
- **泛化能力：** 不仅能拟合，还能够预测

>>> 补充材料：机器学习模型

■ 建模方法-遗传算法 (GA) 优化神经网络

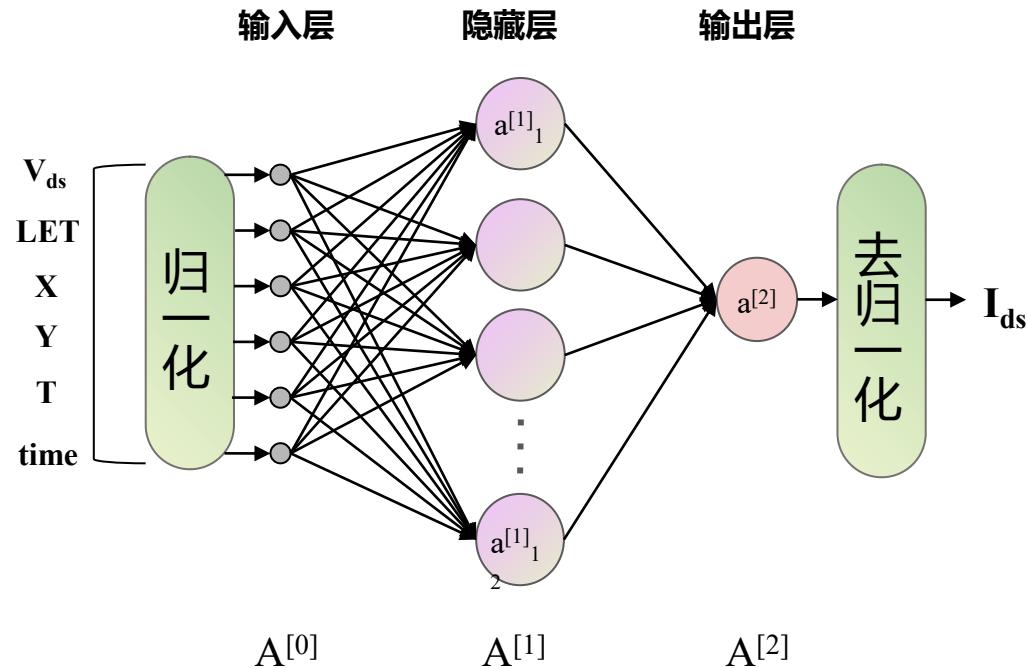
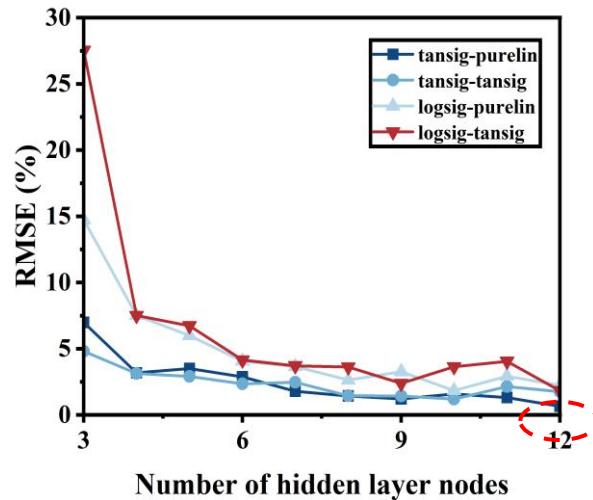
BP神经网络实际使用会陷入模型收敛速度过慢、精度不够的情况

- 遗传算法 (genetic algorithm , GA) 是一种具有全局优化性能 、通用性强且适合于并行处理的算法。
- 在确定神经网络拓扑结构的情况下，更新和确定神经元之间的连接权值，以达到训练最优。
- 帮助确定GA-BP的最佳初始值，在后续迭代后以更高的收敛速度找到唯一的最优解，大大提高模型的收敛性和精度。





■ 建模结果-BP神经网络拓扑结构

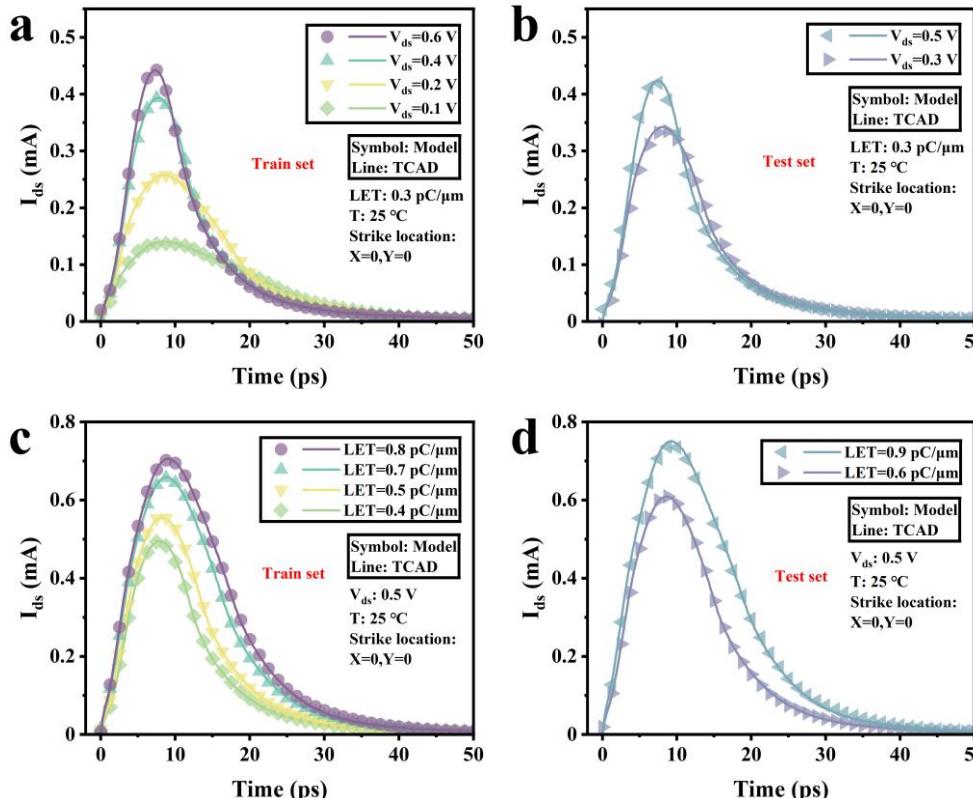


- $hiddennum = \sqrt{m + n} + a$, m为输入层节点个数（为6），n为输出层节点个数（为1），a一般取为1-10之间的整数

$$RMSE = \sqrt{\frac{1}{N} \sum_{i=1}^N \left(\frac{I_m - I_s}{\max(\text{abs}(I_m), \text{abs}(I_s))} \right)^2}$$

>>> 补充材料：机器学习模型

■ 建模结果-GA-BP SET电流源模型预测结果



测试集：

V_{ds} (V)	LET(pC/ μ m)	T(°C)	X(μ m)	Y(μ m)	RMSE(%)	RMSE(%)
					BP	GABP
0.3	0.3	25	0	0	8.4964	1.3052
0.5	0.3	25	0	0	8.4888	1.1073
0.5	0.6	25	0	0	7.5028	0.3467
0.5	0.9	25	0	0	9.6079	0.7013

- 图(a)-(b)显示了由于漏极电压的增加，SET更为显著
- 如图(c)和(d)所示，高能粒子LET的增加导致了瞬态电流脉冲的峰值和宽度都增大

谢 谢！

