

第六章 总线技术

CPU的更新换代和应用不断扩大,总线屡屡成为系统性能的瓶颈,使总线技术得到不断创新

- 什么是总线?
- 为什么要采用总线(是否可有非总线结构)?

第一节 总线概述

一、总线分类

1. 片总线

一般由CPU引出,用于直接连接ROM、RAM、接口芯片等。片总线无互换性、不能标准化。

2. 内总线

常所说的微机总线(底板总线等),如:EISA、PCI、PCI-E等。

3. 系统总线

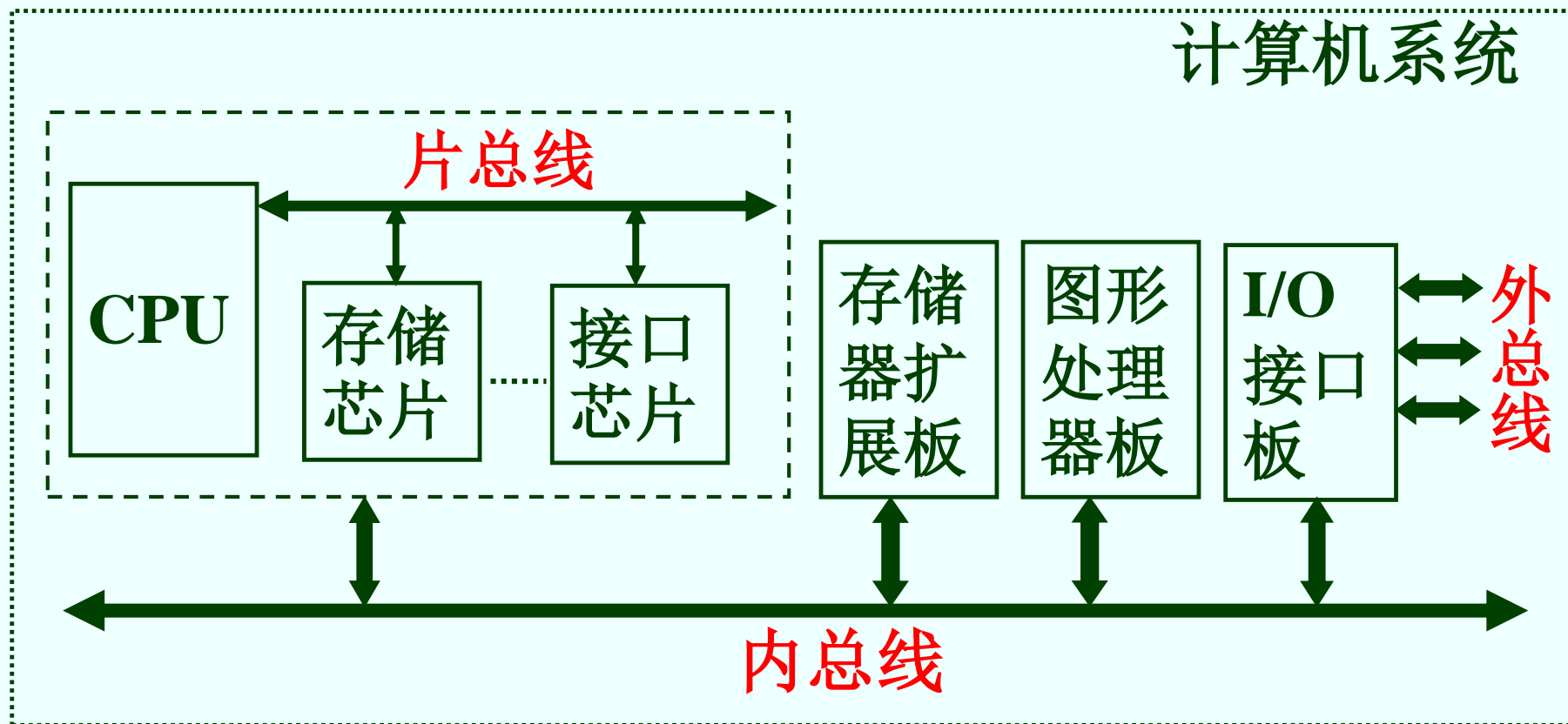
用于系统之间的连接,如STD32、VME等

4. 外总线(通信总线)

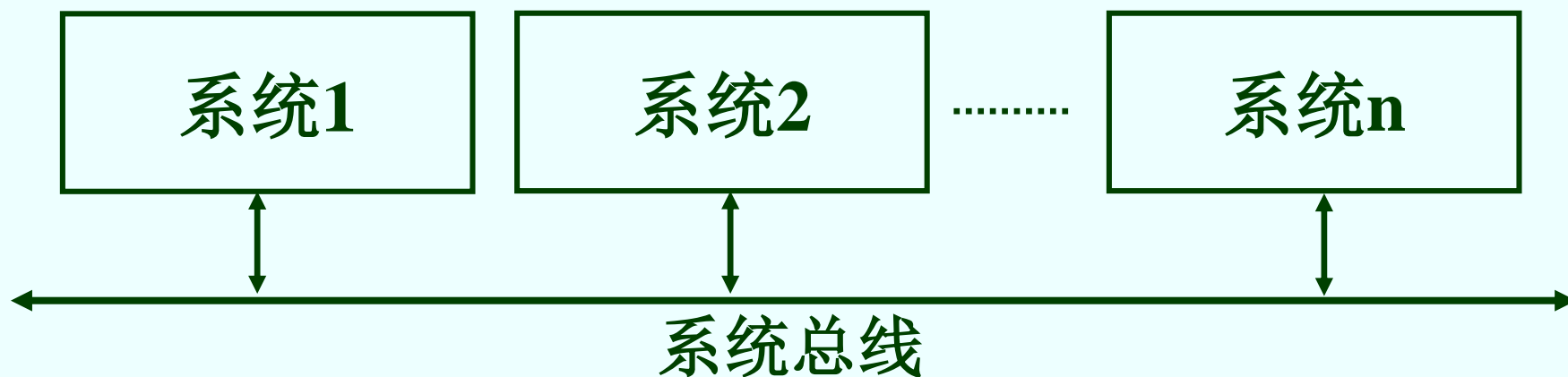
计算机系统与其它外部仪器设备相连的总线。如RS-232、IDE、SCSI等。

按系统层次结构

各总线之间的关系如下图所示:



若构成**多处理机**系统, 由系统总线连接各微机系统:



• 另一种分类方法

- ① 片总线
- ② 系统总线
- ③ 外总线

• 采用总线结构的优势

- ① 简化硬件设计、易于扩充;
- ② 具有“易获得性”;
- ③ 易于生产、降低成本。

二、总线标准的特性（了解）

1. 物理特性 总线的物理连接方式(如引脚尺寸/位置等)
2. 功能特性 描述信号线的功能, 主要类型:
 - (1) 数据线和地址线: 决定数据宽度和寻址范围;
 - (2) 控制、时序和中断信号线: 决定总线功能强弱以及适应性的好坏。
 - (3) 电源线/地线/备用线
3. 电气特性
如传送方向 /驱动能力/抗干扰能力/正负逻辑等
4. 时间特性
如信号有效的时机、有效持续时间等。

三、总线上的数据传送

(1) 数据传送的过程

① 系统中**只有一个**总线主设备：
主设备可**直接**寻址并读写从设备。

总线总裁技术
(本章第二节)
重点

② 系统中**有多个**总线主设备：

- 申请阶段：向总线分配机构提出总线请求，获准后下一个总线周期开始占有总线的使用权；
- 寻址阶段：主设备发出地址及命令寻址从设备；
- 数据在总线上传送；
- 传送结束，释放总线。

(2) 数据传送的时序配合

① 同步方式

各项操作受**统一时序控制**。特征表现为:

- 有明显时序时间划分;
- 时钟周期时间固定;

② 异步方式

各项操作按不同需要安排时间, **不受**统一时序控制。各操作间的衔接和各部件之间的信息交换采用**异步应答**方式。

③ 半同步方式(扩展的同步方式)

有统一时序同步时钟, 又有类似于于“**握手信号**”的同步信号。

(3) 总线数据传输率

总线频宽指总线所能达到的最高传输率, 单位为MB/s

假设:

f — 总线工作频率(Hz) ;

W — 总线宽度(Byte) ;

N — 传送一次数据所需时钟周期的个数。

传输率计算: $Q=f \times W/N$

如, EISA总线进行8位数存取, 存储器存取周期3个CLK。

当CLK为8.33MHz, **$Q=8.33 \times 1/3=2.78\text{MB/s}$** 。

在EISA总线上进行32位猝发传送时, 每一个存取周期为1个CLK, 因此 **$Q=8.33 \times 4/1=33\text{MB/s}$** (即: EISA总线的最大传输率)

第二节 总线的发展—总线标准（掌握PCI标准）

一、S-100总线（第一种公认微机标准总线）

1. 数据宽度：8位→16位→IEEE696总线
2. 速率：6MB/s
3. 工作方式：永久性主设备仅一个(CPU), 不支持多机系统

二、STD总线

工业控制用总线标准(属于系统总线)。

主要特点：

1. 高可靠性, 抗干扰、抗振动能力强;
2. 适用于8位和16位处理器, 支持多机系统, 后发展出STD32

三、MultiBus总线

MultiBus-I / MultiBus-II(IEEE796标准), 是一种支持多处理器互连的标准系统总线。

MultiBus-I

- 支持8位和16位数据传送, 24位地址 (MultiBus-I)
- 提供多机的总线仲裁机制, 最大可支持16个主设备;
- 各处理机内部可有自身的内部总线。

MultiBus-II

- 支持32位微处理器;
- 40MB/s的传输速率;
- 总线控制器独立于处理器设计, 支持异种机互连;

大量用于Intel 80386和80486系统

四、ISA总线(Industrial Standard Architecture)

源于IBM-PC总线(ISA-8), 经修改为ISA-16(PC/AT总线)。

主要特点:

1. 16条数据线、24条地址线
2. 支持15级中断请求、8个DMA通道请求;
3. 未提供支持多机系统的总线仲裁机制。
4. 速率: $f=8\text{MHz}$, 总线宽度 $W=2\text{Byte}$, 传送一次数据所需周期数 $N=2$, 所以总线传输率 $Q=8 \times 2 / 2 = 8\text{MB/s}$ 。

80386系统的出现, 导致了另外两种总线的诞生:

- **MCA** (Micro Channel Architecture)
- **EISA** (Extended Industry Standard Architecture)

五、MCA总线

1987年IBM公司提出微通道结构, 简称为MCA总线。

1. 数据宽度为32位, 地址总线宽度32位
2. 总线最大数据传输率40MB/s
3. 总线仲裁机构, 可支持16个总线主控制器
4. 支持多用户、多任务的环境
5. 与ISA总线不兼容, 不支持ISA外设

六、EISA总线(Extended Industrial Standard Architecture)

为适应32位处理器系统的需要,对ISA的扩展。

EISA总线主要特点:

- (1) 具有32位寻址能力; 33MB/s传输速率;
- (2) 与ISA总线完全兼容,且具有MCA完全相同的功能。
- (3) 提供总线仲裁机制,以支持多机系统;
- (4) 支持猝发和非猝发两种数据传送方式;
- (5) 支持宽度不匹配的数据传送;当收发双方数据宽度不匹配时,自动转化为多周期传送;

EISA总线的主要缺点:

- 传输速率较低: 33MB/s (最大速率)
- 成本高: 需专用芯片支持,如Intel 82350DT系列芯片

七、VESA总线

为适应图像、动态视频处理、Windows NT、局域网络以及多媒体的应用等，需要在CPU和外设之间进行大量及高速的数据传送。

国际视频电子标准协会联合有关公司，于1992年推出：
VESA Local Bus(简称VL总线) VESA V1.0

主要特点：

- 32位数据总线地址总线
- 支持猝发传输方式
- 最高传输率132MB/s
- 无需专用芯片支持

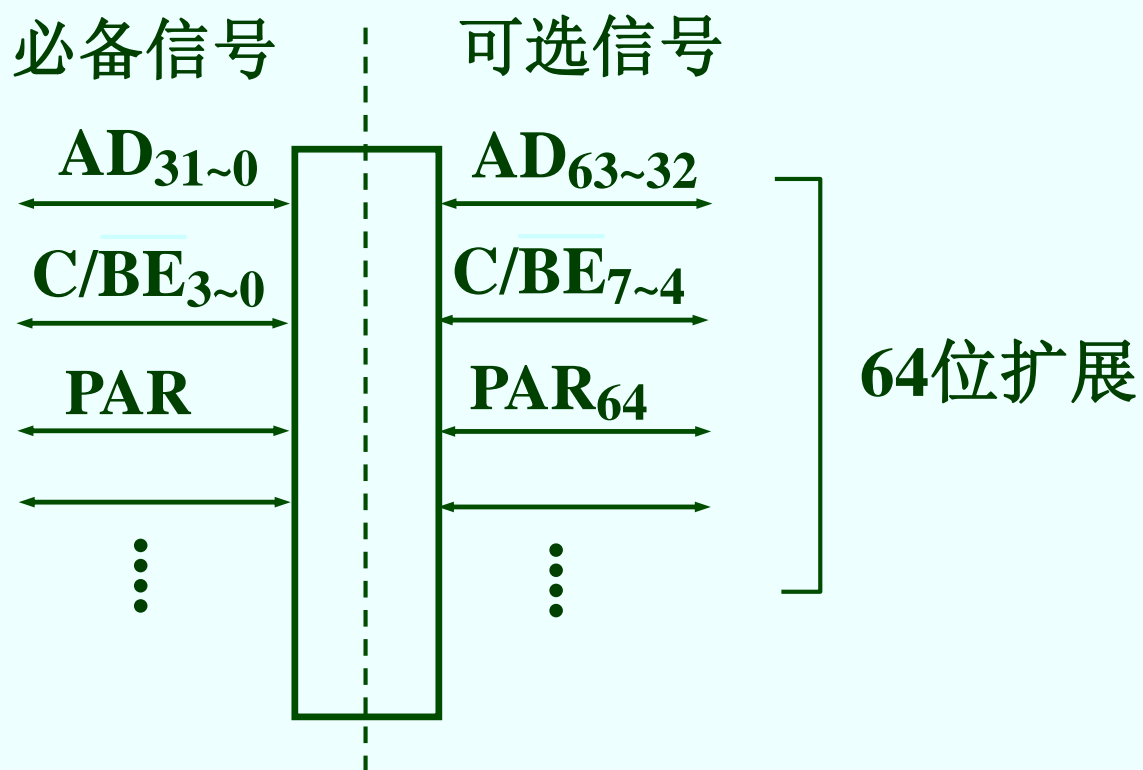
VESA基本上是80486信号的延伸，故与80486匹配达到最佳，80486系统基本上都采用了VESA总线。但由于不支持Pentium级处理器，随着Pentium的广泛使用，VESA逐渐消失。

八、PCI总线 (外设部件互连标准)

PCI(Peripheral Component Interconnect)总线标准及改型是PC机中使用最为广泛的总线。

主要特点:

(1) 拥有32位和64位两种数据通道;



主频: 33HMz

32位: 132MB/s

64位: 264MB/s

- (2) 支持猝发传送
- (3) 提供支持多机系统的总线仲裁机制
- (4) 采用与处理器无关设计

与处理器和外设无关的中间总线设计, 与处理器的连接通过**PCI接口控制器或桥路控制器**进行。

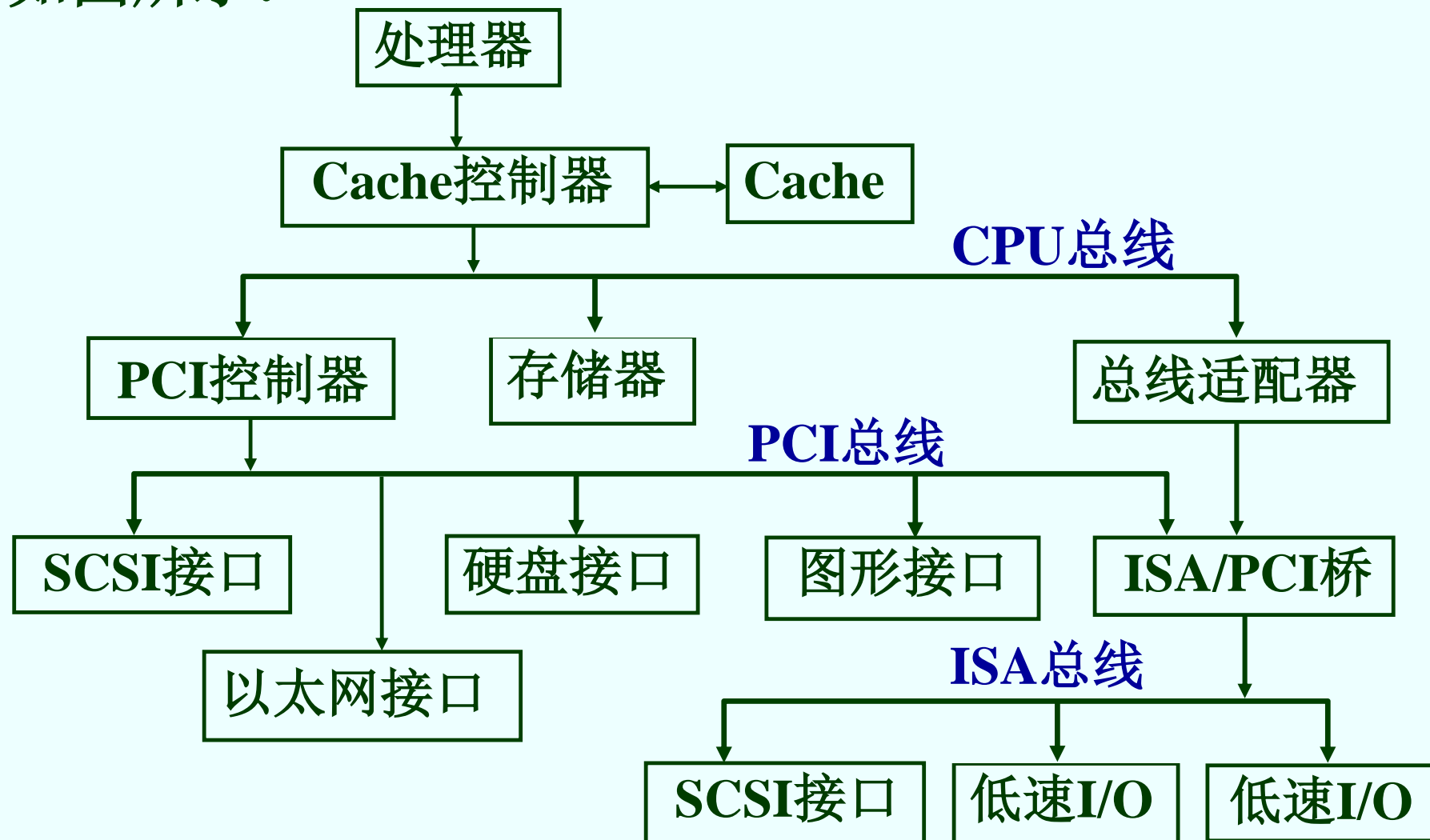
对不同处理器, 只需设计相应的控制器电路, 不必修改总线协议。

- 主桥: **CPU与PCI**的桥, 也称为“北桥”;
- 标准总线桥: **PCI与标准总线(如EISA等)**之间的桥;
- **PCI桥**: 在**PCI与PCI**之间的桥。

除北桥以外的其它的桥称为“南桥” (South Bridge)

- (5) 与**ISA、EISA、VESA、MCA**等总线全兼容。

如图所示:



PCI的扩展 — **PCI-X总线**

- **PCI-X的总线带宽由133MB/S增至1.066GB/s;**
- **采用了分离实务(即多任务)的设计模式**
即某设备向另一目标设备请求数据时, 在目标设备数据准备好之前, 允许该设备处理其他任务。在原有**PCI**体系中, 设备在完成请求之前不能处理其他事情。在相同的频率下, 性能提高**14%~35%**。

工作频率:	传输速率:
66MHZ	— 533MB/s
100MHz	— 800MB/s
133MHz	— 1066MB/s

九、PCI-Express (PCI-E)

PCI-X是PCI的扩展, 而PCI-E则是全新设计。

PCI-E (Intel提出的“3GIO”), 用以取代PCI和AGP, 实现总线标准的统一。

与PCI相比, 最大区别是PCI-E采用了点到点传输技术, 使之具有高数据传输率:

各PCI-E设备拥有自己独立的数据连接, 每个设备在要求传输数据时, 建立自己的传输通道, 对于其他设备该通道是封闭的, 可实现设备之间并发数据传输。

传输速率包括1X、X4、X8、16X、32X等:

X1— 500MB/s X4 — 2GB/s

X8 — 4GB/s X16 — 8GB/s

PCI-E 32X(3.0标准)的双向传输速率高达64GB/S, 预计PCI-E 5.0版将达到128GB/S。

近年状况:

- (1) 由于Intel为首的部分大型IT企业的推进, **PCI-E**快速发展, 支持**更快的CPU**、**更快的图像处理**、**更快的I/O**、**高速串行I/O**;
- (2) 继续开发PCI后续产品, 包括**PCI-E**与传统PCI总线设备之间的桥接的解决方案, 解决基于PCI的产品如何与PCI-E产品**共存**, **延长原PCI产品的寿命**;
- (3) **高速总线**的另一阵营(包括AMD、IBM等):
HyperTransport联盟正力推面向CPU至CPU、CPU至I/O、以及板级之间和板内部互接的HyperTransport串行和并行架构。
该协议主要用于芯片组和微处理器间的数据传输, 使速率达每秒6.4G到12.8G。

– 关于外总线

1、RS-232-C串行通信总线

通信时, 需要进行并-串和串-并转换以及电平转换

2、USB总线(Universal Serial Bus)

3、IEEE1394

与USB接口在外形以及大部分功能上相似。

IEEE1394特点:

- (1) 使用方便, 支持热插拔
- (2) 高速: 400Mbps、800Mbps、1.6Gbps、3.2Gbps。
- (3) 点对点连接(peer-to-peer): 设备间不分主从, 比如两台DV间可直接连接进行数据传输或多台PC共享一台DV。
- (4) 支持多设备串联: 最多可同时连接63个设备