

Contrôle intermédiaire
D'architecture - CPI 2

Durée: 2 h.

Tous documents interdits.

Exercice 1 : (4 points)

Compétences à valider : Concevoir des circuits à base de mémoires mortes.

On veut réaliser un circuit qui permet de faire en même temps la multiplication et la division entière de deux nombres de deux bits chacun.
Vous devrez prévoir une sortie supplémentaire indiquant si le résultat de la division est correct ou impossible. Seule la partie entière de la division sera représentée.

Une entrée séparée *Op* précisera l'opération à réaliser et la sélection du résultat se fera entre les différentes sorties de la ROM. Le résultat sera alors orienté vers le bus de sortie sur 4 bits (plus un bit indiquant si le résultat est correct).

Questions :

1. Réaliser la table de vérité de ce circuit.
2. Donner le schéma du circuit en utilisant une seule ROM de 4 entrées et un minimum de circuits.

Exercice 2 : (8 points)

Compétences à valider :

- Concevoir des systèmes à base de circuits mémoires.
- Concevoir des programmes pour des mémoires associatives pour la résolution de problèmes.

On veut réaliser un système qui gère les clients d'une banque selon le type de service qu'ils demandent. Il existe deux types de services : le retrait ou le dépôt d'argent.

Chaque client possède un code d'identifiant unique.

Lorsqu'un nouveau client arrive, il utilise un boîtier comportant deux touches pour choisir le code du service :

- 0 pour un dépôt d'argent
- 1 pour un retrait d'argent

A chaque arrivée d'un nouveau client, le système enregistre dans une mémoire unique, en respectant l'ordre d'arrivée, les informations suivantes :

- Le code du client ;
- Le type de service (0 ou 1).

Les informations sont ensuite lues dans cette mémoire au fur et à mesure, l'une après l'autre, en respectant leur ordre d'arrivée par un circuit qui fonctionne de la manière suivante :

- Pour chaque type de service, on utilise une mémoire associative différente qui va contenir, pour chaque client, le nombre de demandes de ce type de service.
 - o Le code du client est rangé dans le poids fort.
 - o Le nombre de requêtes est rangé dans le poids faible.

- Pour chaque client, une recherche est effectuée dans la mémoire associative du service concerné, en utilisant le code du client dans la mémoire du service.
 - o Si le code du client existe, son nombre de demandes est incrémenté.
 - o Sinon, le code du client est inséré dans le premier mot libre (le premier mot contenant la valeur « 0 » dans le champ code-client).

Questions :

- 1- Ecrire l'algorithme d'insertion d'un nouveau client qui n'existe pas dans la mémoire associative d'un service, avec l'initialisation à 1 du nombre de demandes pour ce service.
- 2- Ecrire l'algorithme le plus rapide qui effectue l'incrément du nombre de demandes d'un service pour un client donné s'il existe déjà dans la mémoire.
- 3- Faire le schéma du circuit représentant la mémoire d'entrée, les mémoires des services et le circuit de sélection du service en fonction de son code. Détailler toutes les connexions entre les différents circuits mémoires et avec le circuit de sélection.
- 4- Ecrire l'algorithme qui permet d'initialiser le champ « code-client » avec des 0 au début du traitement.

Exercice 3 : (4 points)

Compétences à valider : Concevoir des circuits mémoires séquentielles.

On veut réaliser une PILE de 4 mots à l'aide de registres à chargement parallèle.

Cette pile dispose des signaux habituels suivants :

- Un signal DL (Demande de Lecture) : permet de lire le dernier mot écrit au sommet de la pile.
- Un signal DE (Demande d'écriture) : permet d'écrire un mot au sommet de la pile.
- Deux sorties Pile Vide et Pile Pleine qui indiquent l'état de la pile.

Chaque mot de la pile comporte 1 *bit* de présence qui indique si le mot contient ou non une information. Les bits de présence sont réalisés à l'aide de bascules J K.

Question :

Donner les équations des signaux $LOAD_1$ d'un étage quelconque, $LOAD_0$ du premier étage, les circuits de positionnement des bascules de présence (J_1 et K_1) pour un étage quelconque et pour le premier étage (J_0 et K_0), ainsi que les sorties *Pile Pleine* et *Pile Vide*.

Exercice 4 : (4 points)

Compétences à valider : Concevoir des circuits à base de boîtiers mémoires.

On veut réaliser une machine avec une mémoire d'une capacité de 16 Giga mots de 64 bits. La mémoire est divisée en 2 modules entrelacés avec un degré d'entrelacement $D = 4$ (l'entrelacement se fait à l'intérieur de chaque module) en utilisant des boîtiers de 1 Giga mots de 64 bits.

Questions :

Représenter le schéma d'un seul module, en donnant tous les détails de connexion avec le bus d'adresses, le bus de données et le bus de commande. Vous devrez préciser clairement tous les poids des bits du bus d'adresse utilisés.