

ATTENTION!!! Rédigez les parties I et II sur des copies séparées.

Les exercices appartenant à des parties différentes et rédigés sur la même copie ne seront pas corrigés.

Partie I:

Exercice 1:

A- Soit une mémoire LIFO contenant 16 mots. Les informations contenues dans la LIFO sont dans un ordre quelconque. On veut trier ces données en les transférant dans une mémoire à accès aléatoire (RAM). Les données contenues dans la LIFO comportent 2 champs comme le montre la figure 1:

- un champ **information**,
- un champ **numéro**: ce champ contient un numéro associé à l'information. Ce numéro est unique et varie de 0 à 15.

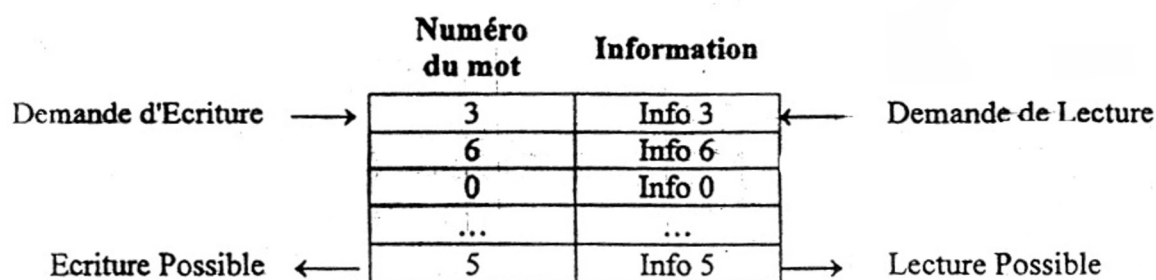


Figure 1: Exemple de contenu de la LIFO.

La LIFO est réalisée avec des registres à décalage sans utiliser de bascules de présence.

Chaque mot est lu dans la LIFO puis il est copié dans la RAM à l'adresse correspondant à son numéro.

Exemple: l'info 3 est copiée dans le mot d'adresse 3.

La figure 2 montre le résultat du tri et de l'écriture dans la RAM.

Informations	Adresses
Info 0	0
Info 1	1
...	...
Info 15	15

Laminovich

Figure 2: Contenu de la RAM après le tri et les écritures.

Questions: (4 points)

1- Donner le schéma détaillé de la LIFO, en détaillant les signaux: **Ecriture_Possible**, **Lecture_Possible**, **Décalage_BAS**, **Décalage_HAUT**.

2- Donner le schéma complet avec la RAM en détaillant le signal d'écriture dans la RAM: **Ecriture_RAM** et en détaillant le circuit de gestion des adresses de la RAM.

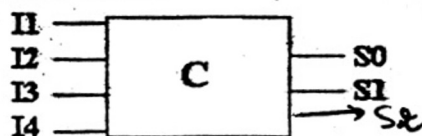
B- On veut copier le contenu de la mémoire RAM dans une mémoire associative de 16 mots. La copie se fera dans l'ordre croissant des adresses (mot d'adresse 0, suivi du mot d'adresse 1, ...). Les deux champs (adresse, information) sont stockés dans chaque mot écrit en mémoire associative.

Questions: (4 points)

- 1- Donner sur un schéma le circuit qui permet la lecture des mots de la RAM et leur transfert en mémoire associative en montrant clairement les connexions entre la RAM et la mémoire associative.
- 2- Donner l'algorithme d'écriture en mémoire associative des mots contenus dans la RAM. Tous les mots de la mémoire associative devront d'abord être initialisés avec des '0'.

Exercice 2: (2 points)

Soit le circuit C qui permet de calculer le nombre de '1' en entrée sur des mots de 4 bits.



Question:

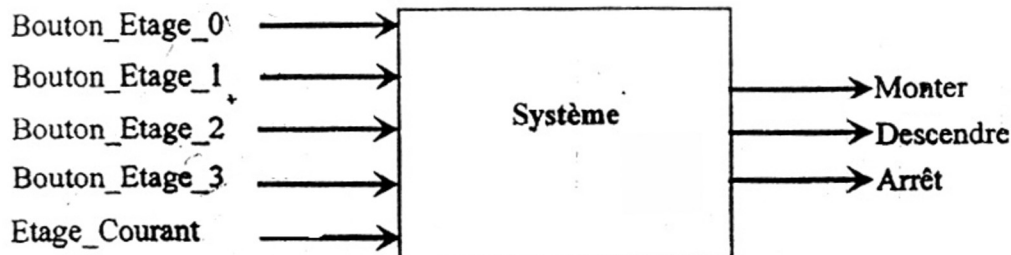
Représenter le circuit C en utilisant un circuit ROM.

Partie II:

Rédigez les parties I et II sur des copies séparées. Les exercices appartenant à des parties différentes et rédigés sur la même copie ne seront pas corrigés.

Exercice 3:

On désire réaliser un circuit de commande pour un ascenseur. La figure suivante représente le schéma de ce circuit.



Les entrées (Bouton_Etage_0, ..., Bouton_Etage_3) permettent d'appeler l'ascenseur depuis les différents étages.

Le numéro de l'étage courant dans lequel se trouve l'ascenseur est rangé dans un registre. Il est fourni au circuit par l'entrée **Etage_Courant**. Il est codé sur 2 bits.

Les sorties Monter, Descendre et Arrêt permettent de commander l'ascenseur:

Si Monter = 1 → L'ascenseur doit monter;

Si Descendre = 1 → L'ascenseur doit descendre;

Si Arrêt = 1 → L'ascenseur doit rester au même étage.

Question:

1- Réaliser le circuit qui permet de donner le code du bouton de l'étage appelant (Code_Etage_Appelant) selon les 4 entrées Bouton_Etage i en utilisant une ROM on suppose que l'étage 0 est plus prioritaire que l'étage 1, plus prioritaire que l'étage 2, plus prioritaire que l'étage 3).

2- En utilisant un deuxième circuit ROM, réaliser le circuit qui contrôle l'ascenseur en fonction des conditions suivantes:

Si Etage_Courant = Code_Etage_Appelant, Arrêt = 1;

Si Etage_Courant > Code_Etage_Appelant, Descendre = 1;

Si Etage_Courant < Code_Etage_Appelant, Monter = 1.

exercice 4: (4 points)

Soit une pile de 32 mots contenant des informations qui peuvent être lues par deux processeurs. Les numéros des processeurs sont 0 ou 1.

Les mots de la LIFO contiennent deux champs: un champ information et un champ N° du processeur, comme le montre le schéma suivant:

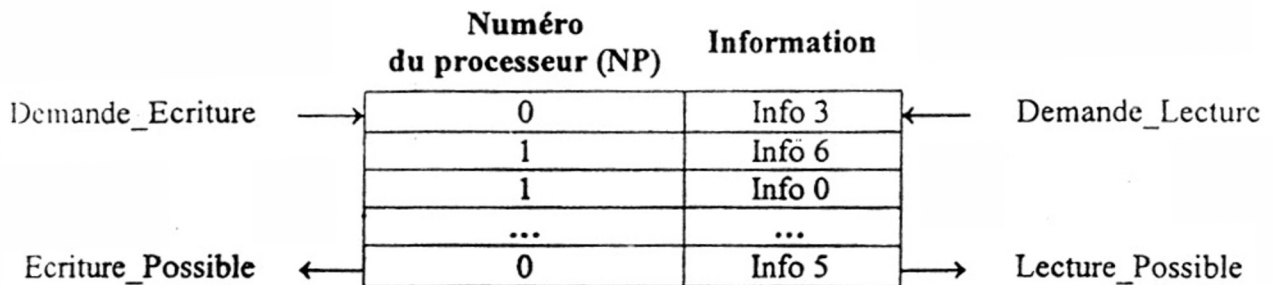


Figure 1: Exemple de contenu de la LIFO.

Lorsqu'un mot est écrit dans la LIFO, les deux champs sont écrits en même temps.

La lecture dans la LIFO est réalisée par un circuit CL. Lorsqu'un processeur demande une lecture, le circuit CL vérifie d'abord le champ NP du mot qui se trouve dans l'étage de sortie de la LIFO et le numéro du processeur. La lecture ne peut se faire que si le numéro qui se trouve dans le champ NP du mot est égal au numéro du processeur:

- Si les deux numéros sont égaux, alors le mot est lu et le champ information est envoyé vers le bus du processeur Pi qui a demandé la lecture.
- Si les deux numéros sont différents, alors la lecture ne se fait pas.

Attention: les deux processeurs peuvent demander des lectures en même temps, dans ce cas, l'information est envoyée vers le processeur dont le numéro est égal à NP.

Questions:

1. Représenter sur un schéma les entrées et les sorties du circuit CL, ainsi que les connexions avec les différents processeurs, avec les bus de données et avec la LIFO (ne pas détailler l'intérieur de la LIFO ni le contenu du circuit CL).
2. Représenter la table de vérité du circuit CL puis réaliser le circuit CL en utilisant une ROM et un minimum de circuits.

Exercice 5:

Soit le circuit qui permet d'effectuer la division de deux nombres de deux bits A:(a2a1) par B:(b2b1). On supposera que la division par zéro donne un résultat nul et positionne à 1 une sortie supplémentaire (Sortie_Erreur).

Question:

Représenter le circuit précédent en utilisant uniquement un circuit ROM.

Soignez la Présentation, un exercice illisible ne sera pas corrigé

***** Bon courage, bonnes vacances et bonne année *****