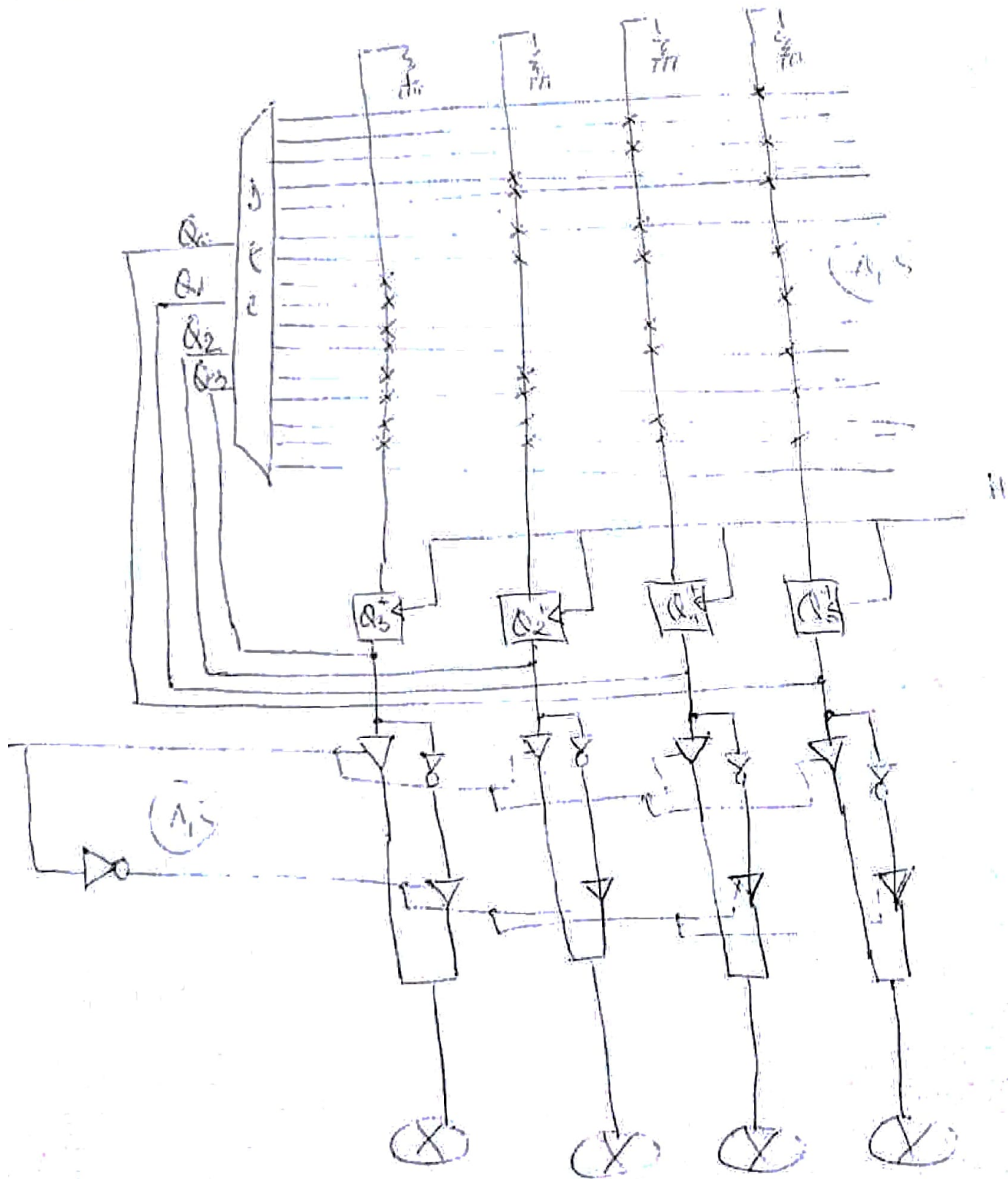


Exercise 1.

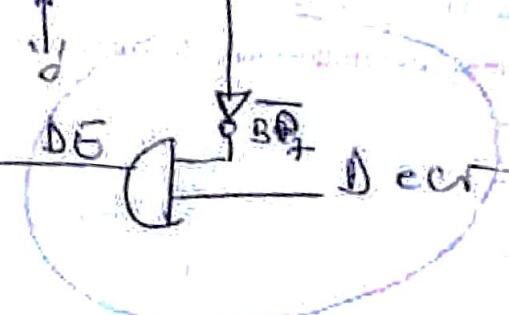
Copy \rightarrow

2) Schema du Circuit.



Exercice 2.

1) Schéma interne de la LFO



$$P V = \overline{B P}_0 \quad q, 2r$$

$$PP = BP_2 \cdot 0,15$$

$$\Delta H = \Delta L = \Delta l_{cc} \cdot \overline{PV} = \Delta l_{cc} \cdot B P_0 \text{ o.g.r}$$

$$DB = DE = \text{Decr. } \overline{PP} = \text{Decr. } \overline{BP}_{70, \text{er}}$$

Exercice3 :

ATTENTION: seuls les algorithmes qui consomment un minimum de temps seront considérés.

Solution

Etiquette	Instruction	Commentaire	Barème
	RESET1, S/I1 = 0, RESET2, S/I2 = 0, RESET3, S/I3 = 0	Initialisations	0,5 point
	CPT = 255		
	M1 = '11...1', M2 = '11...1', M3 = '11...1'		
Boucle	Set1, Set2	Recherche du mot suivant dans M1	1 point
	C1 = CPT		
	Recherche1		
	Si S/N1=0 aller à Rech2		
	C3 = CPT		
	Aller à Ecrire		
Rech2	C2 = CPT	Recherche du mot suivant dans M2	1 point
	Recherche2		
	Si S/N2=0 aller à DEC		
	C3 = CPT		
Ecrire	SET3	Ecriture du mot courant dans M3	1 point
	S/I3 = 1		
	Ecriture_3, BT3=1		
	S/I3 = 0		
DEC	CPT=CPT- 1	Test de fin	0,5 point
	Si CPT < 0, Fin		
	Aller à Boucle		
Fin	fin		

Exercice 04:

1. reset, $s/I \leftarrow 0$

(Initialisation)

0,1 pt

2. $i \leftarrow 0$

3. $C[i] \leftarrow 0$

4. $M[i] \leftarrow 1$, '0 ailleurs'

(Recherche de '0')

0,75 pt

5. Del

6. recherche.

7. si ($s/N=0$) aller à' (11)

8. $C[i+4] \leftarrow 0$

9. $M[i+4] \leftarrow 1$, '0 ailleurs'

(Ecriture de '0'
dans l'autre
colonne)

1 pt

10. Ecrire

11. $C[i] \leftarrow 1$

12. $M[i] \leftarrow 1$, '0 ailleurs'

(Recherche de '1')

0,75 pt

13. Del

14. recherche.

15. si ($s/N=0$) aller à' (19)

16. $C[i+4] \leftarrow 1$

17. $M[i+4] \leftarrow 1$, '0 ailleurs'

(Ecriture de '1'
dans l'autre
colonne)

1 pt

18. Ecrire.

19. $i \leftarrow i+1$

20. si ($i=4$) aller à' (22)

21. aller à' (3)

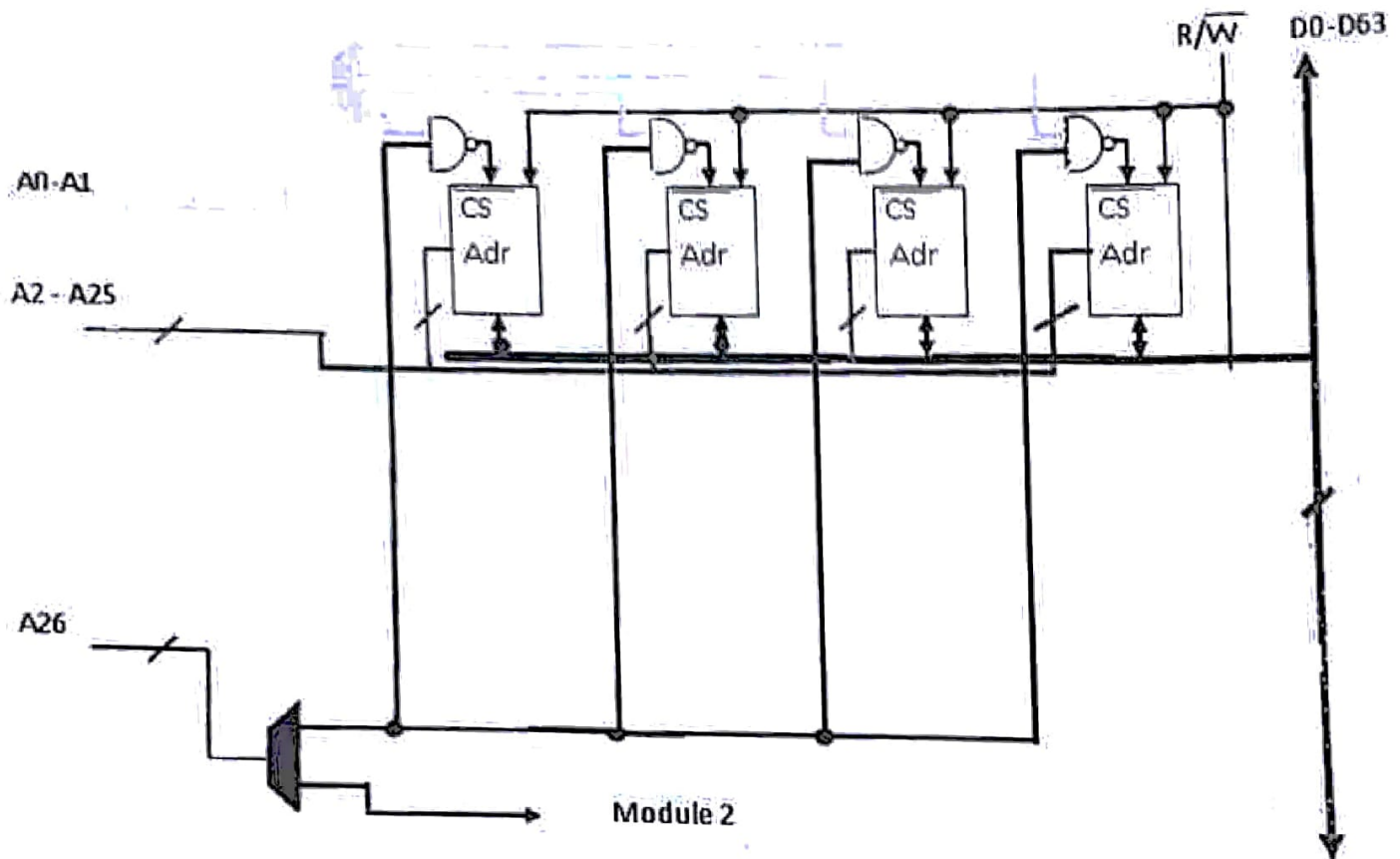
(Passer au
rang suivant)

1 pt

22. FIN

Corrigé de l'exercice 5

- Taille du bus d'adresse = $2^7 \cdot 2^{20} = 2^{27}$ (27 bits)
- Taille du bus de données = 64 bits (D0-D63)

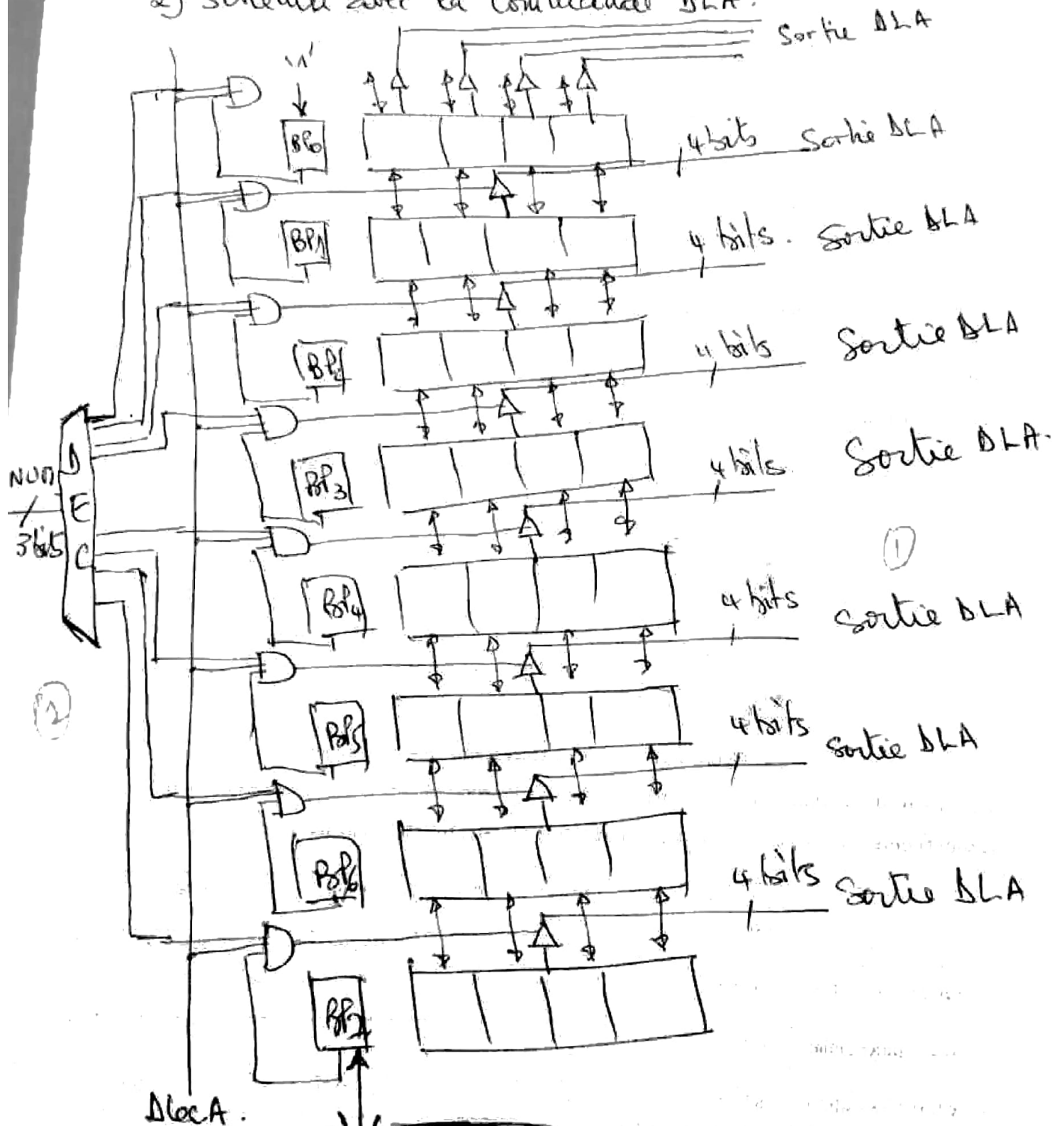


Barème

- 0,5 point pour la logique de décodage de sélection du module.
- 0,5 point pour la logique de décodage de sélection du bloc d'un module.
- 1 point pour le schéma global et les circuits de sélection (CS) -

Exercice 2.

2) Schéma avec la Commande DLA.



$$DLA = N_{mi} \cdot BP_i \cdot D_{locA}$$