EMD 3 - STRM2

Institut National de formation en Informatique

EMD3 de Structure Machines 2^{ème} année.

Juin 2000

Durée: 2 h. Tous documents interdits.

ATTENTION!!!

Rédigez les parties I et II sur des copies séparées.

Les exercices appartenant à des parties différentes et rédigés sur la même copie ne seront pas corrigés.

Partie I:

Exercice 1: (8 points)

On désire réaliser une pile avec priorité. On définit seulement deux niveaux de priorités (le niveau 0: le moins prioritaire, et le niveau 1). La pile contient 128 mots de 25 bits chacun, (24 bits de données plus un bit de priorité). Pour la réaliser, on utilise une mémoire associative de 128 mots de 64 bits chacun.

Fonctionnement:

- •Lors d'une écriture, le mot est introduit dans les mêmes conditions que dans une pile sans priorités avec, en plus, l'introduction de la priorité du mot.
- •Lors d'une lecture, on vérifie la priorité du mot dans le dernier étage:
 - ⇒ S'il n'existe pas de mots de priorité '1' quelque part dans la pile, on lit le dernier mot de priorité '0' écrit dans la pile.
 - ⇒ S'il existe au moins un mot de priorité '1' quelque part dans la pile, alors le dernier mot écrit dans la pile et qui a une priorité égale à '1' est lu.

Questions:

- 1- Donner sur un schéma les différents champs de la mémoire associative et expliquer votre solution pour déterminer l'ordre des mots lors d'une écriture ou d'une lecture.
- **2-** Donner les algorithmes <u>les plus courts</u> pour la lecture et l'écriture dans cette fifo en tenant compte de la priorité.

Exercice 2: (2 points)

Donnez sur un schéma le codage des informations suivantes en FM et en MFM (représentez sur le schéma l'information, le signal d'horloge et les signaux de lecture et d'écriture):

a)-01001110

b)- 10011000

ATTENTION!!!

Rédigez les parties I et II sur des copies séparées.

Les exercices appartenant à des parties différentes et rédigés sur la même copie ne seront pas corrigés.

EMD 3 - STRM2

ATTENTION!!!

Rédigez les parties I et II sur des copies séparées. Les exercices appartenant à des parties différentes et rédigés sur la même copie ne seront pas corrigés.

Partie II:

Exercice 3: (5 points)

On désire réaliser une pile de 16 mots de 8 bits à l'aide d'un boîtier RAM de 16 mots de 8 bits et d'un minimum de circuits. L'opération de lecture est prioritaire sur l'écriture.

Questions:

- 1- Faire le schéma détaillé de la pile en indiquant les équations logiques de tous les signaux.
- 2- Expliquer en détail le déroulement d'une opération de lecture et d'écriture.

Exercice 4: (5 points)

Soit une machine disposant d'un système d'interruptions hiérarchisé. Ce système permet de recevoir 20 causes d'interruptions réparties sur 4 niveaux comme suit:

Niveau 0: * Cause 0 : Panne de courant.

* Cause 1: It contrôleurs d'Entrées/Sorties.

* Cause 2 et cause 3 : non utilisées.

Niveau 1: * Cause 4 : non utilisée.

* Cause 5 : It contrôleurs d'Entrées/Sorties. * Cause 6 : It contrôleurs d'Entrées/Sorties. * Cause 7 : It contrôleurs d'Entrées/Sorties.

Niveau 2: * Cause 8 : non utilisée.

* Cause 9, Cause 10, Cause 11: It temps réel (connectées à un capteur).

Niveau 3: * Cause 12, cause 13, cause 14 et cause 15 : It externes.

* Cause 16 à cause 19: non utilisées.

- Ce système permet de valider ou invalider le système d'It, Masquer un niveau et inhiber une cause.

Questions:

- 1- Faire un schéma détaillé du système d'It.
- 2- Soit la séquence d'exécutions suivante:
 - Le système est libre (pas d'exécution de programme)
 - Exécution d'un programme de niveau 3;
 - Signal de niveau 0, cause 1;
 - Signal de niveau 1, cause 7.

Faire un schéma complet de la séquence en complétant son déroulement jusqu'à la fin (Numérotez clairement chaque instant important de la séquence comme étudié en cours). Indiquer le contenu de la pile et du registre masque à chaque instant.

ATTENTION!!!

Rédigez les parties I et II sur des copies séparées.

Les exercices appartenant à des parties différentes et rédigés sur la même copie ne seront pas corrigés.