

Contrôle intermédiaire  
D'architecture - CPI 2

Durée: 2 h.

Tous documents interdits.

**Exercice 1 : ( 4 points)**

*Compétences à valider : Concevoir des circuits à base de boîtiers mémoires.*

On veut réaliser une machine avec une mémoire d'une capacité de 8 Giga mots de 64 bits. La mémoire est divisée en 2 modules entrelacés avec un degré d'entrelacement  $D = 4$  (l'entrelacement se fait à l'intérieur de chaque module) en utilisant des boîtiers de 512 Méga mots de 64 bits.

**Questions :**

Représenter le schéma d'un seul module, en donnant tous les détails de connexion avec le bus d'adresses, le bus de données et le bus de commande. Vous devrez préciser clairement tous les poids des bits du bus d'adresse utilisés.

**Exercice 2 : (3 points)**

*Compétences à valider : Concevoir des circuits à base de mémoires mortes.*

On veut réaliser un système de surveillance pour une entreprise, qui permet de surveiller 4 locaux. Ce système a 4 signaux en entrée. Chaque signal est connecté à l'un des 4 locaux ( $S_0, S_1, S_2, S_3$ ). Le fonctionnement du système est le suivant : Si=1, indique que quelqu'un s'est introduit dans le local i.

Le système d'alarme a trois sorties :

- Une sortie appelée SA qui est à 1 dès qu'un des signaux  $S_i$  est actif et qui déclenche une sonnerie;
- Deux signaux  $N_0$  et  $N_1$  donnent le numéro du local dont le signal est à 1 :

Signal	Valeur des sorties		
	$N_1$	$N_0$	SA
$S_0=1$	0	0	1
$S_1=1$	0	1	1
$S_2=1$	1	0	1
$S_3=1$	1	1	1
$S_0=0; S_1=0; S_2=0; S_3=0$	0	0	0

**Question:**

Réaliser le système d'alarme à l'aide d'un seul circuit ROM à 4 entrées et trois sorties.

**Exercice 3: (6 points)**

*Compétences à valider : Concevoir des circuits à base de mémoires.*

On désire réaliser une LIFO qui pourra être lue par deux processeurs différents  $P_0$  ou  $P_1$ . Les mots de la LIFO sont composés de deux champs:

Info	NP: N° du processeur qui doit recevoir l'info
------	---

Lorsqu'un mot est écrit dans la LIFO, les deux champs sont écrits en même temps.

La lecture dans la LIFO est réalisée par un circuit CL. Lorsqu'un processeur demande une lecture à l'aide d'une commande DLi (i représente le numéro du processeur), CL vérifie d'abord le numéro NP du mot qui se trouve dans l'étage de sortie de la LIFO et le numéro du processeur. La lecture ne peut se faire que si la LIFO n'est pas vide et que le numéro qui se trouve dans le champ NP du mot est le même que le numéro du processeur :

- Si les deux numéros sont les mêmes, alors le mot est lu par la commande DL et le champ information est envoyé vers le bus du processeur Pi qui a demandé la lecture.
- Si les deux numéros sont différents, alors la lecture ne se fait pas.

**Attention:** les deux processeurs peuvent demander des lectures en même temps.

### Questions:

1. Représenter sur un schéma les entrées et les sorties du circuit CL, ainsi que les connexions avec les différents processeurs, avec les bus de données et avec la LIFO (ne pas détailler l'intérieur de la LIFO ni le contenu du circuit CL).
2. Représenter la table de vérité du circuit CL.
3. Réaliser le circuit CL en utilisant une ROM et un minimum de circuit.

### Exercice 4 : (4 points)

**Compétence à valider :** Concevoir des systèmes à base de circuits mémoires.

On veut réaliser un circuit qui contrôle le service permettant de transporter les jeunes filles et les garçons depuis 2 résidences universitaires vers notre école, à l'aller et au retour.

Les informations qui arrivent sont stockées, dans leur ordre d'arrivée, dans une mémoire M1. Chaque mot de cette mémoire contient les champs suivants :

- 1- Numéro du Bus (6 bits)
- 2- Sens de circulation (booléen)
  - Aller : 0
  - Retour : 1
- 3- Résidence (booléen)
  - Filles : 0
  - Garçons : 1
- 4- Nombre de passagers du bus (8 bits)

On veut répartir les informations lues dans cette mémoire M1, vers 4 mémoires de destination, en préservant l'ordre d'arrivée des informations :

- M2 : contient les voyages dans le sens de l'aller, depuis la résidence de jeunes filles
- M3 : contient les voyages dans le sens du retour, vers la résidence de jeunes filles
- M4 : contient les voyages dans le sens de l'aller, depuis la résidence de garçons
- M5 : contient les voyages dans le sens du retour, vers la résidence de garçons

### Questions :

Faire le schéma du circuit représentant la mémoire d'entrée, les mémoires de destination et le circuit de contrôle, en fonction des types de trajet et de passagers. Détailler toutes les connexions entre les différents circuits mémoires et avec le circuit de sélection.