

Durée: 1h30.

Tous documents interdits.

Exercice I (6 points):

Soit une mémoire associative avec des mots de 32 bits. Chaque mot contient **un entier signé** de 16 bits:

bit de fort poids = 1 si entier positif

bit de fort poids = -1 si entier négatif.

Ecrire l'algorithme qui remplace en parallèle chaque mot de la mémoire de la manière suivante:

$$\begin{cases} 0 & \text{si } X=0; \\ X/2 & \text{si } X < 0; \end{cases}$$

Remarque: Réaliser l'algorithme qui consomme le moins de temps. Il sera tenu compte du nombre de cycles de l'algorithme.

Exercice II (8 points):

Soit une machine disposant d'un système d'interruptions hiérarchisé. Ce système permet de recevoir 17 causes d'interruption réparties sur 5 niveaux comme suit:

Niveau 0: * Cause 0, cause 1 : It contrôleurs d'Entrées/Sorties.

Niveau 1: * Cause 2, cause 3, cause 4 : inhibée;
* Cause 5, cause 6 : It contrôleurs d'Entrées/Sorties.
* Cause 7 : inhibée.

Niveau 2: * Cause 8 : inhibée.
* Cause 9 : It contrôleurs d'Entrées/Sorties.
* Cause 10 : It contrôleur d'Entrées/Sorties.
* Cause 11: inhibée.

Niveau 3: * Cause 12, cause 13 : It contrôleur d'Entrées/Sorties.
* Cause 14 et cause 15 : inhibées.

Niveau 4: * Cause 16 : programmes utilisateur.

Ce système permet de **valider ou invalider un système d'It, Masquer un niveau et inhiber une cause.**

Questions:

1- Faire un schéma détaillé du système d'It.

Soit la séquence d'exécutions suivante:

- Exécution d'un programme de niveau 4
- Signal de niveau 3;
- Signal de niveau 1;
- Signal de niveau 2;
- Signal de niveau 0.

2- Indiquer le contenu de **tous les registres du système d'IT** au démarrage de la machine.

3- Faire un schéma complet de la séquence en complétant son déroulement jusqu'à la fin.

4- Indiquer le contenu de la pile et du registre masque à chaque instant.

Exercice III (6 points):

Soit une mémoire associative contenant des mots de 3 bits. On suppose qu'à la place de la commande **SET** (remise à '1' des bits du registre I) on dispose d'une commande **RESET** qui consiste à remettre à '0' tous les bits du registre I. La logique de recherche ne consiste plus alors à remettre à '0' les bits du registre I correspondant à des NON répondeurs; elle entraîne maintenant la mise à '1' des bits correspondant aux répondeurs.

Questions:

- 1- Donner l'équation de la commande de mise à '1' d'un bit indicateur lors de la commande de recherche dans une mémoire associative.
- 2- Donner l'équation de la commande de mise à '1' générale pour chaque mot.
- 3- Représenter cette logique sur un schéma tel que celui vu en cours.

Attention: il sera tenu compte de la présentation de votre copie
--- Bonne chance ---