République Algérienne Démocratique et Populaire الجمهورية الجزائرية الديم قراطية الشعبية Ministère de l'Enseignement Supérieur et de la Recherche Scientifique وزارة التعليم العالى والبحث العلمي



المدرسة الوطنية العليا للإعلام الألي Ecole nationale Supérieure d'Informatique

CONCOURS d'accès à l'ESI

Epreuve: Architecture, Système et Electronique

Code: AS

Date: Dimanche 03/07/2011

Durée: 3 heures

Instructions Générales(à lire avant le début de l'épreuve)

- Les candidats doivent vérifier que le sujet comprend 7 pages.
- Les candidats sont invités à porter une attention particulière à la présentation
- Les candidats doivent rendre les copies même vierges.
- Si au cours de l'épreuve, un candidat repère ce qui lui semble être une erreur d'énoncé, il le signalera sur sa copie et devra poursuivre sa composition en expliquant les raisons des initiatives qu'il a été amené à prendre.
- Les numéros des questions doivent être transcrits clairement sur les copies
- Les pages des copies et des feuilles intermédiaires doivent être numérotées (1, 2, 3, 4, ...)
- Les documents sont interdits, sauf indication contraire sur le sujet
- L'emploi d'une calculatrice est autorisé
- Aucun échange n'est autorisé entre les candidats
- Les trois parties sont indépendantes et le candidat peut les traiter dans l'ordre de son choix
- Les trois parties doivent être rédigées sur des copies séparées

Barème de notation :

- la partie I est notée sur 10 points,
- la partie II est notée sur 6 points,
 la partie III est notée sur 4 points,
- la partie IV est notée sur 10 points.

Exercice N°1:(5 points)

On veut réaliser un système de transmission de données par internet. On suppose que les données à transmettre sont composées de 8 mots ordonnés de 16 bits chacun. Un problème se pose à la réception: les données n'arrivent pas toujours dans le même ordre que lors de leur émission. Il est donc nécessaire de trier les données pour reconstituer le bon ordre.

Pour cela, on associe à chaque mot un numéro séquentiel lorsqu'il est envoyé. On suppose que ce numéro varie de 0 à 7. Le numéro est envoyé en même temps que le mot.

A la réception, les mots sont rangés dans une première FIFO (FIFO 1) qui stocke les mots dans leur ordre d'arrivée; le bit de présence est positionné à '1', et le numéro de chaque mot est rangé en même temps, dans des bascules comme l'indique le schéma 1.

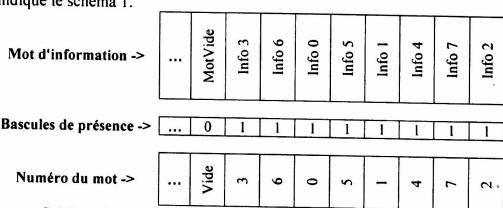


Schéma 1: Exemple de contenu de la FIFO 1 de réception.

Les mots doivent ensuite être recopiés dans une deuxième FIFO triée (schéma 2) qui ne contiendra que le mot et sa bascule de présence. Les mots doivent être rangés dans la FIFO 2 dans l'ordre croissant de leur numéro.

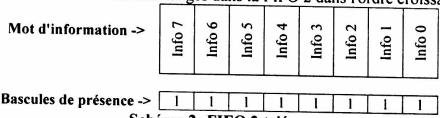


Schéma 2: FIFO 2 triée.

L'opération de tri se fait comme suit:

Le mot qui se trouve à l'étage de sortie est comparé à un numéro courant (ce numéro courant est initialisé à '0' au début de l'opération):

- Si le numéro du mot est égal au numéro courant, le mot est lu et il est écrit directement dans la FIFO 2, et le numéro courant est incrémenté:
- Si le numéro du mot est supérieur au numéro courant, le mot est lu et recopié au premier étage de la FIFO 1 (si cet étage est libre), sans être écrit dans la FIFO 2. On suppose que la FIFO 1 a assez d'espace pour qu'aucun mot ne soit perdu. Si le premier étage est occupé, on attendra qu'il soit libre avant de faire la réécriture.
- Le cas où le numéro du mot est inférieur au numéro courant est impossible.
- Dans la FIFO 1, l'écriture est prioritaire sur la réécriture.

Pour réaliser ce mécanisme, des buffers à trois états sont placés pour la réécriture, après l'étage de sortie et avant l'étage d'entrée. Les signaux suivants sont utilisés pour positionner ces buffers:

- R1 = 1: signal de réécriture du mot du dernier étage vers le premier étage de la FIFO 1;
- L1 = 1: signal qui permet de sortir le mot du dernier étage de la FIFO 1 pour l'écrire dans le premier étage de la FIFO 2 ou le réécrire dans la FIFO1;
- E1 = 1: signal qui permet d'introduire un nouveau mot dans le premier étage de la FIFO 1 si celui-ci est libre;
- E2 = 1: signal qui permet d'introduire le mot sélectionné depuis la FIFO1, dans le premier étage de la FIFO 2 si celui-ci est libre.

Questions:

- 1- Donner l'équation du signal E2 d'écriture dans la FIFO2 en expliquant le rôle de chaque variable utilisée.
- 2- Donner l'équation du signal R1 de réécriture dans la FIFO1 en expliquant le rôle de chaque variable utilisée.
- 3- Donner l'équation du signal E1 d'écriture dans la FIFO1 en expliquant le rôle de chaque variable utilisée.
- 4- Donner l'équation du signal L1 de lecture dans la FIFO1 en expliquant le rôle de chaque variable utilisée.
- 5- Faire un schéma global de la solution proposée.

Exercice N°2: (5 points)

Soit une machine disposant d'un système d'interruptions hiérarchisé. Ce système permet de valider ou invalider un système d'It, Masquer un niveau et inhiber une cause. Il permet de recevoir 20 causes d'interruption réparties comme suit:

Niveau 0:

* Cause 0: It alimentation;

* Cause 1: It matériel;

Niveau 1:

* Cause 2 et cause 3 : It contrôleurs d'entrées/sorties;

* Cause 4 : It inhibée;

* Cause 5 : It Inhibée;

Niveau 2:

* Cause 6 : It contrôleur d'Entrées/Sorties;

* Cause 7: It contrôleur d'Entrées/Sorties;

* Cause 8 : Inhibée; * Cause 9 : It matériel;

Niveau 3:

* Cause 10 : Inhibée;

* Cause 11 : It contrôleur d'Entrées/Sorties;

* Cause 12 : Inhibée;

* Cause 13 : It externes:

Niveau 4: réservé aux interruptions internes (ne pas représenter ce niveau sur le schéma).

Question:

- Faire un schéma détaillé du système d'It en indiquant le contenu des registres importants au démarrage de la machine.
- 2. Soit la séquence d'interruptions suivante:
 - Exécution d'un programme de niveau 4;
 - Signal de niveau 2 cause 7 pendant l'exécution du programme;
 - Arrivée d'un Signal de niveau 1, cause 3 pendant la phase précédente;
 - Arrivée d'un Signal de niveau 2, cause 6 pendant l'exécution du sous-programme de l'IT 1_3;
 - Arrivée d'un Signal de niveau 3, cause 11 durant la même phase;

Faire un schéma complet de la séquence en affectant à chaque étape une étiquette (exemple : Instant A, ...) Identifiez clairement chacune des étapes importantes de la séquence. Indiquer le contenu de la pile et du registre masque à chaque instant.

Partie II : Système (Assembleur) BY, & SUB BX, E JUL EXERCICE Nº 1: (4 pts) CX, C Nov Soit la suite des instructions suivantes : DX, D NOV A := ((B-2)*E+C*(D-3));DX 3 SUB IF (F>4) THEN X :=A/(F-4)DX, C ELSE IF (F=4) THEN X :=A ADD BX, DX ELSE X := A/(4-F); MOU AX, BX Ecrire une séquence en langage d'assembleur équivalente qui traduit cette expression. Bx, F Nov CMP BX, 4 TA SUP EXERCICE N° 2: (2 pts) Décrire la suite des états de la pile, de son pointeur et des registres AX et BX, suite à l'exécution de instructions suivantes: 4 MOV SP, 100h PUSH 0046 h 3 PUSH 0033 h 1 POP AX < PUSH 0021h PUSH AXPOP BXMOV CX, F SUB CX, I € POP AX Pile MOV DX, BX DIV,DX, JAP Fin 0046 h MOVCX, 0033h+ SUB CX Nov 0 ooli6h 00214 0046h 0033h K 0046h 0033h 0021h + 0027h 0033h 0046h +

Partie III : Système (Linux)

Exercice 1: (2 points)

<u>Question 1</u>: Sous VI, nous voulons sortir en sauvegardant les changements, nous utilisons : (choisir deux réponses)

- A. ZZ
- B.:w!
- C. zz
- D.:wq!
- E. XX

Question 2 : Dans la commande "test < data | testdata"

- A. La sortie de la commande testdata est redirigée vers le fichier test.
- B. La sortie de la commande test est enregistrée dans le fichier testdata.
- C. La commande testdata reçoit ses options de la sortie stderr de test.
- D. La commande testdata reçoit son entrée stdin à partir de stdout de test.
- E. La commande data reçoit son entrée stdin à partir du fichier testdata.

Question 3: Pour garder un processus en exécution en quittant la session, nous le lançons avec la commande:

- (A. nohup
 - B. fg
 - C. live
 - D. sh

Exercice 2 : (2 points) Durant cet exercice, vous supposez travailler dans le répertoire examen. Tracer l'arborescente obtenue à partir des commandes suivantes :

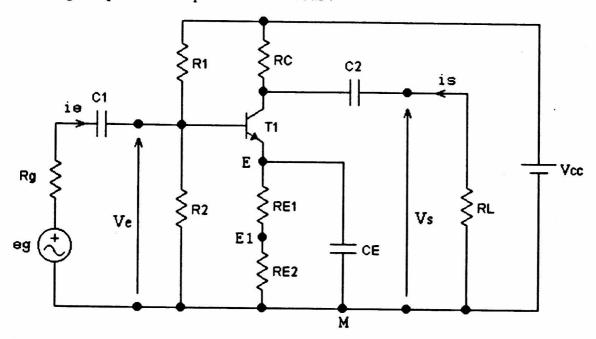
- mkdir -p base/Doc1 base/Doc3
- cd base
- mkdir –p ./Doc2/Rep1
- touch Doc1/Client1 Doc2/Client2 Doc3/Client3
- cd ./Doc2/Rep1
- cp ../../Doc1/Client1 ../../Doc3/Client6
- cp ../Client2 ../../Doc1/Client4
- touch ../Client5

Clair 2 Rep of Client 2

Partie IV: Electronique

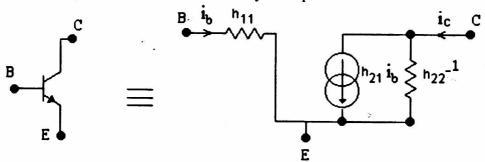
Exercice Nº 1: (5 pts)

Soit le montage amplificateur représenté ci-dessous :



On donne : R_1 =180 $k\Omega$; R_2 =15 $k\Omega$; R_C = R_L = 4.7 $k\Omega$; R_E = R_{E1} + R_{E2} = 1 $k\Omega$; h_{11} =1 $k\Omega$; h_{21} = 100 ; h_{12} = 0, h_{22} -1 =100 $k\Omega$.

Rappel du schéma équivalent du transistor en dynamique :



- 1) Etablir le schéma équivalent du montage en dynamique (régime des petits signaux : les condensateurs et le générateur Vcc sont considérés comme des court-circuits).
- 2) Calculer:
 - a) L'amplification en tension $G_V = \frac{V_S}{V_e}$
 - b) L'amplification en courant $G_i = \frac{i_S}{I_e}$
 - c) L'impédance d'entrée $Z_e = \frac{v_e}{i_e}$
 - d) L'impédance de sortie $Z_S = \frac{V_S}{i_S}$
- 3) Le condensateur CE est à présent branché entres les points E1 et M
 - a) Donner le schéma équivalent du montage en dynamique en prenant $h_{22} = 0$.
 - b) Comment peut-on choisir R_{E1} et R_{E2} pour obtenir une amplification en tension égale à -10?

Exercice N° 02: (5 pts)

On considère le signal modulé en amplitude défini par l'expression suivante :

$$V_{AM}(t) = 5.Cos(2\pi 10^6 t) + 3.5.Cos(2\pi 10^3 t)Cos(2\pi 10^6 t)$$

- 1) Déduire de ce signal :
 - a) la fréquence et l'amplitude de la porteuse,
 - b) la fréquence et l'amplitude du signal modulant,
 - c) la valeur de l'indice de modulation.
- 2) Donner la représentation temporelle du signal $V_{AM}(t)$. Préciser Les valeurs positives minimale et maximale $(V_{AM \, min})$ et $V_{AM \, max}$ de $V_{AM}(t)$.
- 3) Tracer $V_{AM}(f)$, le spectre du signal modulé en amplitude en précisant l'amplitude et la fréquence de chacune des raies.