

**Institut National  
de formation  
en Informatique**

Mercredi 21 Juin 2000.

**Examen de remplacement de Structure Machines**  
**2<sup>ème</sup> année - 1<sup>er</sup> Semestre**

**Durée: 2h00.**

**Tous documents interdits.**

**Attention: il sera tenu compte de la présentation de votre copie**

**Exercice I (10 points):**

**A-** On désire réaliser une mémoire de **4 Méga mots de 4 bits**, organisée en modules de **1 Méga mots**. Chaque module est formé de **4 blocs**. On utilise pour cela des boîtiers de **128 Kilo mots de 4 bits**.

**Question: (5 points)**

Faire le schéma détaillé de la mémoire en détaillant un module (représenter toutes les connexions en précisant clairement le numéro et le poids des bits d'adresses utilisés).

**B-** Certaines défaillances de la mémoire peuvent être détectées en ajoutant un bit de parité à chaque mot de la mémoire.

- Lors d'une opération d'écriture, un bit de parité est généré par un **circuit de parité** et écrit en même temps que le mot en mémoire centrale.
- Lors d'une opération de lecture, le circuit de parité recalcule le bit de parité correspondant au mot lu et le compare au bit de parité rangé avec le mot lors de l'opération d'écriture. Un signal **d'erreur de parité** est mis à '1' par le circuit de parité si les 2 bits sont différents.

**Questions:**

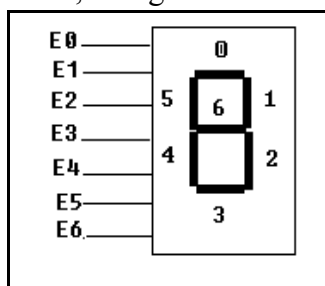
**1- (1point)** Quelle est la nouvelle taille du mot en mémoire centrale ?

**2- (2 points)** Faire la table de vérité puis le schéma détaillé du circuit de génération du bit de parité en utilisant une ROM de 4 entrées (16 mots).

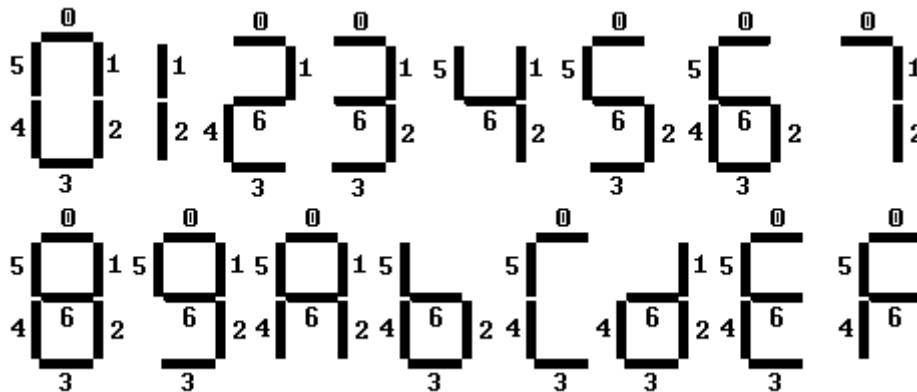
**3- (2 point)** Faire le schéma du circuit qui effectue la lecture et l'écriture d'un mot avec le bit de parité en utilisant le circuit de la question 2 et un minimum de circuits.

**Exercice II: (5 points)**

On désire réaliser un circuit de codage qui permet de représenter sur 1 afficheur une information hexadécimale saisie sur un clavier. L'information en entrée du circuit de codage est représentée sur 4 bits. L'afficheur est un afficheur 7 segments : Chaque entrée E0 --> E7 commande et allume ou éteint l'un des segments. Exemple: si E0=1, le segment 0 est allumé.



Les différentes combinaisons d'affichage des informations sont les suivantes:

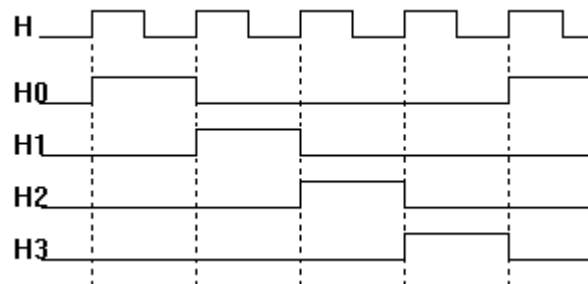


**Question:**

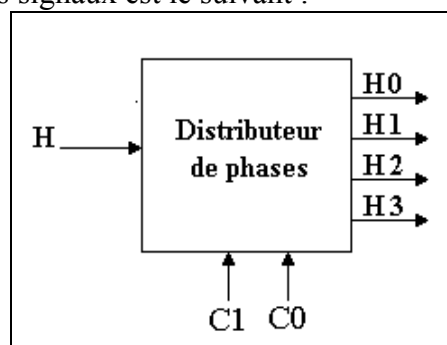
Représenter en détail le schéma de la logique de contrôle de l'afficheur à l'aide d'un seul circuit ROM.

**Exercice III: (5 points)**

On désire générer 4 signaux d'horloge H0, H1, H2, H3 à partir d'un seul signal H.



Le circuit qui génère ces signaux est le suivant :



Les deux commandes C0, C1 servent à sélectionner l'un des 4 signaux.

**Question :**

Réaliser le circuit précédent à l'aide d'un seul circuit ROM **et d'un minimum de circuits.**

**\*\*\* BON COURAGE \*\*\***