

**ATTENTION!!! Rédigez les parties I et II sur des copies séparées.**

**Les exercices appartenant à des parties différentes et rédigés sur la même copie ne seront pas corrigés.**

**Soignez la Présentation, un exercice illisible ne sera pas corrigé**

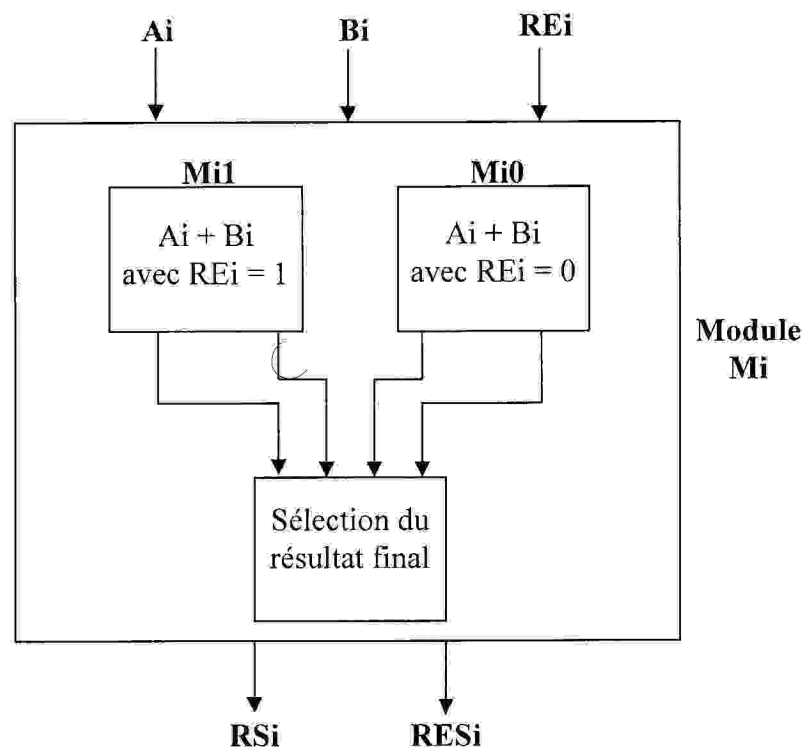
## Partie I:

### Exercice 1 : (5 points)

On désire réaliser un additionneur de deux mots de 2 bits à l'aide d'additionneurs de mots de 1 bit. Si on utilise les additionneurs classiques à propagation de retenue, le second étage est obligé d'attendre que le premier (poids faible) ait terminé le calcul avant de pouvoir commencer l'addition (puisque'elle dépend de la retenue entrante). On veut accélérer le calcul en utilisant le principe des **additionneurs à sélection de retenue**.

Le principe de l'addition avec sélection de retenue est le suivant : pour chaque module d'addition  $M_i$ , deux additionneurs complets de 1 bit travaillent en parallèle. Pour le premier additionneur, la retenue entrante est toujours à '0' (additionneur  $M_{i0}$ ). Pour le deuxième additionneur, la retenue entrante est toujours à '1' (additionneur  $M_{i1}$ ).

Dès que la retenue entrante  $RE_i$  est connue (elle correspond à la retenue sortante  $RS_{i-1}$  du module  $M_{i-1}$ ), il ne reste plus qu'à "choisir" le résultat correct qui a déjà été calculé par l'un des deux additionneurs et à le sortir sur les sorties  $RS_i$  et  $RES_i$  comme le montre le schéma suivant :



### Questions:

1 - Réaliser un module additionneur  $M_i$  en utilisant le principe de la sélection de retenue et en calculant chacune des sorties des sous modules  $M_{i0}$ ,  $M_{i1}$  et les sorties générales du module  $M_i$ . **Le circuit devra utiliser une seule ROM à deux entrées et un minimum de circuits.**

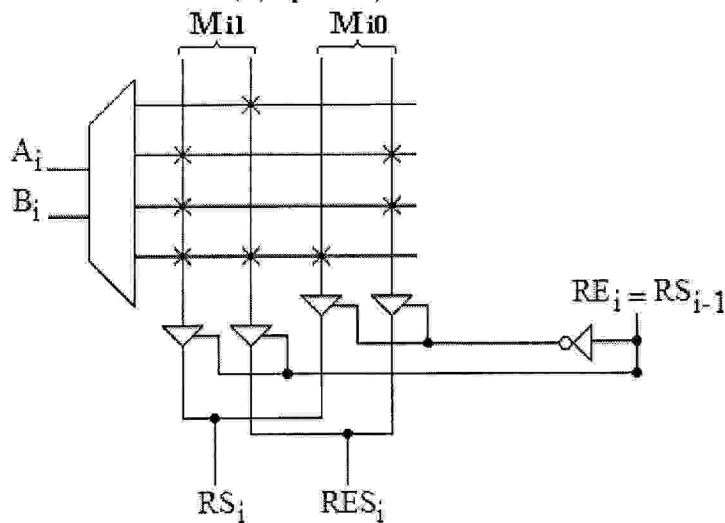
2 – Faire le schéma global de l'additionneur de deux mots de deux bits en représentant les connections entre les modules  $M_i$  sans détailler ces derniers.

**Solution:**

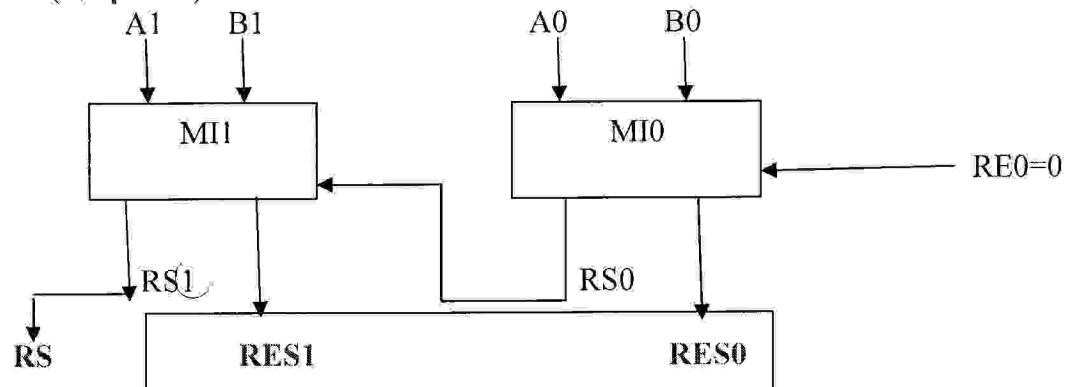
1 - Table de vérité ( 1 point)

$\_RE_i$	$A_i$	$B_i$	$RS_i$	$RES_i$
0	0	0	0	0
0	0	1	0	1
0	1	0	0	1
0	1	1	1	0
1	0	0	0	1
1	0	1	1	0
1	1	0	1	0
1	1	1	1	1

CIRCUIT ROM (2,5 points)



2 – Schema global (1,5 points)



**Exercice 2 : (5 points)**

On désire réaliser un circuit qui permet d'effectuer la multiplication et la division de deux nombres A et B de deux bits chacun: A ( $A_1, A_0$ ) et B ( $B_1, B_0$ ).

Si  $C=0 \rightarrow$  le circuit réalise:  $(A_1, A_0) \times (B_1, B_0)$

Si  $C=1 \rightarrow$  le circuit réalise:  $(A_1, A_0) / (B_1, B_0)$

Les deux opérations doivent se faire en même temps dans la ROM et le choix du résultat devra se faire à l'extérieur de la ROM en utilisant la commande C et des circuits tristates. On considère que la division par 0 donne un résultat nul.

**Question:**

1- Faire la table de vérité du circuit de calcul sans tenir compte de la commande C en sortie.

2- Donner le schéma complet du circuit en incluant la commande C, à l'aide d'une seule ROM de 16 mots et d'un minimum de circuits. Les sorties du circuit de calcul global réalisé doivent être représentées sur 4 bits uniquement.

**Solution:**

A1	A0	B1	B0	X				DIV			
				RES3	RES2	RES1	RES0	Q1	Q0	R1	R0
0	0	0	0	0	0	0	0	0	0	0	0
0	0	0	1	0	0	0	0	0	0	0	0
0	0	1	0	0	0	0	0	0	0	0	0
0	0	1	1	0	0	0	0	0	0	0	0
0	1	0	0	0	0	0	0	0	0	0	0
0	1	0	1	0	0	0	1	0	1	0	0
0	1	1	0	0	0	1	0	0	0	0	1
0	1	1	1	0	0	1	1	0	0	0	1
1	0	0	0	0	0	0	0	0	0	0	0
1	0	0	1	0	0	1	0	1	0	0	0
1	0	1	0	0	1	0	0	0	1	0	0
1	0	1	1	0	1	1	0	0	0	1	0
1	1	0	0	0	0	0	0	0	0	0	0
1	1	0	1	0	0	1	1	1	1	0	0
1	1	1	0	0	1	1	0	0	1	0	1
1	1	1	1	1	0	0	1	0	1	0	0

