

Contrôle intermédiaire  
d'architecture - CPI 2

Durée: 2 h.

Tous documents interdits.

**Exercice 1 : (4 points)**

**Sous-compétences à valider : concevoir des circuits à base de boîtiers mémoires.**

On veut réaliser une machine avec une mémoire d'une capacité de 32 Giga mots de 64 bits ; Cette mémoire est organisée en deux modules avec un degré d'entrelacement  $D = 4$ . Pour réaliser cette mémoire, des circuits de 2 Giga mots de 64 bits sont utilisés.

**Questions :**

Représenter le schéma d'un module de cette mémoire, en donnant tous les détails de connexion avec le bus d'adresses, le bus de données et le bus de commande. Vous devrez préciser clairement tous les poids des bits du bus d'adresse.

**Exercice 2 : (3 points)**

**Sous-compétences à valider : concevoir des circuits à base de mémoires mortes.**

On veut réaliser un circuit qui calcule le nombre de bits à '1' dans les mots d'une mémoire centrale contenant des mots de 3 bits. Il génère également un bit de parité P qui est calculé comme suit :

- Si le nombre de bits qui contiennent des '1' dans le mot est pair, le bit de parité est égal à '0'.
- Si le nombre de bits qui contiennent des '1' dans le mot est impair, le bit de parité est égal à '1'.

**Question:**

Donner la table de vérité et le schéma du circuit à l'aide d'un seul circuit ROM.

**Exercice 3: (6 points)**

**Sous-compétences à valider : concevoir des circuits à base de mémoires séquentielles.**

On veut réaliser un système de surveillance des malades d'un hôpital. Pour cela, pour chaque malade surveillé, on a besoin d'enregistrer sa température toutes les minutes dans une mémoire d'entrée IM. On dispose d'une mémoire IM pour chaque malade. Chaque mot enregistré contiendra :

- La valeur de l'horloge CK qui est récupérée dans un registre CKR qui représente la valeur de l'horloge du système.
- La valeur de la température mesurée Temp.

On suppose que la mémoire IM est assez grande pour ne pas être pleine.

Pour chaque malade, un circuit de contrôle va lire un à un les mots de sa mémoire IM (dans leur ordre d'arrivée) et va comparer la température lue dans le mot courant de la mémoire d'entrée avec une valeur contenue dans un registre Tr (le même registre est utilisé pour tous les malades).

- 1- Si la valeur est inférieure ou égale, aucune action n'est prise et le mot suivant est lu dans la mémoire d'entrée.
- 2- Si la valeur de la température est supérieure à la valeur contenue dans Tr, le circuit stocke la valeur CK ainsi que la température Temp dans une mémoire EMERGENCY dans l'ordre inverse des arrivées (dernier arrivé premier servi), si cette mémoire n'est pas pleine. Si la mémoire EMERGENCY est pleine, un signal d'alerte ALARM est déclenché.

**Questions :**

Pour un malade donné, donner le schéma détaillé de la solution en représentant toutes les mémoires, et tous les signaux du circuit de contrôle (les signaux de connexion, d'écriture, de lecture dans les différentes mémoires, ainsi que le signal ALARM).



#### Exercice 4: (2 points).

**Compétence à valider :** expliquer le fonctionnement d'une mémoire associative.

Soit le programme suivant :

Etiquette	Instruction	Commentaires
	.....	Insérez les commandes nécessaires pour réinitialiser tous les bits des « Bascules déjà Traité » et désactiver le signal de Sélection/Inhibition
	M ← '00000000'	
	C[7] = 1	
	M[7] = 1	
	.....	Insérer la commande permettant de positionner tous les bits du registre I à '1'
	Recherche	
	....., Goto Part2	Insérer la commande permettant de vérifier qu'il n'existe aucun répondeur
	C[7] = 0	
	Ecriture	
Part2	C[0] = 1	
	M[0] = 1	
	.....	Insérer la commande permettant de positionner tous les bits du registre I à '1'
	Recherche	
	....., Goto End	Insérer la commande permettant de vérifier qu'il n'existe aucun répondeur
	C[0] = 0	
	Ecriture	
End	Stop	

#### Questions:

1. Compléter le programme en insérant les commandes nécessaires.

Note : sachant que C[i] et M[i] représentent respectivement le bit i du registre Clé et du registre Masque.

2. Donner en une phrase l'opération réalisée par ce programme.

#### Exercice 5 : (3 points)

**Compétence à valider :** lister, expliquer les composants de base d'une mémoire cache.

On veut réaliser une mémoire cache pour un ordinateur personnel. Pour cela, on utilise une organisation « Set Associative ».

#### Questions :

1. Montrer sur un schéma l'organisation de la mémoire cache, en expliquant comment est recherchée en mémoire cache l'adresse fournie par l'unité centrale.
2. Expliquer pourquoi la technique de remplacement aléatoire est moins bonne que la technique LRU pour des mémoires cache de petite taille.
3. On augmente la taille de la mémoire cache, ainsi que le nombre d'ensembles. Expliquer pourquoi les performances du remplacement aléatoire deviennent équivalentes à celles du remplacement LRU.

**Attention ce test comporte six (06) exercices. Les réponses à l'exercice 6 se feront sur une feuille séparée.**



Mid-term assessment  
Computer Architecture - CPI 2

Duration: 2 h.

All documents are prohibited.

**Exercise 1: ( 4 points)**

*Sub-skills to be validated: designing circuits based on memory chips.*

We want to create a machine with a memory capacity of 32 Giga words of 64 bits. The memory is organized in two modules, with a degree of interleaving  $D = 4$ . To make this memory, 2 Giga word 64-bit circuits are used.

**Questions :**

Represent the schematic of one module of this memory, giving all the connection details with the address bus, the data bus and the command bus. You will need to clearly specify all the bit weights of the address bus.

**Exercise 2 : (3 points)**

*Sub-skills to be validated: designing circuits based on read-only memories.*

We want to create a circuit that calculates the number of bits at '1' in the words of a main memory containing 3-bit words. It also generates a parity bit  $P$  which is calculated as follows:

- If the number of bits that contain '1's in the word is even, the parity bit is equal to '0'.
- If the number of bits that contain '1's in the word is odd, the parity bit is equal to '1'.

**Question:**

Give the truth table of this circuit and give the diagram of the circuit using a single ROM circuit.

**Exercise 3: (6 points)**

*Sub-skills to be validated: designing circuits based on sequential memories.*

We want to create a system for monitoring patients in a hospital. For each patient monitored, it is necessary to record his temperature every minute in an input memory called IM. An IM memory is available for each patient. Each recorded word will contain:

- The value of the clock (called CK) that is retrieved from a register called CKR, that contains the value of the system clock.
- The value of the measured temperature Temp.

It is assumed that the IM memory is large enough not to be full.

For each patient, a control circuit will read one by one the words of his IM memory (in their order of arrival) and will compare the temperature read in the current word of the input memory with a value contained in a register called TR (the same register is used for all patients).

1. If the value is less than or equal, no action is taken and the next word is read from the input memory.
2. If the temperature value is greater than the value contained in Tr, the circuit stores the CK value as well as the temperature Temp in a memory called EMERGENCY, in reverse order of arrival (Last In, first Out), if this memory is not full. If the EMERGENCY memory is full, an alert signal called ALARM is triggered.

**Questions :**

For a given patient, give a detailed diagram of the solution, representing all the memories, and all the signals of the control circuit (the connection, writing, reading signals in the different memories, as well as the ALARM signal).



#### Exercise 4: (2 points).

*Skill to validate: explain how associative memory works.*

Consider the following program:

Tag	Instruction	Comments
	.....	Insert the necessary commands : to reset all the "Already Processed Flip-Flops" (APi) and Turn Off the Select/Inhibit signal.
	M ← '00000000'	
	C[7] = 1	
	M[7] = 1	
	.....	Insert the command to set all bits of register I to '1'
	Recherche	
	....., Goto Part2	Insert the command that verifies that there is no responder
	C[7] = 0	
	Ecriture	
Part2	C[0] = 1	
	M[0] = 1	
	.....	Insert the command to set all bits of register I to '1'
	Recherche	
	....., Goto End	Insert the command that verifies that there is no responder
	C[0] = 0	
	Ecriture	
End	Stop	

#### Questions:

1. Complete the program by inserting the necessary commands.  
Note that K[i] and M[i] represent respectively the bit i of the Key register and the Mask register.
2. Give in one sentence the operation carried out by this program.

#### Exercise 5 : (3 points)

*Skill to validate: list, explain the basic components of a cache.*

We want to make a cache memory for a personal computer. To do this, we use an "Associative Set" organization cache memory.

#### Questions :

1. Show on a diagram the organization of the cache memory, explaining how the address provided by the CPU is searched in the cache.
2. Explain why the random replacement technique is less good than the LRU technique for small caches.
3. The size of the cache memory is increased, as well as the number of sets. Explain why the performance of the random replacement becomes equivalent to that of the LRU replacement.

**ATTENTION!!! This test consists of six (06) exercises.  
The answers to exercise 6 will be done on a separate  
sheet.**