

**CONTROLE INTERMEDIARE
D'ARCHITECTURE - CPI 2**

Durée : 2 h.

Tous documents interdits.

Exercice 1 : (4 points)

On veut réaliser un circuit qui permet de gérer un hôpital. Ce système doit surveiller quatre chambres de personnes atteintes de maladies de gravité différente :

- La chambre 1 contient un malade grave qui présente la plus grande urgence.
- La chambre 2 contient un malade qui nécessite une surveillance moins urgente que celui de la chambre 1, mais plus urgente que les autres ;
- La chambre 3 contient un malade qui nécessite une surveillance moins urgente que ceux des chambres 1 et 2, mais plus urgente que celui de la chambre 4 ;
- La chambre 4 contient un malade qui nécessite la surveillance la moins urgente des 4 chambres.

Question :

- 1- Faire la table de vérité du circuit.
- 2- Réaliser le schéma du circuit avec une ROM de 16 mots et un minimum de circuits. Représenter clairement toutes les composantes de votre circuit.

Exercice 2 : (8 points)

On veut réaliser un système qui surveille des malades cardiaques et mémorise le nombre d'alertes (rythmes irréguliers du cœur) pour 4 malades. Ces alertes peuvent être de différents types, numérotés de 1 à n.

Le système reçoit en entrée, des informations provenant des quatre systèmes de surveillance (un pour chaque malade).

Ces informations comportent :

- Le code du malade ;
- Le code de l'alerte.

A l'arrivée d'une alerte, elle est mémorisée dans une mémoire unique, en respectant l'ordre d'arrivée.

Ces informations d'alertes sont lues dans cette mémoire au fur et à mesure, l'une après l'autre, en respectant leur ordre d'arrivée.

Le circuit fonctionne ensuite de la manière suivante :

- Pour chaque malade, on utilise une mémoire associative qui va compter le nombre d'alertes de chaque type pour le malade concerné.
- Le code de l'alerte est rangé dans le poids fort.
- Le nombre d'alertes est rangé dans le poids faible.
- Pour chaque alerte, une recherche est effectuée dans la mémoire associative du malade concerné, en utilisant le code de l'alerte dans la mémoire du malade.
 - o Si le code de l'alerte existe, le nombre d'alertes est incrémenté.
 - o Sinon, le code de l'alerte est inséré dans le premier mot libre (le premier mot contenant le code de « 0 » dans le champ code de l'alerte).

Questions :

- 1- Ecrire l'algorithme d'initialisation avec des « 0 » de la mémoire associative d'un malade quelconque.
- 2- Ecrire l'algorithme d'insertion d'une nouvelle alerte qui n'existe pas dans la mémoire associative d'un malade quelconque, avec l'initialisation du nombre d'alertes.
- 3- Ecrire l'algorithme le plus rapide qui effectue l'incréméntation du nombre d'alertes d'un malade quelconque si le code de l'alerte existe déjà.
- 4- Faire le schéma du circuit représentant la mémoire d'entrée, les mémoires des malades et le circuit de sélection du malade en fonction de son code. Détailler toutes les connexions entre les différents circuits mémoires et avec le circuit de sélection.

Exercice 3 : (4 points)

On veut réaliser une mémoire vive de 16 Giga mots de 64 bits divisée en 4 modules entrelacés avec un degré d'entrelacement $D = 4$ (l'entrelacement se fait à l'intérieur de chaque module). Cette mémoire est réalisée avec des boîtiers de 512 Méga mots de 64 bits.

Question :

Faire le schéma détaillé d'un seul des deux modules.

Détailler toutes les connexions avec les différents bus (bus d'adresses, de données et de commande), ainsi que toutes les connexions à tous les boîtiers de ce module (sélection, adresse, données, commandes).

Préciser clairement tous les poids des bits du bus d'adresse global.

Corrigé de l'exercice 2(examen CI novembre 2015)

Question 1: solution (1 point)

| Barème | Etiquette | Instruction | Opération |
|---------|-----------|------------------|---|
| 1 point | | Cle = 0.....0 | Initialisation avec des <<0>> de la mémoire associative |
| | | Masque = 1.....1 | |
| | | Set | |
| | | Ecriture | |

Question 2: solution (2 points)

| Barème | Etiquette | Instruction | Opération |
|------------|-----------|-------------------------------------|---|
| 0,5 point | | Cle. Code_alerte = code_alerte | Recherche et Test de l'existence du code alerte dans la mémoire associative |
| | | Masque. Code_alerte = 1, 0 ailleurs | |
| | | Set | |
| | | Recherche | |
| | | Si S/N = 1 aller à Fin | |
| 0,5 point | | Cle = 0 | Recherche du premier mot libre pour une nouvelle insertion |
| | | Masque = 1 | |
| | | Set | |
| | | Recherche | |
| | | Si S/N = 0 aller à Fin | |
| 0,75 point | | S/I = 1 | Insertion d'un nouveau code alerte dans la mémoire associative avec initialisation du Nb_alerte à 1 |
| | | Cle. Code_alerte = code_alerte | |
| | | Cle. Nb_alerte = 1 | |
| | | Masque. Code_alerte = 1 | |
| | | Masque. Nb_alerte= 1 | |
| | | Ecriture | |
| | | S/I = 0 | |
| 0,25 point | Fin | Stop | |

Question 3 : solution (3points)

| Barème | Etiquette | Instruction | Opération |
|------------|-----------|-------------------------------------|---|
| 0,25 point | | I=0 | |
| 0,5 point | | Cle. Code_alerte= code_alerte | Recherche et Test de l'existence du code alerte dans la mémoire associative |
| | | Masque. Code_alerte = 1, 0 ailleurs | |
| | | Set | |
| | | Recherche | |
| | | Si S/N = 0 aller à Fin | |
| 0,5 point | Pair | Cle [I] = 0 | Test si Nb_alerte Pair |
| | | Masque [I] = 1, 0 ailleurs | |

Exercice 3:

Q1 : (1.25)

16 Giga mots de 64 bits $\rightarrow 2^{34}$. $D=4 \rightarrow 4$ blocs par module.

La taille du bus d'adresses est sur 34 bits. (0.25)

La taille du bus de données est sur 64 bits. (0.25)

Extension en mots :

$M = 16 \text{ Giga} = 2^{34}$, $M' = 512 \text{ Mégat} = 2^{29} \rightarrow P = M/M' = 2^{34}/2^{29} = 2^5 = 32$. (0.25).

Extension en bits :

$N = 64$, $N' = 64 \rightarrow Q = 64/64 = 1$ (0.25).

Nombre de boîtiers :

$N = P \times Q = 32 \times 1 = 32$ boîtiers pour réaliser la mémoire. (0.25).

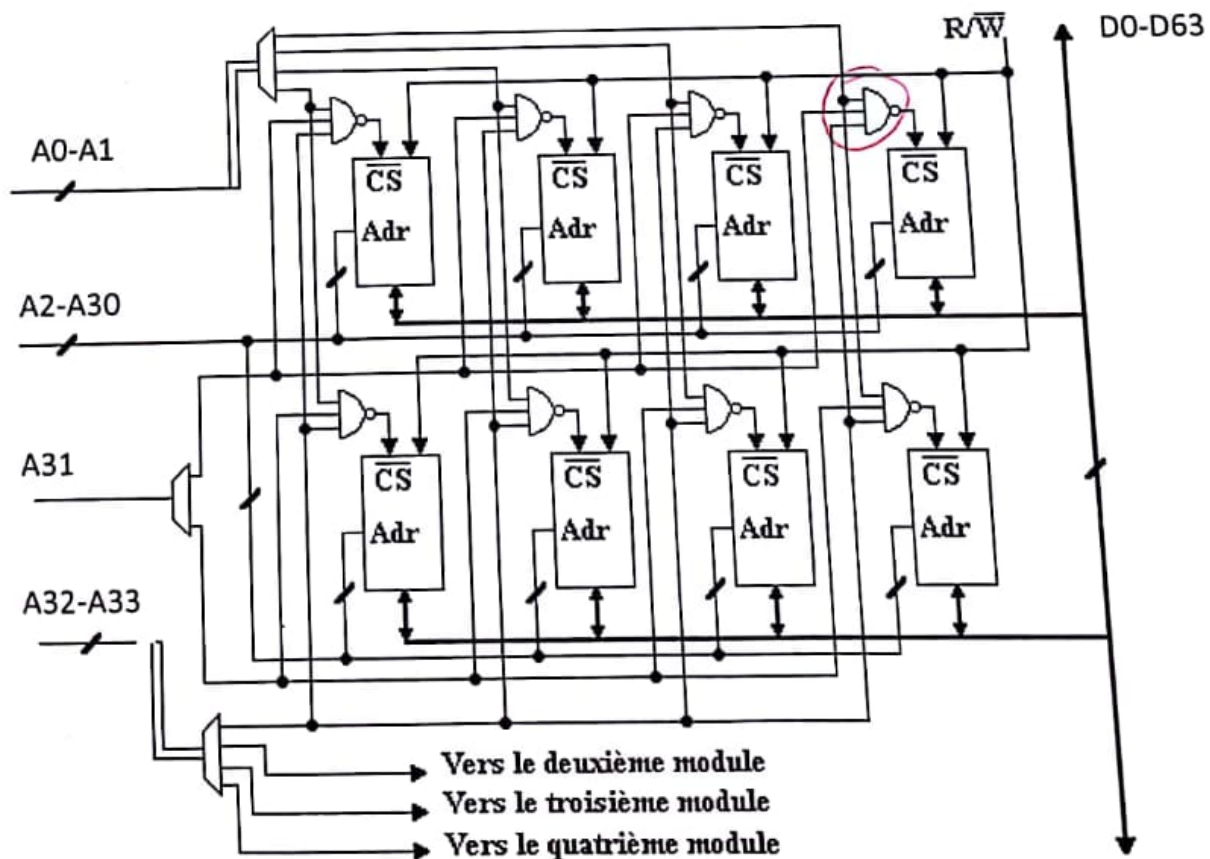
Q2 : schéma (2.75 points)

A0-A1 (0.5). D0-D63 (0.25).

A2-A30 (0.25). R/\overline{W} (0.25).

A31 (0.5). \overline{CS} (0.5).

A32-A33 (0.5).



Exercice 4: (4 points)

Répondre directement sur la feuille jointe. Pour chaque question, cocher la ou les réponses correctes.

Cochez la ou les affirmations correctes :

- ☒ la lecture dans une mémoire dynamique est destructive ;
- ☐ l'écriture en mémoire statique efface le contenu de la cellule ;
- ☐ le rafraîchissement se fait sur les cellules qui ne sont pas lues ;
- ☒ les cellules des mémoires dynamiques utilisent un condensateur.

Dans les mémoires cache, la localité temporelle signifie :

- ☐ que la donnée est placée dans une adresse voisine de l'instruction qui l'utilise;
- ☒ que les informations traitées à l'instant T seront réutilisées dans un délai très proche ;
- ☐ que les données utilisées souvent sont stockées dans des adresses proches ;
- ☐ que les données sont stockées dans une mémoire différente de la mémoire des instructions.

Cochez la ou les affirmations correctes :

- ☐ la politique LRU signifie qu'on remplace les données les moins utilisées dans la mémoire cache;
- ☒ le remplacement aléatoire est aussi efficace que le LRU pour les grandes mémoires ;
- ☒ les caches internes sont plus rapides que les caches externes;
- ☐ les caches de petites tailles sont plus rapides que les grandes caches.

Cochez la ou les affirmations correctes :

- ☐ les EEPROM doivent être effacées par rayons ultra-violets ;
- ☐ les mémoires mortes sont aussi rapides que les mémoires vives ;
- ☐ les mémoires statiques et les mémoires dynamiques permettent des mémoires de la même taille ;
- ☒ l'écriture dans les PROM se fait en éliminant un fusible.