

**Institut National
de formation
en Informatique**
Durée: 2 h.

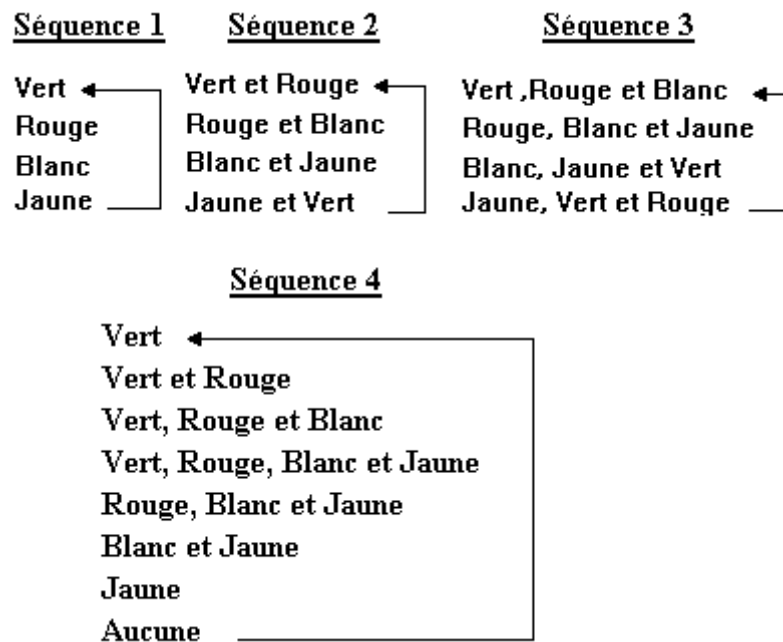
Examen de rattrapage de Structure Machines
2^{ème} année.

Septembre 2000

Tous documents interdits.

Exercice 1: (7 points)

On veut réaliser un circuit de commande de 4 lampes de couleurs: **V** (verte), **R** (rouge), **B** (blanche) et **J** (jaune) avec des boîtiers mémoire morte. Il est possible d'obtenir les 4 séquences suivantes:



Séquence 1: Une seule lampe est allumée à la fois.

Séquence 2: Deux lampes sont allumées à la fois.

Séquence 3: Trois lampes sont allumées à la fois.

Séquence 4: Les lampes s'allument l'une à la suite de l'autre puis s'éteignent successivement.

Questions:

Réaliser en utilisant un minimum de ROM et de circuits nécessaires un circuit commandant ce dispositif selon le mode de fonctionnement suivant: le système exécute entièrement une séquence une fois avant de passer automatiquement à la séquence suivante. Lorsque la dernière séquence est terminée, le circuits recommence la première séquence et ainsi de suite. **Détailler le schéma complet du circuit et le contenu de chaque ROM.**

Exercice 2: (4 points)

La MC d'un ordinateur est de 1Méga mots. On veut pouvoir exécuter sur cette machine des programmes pouvant atteindre 16 Méga mots (16 fois plus grands que la mémoire centrale). On suppose que l'UC ne peut exécuter qu'un seul programme à la fois. On découpe pour cela logiquement la MC en parties de tailles égales appelées pages. Pour pouvoir être exécutés, les programmes sont aussi découpés logiquement en pages de taille égale à celle des pages de la MC. L'adresse d'une instruction dans le programme est formée du numéro de la page où se trouve cette instruction et d'un déplacement dans cette page (voir figure 1).

Numéro de la page	Déplacement dans la page
23	0

Figure I.

On appellera cette adresse l'adresse virtuelle de l'instruction. Le chargement du programme de la mémoire auxiliaire vers la MC se fait par page. Au départ, la mémoire est remplie avec les premières pages du programme. Si, pendant l'exécution du programme, l'UC ne trouve pas la prochaine instruction à exécuter en MC, elle libère une page en MC (cela peut être la première, la deuxième ou la $i^{\text{ème}}$ page). L'UC procède ensuite au chargement dans la page qui vient d'être libérée - à partir de la mémoire auxiliaire - de la page contenant l'instruction à exécuter. On remarquera que les pages du programme ne sont alors plus disposées séquentiellement en MC.

Pour retrouver en MC l'instruction à exécuter, l'UC a besoin de l'adresse réelle en MC de cette instruction. Elle utilise pour cela un mécanisme de conversion des adresses virtuelles en adresses réelles. Ce mécanisme est formé d'une table de pages (TP) associée au programme en cours d'exécution. Chaque élément de TP correspond à une page du programme et est formé de 2 champs: un champ indiquant si cette page du programme est présente en MC ou non, et un champ contenant l'adresse réelle en MC de cette page.

Question:

On désire réaliser, à l'aide d'une mémoire associative, le circuit qui permet d'accélérer la conversion adresse virtuelle - adresse réelle. Représenter sur un schéma les différents champs de cette mémoire ainsi que le principe de calcul des adresses physiques.

Exercice 3: (4 points)

Soit une mémoire associative contenant des mots de 3 bits. On suppose qu'à la place de la commande **SET** (remise à '1' des bits du registre I) on dispose d'une commande **RESET** qui consiste à remettre à '0' tous les bits du registre I. La logique de recherche ne consiste plus alors à remettre à '0' les bits du registre I correspondant à des NON répondeurs; elle entraîne maintenant la mise à '1' des bits correspondant aux répondeurs.

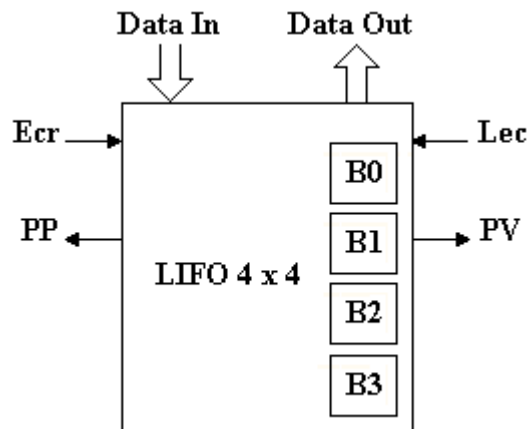
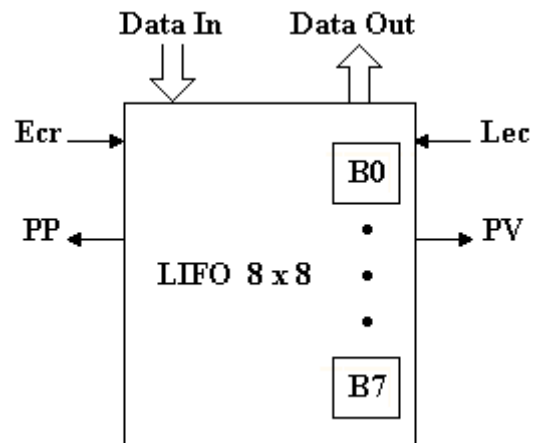
Question:

Donner l'équation de la commande de mise à '1' d'un bit indicateur lors de la commande de recherche dans la mémoire associative. Représenter cette logique sur un schéma.

Exercice 4: (5 points)

Soit une mémoire **LIFO** de 4 mots de 4 bits représentée sur le schéma de la figure 1.

On désire réaliser une mémoire **LIFO** de 8 mots de 8 bits en utilisant des circuits mémoires représentés en figure 1. Le schéma de cette pile est représenté en figure 2.

**Figure 1****Figure 2****Question:**

Réaliser le schéma complet de la pile à l'aide de mémoires de la figure 1 et d'un **minimum de circuits en représentant tous les différents signaux.**

***** Bonne chance, travaillez bien!!! *****