Institut National en Informatique

Septembre 2006

EMD3 de Structure Machines - 2ème année.

Durée: 1h30.

Tous documents interdits.

Partie I:

Rédigez les parties I et II sur des copies séparées.

Les exercices appartenant à des parties différentes et rédigés sur la même copie ne seront pas corrigés.

Présentation: 1 point

Exercice 1: (8 points)

Soit une machine disposant d'un système d'interruptions hiérarchisé. Ce système permet de valider ou invalider un système d'It, Masquer un niveau et inhiber une cause. Il permet de recevoir 12 causes d'interruption réparties comme suit:

Niveau 0:

*Cause 0: It alimentation; -

Niveau 1:

* Cause 1 et cause 2 : It contrôleurs d'entrées/sorties;

*Cause 3 : It inhibée;

* Cause 4 : It Inhibée;

Niveau 2:

* Cause 5 : It contrôleur d'Entrées/Sorties:

* Cause 6 : It contrôleur d'Entrées/Sorties; -

* Cause 7 : It matériel;

*Cause 8 : Inhibée;

Niveau 3:

*Cause 9: It contrôleur d'Entrées/Sorties; ~

*Cause 10: Inhibée;

*Cause 11: Inhibée;

Remarque:

Un Niveau 4 existe, mais il est réservé aux interruptions internes (<u>ne pas représenter ce niveau sur le schéma mais il faut réserver un bit dans le registre masque</u>).

Ouestion:

1. Faire un schéma détaillé du système d'It <u>en indiquant le contenu des registres importants au démarrage de la machine</u>.

Soit la séquence d'interruptions suivante:

- Allumage de la machine;
- Lancement d'un programme de niveau 4
- Signal de niveau 3 cause 9 pendant l'exécution du programme;
- Arrivée d'un Signal de niveau 2, cause 6 pendant la phase précédente;
- Arrivée d'un Signal de niveau 0, cause 0 pendant la phase précédente;

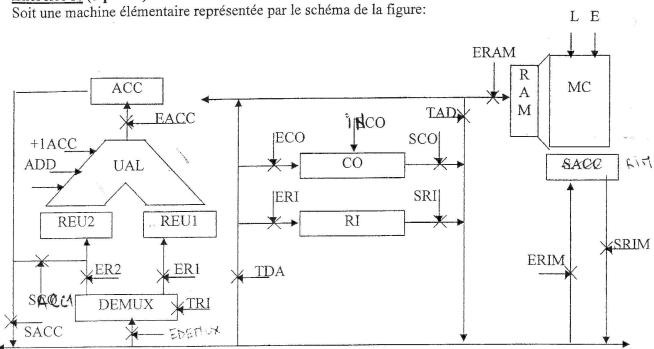
Questions:

- 2. Faire un schéma complet de la séquence en affectant à chaque étape une étiquette (exemple : Instant A, Instant B...). Identifiez clairement chacune des étapes importantes de la séquence comme vous l'avez vu en cours.
- 3. Indiquer le contenu de la pile et du registre masque à chaque instant. Ajouter une bascule pour le niveau 4 dans le registre masque.

Rédigez les parties I et II sur des copies séparées.

Les exercices appartenant à des parties différentes et rédigés sur la même copie ne seront pas corrigés.





REU1 et REU2 sont des registres

DEMUX: Demultiplexeur dont l'entrée adresse est la microcommande TRI

Si TRI = 0, alors l'entrée du demultiplexeur est envoyée vers l'entrée du registre REU1;

Sinon, l'entrée du demultiplexeur est envoyée vers l'entrée du registre REU2;

CHA: Chargement de l'accumulateur avec le contenue du registre REU1;

+1ACC: incrémentation de l'accumulateur

Question:

Donner les micro-instructions et microcommandes de l'instruction de <u>format court</u> permettant <u>l'addition</u> en mode <u>direct</u> du contenu de l'accumulateur avec l'opérande contenue dans le champ adresse de l'instruction.

<u>Utilisez uniquement la feuille page 4 qui vous est remise pour répondre à cet exercice. Détailler les microcommandes générées par le séquenceur.</u>

Rédigez les parties I et II sur des copies séparées.

Les exercices appartenant à des parties différentes et rédigés sur la même copie ne seront pas corrigés.

*** Bon courage ***

Partie II:

Rédigez les pares I et II sur des copies séparées. Les exercices appartenant à des arties différentes et rédigés sur la même copie nue saont pas corrigés.

Exercice 2: (6 points)

Soit une machine disposant d'un système interruptions hiérarchisé avec 4 niveaux. Les niveaux scent répartis comme suit:

- Niveau 0 (le plus prioritaire) : 2 mases.
- Niveau 1 : 4 moes utilisées par 4 contrôleurs d'E/S.
- Niveau 2 : 2 mises.
- Niveau 3 (le moins prioritaire) : 4 mars.

Question 1:

Faire un schéma détaillé du système d'

Question 2:

La reconnaissance du niveau d'interration le plus prioritaire se fait directement par un circuit CRN: le numéro du hiveau le plus primaire est directement donné à l'UC par le circuit CRN (figure 1). Faire la table de vérité et le mêma du circuit CRN.

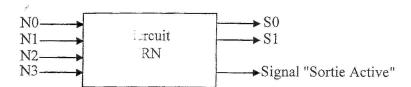


Figure 1: CRN - Cruit de Reconnaissance des Niveaux