University of Guilan Computer Engineering Department

Computer-Aided Design Homework #3 Spring 2022

نكات مهم:

- Active HDL مربوط به آن پیادهسازی و $oldsymbol{restbench}$ استفاده از VHDL مربوط به آن پیادهسازی و $oldsymbol{restbench}$
 -) یک فایل **گزارش** ایجاد نموده و **خروجی های شبیهسازی** و **توضیحات** مورد نیاز را در آن قرار دهید.
- ۳) تمام فایلهای VHDL و تستبنچ و فایل گزارش را در یک پوشه با نام "CAD_HW03_Name" قرار دهید و rar کنید.
- ۴) فقط یک فایل rar شده به اَدرس https://www.dropbox.com/request/3knDRN3iOOxdTWABo7Nh ارسال کنید.
- ۱- در مورد دستورات inertial و transport و reject تحقیق کنید. در نهایت کدی بنویسید که دستورات زیر را انجام دهد. نتایج شبیه سازی را در گ**زارش** نشان دهید و شکل موج هر یک از خروجیها (۲۱ تا ۲۶) را تحلیل کنید.

 $Y1 \leq qin;$

Y2 <= qin after 1ns;

Y3 <= inertial qin after 1ns;

Y4 <= transport qin after 1ns;

Y5 <= reject 500ps inertial qin after 1ns;

در testbench، ورودی خود را به شکل زیر در نظر بگیرید.

qin <= '0', '1' after 10 ns,'0' after 12 ns,'1' after 15 ns,'0' after 15.8 ns,'1' after 18 ns,'0' after 18.4 ns, '1' after 21 ns,'0' after 25 ns, '1' after 25.6ns;

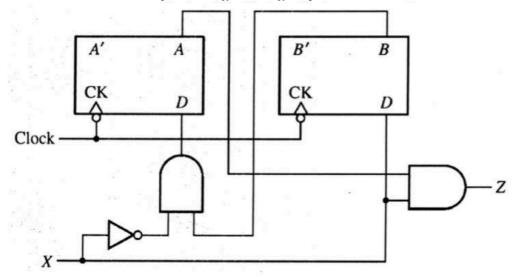
• **در گزارشتان**، نتایج را تحلیل کنید و رفتار خروجیها را توضیح دهید.

DataIn ورودیهای Command ،Reset ،Clk (دو بیتی) و درای ورودیهای Command ،Reset ،Clk (دو بیتی) و کنید که دارای ورودیهای کنید که دارای ورودی کنید. سپس هرگاه (۶ بیت) و خروجی DataOut (۶ بیت) باشید. ورودی باشید. ورودی باشید (در لبه کلاک). هرگاه 11 شید، شیمارنده به سیمت بالا بشمارد، و اگر 10 شد، داده ورودی را در بیت به سمت راست شیفت دهد (در حالت 00 مقدار شمارنده تغییر نکند).

رورودی Reset نیز برای مدار A و A و A و خروجیها A و خروجیها نیز برای مدار (ورودی Reset نیز برای مدار قرار دهید).



University of Guilan Computer Engineering Department



مهلت تحویل: شنبه ۱۷ اردیبهشت ۱۴۰۱، تا ساعت ۲۳:۵۵

ارسال کنید. PDF اوسال کنید. https://www.dropbox.com/request/3knDRN3iOOxdTWABo7Nh ارسال کنید.

موفق باشید زهرا احمدی، حسنا حبیبی، پویا کاوش مهدی امینیان