

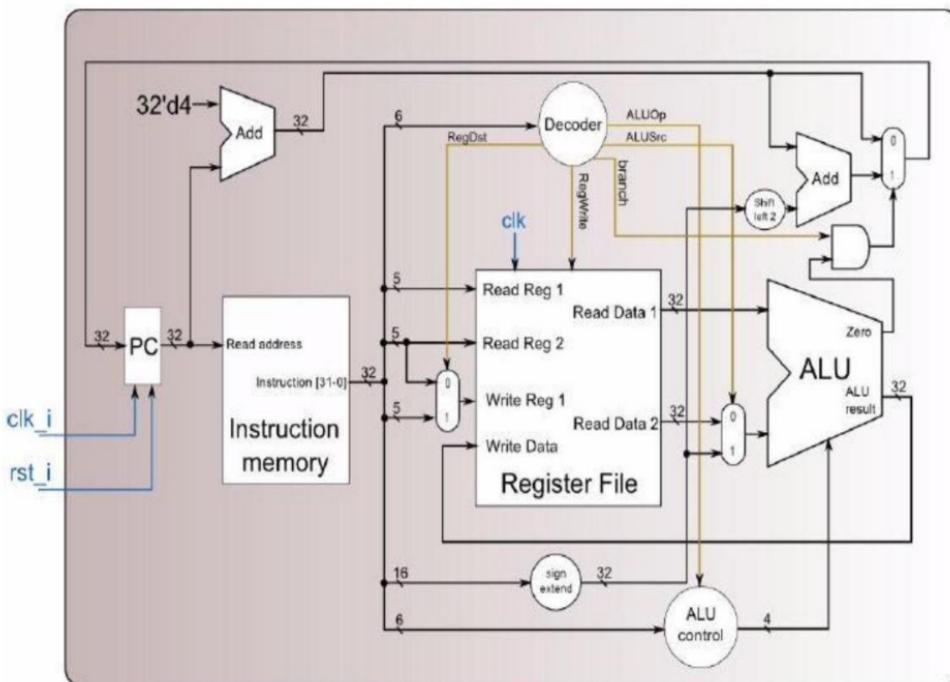
Computer Organization

Lab2

Name : 陳宥安

ID : 109550073

Architecture diagrams:



Top module: Simple_Single_CPU

基本上我就是按照pdf上的電路圖照刻，在下個部份會稍微敘述一下每個元件部份在幹嘛。

Hardware module analysis:

以下針對各個檔案(元件)做簡單說明：

Adder1, Adder2: 就是兩個加法器($a+b$)。

MUX: 就是個選擇器。

ProgramCounter: 存答案的地方counter。

InstructionMemory: 讀取MIPS指令。

Decoder: 判斷MIPS是哪種format、判定要做何種instruction，並decode出一些訊號供續使用。

RegisterFile: 靠Decoder傳入判斷instruction是哪種format來決定ALU的輸入值。

SignExtend: 如果instruction為i-format要做extension。

ALU: 就是個ALU，跟上個Lab一樣。

ShiftLeft2: 就是個shifter，向右shift兩位。

Finished part:

```

CO_P2_Result.txt
~/Desktop/CO_LAB2...
1 r0= 0
2 r1= 10
3 r2= 4
4 r3= 0
5 r4= 0
6 r5= 6
7 r6= 0
8 r7= 0
9 r8= 0
10 r9= 0
11 r10= 0
12 r11= 0
13 r12= 0

```



```

CO_P2_Result.txt
~/Desktop/CO_LAB2...
1 r0= 0
2 r1= 1
3 r2= 0
4 r3= 0
5 r4= 0
6 r5= 0
7 r6= 0
8 r7= 14
9 r8= 0
10 r9= 15
11 r10= 0
12 r11= 0
13 r12= 0

```

如圖，輸出正常。

Problems you met and solutions:

基本上我沒遇到神麼太大的問題，如果要說的話就是一開始答案是錯的，因為decoder的輸出值很多，一個一個要對著pdf附的表刻，一個沒注意就key錯了，讓我debug底了很久，最後在Simple_Cycle_CPU接線時也很辛苦（線有夠多）。

Summary:

總而言之，又是一次辛苦的Lab，只可惜這次的Testbench中沒有貓貓了，還以為我沒做完@@，也辛苦助教了。