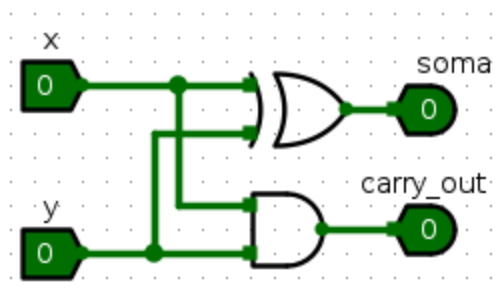


1 e 2



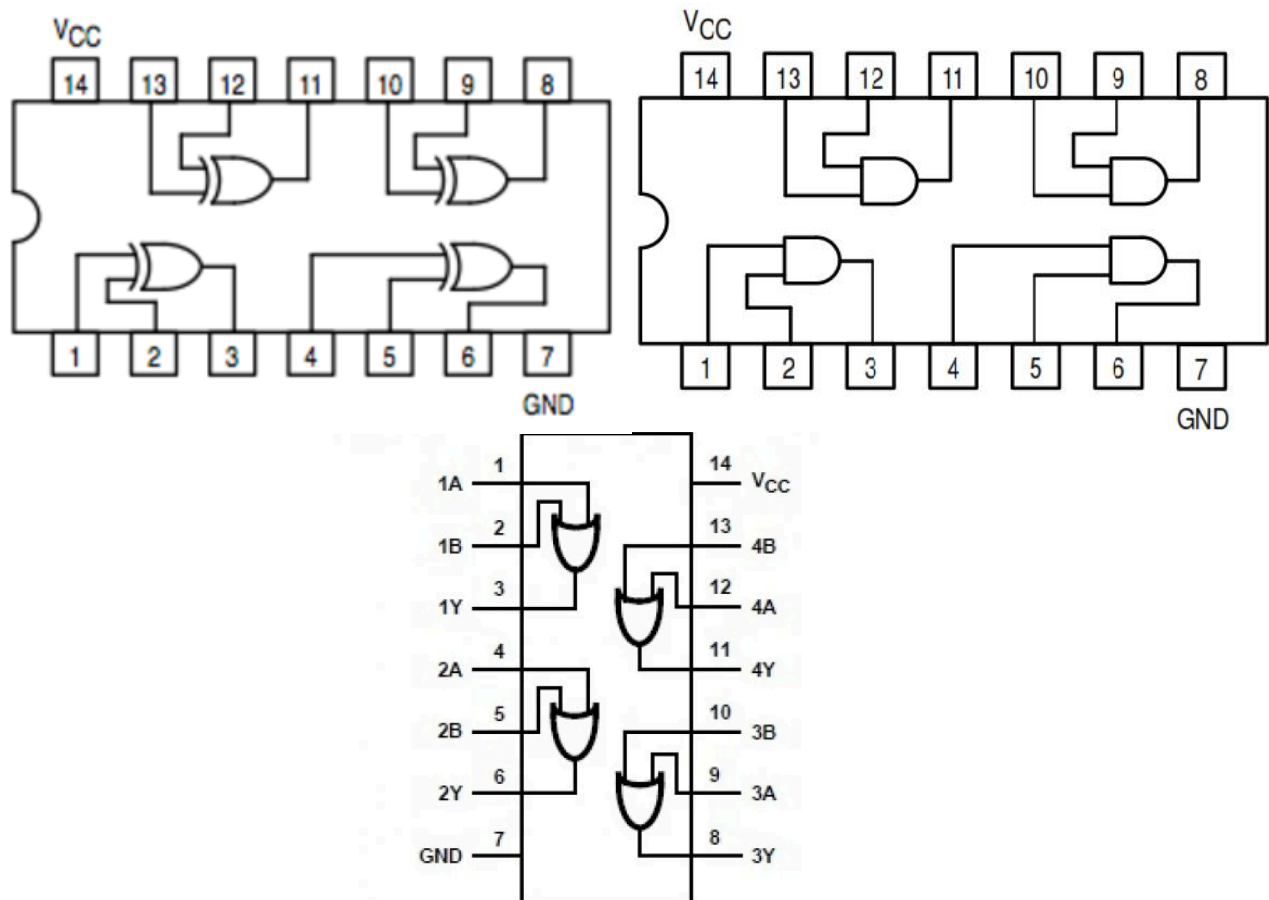
x	y	soma	carry_out
0	0	0	0
0	1	1	0
1	0	1	0
1	1	0	1

3. XOR = 74HC86

AND = 74HC08

OR = 74HC32

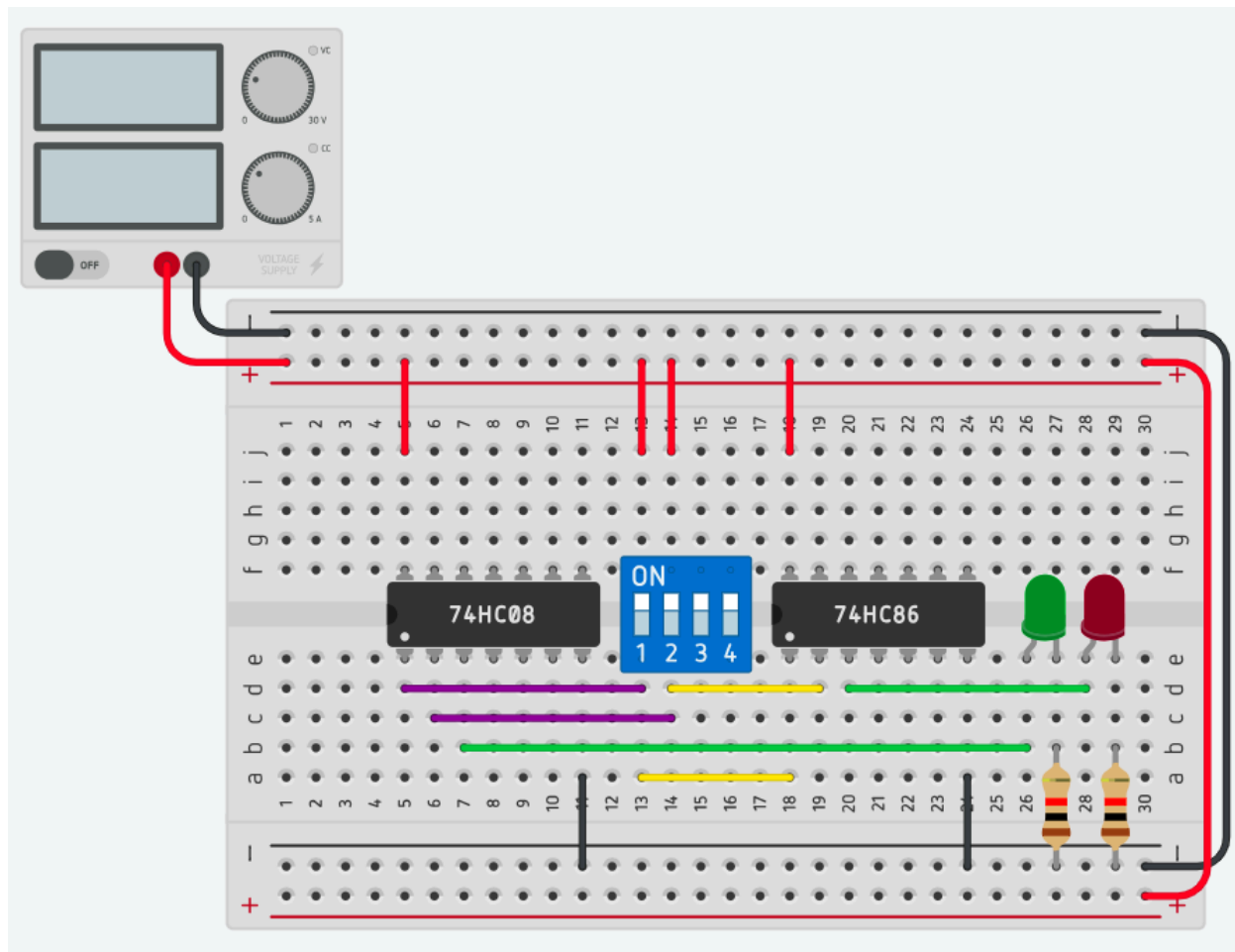
4.



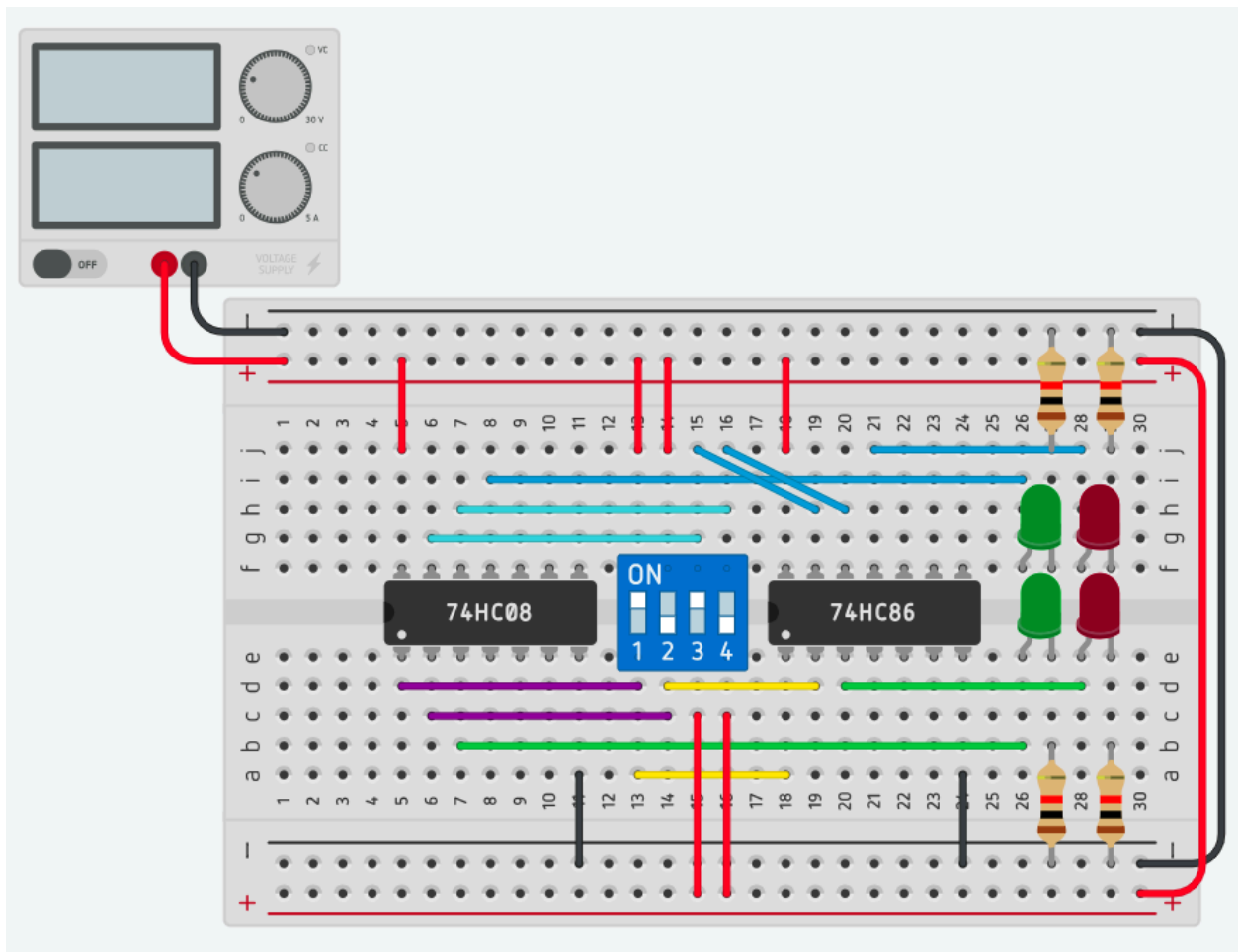
5.

Pergunta 1: Quando uma das entradas de uma porta lógica não está conectada, ela está flutuando e pode ficar sujeita a interferências, o que pode resultar em um comportamento imprevisível da porta lógica

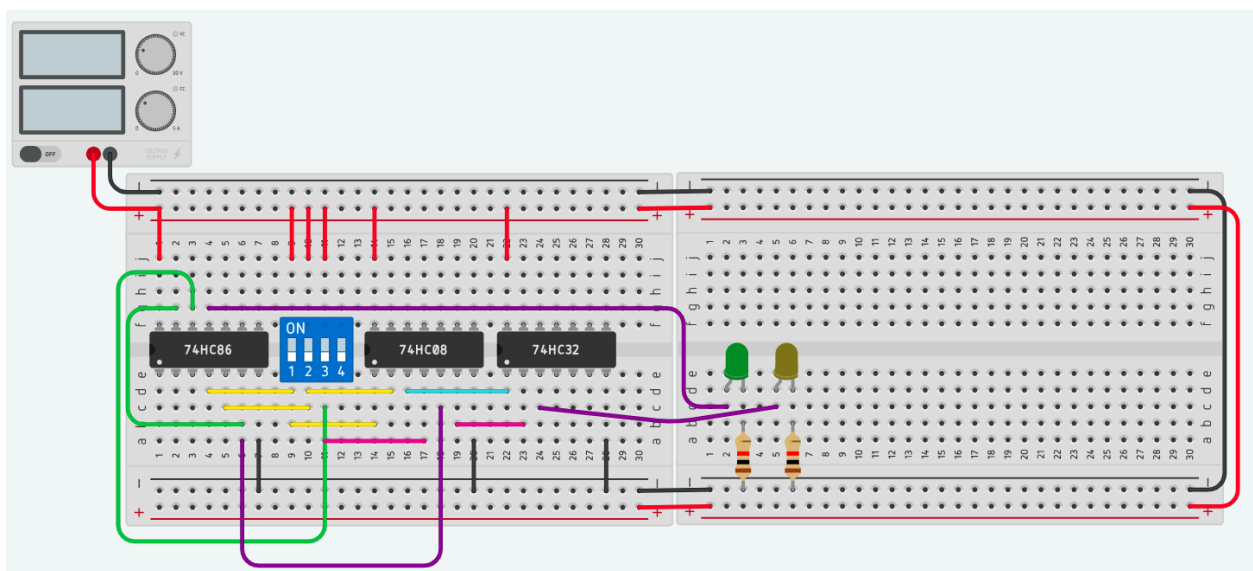
6.



7.



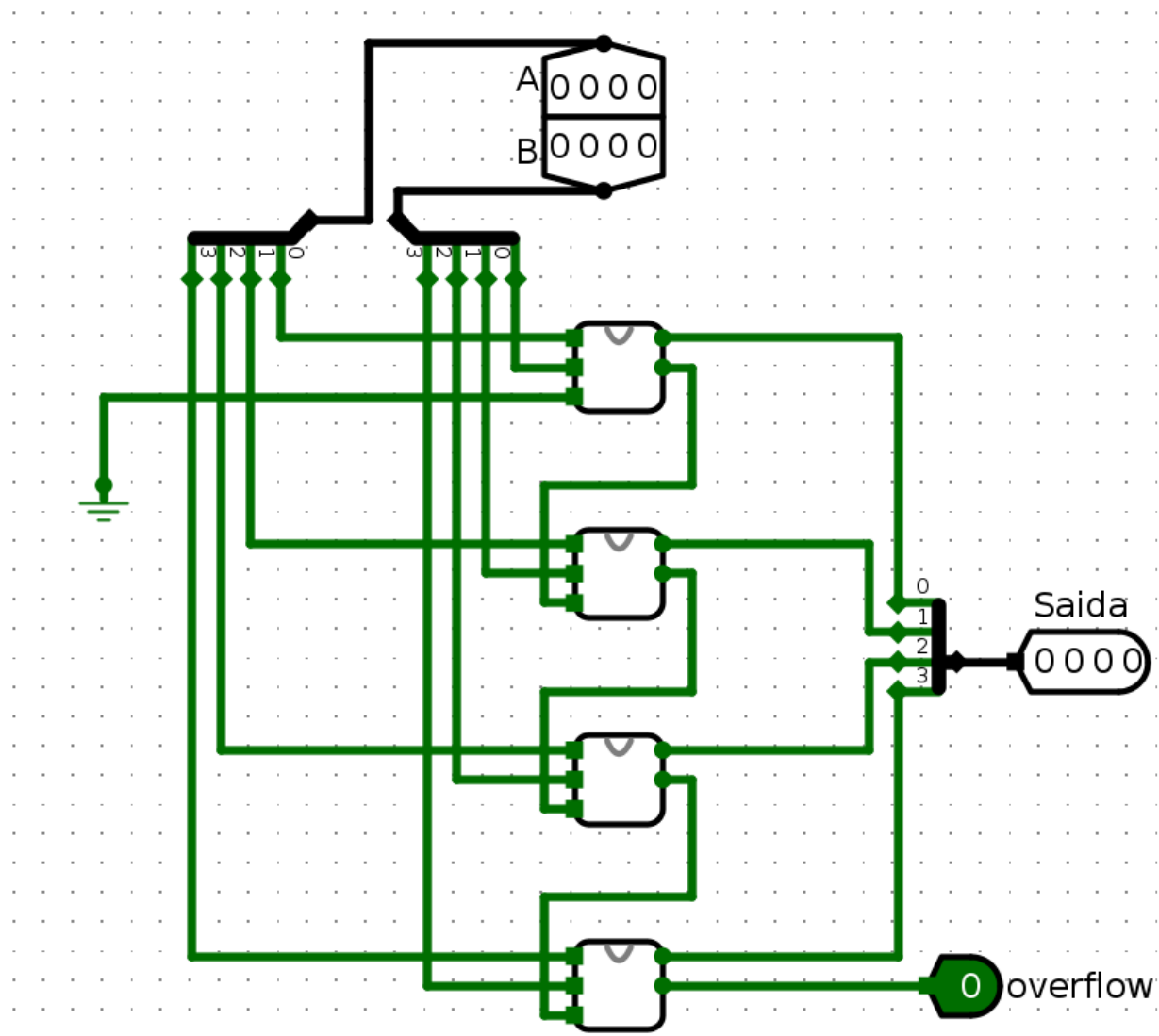
8.



9.

A	B	Ci	S	Co
0	0	0	0	0
0	0	1	1	0
0	1	0	1	0
0	1	1	0	1
1	0	0	1	0
1	0	1	0	1
1	1	0	0	1
1	1	1	1	1

10.



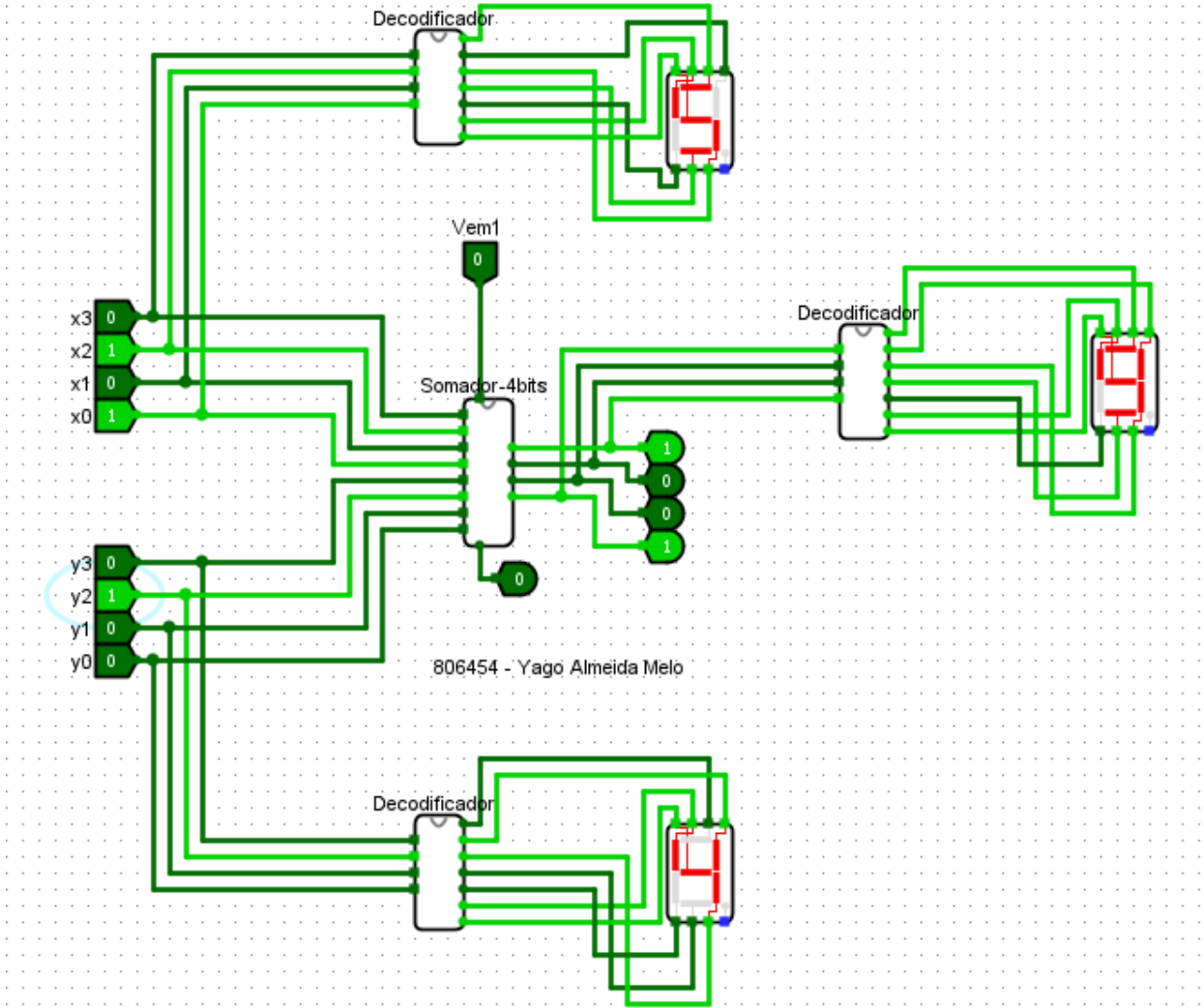
O somador de 4 bits realiza somas através da utilização de 4 somadores completos de 1 bit. Cada Somador recebe três entradas e produz duas saídas.

-Entradas:

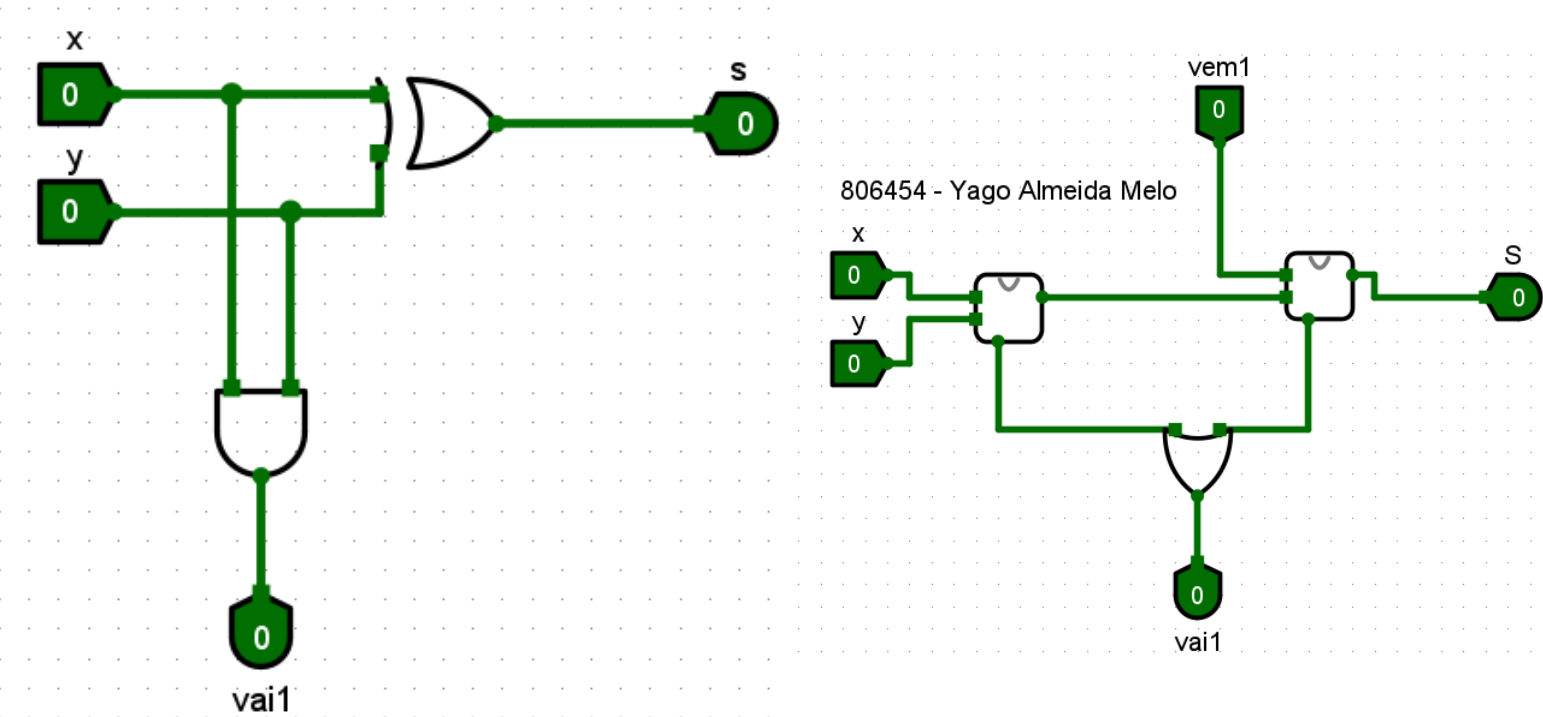
- A
- B
- Carry In

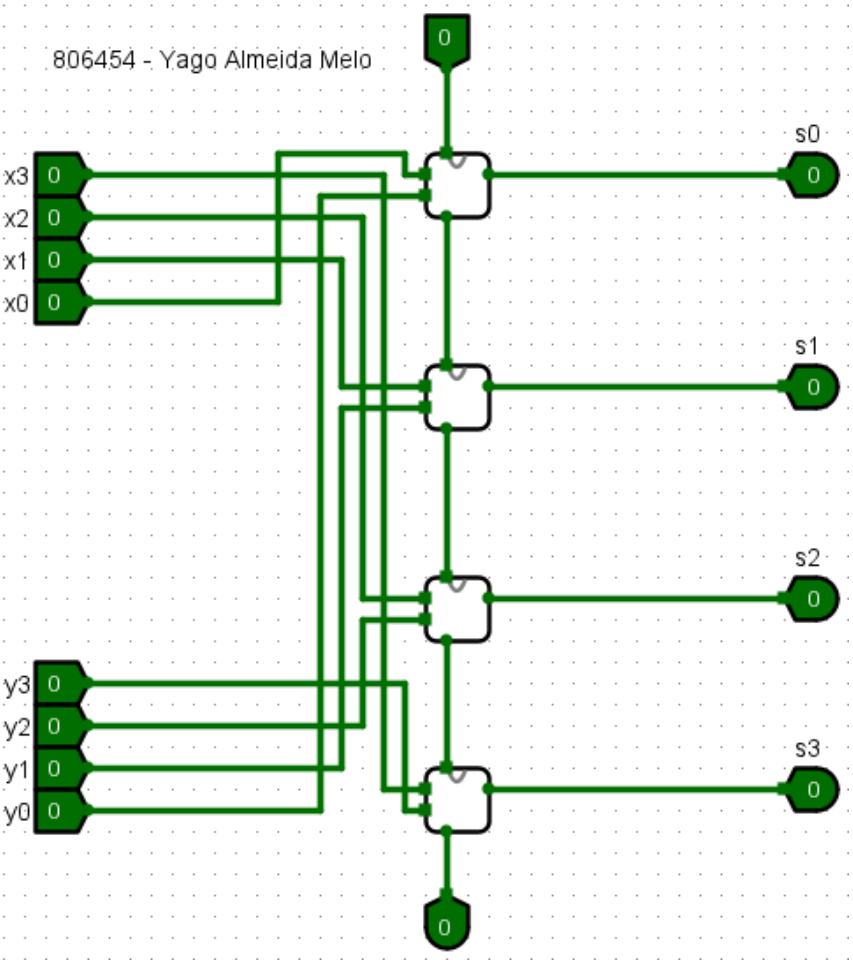
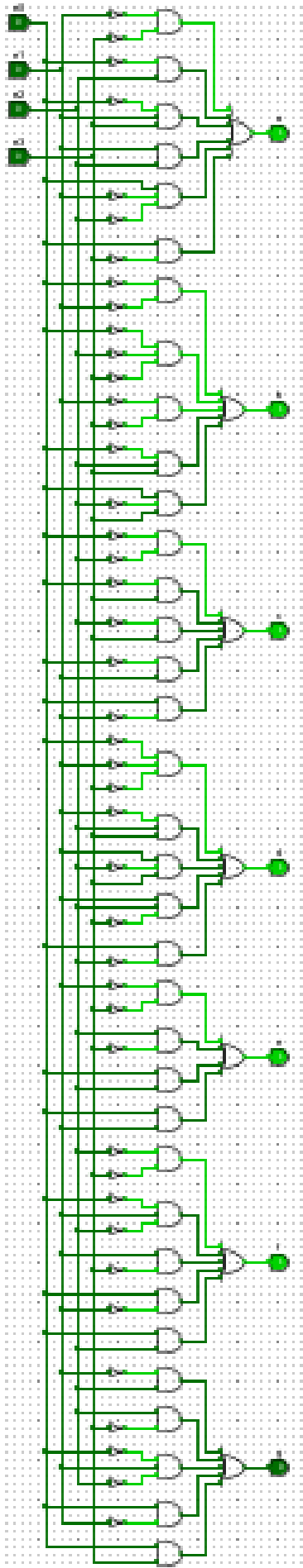
-Saídas:

- Soma
- Carry out



806454 - Yago Almeida Melo





Perguntas

2) O problema de tempo associado a esse somador é que cada um deles levaria 30 ns para gerar o resultado. Sabendo que estamos utilizando 4 somadores de 1 bit, o primeiro levaria 30 ns e os outros dependem do resultado do anterior, assim levariam 20 ns cada. Portanto, o tempo irá aumentar à medida que colocamos mais somadores.

3) Soma = 80ns = (20+20+20+20)

Vai um = 90ns = (30+20+20+20)

4) Para um somador de 32 bits:

Soma = 640ns = (20 * 32)

Vai um = 650ns = (30 + (20*31))

5) $650\text{ns} = 1 / 650 \cdot 10^{-9} = 1 / 0,65 \cdot 10^{-6} = 1,5385 \text{ MHz}$

6) Uma estratégia para a soma ficar mais veloz é o Carry-Look-Ahead (CLA), que ao invés de esperar a propagação entre carries de forma sequencial, analisamos o carry de cada estágio em paralelo, diminuindo o tempo da soma em geral, porém gastando mais espaço