

试题 34 (2015 年上半年上午试题 5)

总线宽度为 32bit, 时钟频率为 200MHz, 若总线上每 5 个时钟周期传送一个 32bit 的字, 则该总线的带宽为 (5) MB/s。

- (5) A. 40 B. 80 C. 160 D. 200

答案: C

解析: 频率为 200MHz, 每 5 个时间周期传一个字, 则 1 秒内可传送 $200\text{M}/5=40\text{M}$ 次, 每次 32bit, 4 个字节, 得出总线带宽为 $40\text{M} \times 4=160\text{MB/s}$ 。

试题 35 (2015 年上半年上午试题 6)

以下关于指令流水线性能度量的叙述中, 错误的是 (6)。

- (6) A. 最大吞吐率取决于流水线中最慢一段所需的时间
B. 如果流水线出现断流, 加速比会明显下降
C. 要使加速比和效率最大化, 应该对流水线各级采用相同的运行时间
D. 流水线采用异步控制会明显提高其性能

答案: D

解析: 异步流水线是指, 流水线输出端任务流出的顺序与输入端任务流入的顺序可以不同, 允许后进入流水线的任务先完成。这种流水线又称为乱序流水线、无序流水线、错序流水线。CPU 层次的东西, 不会对上层产生结果性的影响, 但乱序执行与分支预测会对程序的效率产生影响, 因为每一次分支判错, 都会丢弃计算的结果。

试题 36 (2014 年下半年上午试题 1)

三总线结构的计算机总线系统由 (1) 组成。

- (1) A. CPU 总线、内存总线和 IO 总线 B. 数据总线、地址总线和控制总线
C. 系统总线、内部总线和外部总线 D. 串行总线、并行总线和 PCI 总线

答案: B

解析: 总线线路都可以被归为三类, 即数据总线、地址总线和控制总线。

试题 37 (2014 年下半年上午试题 2)

计算机采用分级存储体系的主要目的是为了解决 (2) 的问题。

- (2) A. 主存容量不足 B. 存储器读写可靠性
C. 外设访问效率 D. 存储容量、成本和速度之间的矛盾

答案: D

解析: 为了解决对存储器要求容量大、速度快、成本低三者之间的矛盾, 目前通常采用多级存储器体系结构, 即使用高速缓冲存储器、主存储器和外存储器。高速缓冲存储器高速存取指令和数据, 存取速度快, 但存储容量小。主存储器存放计算机运行期间的大量程序和数据, 存取速度较快, 存储容量不大。外存储器存放系统程序和大型数据文件及数据库, 存储容量大, 成本低。

试题 38 (2014 年下半年上午试题 3)

属于 CPU 中算术逻辑单元的部件是 (3)。

- (3) A. 程序计数器 B. 加法器 C. 指令寄存器 D. 指令译码器