

试题4 (2017年下半年上午试题5)

计算机系统的主存主要是由 (5) 构成的。

- (5) A. DRAM B. SRAM C. Cache D. EEPROM

答案: A

解析: DRAM(Dynamic Random Access Memory), 即动态随机存取存储器, 是最为常见的系统内存。SRAM 是英文 Static RAM 的缩写, 它是一种具有静止存取功能的内存, 不需要刷新电路即能保存它内部存储的数据, 用来作为高速缓存存储器, 即 Cache。EEPROM, 一般用于即插即用(Plug&Play), 常用在接口卡中, 用来存放硬件设置数据。

试题5 (2017年下半年上午试题6)

以下关于海明码的叙述中, 正确的是 (6)。

- (6) A. 海明码利用奇偶性进行检错和纠错
B. 海明码的码距为 1
C. 海明码可以检错但不能纠错
D. 海明码中数据位的长度与校验位的长度必须相同

答案: A

解析: 海明码是奇偶校验的一种扩充。它采用多位校验码的方式, 这些校验位中的每一位都对不同的信息数据位进行奇偶校验, 通过合理地安排每个校验位对原始数据进行校验位组合, 可以达到发现错误、纠正错误的目的。

试题6 (2017年下半年上午试题7)

计算机运行过程中, CPU 需要与外设进行数据交换。采用 (7) 控制技术时, CPU 与外设可并行工作。

- (7) A. 程序查询方式和中断方式
B. 中断方式和 DMA 方式
C. 程序查询方式和 DMA 方式
D. 程序查询方式、中断方式和 DMA 方式

答案: B

解析: 程序查询方式是按顺序执行的方式, 由 CPU 全程控制, 因此不能实现外设与 CPU 的并行工作。在外设做好数据传送之前, CPU 可做自己的事情。发出中断请求之后, CPU 响应才会控制其数据传输过程, 因此能一定程度上实现 CPU 和外设的并行。而 DMA 方式由 DMA 控制器向 CPU 申请总线的控制权, 而获得 CPU 的总线控制权之后, 由 DMA 代替 CPU 控制数据传输过程。

试题7 (2017年上半年上午试题1)

CPU 执行算术运算或者逻辑运算时, 常将源操作数和结果暂存在 (1) 中。

- (1) A. 程序计数器(PC) B. 累加器(AC)
C. 指令寄存器(IR) D. 地址寄存器(AR)

答案: B

解析: 由本题考查计算机组成原理中的 CPU 构成。