

1 目的

実機デモおよび回路シミュレータを用いた回路設計・解析を通じて、アナログ信号をパルス信号で変調・復調するパルス符号変復調（PCM）回路の仕組みと、その動作原理を習得することを目的として本実験を実施した。

2 原理

2.1 パルス符号変・復調

図 1 に PCM 変・復調回路の基本方式を示す。PCM 変調回路は、入力切換回路で選択された入力信号を標本化パルスにより標本化（サンプリング）する標本化回路、標本化された入力信号を量子化レベルに変換する量子化回路、量子化レベルを 2 進符号化信号に変換する符号化回路、および同期信号・チャンネル信号を挿入して送信する送信回路より構成される。

一方、PCM 復調回路は、受信信号からチャンネル信号と PCM 変調信号を分離する分離回路、分離されたチャンネル信号を解読するチャンネル判別回路、PCM 変調信号を並列信号に変換する符号変換回路、並列信号に変換された PCM 変調信号をチャンネル別に復調する D/A 変換器、および不要な高周波成分を除去する LPF（ローパスフィルタ）回路より構成される。

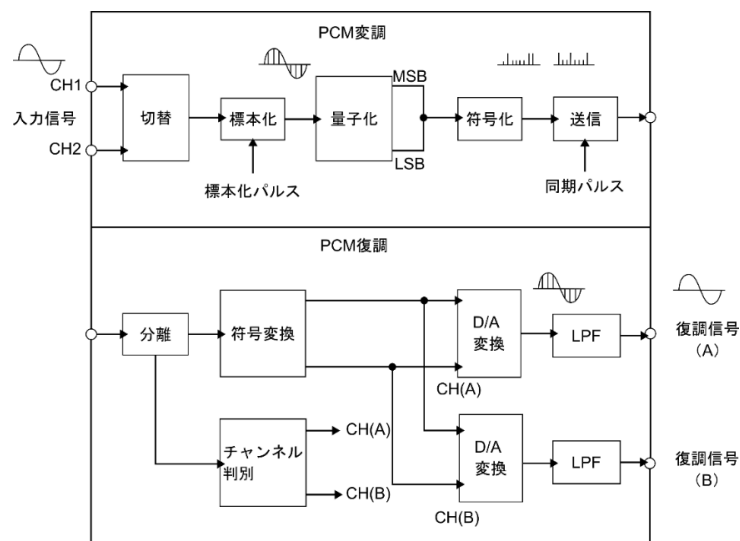


図 1 PCM 通信の基本方式

2.2 タイミングパルス発生回路

タイミングパルス発生回路は、1 つの発振器を基準として、装置各部に必要なタイミングパルスを供給する回路である。図 2 にタイミングパルス発生回路の回路図およびその動作を表すカルノー図を示す。

カウンタ IC である U3 (SN74LS162) の CLK 端子には、U1 より周波数 125 kHz のクロックパルスが入力されている。U3 はこのパルスをカウントし、所定のカウント数に達すると RCO 端子からキャ

リーオーバー信号（CO）を出力する．図 2 において，この RCO 信号は後段の JK フリップフロップ回路へ入力される．

JK フリップフロップ回路では，J および K 入力の双方が High レベルに固定されているため，クロック入力（1 番ピン）に信号が立ち上がるたびに，出力 Q の状態が反転する動作（トグル動作）となる．すなわち，U1 のクロックパルスが一定数カウントされ RCO から信号が出力されるたびに，Q 出力である T1 信号が反転を繰り返す．

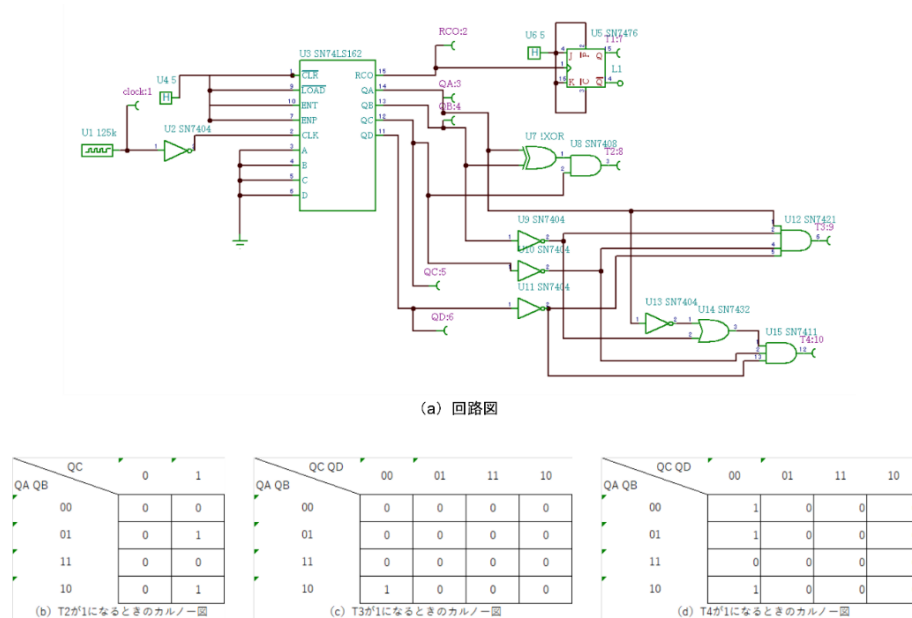


図 2 タイミングパルス発生回路とカルノー図

2.3 切換回路

PCM 通信を多重化するための入力切換回路を図 3 に示す．本回路は，上段と下段に配置された 2 チャンネルの入力信号源を切り替えて出力する機能を持つ．この出力信号が次段の標本化回路への入力となる．

U1 のクロック信号によってアナログスイッチ SW3 および SW4 のオン・オフが制御される．クロックが Low レベルのときは SW3 がオン，SW4 がオフとなり，上段の信号源（50 Hz 正弦波）が Vout に出力される．逆にクロックが High レベルのときは SW3 がオフ，SW4 がオンとなり，下段の信号源（100 Hz 正弦波）が出力される．このように，複数のチャンネル信号を時分割で切り替えて標本化回路へ送出することで，多重化を実現している．

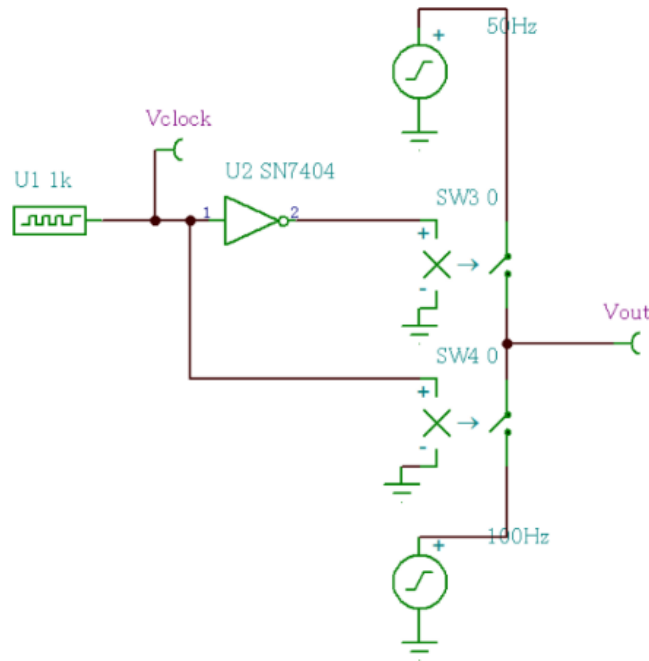


図3 切換回路

2.4 標本化回路（サンプル&ホールド回路）

標本化回路は，アナログ信号を一定の時間間隔でサンプリングし，次のサンプリングタイミングまでその電圧値を保持（ホールド）する回路である．回路図を図4に示す．

U1のクロックパルスがHighレベルとなる期間，SW1がオンとなり，入力信号（変調波）によってコンデンサC1が充電される．これによりC1の端子電圧は入力信号の瞬時値に追従する．その後，クロックパルスがLowレベルとなりSW1がオフになっても，後段のオペアンプ（ボルテージフォロワ構成）の入力インピーダンスが極めて高いため，C1に蓄えられた電荷は保持され，Voutには一定の電圧が出力され続ける．このホールド期間中に，Voutの電圧値はA/Dコンバータによってデジタル信号へ変換される．このサイクルを繰り返すことで，連続的なアナログ信号が離散的な階段状波形へと変換される．

なお，図中の抵抗R1 (1MΩ) は回路シミュレーション上の安定性を確保するために挿入されたものであり，理想的な動作原理上は開放（無限大）とみなして差し支えない．実際にR1を除去してシミュレーションを行った結果を図5に示すが，波形に変化は見られない．

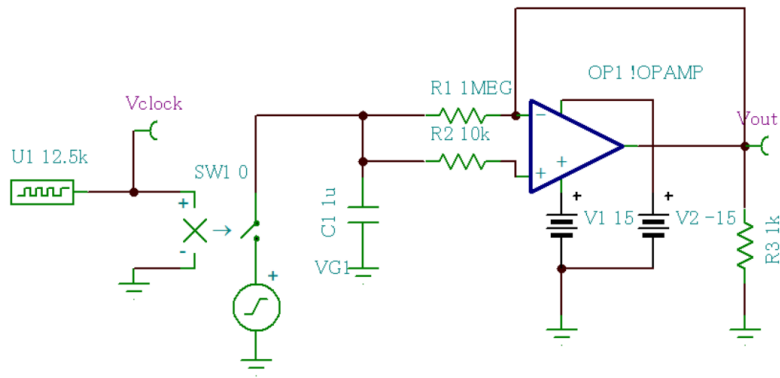


図 4 標本化回路（サンプル&ホールド回路）

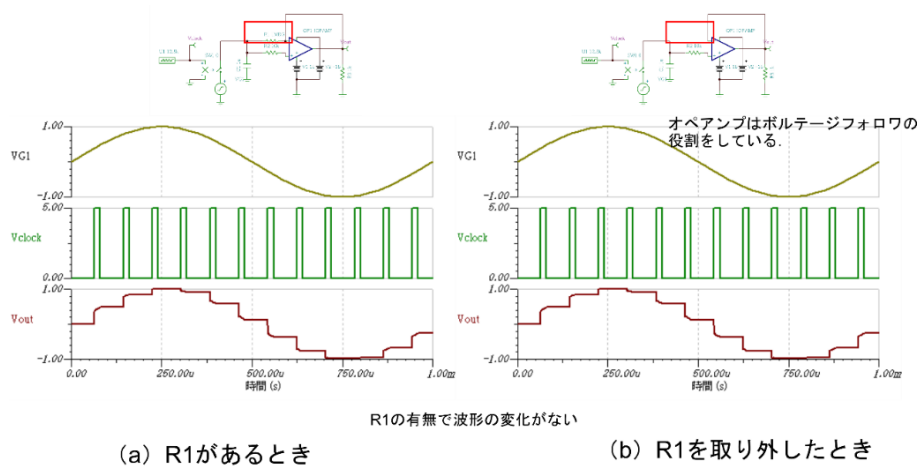


図 5 サンプル&ホールド回路における R1 の影響検証

2.5 シフトレジスタ（パラレルシリアル変換）

8 ビットの並列データを直列データに変換し、順次送信するための回路を図 6 に示す。

本来、U17～U24 の入力端子には A/D 変換された 8 ビットのデジタル信号が入力されるが、本実験では動作確認のため、手動スイッチ（SW-HL1～8）を接続している。ロード信号 T3 が入力されるタイミングでスイッチの状態がシフトレジスタ U25 (74199) に取り込まれ、その後 Clock 信号に同期して OUTPUT 端子からデータが 1 ビットずつシリアル出力される。

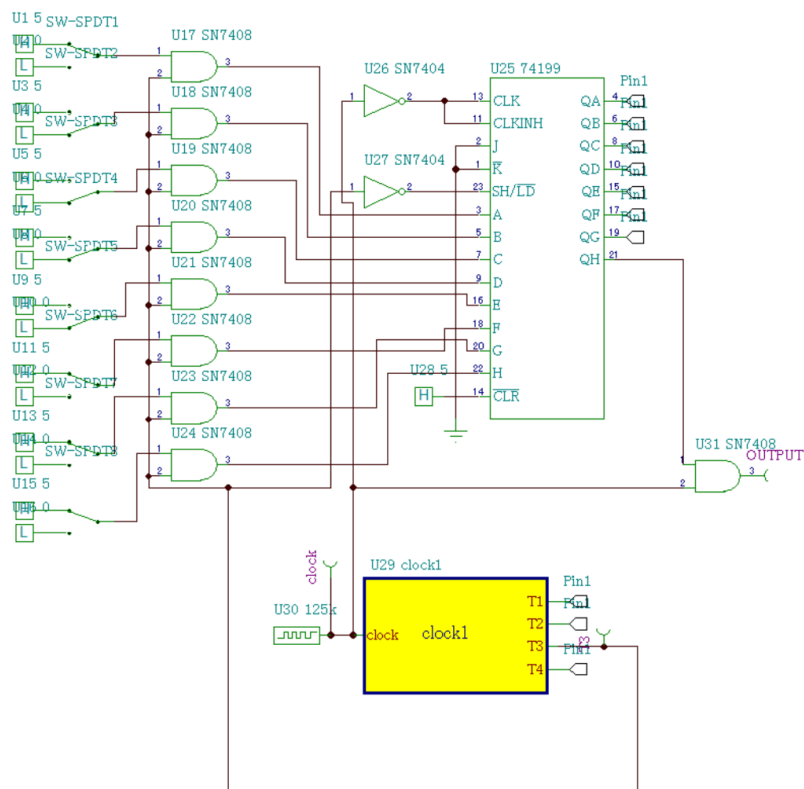


図 6 シフトレジスタ（パラレルシリアル変換回路）

2.6 波形合成・分離回路

実際の通信装置ではデータ信号とチャンネル信号を合成して伝送するが、本実験ではクロック信号 T2 および T3 を用いて、波形の合成と分離の動作原理を確認する。回路図を図 7 に示す。

まず、T3 信号を Ideal inverter で反転させ、その出力と T2 信号を Ideal adder で加算することで合成波形 Vmix を生成する。

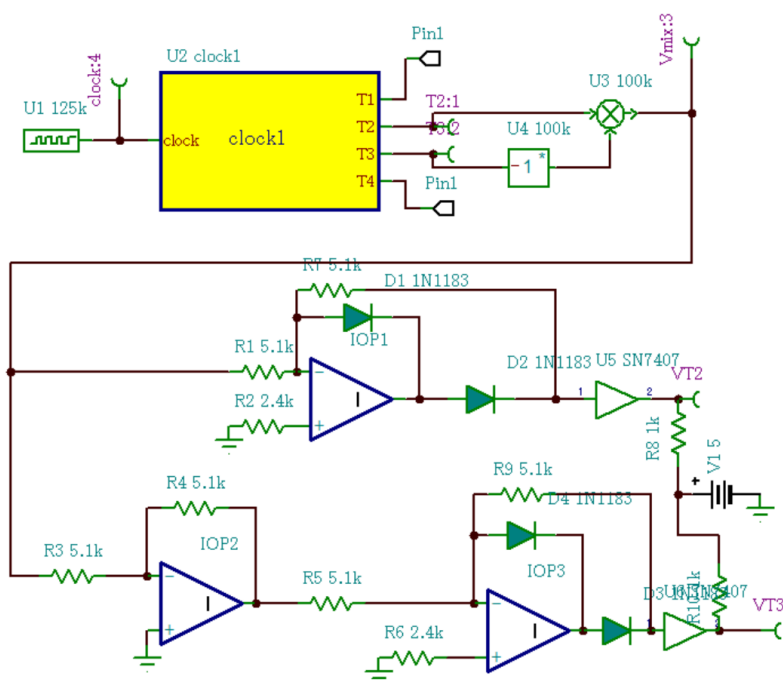


図 7 波形合成・分離回路

受信側の分離回路では、理想ダイオードと反転増幅器を用いて元の信号を復元する。この動作原理を図 8 の等価回路を用いて説明する。

- V_{mix} が 0 V の場合：電源 V1 (5 V) によりダイオードが導通し、VT2 および VT3 端子は接地電位となるため、出力は 0 V となる (図 8(b), (c))。
- V_{mix} が 5 V の場合：上側のダイオードは逆バイアスとなりオフ、下側のダイオードは反転増幅回路を介してオンとなる。その結果、VT3 には -5 V が現れるが、最終段の反転増幅器により 5 V として出力される (図 8(d))。
- V_{mix} が -5 V の場合：上側のダイオードがオン、下側がオフとなり、VT2 経由で信号が取り出され、同様に反転されて 5 V が出力される (図 8(f))。

このように、合成波形 V_{mix} から、T2 成分は VT3 へ、T3 成分は VT2 へと分離して取り出すことが可能である。

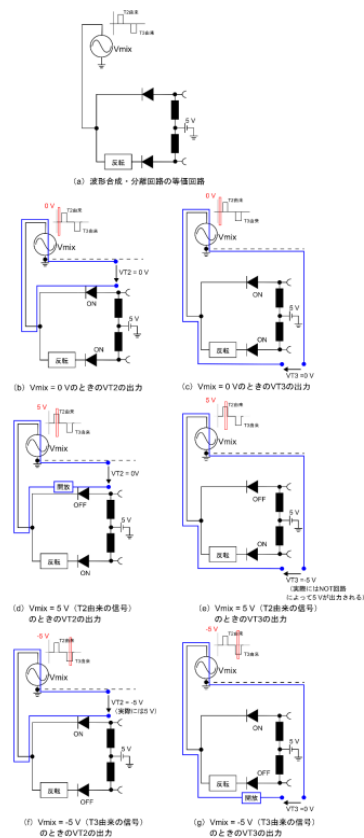


図 8 波形合成・分離回路の動作原理

2.7 AD-DA 変換回路，ローパスフィルタ

A/D 変換および D/A 変換を行う回路を図 9 に示す．信号源 VG1 より交流信号 ($V_m = 5\text{ V}$, $f = 500\text{ Hz}$) を供給する．A/D コンバータ U10 は負電圧の入力に対応していないため，前段の Ideal adder にてオフセット電圧 6 V を加算し，信号全体が正電圧となるようにレベルシフトを行う．

U1 (74199) はラッチ回路として機能し，クロック T2 の立ち下がりエッジでデータを取り込み，High 区間その値を保持する．

A/D 変換されたデジタルデータは，D/A コンバータ MV95308 に入力され再度アナログ信号へ変換される．ここで，入力時に加算したオフセット分をキャンセルするため，Ideal subtracter を用いて出力から 6 V を減算する．D/A 変換直後の出力波形 VDA は階段状であるため，最終段のローパスフィルタ (LPF) を通して高調波成分を除去し，滑らかなアナログ波形に復調する．

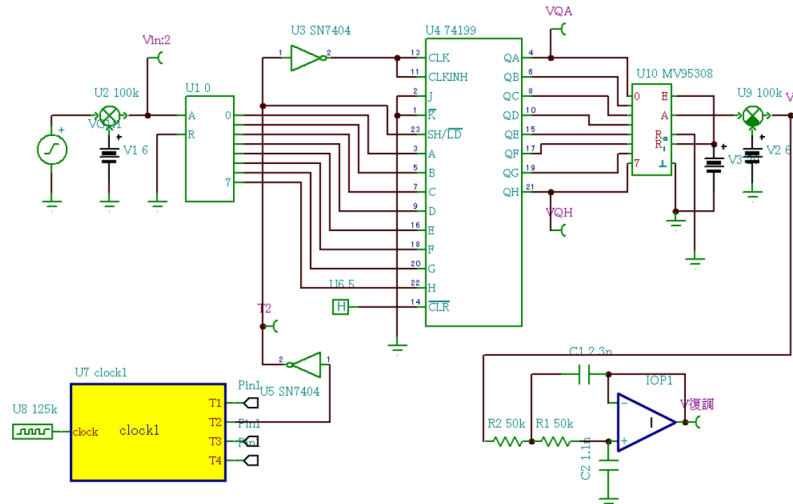


図9 AD・DA変換回路とローパスフィルタ

3 実験方法

本実験では、回路シミュレーションソフト「TINA-TI」を用いた。まず、図2に示したタイミングパルス発生回路からクロック源と電圧ピンを取り外し、マクロピンを接続した回路を作成した（図10）。この回路を「新規マクロ・ウィザード」機能を用いてマクロ化（サブサーキット化）し、以降の実験で部品として使用できるように保存した。

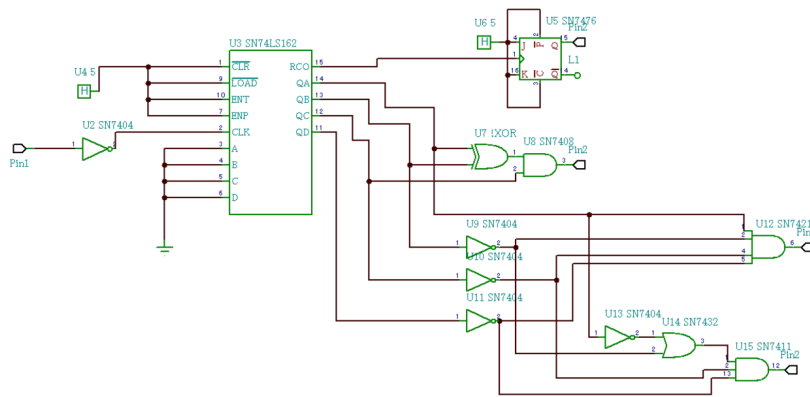


図10 タイミングパルス発生回路のマクロ化

続いて、図2から図9（図5,8を除く）に示した各機能ブロックの回路をシミュレータ上で構築した。解析メニューより「過渡解析」を実行し、各部の電圧波形を観測した。また、図6のシフトレジスタについては、入力スイッチ（SW-HL）の設定値を変更し、OUTPUT端子からのシリアル出力波形が入力データに対応して変化することを確認した。

4 使用機器

本実験では，以下のソフトウェアを使用した．

- シミュレーションソフト：TINA-TI (DesignSoft / Texas Instruments)

5 実験結果および考察

5.1 タイミングパルス発生回路

タイミングパルス発生回路（図 2）の過渡解析結果を図 11 に示す．観測された波形を確認すると，T1 出力は RCO 信号が出力されるタイミングで反転動作を行っている．これは図 2 に示した JK フリップフロップの真理値表およびタイムチャートの動作と一致しており，回路が設計通り正常に動作していることが確認できた．

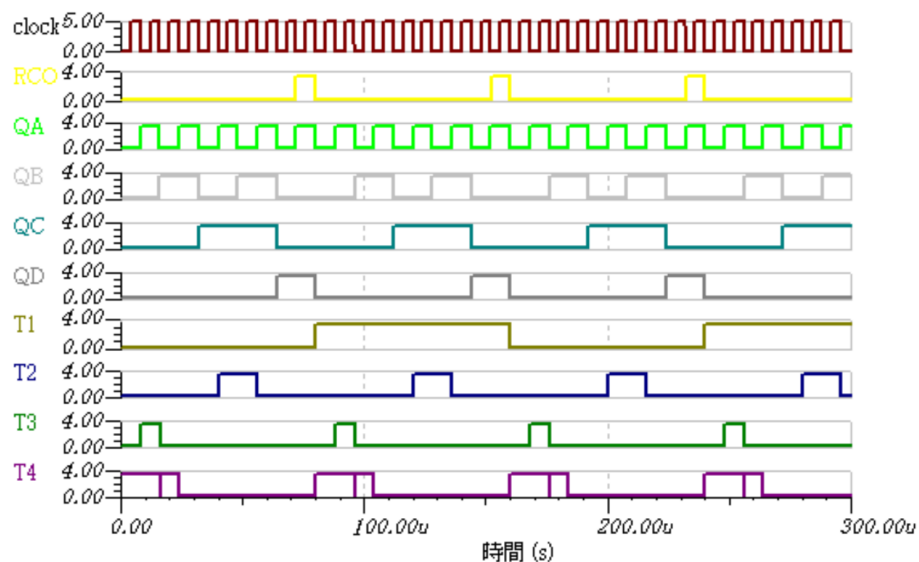


図 11 タイミングパルス発生回路の過渡特性

5.2 切替回路

切替回路（図 3）のシミュレーション結果を図 12 に示す．

出力波形 Vout に着目すると，制御信号 Vclock のレベル変化に同期して，100 Hz の正弦波と 50 Hz の正弦波が交互に出力されている様子が明瞭に確認できる．したがって，アナログスイッチによる信号の切り替え動作が理論通りに行われているといえる．

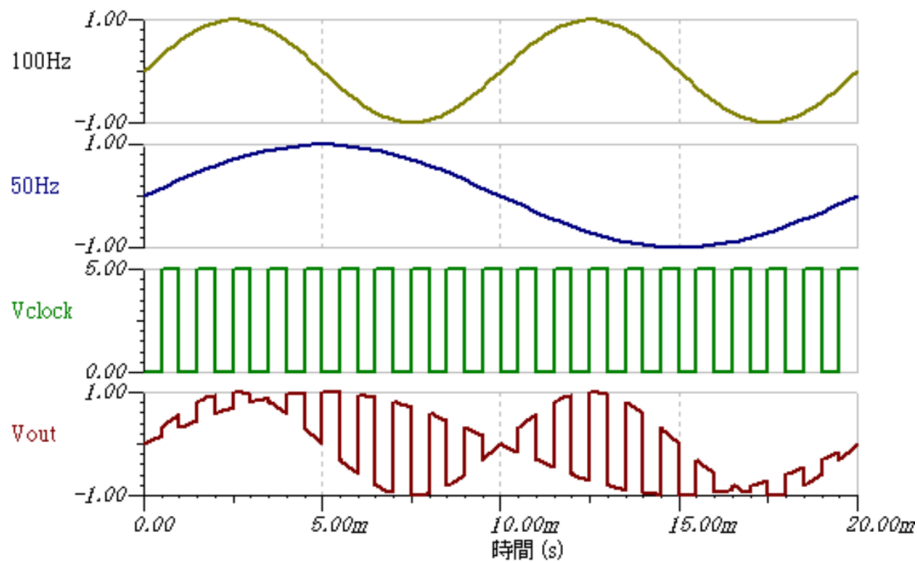


図 12 切替回路の過渡特性

5.3 標本化回路（サンプル&ホールド回路）

標本化回路（図 4）のシミュレーション結果を図 13 に示す。

Vout の波形を確認すると、Vclock が立ち上がるタイミングで入力信号 VG1 の電圧値をサンプリングし、Vclock が Low レベルとなり SW1 がオフになった後も、その電圧値が一定期間維持（ホールド）されている。この挙動はサンプル&ホールド回路の理論動作と完全に一致するものである。

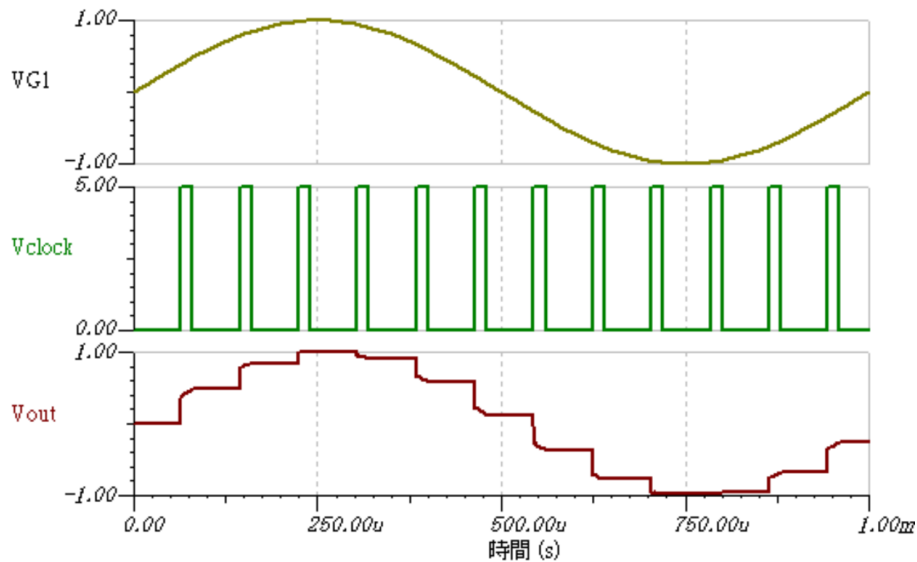


図 13 標本化回路の過渡特性

5.4 シフトレジスタ（パラレルシリアル変換）

シフトレジスタ（図 6）のシミュレーション結果を図 14 に示す。ここではパラレル入力として、SW-HL1, 6, 7, 8 を High, それ以外を Low に設定した。OUTPUT 波形を確認すると、ロード信号 T3 の入力後に、設定したスイッチの状態に対応して「High, High, High, Low, Low, Low, Low, High」の順（SW-HL8 側から順）でデータが出力されている。これにより、パラレルデータが正しくシリアルデータに変換されていることが確認できた。

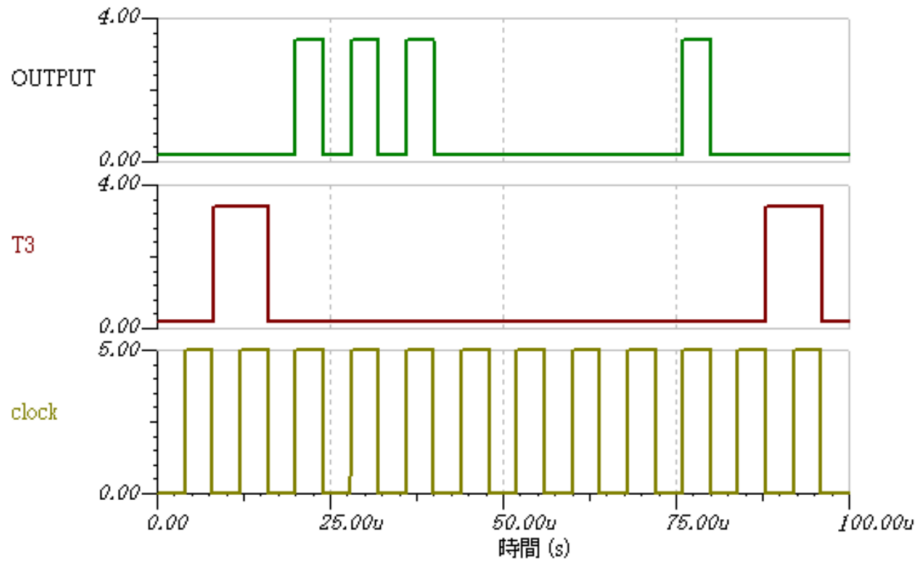


図 14 シフトレジスタの過渡特性

5.5 波形合成・分離回路

波形合成・分離回路（図 7）のシミュレーション結果を図 15 に示す。

合成波形 Vmix には、T2 信号（正極性）と T3 信号（負極性）が重畳されていることがわかる。分離後の出力端子 VT2 には T3 と同じ波形が、VT3 には T2 と同じ波形が、それぞれ正の電圧（振幅 5.00 V）として現れている。この結果から、合成された信号がダイオードと反転増幅器を用いた分離回路によって、適切に元の各信号成分へと分離・復元されていることが実証された。

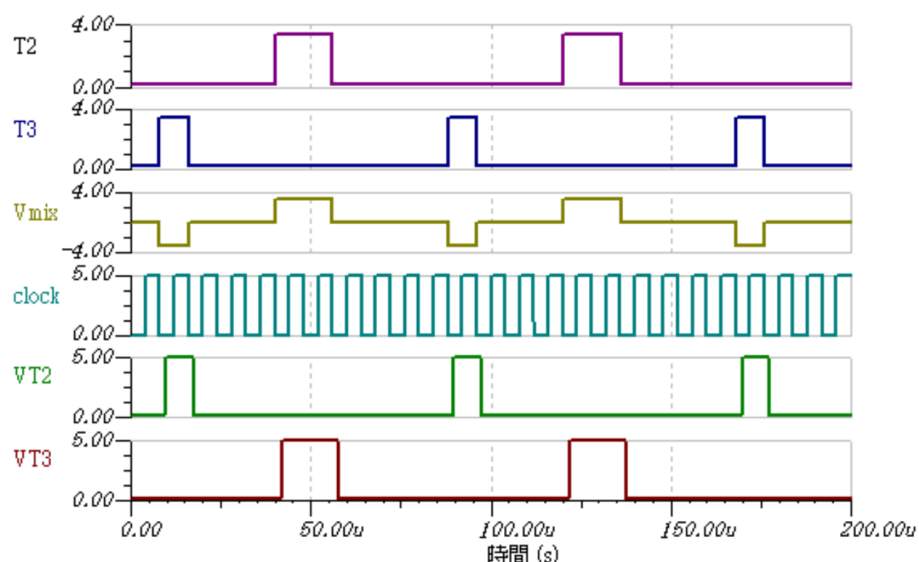


図 15 波形合成・分離回路の過渡特性

5.6 AD-DA 変換回路，ローパスフィルタ

AD-DA 変換回路および LPF（図 9）のシミュレーション結果を図 16 に示す。

まず V_{in} 波形は，入力信号 $VG1$ が 6 V シフトされ，正電圧範囲に収まっていることが確認できる．次に D/A 変換後の出力 VDA に着目すると，振幅値がクロック $T2$ ごとに階段状に変化しており，デジタル信号に対応したアナログ電圧が出力されている．また， VQA および VQH は，入力 $VG1$ の変化に応じて 0 V または 4 V のデジタル値をとっており，正常に A/D 変換が行われていることを示している．

最終的な復調出力である V 復調の波形を見ると，LPF を通過することで VDA の階段状の成分が平滑化され，連続的な正弦波に近い波形が得られている．最大振幅は中心電圧 -0.07 V に対して約 5.00 V であり，入力信号が適切に復調されているといえる．

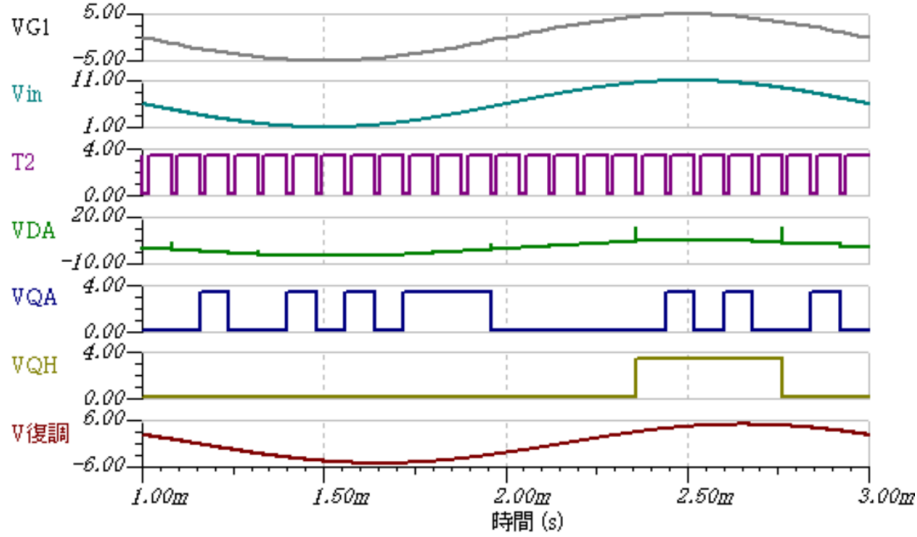


図 16 AD-DA 変換回路，ローパスフィルタの過渡特性

6 報告事項

6.1 標本化定理（サンプリング定理）の概要

標本化（sampling）とは，音声や画像などの連続的なアナログ信号を一定周期 T で抽出する操作を指す．連続信号を $g(t)$ とすると，抽出された信号の振幅は標本点 nT における値 $g(nT)$ となり，これを標本値と呼ぶ．標本値からなるパルス列 $\sum_{n=-\infty}^{\infty} g(nT)$ は，パルス振幅変調信号（PAM 信号）を表す．

連続信号 $g(t)$ の周波数帯域が $0 \sim f_0/2$ に制限されているとし，これを標本化周期 $T = 1/f_0$ で標本化すると，PAM パルス列から元の $g(t)$ は以下の式 (1) のように再構成できる．

$$g(t) = \sum_{n=-\infty}^{\infty} g(nT) \frac{\sin \pi f_0(t - nT)}{\pi f_0(t - nT)} \quad (1)$$

この関係は「染谷-Shannon の標本化定理」と呼ばれる．すなわち，アナログ信号に含まれる最高周波数を f_{max} とするとき，その 2 倍以上の周波数（標本化周波数 $f_s \geq 2f_{max}$ ）で標本化を行えば，標本化された離散信号から元のアナログ信号を完全に再現可能であることを示している [2]．

この式の物理的意味を以下に説明する．入力信号 $g(t)$ を無限小のパルス幅を持つインパルス $\delta(t)$ の列で標本化すると，標本化パルス列 $g_T(t)$ は次式で表される（図 17(b))．

$$g_T(t) = \sum_{n=-\infty}^{\infty} g(nT) \cdot \delta(t - nT) \quad (2)$$

これを，インパルス応答 $h_s(t)$ が

$$h_s(t) = \frac{\sin \pi f_0 t}{\pi f_0 t} \quad (3)$$

で与えられる理想的な低域通過フィルタに通すと，その出力信号 $y(t)$ は畳み込み積分により

$$y(t) = \int_{-\infty}^{\infty} g_T(\tau) h_s(t - \tau) d\tau = \sum_{n=-\infty}^{\infty} g(nT) \cdot h_s(t - nT) \quad (4)$$

となり，式 (1) と等価になる．これは，各標本点におけるインパルス応答（Sinc 関数）の重ね合わせによって元の波形が滑らかに補間・復調されることを意味する（図 17(c)～(f)）^[1]．

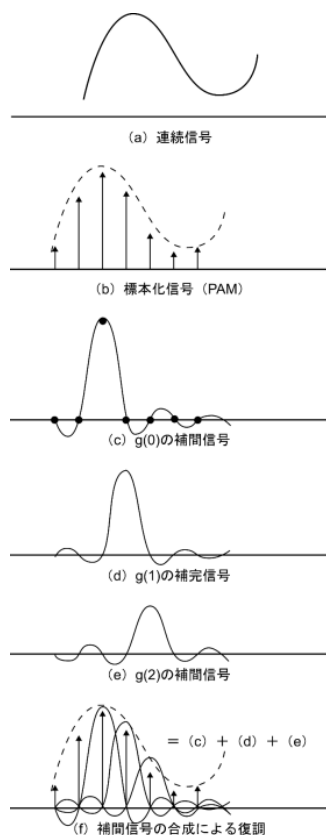


図 17 標本化とその復調の原理

6.2 本実験における量子化レベル

量子化とは，標本化によって時間的に離散化された信号に対し，その振幅値を離散的な数値に置き換える操作である^[3]．本実験では，アナログ信号を 8 ビットの 2 進数に変換している．したがって，量子化ビット数は 8 であり，量子化レベル数（ステップ数）は $2^8 = 256$ ステップとなる．

6.3 理想ダイオードの特性

通常のシリコンダイオードには順方向降下電圧（約 0.6 V to 0.7 V）が存在し，これを超えない電圧では電流が流れない．これに対し，理想ダイオードとは，順方向電圧印加時には抵抗ゼロで短絡（導通）し，逆方向電圧印加時には抵抗無限大で開放（遮断）するという，理想的な整流特性を持つ素子として定義される^[4]．

6.4 ローパスフィルタの遮断周波数の導出

本実験で使用したローパスフィルタ（図 9 の末段）は，オペアンプ，抵抗，コンデンサで構成されるサレン・キー（Sallen-Key）型 2 次 LPF である（図 18）．

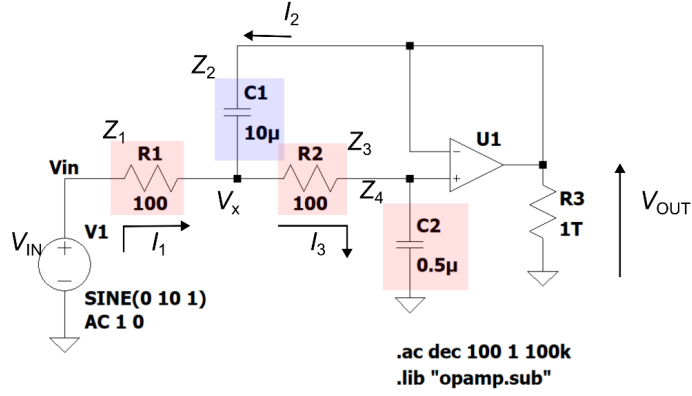


図 18 サレン・キー型アクティブローパスフィルタ (LPF)

図 18 においてキルヒホッフの法則を適用し，伝達関数を導出する．各部の電流および電圧の関係は以下の通りである．

$$I_1 = \frac{V_{IN} - V_x}{Z_1}, \quad I_2 = \frac{V_{OUT} - V_x}{Z_2} \quad (5)$$

$$I_3 = \frac{V_x}{Z_3 + Z_4} = \frac{V_{OUT}}{Z_4} \quad (6)$$

オペアンプの入力インピーダンスが無限大であると仮定すると $I_3 = I_1 + I_2$ が成立する．式 (6) より $V_x = \frac{Z_3 + Z_4}{Z_4} V_{OUT}$ となる．これらを整理して伝達関数 $G(s) = V_{OUT}/V_{IN}$ を求めると，最終的に以下の形式が得られる．

$$G(s) = \frac{\frac{1}{R_1 R_2 C_1 C_2}}{s^2 + s\left(\frac{1}{R_1 C_1} + \frac{1}{R_2 C_1}\right) + \frac{1}{R_1 R_2 C_1 C_2}} \quad (7)$$

これは標準的な 2 次遅れ系の伝達関数形式

$$G(s) = \frac{\omega_n^2}{s^2 + 2\zeta\omega_n s + \omega_n^2} \quad (8)$$

に対応する．ここで固有角周波数 ω_n は

$$\omega_n = \frac{1}{\sqrt{R_1 R_2 C_1 C_2}} \quad (9)$$

となり，これがカットオフ角周波数 ω_c に相当する．したがって，カットオフ周波数 f_c は次式で与えられる．

$$f_c = \frac{1}{2\pi\sqrt{R_1 R_2 C_1 C_2}} \quad (10)$$

本実験における各素子の値 ($R_1 = R_2 = 50 \text{ k}\Omega$, $C_1 = 2.3 \text{ nF}$, $C_2 = 1.1 \text{ nF}$) を代入すると，遮断周波数 f_c は以下のように計算される．

$$f_c = \frac{1}{2\pi\sqrt{50 \times 10^3 \times 50 \times 10^3 \times 2.3 \times 10^{-9} \times 1.1 \times 10^{-9}}} \approx 2.0 \times 10^3 \text{ Hz} = 2.0 \text{ kHz} \quad (11)$$

以上より，本回路の遮断周波数は約 2.0 kHz である [5, 6]．

6.5 PCM 変調の優位性

PCM 変調が他のアナログ変調方式と比較して優れている主な点を以下に挙げる^[7].

- **耐雑音性:** 再生時にパルスの有無（1 か 0 か）を判別できればよいので、雑音や波形歪みの影響を受けにくい。
- **再生中継による品質維持:** リピータによる波形整形・再生中継が可能のため、伝送距離が長くなっても雑音や歪みが累積せず、一定の通信品質を維持できる。
- **多重化の容易さ:** 時分割多重（TDM）により、電話、データ、画像など異なる種類の信号を統一的なデジタルデータとして効率的に多重伝送できる。
- **伝送媒体の柔軟性:** 光ファイバ、同軸ケーブル、無線など、多様な伝送媒体に対して柔軟に適用可能である。
- **経済性:** LSI 技術の進展により、かつては複雑であった変復調装置の小型化・低価格化が実現されている。

6.6 PCM 通信における多重化の原理

多重化伝送とは、1 つの伝送路を用いて複数の情報を同時に送る技術である。PCM 通信では、時分割多重（TDM: Time Division Multiplexing）が用いられる。

標本化定理に基づき、各チャンネルの信号をパルス列としてサンプリングする際、それぞれのパルスのタイミング（位相）を互いに重ならないようにずらすことで、時間軸上で複数の信号をインターリーブ（多重化）することが可能となる（図 19）。受信側では、送信側と同期をとることで、特定のタイムスロットの信号のみを分離して取り出し、各チャンネルの信号を復元する^[8]。

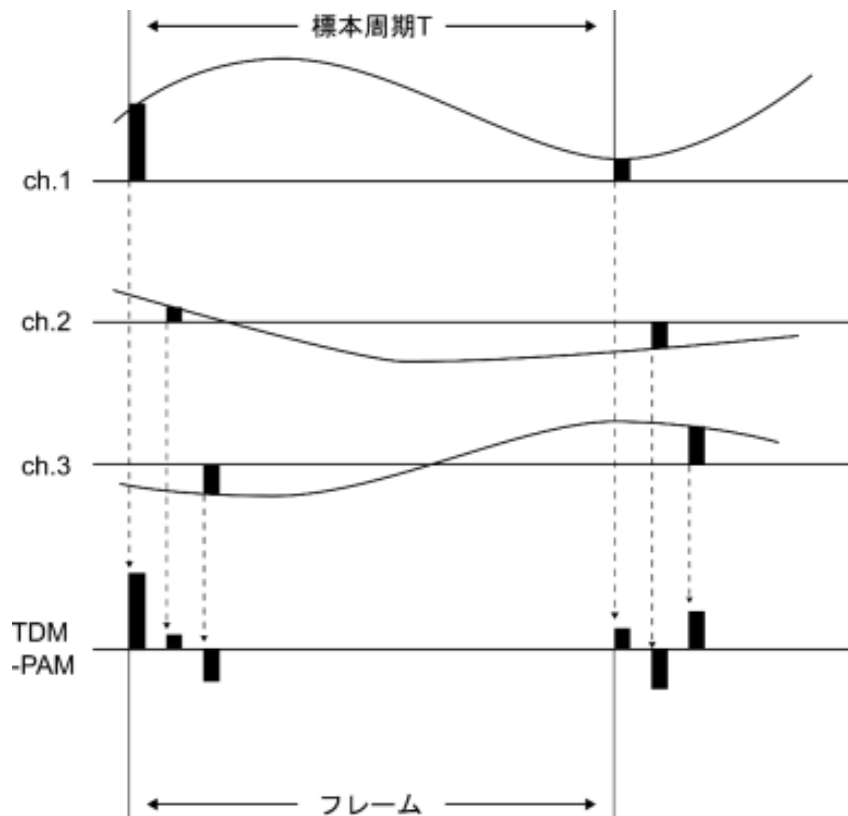


図 19 時分割多重 (TDM) の概念図

6.7 PCM 通信の応用分野

PCM 通信技術は、1962 年の T1 方式 (Bell 研究所) の実用化以来、通信インフラの基盤技術として広く普及した。初期の電話回線網における局間伝送 (24 回線 PCM 方式等) から始まり、現在では光ファイバ通信、衛星通信、携帯電話網、デジタル放送、さらにはインターネット上のデータ伝送に至るまで、あらゆるデジタル通信システムの根幹技術として利用されている^[9]。

参考文献

- [1] 金子尚志：「PCM 通信の技術」，産報出版株式会社，pp.17-19 (1977).
- [2] 羽鳥光俊：「わかりやすい通信工学」，コロナ社，p.21 (2012).
- [3] 金子尚志：「PCM 通信の技術」，産報出版株式会社，p.27 (1977).
- [4] 高崎和之：「基本からわかる電子回路」，株式会社ナツメ社，pp.36-37 (2021).
- [5] Electrical Information: “Sallen-Key Low-pass Filter”，<https://detail-infomation.com/sallen-key-low-pass-filter/> (参照 2023-12-14).
- [6] 寺島一彦，兼重明宏：「制御工学 技術者のための，理論・設計から実装まで」，実教出版株式会社，pp.121-128 (2019).
- [7] 金子尚志：「PCM 通信の技術」，産報出版株式会社，pp.14-15 (1977).
- [8] 金子尚志：「PCM 通信の技術」，産報出版株式会社，pp.10-11 (1977).

[9] 金子尚志：「PCM 通信の技術」，産報出版株式会社，p.10 (1977).