

54160/74160

十进制同步计数器（异步清除）

简要说明：

160 为可预置的十进制同步计数器，共有 54/74160 和 54/74LS160 两种线路结构型式，其主要电特性的典型值如下：

型号	F _{MAX}	P _D
CT54160/CT74160	32MHz	305mW
CT54LS160/CT74LS160	32MHz	93mW

160 的清除端是异步的。当清除端/MR 为低电平时，不管时钟端 CP 状态如何，即可完成清除功能。

160 的预置是同步的。当置入控制端/PE 为低电平时，在 CP 上升沿作用下，输出端 Q0—Q3 与数据输入端 P0—P3 一致。对于 54/74160，当 CP 由低至高跳变或跳变前，如果计数控制端 CEP、CET 为高电平，则/PE 应避免由低至高电平的跳变，而 54/74LS160 无此种限制。

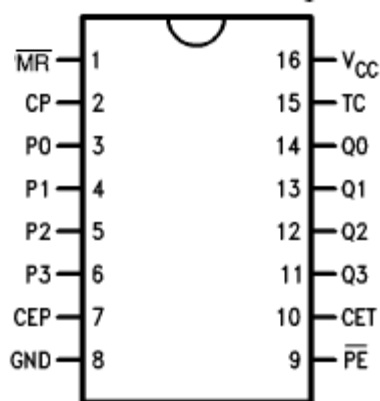
160 的计数是同步的，靠 CP 同时加在四个触发器上而实现的。当 CEP、CET 均为高电平时，在 CP 上升沿作用下 Q0—Q3 同时变化，从而消除了异步计数器中出现的计数尖峰。对于 54/74160，只有当 CP 为高电平时，CEP、CET 才允许由高至低电平的跳变，而 54/74LS160 的 CEP、CET 跳变与 CP 无关。

160 有超前进位功能。当计数溢出时，进位输出端（TC）输出一个高电平脉冲，其宽度为 Q0 的高电平部分。

在不外加门电路的情况下，可级联成 N 位同步计数器。

对于 54/74LS160，在 CP 出现前，即使 CEP、CET、/MR 发生变化，电路的功能也不受影响。

管脚图：



引出端符号：

TC	进位输出端
CEP	计数控制端
Q0—Q3	输出端
CET	计数控制端

CP 时钟输入端（上升沿有效）
/MR 异步清除输入端（低电平有效）
/PE 同步并行置入控制端（低电平有效）

功能表：

\overline{MR}	\overline{PE}	CET	CEP	Action on the Rising Clock Edge (\nearrow)
L	X	X	X	RESET (Clear)
H	L	X	X	LOAD ($P_n \rightarrow Q_n$)
H	H	H	H	COUNT (Increment)
H	H	L	X	NO CHANGE (Hold)
H	H	X	L	NO CHANGE (Hold)

说明：H—高电平
L—低电平
X—任意

极限值

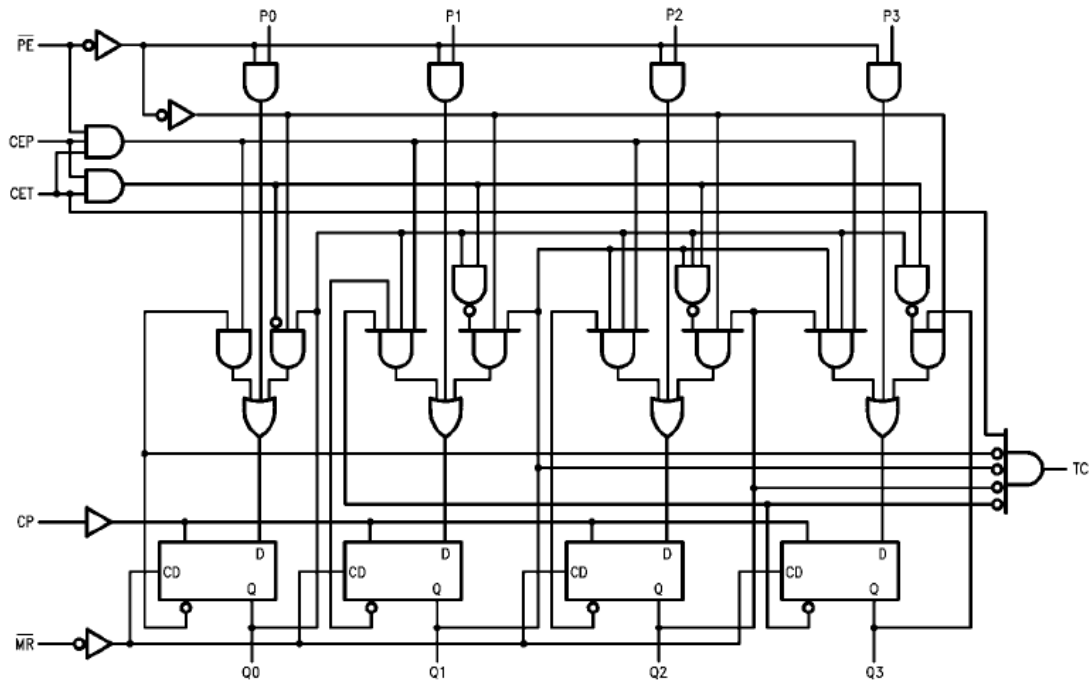
电源电压-----7V
输入电压
54/74160-----5.5V
54/74LS160-----7V
CEP 与 CET 间电压
54/74160-----5.5V
工作环境温度
54×××----- -55~125℃
74×××----- -0~70℃
贮存温度----- -65~150℃

推荐工作条件：

		CT54160/CT74160			CT54LS160/CT74LS160			单位
		最小	额定	最大	最小	额定	最大	
电源电压 V_{CC}	54	4. 5	5	5. 5				V
	74	4. 75	5	5. 25	4. 75	5	5. 25	
输入高电平电压 V_{IH}		2			2			V
输入低电平电压 V_{IL}	54			0. 8			0. 7	V
	74			0. 8			0. 8	
输出高电平电流 I_{OH}				-800			-400	μA
输出低电平电流 I_{OL}	54			16			4	mA
	74			16			8	
时钟频率 f_{CP}		0		25	0		25	MHz
脉冲宽度 t_W	CP	25			25			ns
	/MR	20			20			

建立时间 t_{set}	P0-P3、CEP	20			20			ns
	/PE	25			20			
保持时间 t_H		0			0			ns

逻辑图



静态特性 (T_A 为工作环境温度范围)

参数		测试条件【1】		~160		~LS160		单位
				最小	最大	最小	最大	
VIK 输入钳位电压		Vcc 最小	I _{IK} =-12mA		-1.5			V
			I _{IK} =-18mA				-1.5	
VOH 输出高电平电压		Vcc=最小, V _{IH} =2V, V _{IL} =最大, I _{OH} =最大	54	2.4		2.5		V
			74	2.4		2.7		
VOL 输出低电平电压		Vcc=最小, V _{IH} =2V, V _{IL} =最大, I _{OL} =最大	54		0.4		0.4	V
			74		0.4		0.5	
II 最大输入电压时输入电流	P0-P3, CEP, MR	Vcc=最大 V _I =5.5V (‘LS160 为 7V)			1		0.1	mA
	/PE, CP, CET			1			0.2	
IIH 输入高电平电流	CP, CET	Vcc=最大 V _{IH} =2.4V (‘LS160 为 2.7V)			80		40	μA
	/PE				40		40	
	P0-P3, CEP, MR				40		20	
VIL 输入低电平电流	CP, CET	Vcc=最大 V _{IL} =0.4V			-3.2		-0.8	mA
	/PE				-1.6		-0.8	
	P0-P3, CEP, MR				-1.6		-0.4	
IOS 输出短路电流		Vcc=最大	54	-20	-57	-20	-100	mA
			74	-18	-57	-20	-100	
IccH 输出高电平时电源电流		Vcc=最大, /LD 先接高电平, 再接低电	54		85		31	mA

	平, 其余输入接高电平	74		94		31	
IccL 输出低电平时电源电流	Vcc=最大,CP 先接高电平, 再接低电	54		91		32	mA
	平, 其余输入接低电平	74		101		32	

【1】: 测试条件中的“最大”和“最小”用推荐工作条件中的相应值。

动态特性 ($T_A=25^{\circ}\text{C}$)

参数【2】		测试条件	‘160		‘LS160		单位
			最小	最大	最小	最大	
fmax		Vcc=5V CL=15pF RL=400Ω (‘LS160 为 2K Ω)	25		25		MHz
tPLH	CP→TC			35		35	ns
tPHL				35		35	
tPLH	CP→Q (/PE=H)			20		24	ns
tPHL				23		27	
tPLH	CP→Q (/PE=L)			25		24	ns
tPHL				29		27	
tPLH	CET→TC			16		14	ns
tPHL				16		14	
tPHL	/MR→Q			38		28	ns

【2】: fmax—最大时钟频率

tPLH—输出由低到高电平传输延迟时间

tPHL—输出由高到低电平传输延迟时间