

CSC258H: Logisim-Evolution Reference

Alexander Klemenchuk (最后更新者 : Larry 张 , 2021 年 1 月)

1 Introduction

Logisim 是一个功能强大的逻辑电路仿真环境。在 CSC258 中，我们将使用 Logisim-Evolution (原始 Logisim 的一个分支) 版本 3.4.1。要获取该软件，请访问以下链接：

<https://github.com/reds-heig/logisim-evolution/releases/tag/v3.4.1>

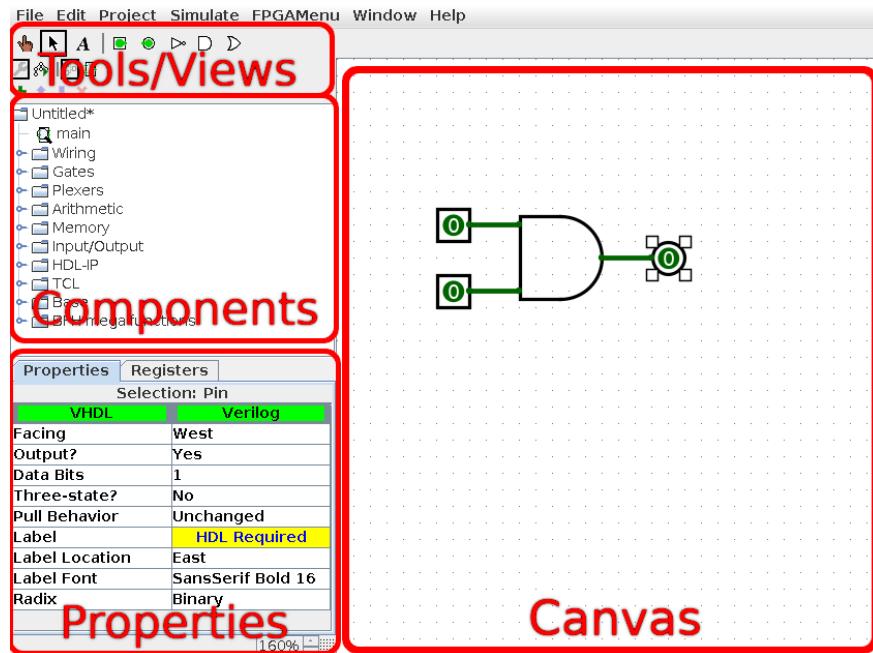
并下载 logisim-evolution-3.4.1-all.jar 。 Note : 确保使用在上述链接下载的 Logisim-Evolution 。请勿使用原始 Logisim 或其任何其他变体。

Note : 本文档中的图像取自旧版本的 Logisim Evolution (2.15) ，因此其中一些图像可能与当前版本的软件不同。我们希望这些差异不会造成明显的混乱。但是，如果您认为任何部分不清楚，请告知我们，我们将进行相应更新。

要启动该程序，只需在大多数已安装 Java 的操作系统上双击 logisim-evolution.jar (use Java version 9 or newer) 即可。您可能需要执行 chmod +x logisim-evolution.jar 命令以使文件可执行。如果您在高分辨率显示器上缩放界面时遇到问题，尝试将 Java 更新到版本 9 或更高版本可能是值得的。 Logisim 使用 .circ 文件。每个“项目”有一个 .circ 文件。您可以将多个电路添加到同一文件中。由于该软件易于在任何计算机上运行并且文件是可移植的，因此在家工作很容易！

For a tutorial walking through the basics of how to make a simple circuit in Logisim, in the menu-bar click Help → Tutorial

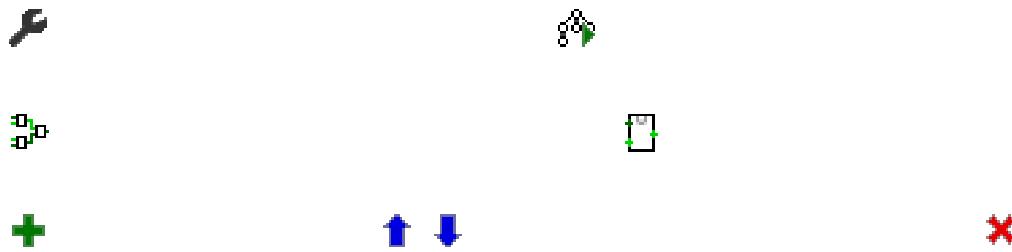
2 The Interface



2.1 Tools and Views



- “Poke”工具：单击电线以检查其状态，单击大多数组件以更改其状态。
- “选择”工具：选择并移动画布中的内容，并操作电线/总线。单击并从输入/输出拖动以创建电线/总线。单击以选择各个线段。单击并从空白区域拖动到框选组件。请记住，重叠的电线和输入始终会连接，所以要小心！您还可以单击并拖动线段的末端以将其与组件分离。
You can also hold shift while clicking and dragging a component to leave connections behind。
- 文本工具。单击以添加文本。
- 在顶行还有常用组件的快捷方式。就像输入引脚()和输出引脚()一样，这可以在 Project → Toolbar 中自定义。
- 按钮查看组件列表，按钮查看模拟层次结构（这对于课程来说并不重要）。
- 该按钮可查看画布中的电路，该按钮可查看电路符号，以便您可以自定义它作为子电路的外观。
- 该按钮添加新线路、在列表中上下移动线路以及删除线路。

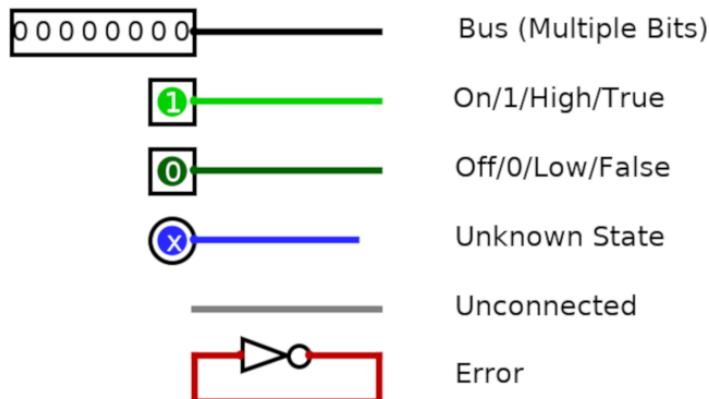


2.2 Properties

VHDL	Verilog
Facing	East
Output?	No
Data Bits	2
Three-state?	No
Pull Behavior	Unchanged
Label	my_input
Label Location	North
Label Font	Comic Sans MS Bo...
Radix	Binary

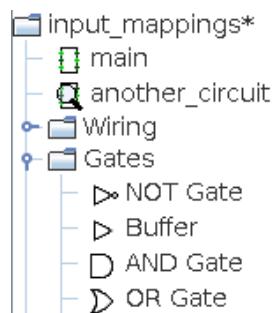
界面的这一部分允许您自定义画布中当前选定的组件。该 Pin 配置为具有两个数据位（总线），是一个输出引脚，并且具有定制标签。

2.3 Wire Coloring



电线和总线可以有多种状态。您可以使用工具栏中提供的“poke”工具检查电线/总线的状态。

2.4 Components



它包含该文件中的所有电路以及所有内置组件。

双击每个电路进行查看。要从此列表中放置组件，请选择它，然后单击画布中的某处。

2.5 Sub-Circuits (Using a circuit in another circuit)

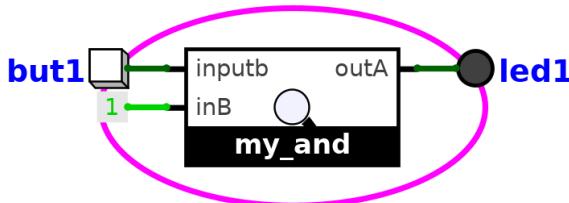
您制作的所有电路都会自动成为组件，出现在列表顶部的组件窗格中。这意味着您可以像放置任何其他组件一样放置一个电路，从而在另一个电路中使用该电路。

要将另一个电路添加到项目中，请单击组件窗格上方的加号按钮，或右键单击带有文件名的文件夹图标，然后选择“添加电路”。



这是子电路的默认外观，可以通过单击“工具/视图”窗格中的“编辑电路外观”按钮进行自定义。

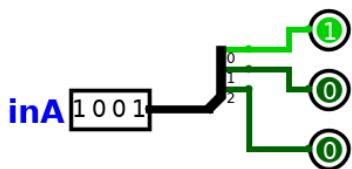
Note: Only named Pin input and outputs will be accessible from the circuit that uses the symbol.



使用工具栏中的“**戳/手**”工具，您可以双击中心（放大镜）并查看子电路对该输入/输出的作用！这是实时视图，因此时钟将不断从外部电路更新。

3 Buses

总线是包含多个位的线路。当电线连接到具有多位输入或输出的组件时，会自动创建总线。总线可以分成更小的总线或带有 Splitter 的单独线路。这是使用两者的示例：



在这里，我将多位输入 Pin 连接到分离器，然后连接到三个单位输出引脚。输入是 4 位“宽”，因为我已将 Data Bits 属性设置为 4。

要编辑输入 Pin 中的值，您可以使用“Poke”工具，单击以**切换**换位。

Properties		Registers
Selection: Splitter		
	VHDL	Verilog
Facing	East	
Fan Out	3	
Bit Width In	4	
Appearance	Left-handed	
Bit 0	0 {Top}	
Bit 1	1	
Bit 2	2 {Bottom}	
Bit 3	None	

分离器接受 4 位输入，因为它的 Bit Width In 设置为 4。它将它分成 3 条线，因为它的 Fan Out 设置为 3。输入的位 0 发送到输出 0、1 发送到 1、2 发送到 2，而位 4 则不发送到任何地方。如果将多个位发送到同一输出，则该输出将成为总线。

Splitters work both ways! In this example, the inputs and outputs could be switched.

4 Component Descriptions

Help → Library Reference 中还提供了更详细的描述

以下是值得一提的组件列表。

4.1 Wiring

- **Splitter:** 将总线拆分为单独的线路或更小的总线。双向工作。
- **Pin:** 出现在子电路符号中，如果分别为输入/输出，则可映射到 DE-2 板上的输入/输出。与大多数组件一样，具有可配置的位数。

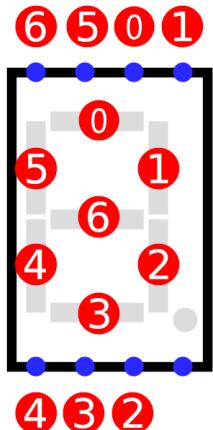
-  Clock: 当您按 Ctrl+T 时切换，可以通过进入菜单栏中的 Simulate 下拉菜单来切换计时器，Ticks Enabled 打开此功能，Tick Frequency 控制其滴答速度。这适用于 DE-2 开发板！
-  Probe: 可以连接到电线以显示其状态。
-  Tunnel: 具有相同标签的隧道相互连接。
-  Constant: 输出一个常量值（总线上可以是多个位）。
-  Bit Extender: 填充或符号扩展总线上的位。

4.2 Input/Output

-  Button: 可映射到DE-2 板上的开关和按钮。仅当按住“poke”工具时输出 1。
- Dip switch: 可映射到DE-2 板上的开关和按钮。多个开关合二为一。
- 7-Segment Display: 可映射到DE-2 板上的7 段显示器。更多信息如下。
- LED: 可映射到DE-2 板上的输出。

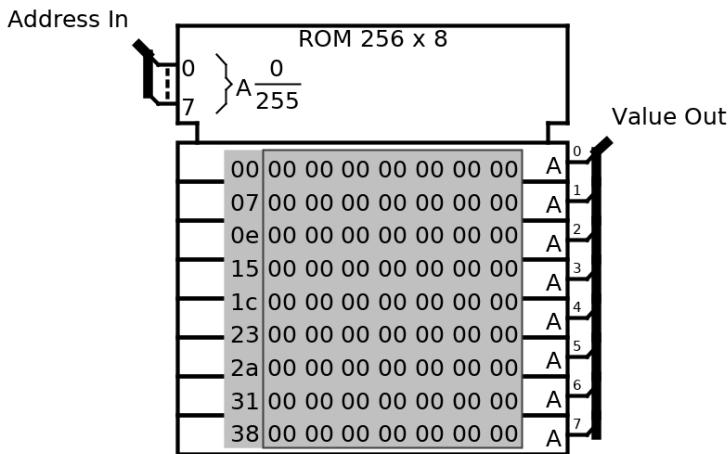


4.3 7-Segment Display



上面是引脚到 7 段组件的各段的映射。7 段显示器可以映射到 DE-2 板上的任何显示器。小数点无法映射，因为它没有连接。

4.4 ROM



使用“poke”工具选择一个存储单元并键入一个十六进制值。

您可以右键单击“编辑内容”来打开一个完整的编辑器，该编辑器以十六进制形式查看内容，并且可以选择将其另存为可以稍后加载的文件。

该模块适用于 DE-2 开发板！

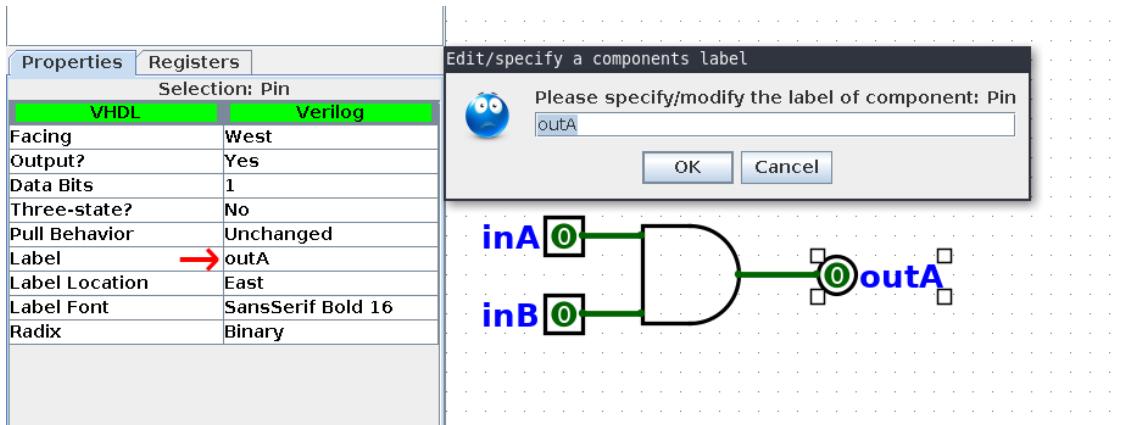
Note on a possible bug: 如果在画布中编辑 ROM 块的内容之前移动 ROM 块，则可能会发生错误行为。要解决此问题，如果 ROM 块出现问题，只需使用 Simulate → Reset Simulation 重置模拟或点击

Ctrl+R

5 Best Practices

5.1 Naming Inputs/Outputs

这不仅会创建更多可用的电路符号，并允许您对 DE-2 板进行编程，而且还有助于读取您的电路。



要给组件命名，可以双击它，更改“属性”窗口中的“标签”属性，或者在编程时点击 Annotate 按钮（见下文）。

5.2 Naming Circuits

给你的电路/子电路起个好听的名字很重要。要重命名电路，请单击组件列表中的电路，然后编辑其 Circuit Name 属性。

5.3 Sub-Circuit tips

- 每当您发现自己在电路中重复某个模式时，请使用子电路

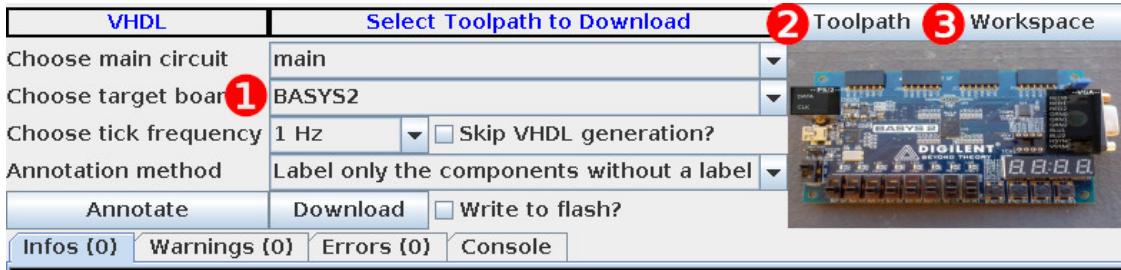
- 除了Pin之外，请勿在子电路中使用任何其他输入/输出设备。它们不会出现在外部电路中，并且在对电路板进行编程时会很麻烦。

6 Programming the Board

6.1 FPGA Configuration

为了能够对 DE-2 板进行编程，Logisim 需要加载 DE-2 配置文件、放置配置项目文件的目录以及编译器的路径。

在菜单栏上，选择 FPGAMenu，然后选择 FPGA Commander 以打开此菜单。



1. Choose target board → Other → 浏览到您下载的 ALTERA DE2.xml (从课程网站) → 点击 Open。

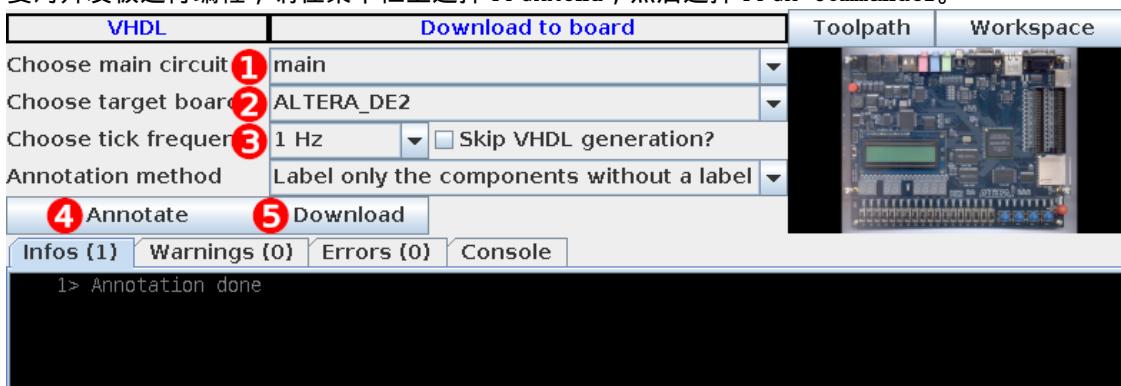
2. Toolpath → 在 Folder name → 中输入 /opt/altera/11.1sp2/quartus/bin 并命中 Open。此路径适用于实验室计算机，在其他计算机上可能会有所不同。

3. Workspace → 浏览到 Logisim 在编译时放置 Quartus 项目文件夹的文件夹 (不要只选择您的主文件夹，而是创建一个新文件夹) → 点击 Open

6.2 Preparing to Program

NOTE: To program the board, Logisim needs names for your inputs and outputs.

要对开发板进行编程，请在菜单栏上选择 FPGAMenu，然后选择 FPGA Commander。



开始编程过程通常只需要快速按下 Download 按钮，但这里的所有内容的含义如下：

1. Choose main circuit 应该是您要编程到板上的顶级电路。 (默认为最后一个活动电路)

2. Choose target board 应该是 ALTERA DE-2

3. Choose tick Frequency 设置 Clock 组件切换的速度。1 Hz 表示每秒一次从低到高的时钟周期。所有 Clock 组件共享相同的时钟。4. Annotate 将标记组件（默认情况下，仅标记没有名称的组件）。5. Download 将启动开发板编程过程。

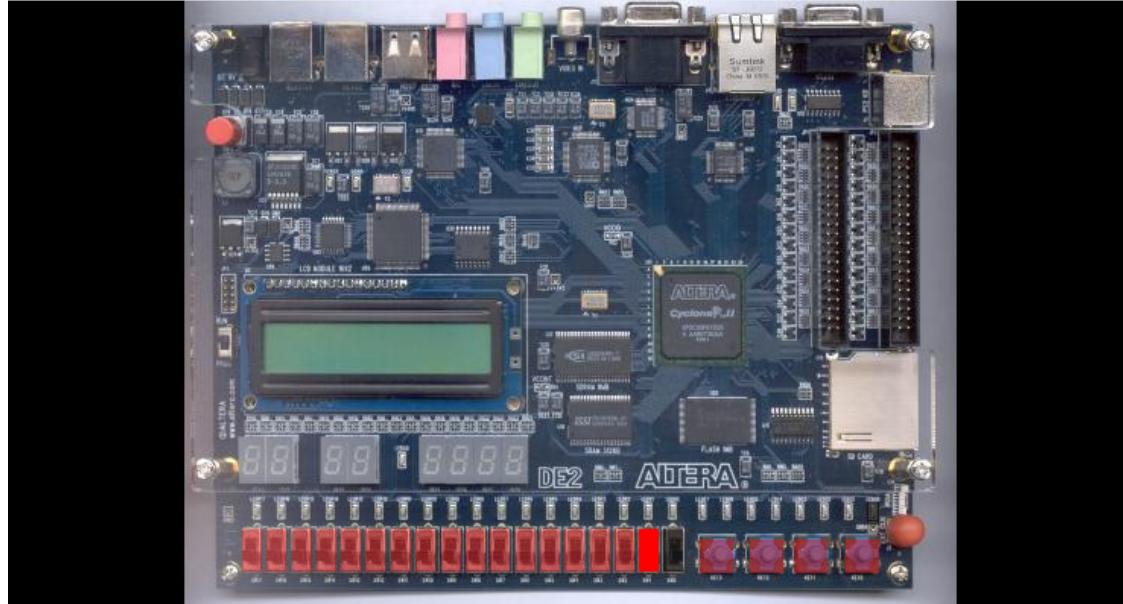
6.3 Pin Mappings

当 input) 被视为输入时，诸如 Button、Dip switch、Pin (之类的组件被视为输入，并且可以映射到 DE-2 板上的按钮和开关。诸如 7-Segment Display、LED、Pin、(circle 等组件，当输出) 被视为输出时，可以映射到 7 段显示器和 LED。

Unmapped List:	Mapped List:	Command:
PIN: /inA#Button0	BUTTON: /Button_1	Release component
PIN: /inB#Button0	LED: /LED_1	Release all components
PIN: /outA#LEDO		Load Map
		Save Map
		Cancel
		Done

1.0x 1.5x 2.0x

No messages



我们需要将输入和输出设备映射到真实 DE-2 板上的设备。为此，请单击 Unmapped List 中的输入/输出。可映射到的组件以半透明红色突出显示。单击其中之一以映射设备。自动选择下一个设备。

Save Map 和 Load Map 允许我们保存这些映射，以便下次我们想要使用相同的映射时加载它们。Done 开始编译过程。

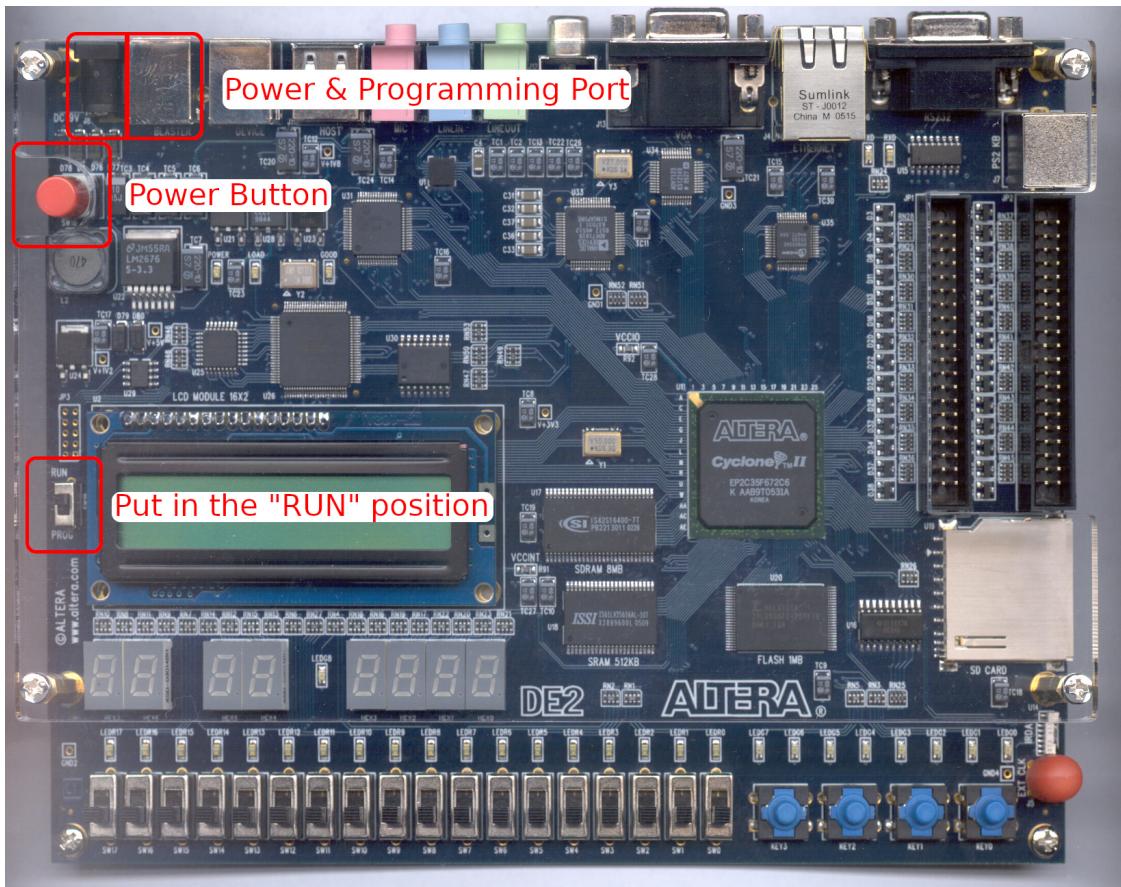
编译完成后，我们得到：



Verify that your board is connected and you are ready to download.

Lets get the physical device ready to program

6.4 Physical Board Setup



确保将 USB 线插入标有“BLASTER”而不是“DEVICE”的端口，并确保左侧的开关置于“RUN”位置。然后点击“是，下载”，你的主板应该会亮起你想出的天才电路！