

河南大学
物理与电子国家级实验教学示范中心
实 验 报 告



课程名称: 逻辑设计实验

实验名称: 组合逻辑电路分析与设计

学 院: 计算机与信息工程学院

专 业: 数据科学与大数据技术

姓 名: 杨佳森 学 号: 212080106

指导教师: 宋崇平

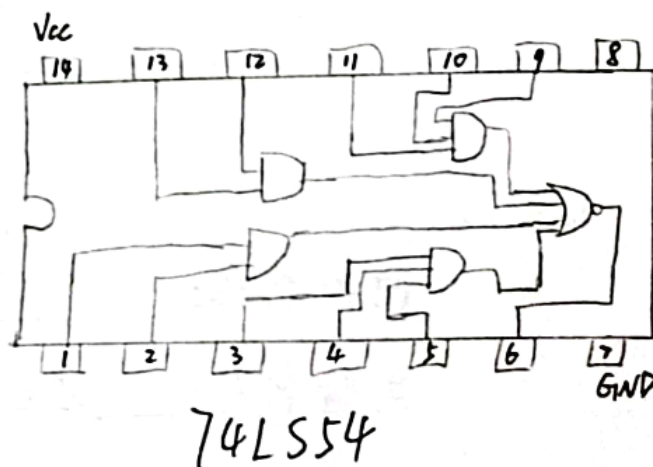
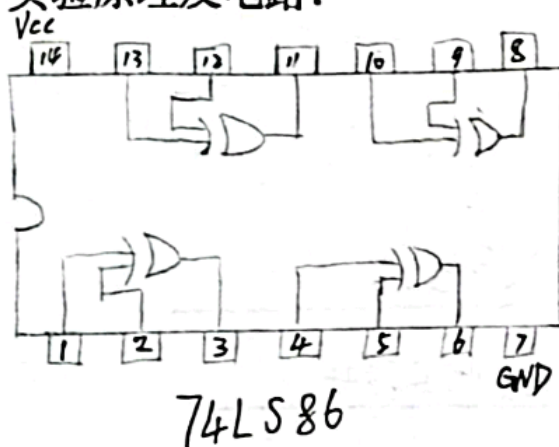
实验地点: 210 序 号: 13

实验时间: 2022 年 11 月 22 日

实验目的或要求:

1. 掌握组合逻辑电路的分析和设计的一般方法
2. 了解半加器和全加器的逻辑功能.
3. 学会分析和设计组合电路.

实验原理及电路:



半加器: $S = A \oplus B = \overline{A}B + A\overline{B}$ $C = AB = \overline{\overline{A}B}$

全加器: $S_i = A_i \oplus B_i \oplus C_{i-1}$ $C_i = A_i B_i + (A_i \oplus B_i) C_{i-1}$

实验内容和步骤

① 用异或门组成半加器并测试逻辑功能

② 用异或门 (74LS86) 和或非门 (74LS54) 组成全加器

列出全加器的真值表, 写出表达式

将表达式化为异或, 与或非的形式

画出全加器的逻辑电路图, 并接线测试全加器的功能.

电路仿真分析:

1. 把与非门的两个输入信号连在一起就可以实现非门的功能.

2. 将两个半加器和一个或门连接就组建成一个全加器.

数据记录与分析:

A_i	B_i	C_{i-1}	S_i	C_i
0	0	0	0	0
0	0	1	1	0
0	1	0	1	0
0	1	1	0	1
1	0	0	1	0
1	0	1	0	1
1	1	0	0	1
1	1	1	1	1

