2020年新工科联盟-Xilinx暑期学校团队项目进度统计

（项目状态需要每天填写，请在当天20:00前将填写完毕的文件提交给本班助教。请助教同学21:00前上传本班级的报告到班级的腾讯文档目录，并填写实验报告提交状态表。）

填写说明

一、申报表要按照要求逐项认真填写，填写内容必须实事求是表述准确严谨。空缺项要填“无”。

二、表格栏高不够可增加。

三、填报者须注意页面的排版。

**一、项目信息**

|  |  |  |  |  |  |
| --- | --- | --- | --- | --- | --- |
| **项目名称** | | 开发UART | | | |
| **平台型号** | | *Xilinx Spartan-7 XC7S15* | | | |
| Github链接 | | *https://github.com/yangmx29/-UART.git* | | | |
| **团队成员** |  | 姓名 | 学校名称 | 院系专业 | 暑期学校学号 | |
| 组  长 | 杨萌薪 | 莆田学院 | 机器人工程 | 20AP056A | |
| 成  员 | 吕晓燕 | 莆田学院 | 机器人工程 | 20AP055A | |
| 邹文文 | 莆田学院 | 数据科学与大数据技术 | 20AP057A | |
|  |  |  |  | |

**二、项目状态**

|  |  |  |  |
| --- | --- | --- | --- |
| **日期** | **已完成内容** | **明天计划** | **遇到的问题** |
| 07-27 | 已完成对于UART的基本原理的了解与认识 | 对数据发送模块进行编程 | 无 |
| 07-28 | 实现FPGA数据发送模块 | 实现FPGA波特率发生器控制模块 | 无 |
| 07-29 | 实现FPGA波特率发生器控制模块 | 实现FPGA数据接受模块 | 无 |
| 07-30 | 实现FPGA数据接受模块 | 进行检验开发是否成功 | 无 |
| 07-31 | 进行检验开发是否成功 | 整理报告 | 无 |
| 08-01 | 整理报告 | 无 | 无 |