電子電路設計模擬與實習

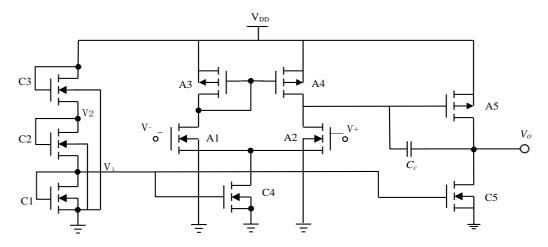
實驗名稱:CMOS運算放大器設計

班級:電子二乙

組員: U0922113 郭晏寧

U0922107 張志斌

Lab 9-1 試設計二級 CMOS 運算放大器



設計規格:

✓ NMOS: M2N7000

電晶體模型參數: k'n =1.073 u, Vto=1.73, Lambda=0.002, Tox=2u,

Cgso=73.61p, Cgdo=6.487p, Cbd=74.46p

PMOS: M2N6845

電晶體模型參數: k'p=10.43 u, Vto = -3.533, Lambda=0.002, Tox=100n, Cgso=2.288n,

Cgdo=138.5p, Cbd=899.2p

- \checkmark $C_c = 4 pF$
- \checkmark $V_{DD} = 12 \text{ V}$
- $\checkmark V_1 = 3 V, V_2 = 6 V$
- ✓ I_{REF} 10uA
- $\sqrt{|A_d(1)|} > 10^4$

1. 跟據模擬結果,填入下表中之電晶體參數值

k'n	<i>k</i> ' <i>p</i>
1.073	10.43

V _{TH_C1}	V _{TH_C2}	V _{TH_C3}	V _{TH_C4}	V _{TH_C5}	V _{TH_A1}	V _{TH_A2}	V _{TH_A3}	V_{TH_A4}	V_{TH_A5}
1.73	1.73	1.73	1.73	1.73	1.73	1.73	-3.533	-3.533	-3.533

2. 請依設計規格設計出此 CMOS 運算放大器各電晶體之尺寸

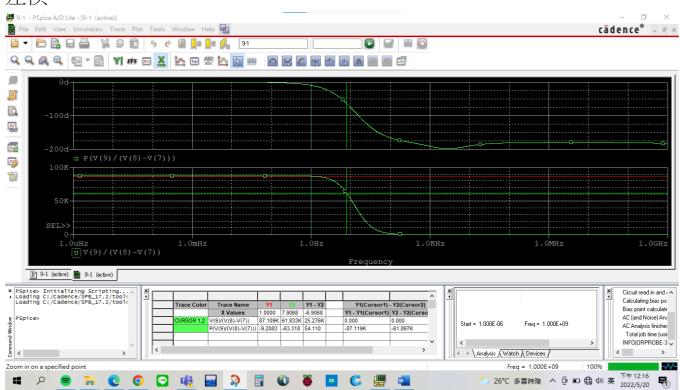
(W/L)c1	(W/L)c2	(W/L)c3	(W/L) _{C4}	(W/L)c5	(W/L) _{A1}	(W/L) _{A2}	(W/L) _{A3}	(W/L) _{A4}	(W/L) _{A5}
11.49	36.75	1.01	11.49	11.1	6.5	6.5	0.16	0.16	0.311

3. 請填入所設計之 CMOS 運算放大器之直流工作點偏壓模擬值

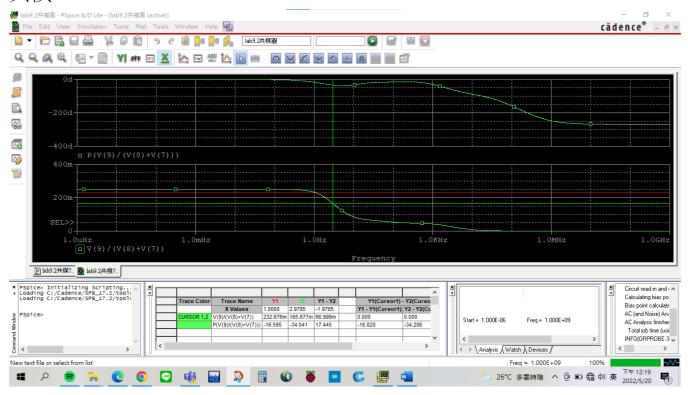
	V_1	V_2	V_{D_C4}	V_{D_A1}	V_{D_A2}	Vo	I _{DQ_C4}	I _{DQ_C5}
理論值 (設計規格)	3	6	3	6	6	6	10u	10u
模擬值	2.9998	5.9997	3.07	6.0334	6.0334	6.0697	10u	9.72u

- 4. 請完成所設計之 CMOS 運算放大器之開迴路差模增益、共模增益及相對應的相移曲線,並標示出差模增益的 $f_{H_{-}d}$ 、 $f_{L_{-}d}$ 及共模增益的 f_{Z}
 - ✓ |A_d(f)| 曲線
 - ✓ θ_d(f) 曲線
 - ✓ |Acm(f)| 曲線
 - ✓ θ_{cm}(f) 曲線

差模



共模



5. 請完成下表

	$ A_d(1) $	$ A_{cm}(1) $	CMRR(1)	$V_{CM(\max)}$	$V_{CM(\min)}$	最大輸出電 壓擺幅 (swing)	R_o
理論值	88.082K	232.514m	3.63*10^5	4.73	4.27	3.533	5*10^7
模擬值	87.109K	232.676m	3.41*10^5	4.73	4.27	3.562	5.1*10^7

6. 請填入所設計之 CMOS 運算放大器之閉迴路參數值

	SR+	SR-
模擬值	1.029*10^3	-150