# 電子電路設計模擬與實習

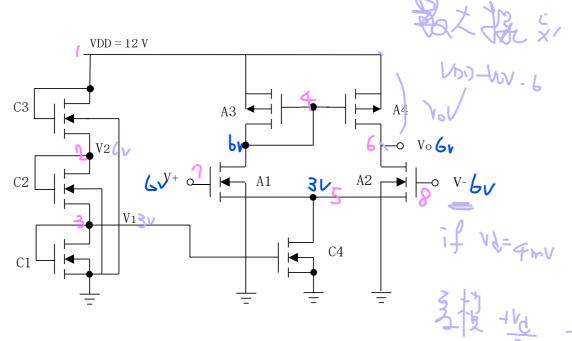
實驗名稱:MOS主動負載差動放大器

班級:電子二乙

組員: U0922113 郭晏寧

U0922107 張志斌

Lab 7 試設計一主動負載 CMOS 差動放大器如下



## 設計規格:

✓ NMOS:

電晶體模型參數: k'n=1.073 u, Vto=1.73, Lambda=0.002

✓ PMOS: 電晶體模型參數:  $k'_p$ =10.43 u, Vto = -3.533, Lambda=0.002

- $\checkmark$   $V_{DD} = 12V$
- ✓  $V_1=3 V$ ,  $V_2=6 V$
- $\checkmark$   $I_{D_C1} = I_{D_C2} = I_{D_C3} = 10uA$
- ✓ V<sub>D\_C4</sub> = 3V、V<sub>D\_A1</sub> = 6V、V<sub>O</sub> = 6V 當 V<sub>+</sub> = V<sub>-</sub> = 6V 時
- $\checkmark$  I<sub>D C4</sub>=10uA
- ✓  $|A_d(1)| = 300 \sim 500 = 97$  U



#### 1. 請填入下表中之電晶體參數值

$k'_p$	$k'_n$	$V_{TH\_C1}$	$V_{TH\_C2}$	V <sub>TH_C3</sub>	V <sub>TH_C4</sub>	$V_{TH\_A1}$	$V_{TH\_A2}$	V <sub>TH_A3</sub>	$V_{TH\_A4}$
10.43u	1.073u	1.73	2.29	2.62	1.73	2.63	2.63	-3.533	-3.533

# 2. 請依規格設計出此 CMOS 差動放大器各電晶體之尺寸 **垃圾 30/4**

$(W/L)_{C1}$	(W/L) <sub>C2</sub>	(W/L)c3	(W/L) <sub>C4</sub>	$(W/L)_{A1}$	$(W/L)_{A2}$	$(W/L)_{A3}$	(W/L) <sub>A4</sub>
11.49	36.75	1.62	11.49	16.9	16.9	0.16	0.16

### 3. 請填入所設計之 CMOS 差動放大器之直流工作點模擬值

	$V_1$	$V_2$	$V_{D\_C4}$	$V_{D\_A1}$	$V_{o}$	I <sub>DQ_C4</sub>
理論值 (設計規格)	3	6	3	6	6	10u
模擬值	2.99	6.011	2.97	6.03	6.03	10u

Va In: Irel

4. 請填入所設計之 CMOS 差動放大器下列參數之模擬值

	ールフ						Vn & G
	$A_d(1)$	$A_{cm}(1)$	CMRR(1)	$V_{CM(\max)}$	$V_{\mathit{CM}(\min)}$	最大輸出電 壓擺幅 (swing)	$R_o$
理論值	-681	2.42*10^-3	-2.8*10^5	4.73	4.27	3.533	5*10^7
模擬值	-675	2.36*10^-3	-2.86*10^5	4.73	4.27	3.562	5.05*10^7

註:  $V_{CM(max)}$ 及  $V_{CM(min)}$  之模擬值,可利用 .OP 分析得到的工作點電壓間接算出