直接多级有限元法在多尺度封装结构中的应用

赵胜军1 公颜鹏1 侯传涛2 秦飞1

(1电子封装技术与可靠性研究所,北京工业大学,北京 100124; 2 可靠性与环境工程技术重点实验室,北京 强度环境研究所, 北京 100076)

摘要: 近年来, 均质化方法被广泛用于电子封装结构的数值仿真。然而, 目前这些方法只考虑材料的线弹 性特性,对于封装结构中表现出非线性行为的材料,仅考虑均质化结构线弹性的等效参数可能会引起较大的误 差。本文基于直接多级有限元(Direct multilevel Finite Element, DFE)方法,提出了一种能够用于封装结构多 尺度仿真的 DFE-子模型方法。该方法不仅可以考虑等效材料的线弹性特性,又可以对封装结构中材料的非线 性行为进行分析。数值结果表明,该方法可以有效的分析电子封装结构中的多尺度问题。

关键词: 电子封装; 多尺度; 直接多级有限元; 子模型

中图分类号: V443 文章编号: 1006-3919(2022)05-0075-07 文献标识码: A

DOI: 10.19447/j.cnki.11-1773/v.2022.05.011

Application of Direct Multilevel Finite Element Method in Multiscale

Package Structures

ZHAO Sheng-jun¹ GONG Yan-peng¹ HOU Chuan-tao² QIN Fei¹

(1 Institute of Electronics Packaging Technology and Reliability, Beijing University of Technology, Beijing 100124, China; 2 Science and Technology on Reliability and Environment Engineering Laboratory, Beijing Institute of Structure and Environment Engineering, Beijing 100076, China)

Abstract:In recent years, homogenization methods have been widely used for numerical simulation of electronic packaging structures. However, these methods currently only consider the linear elastic properties of the material, which may cause large errors for nonlinear materials in the package structures. Based on the Direct multilevel Finite Element method, this paper proposes a DFE-submodel method that can be used for multi-scale simulation of packaging structures. This method can not only consider the linear elastic properties of the equivalent material, but also analyze materials with nonlinear in the package structures. Numerical results show that the DFE-submodel can effectively analyze multi-scale problems in electronic packaging structures.

Key words: Electronic packaging; Multiscale; Direct Multilevel Finite Element; Submodel

引言

电子封装不断向轻质量,多功能,高性能和高 集成度方向发展[1],其可靠性问题[2-4]一直是研究 的热点。封装结构的特征尺寸一般会相差多个数量 级[5],表现出明显的结构多尺度特征,例如,晶圆 级封装中的 TSV 结构^[6], RDL 层^[7]等。结构多尺 度特征给封装结构仿真分析带来了极大的困难,这 也对当前封装结构多尺度仿真分析方法提出了新 的需求和挑战。

为了解决封装结构多尺度仿真的问题,研究人 员提出了各种分析方法。根据仿真模型是否为结构 和载荷对称的特点,将模型简化为 1/4, 1/8 模型 或 GPD 模型^[8-9],但是经过这些简化后,涉及到几 何多尺度的仿真模型时,其网格数量仍然很多,计

收稿日期: 2022-08-31; 修回日期: 2022-10-13

基金项目: 国家自然科学基金(12002009), 北京市教委科研计划一般项目(KM202110005032)

作者简介: 赵胜军(1992-), 男, 博士研究生, 研究方向: 电子封装中的力学问题; (100124) 北京市朝阳区平乐园 100号

算量仍然会大, 甚至有时无法计算。

封装结构中的异质材料通常会使用均匀化方 法[10]将其等效成均质材料。秦飞[11]等根据复合材 料力学分析方法,把三维硅通孔转接板封装结构中 芯片与转接板间的微凸点/下填料层以及转接板与 基板间的微焊点/下填料层等效为线弹性均质材料, 对等效模型进行热疲劳寿命的仿真分析。Cheng 等 [12] 利用代表体单元 (Representative Volume element, RVE) 预测了复合材料的等效弹性参数。Omairey 等[13]针对周期性 RVE 结构开发了一款 Abagus 插 件,用于预测等效弹性参数。以上研究只考虑了材 料的线弹性参数,然而对于封装结构中表现出非线 性行为的材料可能会带来较大误差。这就需要非线 性多尺度分析方法对异质材料结构进行分析。 Tan^[14]提出了 DFE 法, 它是一种非线性多尺度方法, 能够分析材料的非线性行为。该方法主要针对二维 周期性分布的结构,无法直接应用于复杂的实际封 装结构多尺度结构的仿真。因此,本文将对 DFE 方法进行改进,以适用于复杂的封装结构多尺度结 构仿真分析。

本文基于 DFE 方法,提出了一种能够用于封装结构多尺度仿真的 DFE-子模型方法。采用该方法对封装结构进行了有限元仿真,将仿真结果与全模型结果、子模型和局部均匀化方法的结果进行对比,说明了该方法的准确性。

1 DFE 理论及其在 Abaqus 中的实现

1.1 DFE 理论

平衡方程的弱形式[12]:

$$\int_{v} \delta u_{i,j} \sigma_{ij} dV = \int_{v} \delta u_{i} b_{i} dV + \int_{s} \delta u_{i} t_{i} dS \qquad (1)$$

其中,u是位移; σ 是应力张量; b是体力; t是面力; $V \times S$ 指计算域和边界。

式(1)是虚功原理的表达式,即内力虚功 δW_{int} 等于外力虚功 δW_{ext} 。

有限元分析中,通常采用高斯积分法进行数值积分。因此,

$$\delta W_{\rm int} = \sum_{e} \sum_{\alpha} (\omega_{\alpha} J_{\alpha} \delta u_{i,j}(x_{\alpha}) \sigma_{ij}(x_{\alpha}))_{e} \quad (2)$$

其中, α 是单元 e 的高斯积分点。 J_{α} 是雅可比行列式; ω_{α} 是高斯点的权重。

在 DFE 中,每个高斯点的应力是由相应 RVE

的体积平均应力计算得到的。因此方程(2)可以写成:

$$\delta W_{\rm int} = \sum_{e} \sum_{\alpha} (\omega_{\alpha} J_{\alpha} \left\langle \delta u_{i,j} \right\rangle_{\alpha} \left\langle \tilde{\sigma}_{ij} \right\rangle_{\alpha})_{e} \quad (3)$$

其中, $(\cdot)\alpha$ 表示与单元 e 内的高斯点 α 相关的 RVE 上的体积平均量。"~"用于表示微观尺度计算中的量。

Hill-Mandel 均质化条件要求,

$$\left\langle \delta \tilde{u}_{i,j} \right\rangle \left\langle \tilde{\sigma}_{ij} \right\rangle = \left\langle \delta \tilde{u}_{i,j} \tilde{\sigma}_{ij} \right\rangle$$
 (4)

联立公式(3)和(4)得

$$\delta W_{\rm int} = \sum_{e} \sum_{\alpha} \left(\frac{\omega_{\alpha} J_{\alpha}}{|V_{\alpha}|} \int_{V_{\alpha}} \delta \tilde{u}_{i,j} \tilde{\sigma}_{ij} dV \right)_{e}$$
 (5)

其中, $|V_{\alpha}|$ 是 RVE 的体积。

把(5)式代入(1)式,得

$$\sum_{e} \sum_{\alpha} \left(\frac{\omega_{\alpha} J_{\alpha}}{|V_{\alpha}|} \int_{V_{\alpha}} \delta \tilde{u}_{i,j} \tilde{\sigma}_{ij} dV \right)_{e} = \int_{v} \delta u_{i} b_{i} dV + \int_{s} \delta u_{i} t_{i} dS \quad (6)$$

式(6)的左边是微观的量,右边是(1)式中的宏观描述。

经有限元离散化,式(6)在有限元中表示为,

$$\tilde{K}_{IJ}^* \tilde{d}_J \delta \tilde{d}_I = f_k \delta d_k \tag{7}$$

其中, \tilde{K}_{IJ}^* 是由所有微观 RVE 组成的整体刚度矩阵,每个 RVE 的刚度矩阵由 $\overline{\omega}_{\alpha}$ 缩放。 \tilde{d} 指微观节点位移矢量, f_k 和 d_k 为宏观有限元网格的节点力和位移矢量。

 \tilde{d} 和 d 可以通过矩阵 L 相关联,

$$d_K = L_{IK}\tilde{d}_I \tag{8}$$

将(8)代入(7)并消去虚位移 $\delta \tilde{d}$,得到

$$\tilde{K}_{IJ}^* \tilde{d}_J = f_k L_{IK} \tag{9}$$

1.2 DFE 在 Abaqus 中的实现

DFE 方法在 Abaqus 中的实现可以通过两个 关键步骤完成。

1)通过 Abaqus 中的多点约束(multipoint constraints,MPC),建立微观 RVE 边界网格节点 d 和宏观网格节点 \tilde{d} 之间的关系。实现了从宏观尺度到微观尺度的过渡。

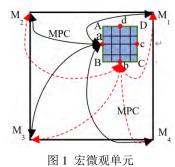


Fig.1 Macro and micro scale element

对于 RVE 模型,周期性边界条件的施加是必要的。图 1 中, $M_1M_2M_3M_4$ 表示宏观网格模型中的一个单元(后续描述为宏观单元),ABCD 代表一个 RVE 模型,RVE 边界的中点记为 a、b、c 和 d。 RVE 边界 AD 和边界 BC 节点之间的约束方程可以写成:

$$\tilde{u}_{AD} - \tilde{u}_{BC} = (N_I(x_d) - N_I(x_b))u_I$$
 (10)

RVE 边界 AB 和边界 CD 节点之间的约束方程可以写成:

$$\tilde{u}_{AB} - \tilde{u}_{DC} = (N_I(x_a) - N_I(x_c))u_I$$
 (11)

其中, \tilde{u}_J 表示 RVE 边界上 J 节点的位移, N_I 和 u_I 是 RVE 所在的宏观单元节点 I 的形函数和位移, x_I 是节点 J 在宏观单元内的点。

为了约束 RVE 的刚体平移,需要施加额外的条件,

$$\tilde{u}_0 = N_I(x_0)u_I \tag{12}$$

其中, x_0 指在宏观单元内的高斯点,也是 RVE 中心的位置。

通过 Abaqus 中的 MPC 将约束方程施加到模型上,从而实现 d 和 \tilde{d} 之间的联系。

2) 缩放 RVE 的刚度矩阵以获得所有微观 RVE 组成的整体刚度矩阵 $ilde{K}_{II}^*$ 。

 \tilde{K}_{IJ}^* 完全是由微观RVE乘以缩放系数 $\bar{\omega}_{\alpha}$ 得到的刚度矩阵。由所有微观RVE有限元分析计算得到的内力虚功总和的表达式为:

$$\delta \tilde{W}_{\text{int}} = \sum_{e} \sum_{\alpha} \left(\int_{V_{\alpha}} \delta \tilde{u}_{i,j} \tilde{\sigma}_{ij} dV \right)_{e}$$
 (13)

比较公式 (5) 和 (13), 可以看出 $\delta W_{\rm int}$ 等于

 $\delta ilde{W}_{ ext{int}}$ 乘以缩放系数,即缩放系数为,

$$\overline{\omega}_{\alpha} = \frac{\omega_{\alpha} J_{\alpha}}{|V_{\alpha}|} \tag{14}$$

缩放系数可以直接确定。例如,对于二维 DFE 分析,使用 2×2 高斯积分点的矩形单元进行有限元分析时

$$\overline{\omega}_{\alpha} = \frac{\left|V_{e}\right|}{4\left|V_{\alpha}\right|} \tag{15}$$

其中, $|V_{\omega}|$ 为包含高斯点 α 的宏观单元的体积。

为了更清晰的描述缩放系数与 DFE 有限元模型之间的关系,图 2 给出了在宏观单元内,不同缩放系数所对应的有限元模型。模型中 RVE 的体积 V_{α} 一般是固定的,因此,改变缩放系数的大小,根据公式(15)可知,宏观单元体积 $|V_{e}|$ 也随之变化。

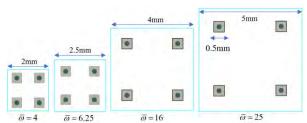


图 2 不同缩放系数所对应的有限元模型 Fig. 2 Finite element model for different $\overline{\omega}_{lpha}$

2 数值模拟

建立封装结构中的焊盘和填充料(Cu-underfill) 二维多尺度有限元模型并采用 DFE 方法进行仿真 分析。均匀化方法和子模型技术也在算例中给出, 用于与 DFE 方法的结果比较和分析。为了验证计 算结果的精度,本文用一个细化的全模型仿真结果 作为参考解来计算不同方法的相对误差。

2.1 DFE 模型仿真分析

算例中 Cu-underfill 多尺度结构全模型有 3200 个 RVE (40*80), RVE 网格模型如图 3 所示。RVE 的长度和宽度为 0.1mm×0.1mm;Cu 材料在 RVE 的中间区域,Cu 的中心与 RVE 中心重合,Cu 的直径为 0.05mm;为了保证仿真结果的准确性,对全模型进行了网格收敛性验证,当 RVE 的网格单元数量为 457 时,仿真结果趋于稳定,因此在后续

的仿真中均采用该网格密度。

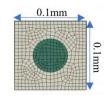


图 3 RVE 网格模型 Fig. 3 RVE mesh model

2.1.1DFE 仿真模型的建立

DFE 仿真模型需要把 RVE 模型与宏观尺度模型叠加在一起。宏观单元中每个高斯积分点上均对应一个 RVE,且 RVE 中心与高斯积分点重合。采用 MPC 的方式建立 RVE 边界节点与宏观单元节点之间的约束,所形成的 DFE 仿真模型如图 4 所示,该模型的缩放系数为 4。 DFE 模型的网格单元数量为 365800,单元类型为 CPS4R。

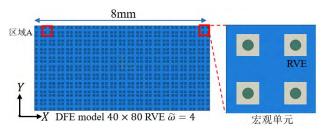


图 4 DFE 仿真分析模型 Fig.4 DFE model

2.1.2 材料参数

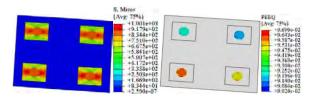
在宏观尺度上,整个异质材料被离散化为均质的连续有限单元,宏观尺度模型的计算不需要均匀的本构关系,这是因为整体刚度矩阵完全是由RVE 的刚度矩阵乘以缩放系数得到。RVE 中 Cu和 underfill 材料参数如表 1 所示, underfill 为线弹性材料,Cu为非线性材料,屈服应力 225MPa,切线模型 6666MPa。由于宏观尺度上不需要均匀的本构关系,因此,宏观模型材料参数只需要设置较小的弹性模量即可。

表 1 材料属性 Table 1 Material properties

材料	弹性模量 E(GPa)	泊松比ぃ		
Underfill	2.9	0.34		
Cu	70	0.34		

2.1.3 施加边界条件和载荷并求解

DFE 模型中左边界完全固定约束,在右边界所有节点上施加单向拉伸载荷,x=2mm。A 区域的 von Mises 应力和等效塑性应变分布云图如图 5 所示,von Mises 应力值为 1001MPa,等效塑性应变为 0.09699。仿真分析需要的运行时间为 4.8min,所需内存 576MB。将该模型仿真结果(S11、S22、S12、E11、E22 和 E12)与全模型相应结果进行了对比,如图 6 和图 7 所示。由图可知,两个模型的仿真结果较为吻合,说明了 DFE 方法是有效的。



von Mises 应力分布云图

等效塑性应变分布云图

图 5 DFE 模型 A 区域仿真结果

Fig.5 DFE model simulation results in area A

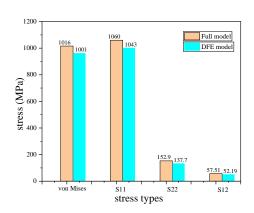


图 6 全模型与 DFE 模型不同应力结果对比 Fig.6 The results of different stress for DFE and Full model

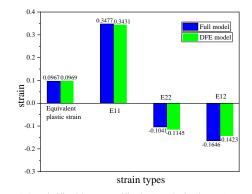


图 7 全模型与 DFE 模型不同应变结果对比

Fig.7 The results of different strain for DFE and Full model

2.2 不同多尺度方法仿真结果的对比

采用子模型和局部均匀化方法^[15]对 2.1 节中包含 3200 个 RVE 的 Cu-underfill 二维有限元模型进行仿真分析,RVE 的网格数量、单元类型、边界条件和载荷与 DFE 模型一致。所得结果用于与DFE 方法的结果进行比较。把全模型的仿真结果作为参考解用于不同方法相对误差的计算。不同方法的有限元仿真结果如表 2 所示,分析比较了仿真过程中的网格数量、内存、运行时间以及 von Mises应力和等效塑性应变的结果。不同多尺度方法对比

分析的结果如下:

- a)子模型方法所需要的内存最少,结果的精度介于局部均匀化和 DFE 方法之间。
- b)局部均匀化方法所得结果误差最大,且网格数量仍然较多,所需内存也较多,在三种方法中效果最不理想。
- c) DFE 方法是预测精度最高,所需网格数量和运行时间最少的方法,且内存占比较少,在三种方法中效果最为理想。

表 2 不同多尺度方法仿真结果的对比

Table 2 Comparison of simulation results for different multi-scale methods

模型	网格数量	内存	运行时间	区域A			
				von Mises 应力 /MPa	相对误差/%	等效塑性应变	相对误差/%
Full (Reference)	1462400	8.23GB	185min	1016	0	0.0967	0
子模型	456845	64.9MB	6.2min	1042	2.56	0.0978	1.14
局部均匀化	1280996	1.98GB	8.5min	1091	7.38	0.1049	8.48
DFE	365800	576MB	4.8min	1001	1.48	0.0969	0.03

3 DFE-submodel 多尺度方法

DFE 方法主要针对二维周期性分布的结构,不能够直接应用于复杂的实际封装结构多尺度的仿真。因此,基于 DFE 方法和子模型技术,发展了一种 DFE 与子模型结合(DFE-submodel)的多尺度方法。该方法首先利用 DFE 方法得到等效非线性参数,然后,对等效非线性均质化全局模型进行仿真分析,最后结合子模型技术得到模型中关键区域的应力应变值。

3.1 DFE 法非线性等效参数的计算

首先计算所受拉力边界上所有节点的位移值和节点反力,得到模型的载荷位移曲线;然后根据公式(16)和(17)得到名义应力应变曲线;最后根据公式(18)和(19)得到真实应力应变曲线。本算例,选择不同的缩放系数对 DFE 方法进行仿真,采用细化的全模型结果作为参考解,所得应力应变曲线如图 6 所示。根据公式(20)和得到的有限元结果可求得等效泊松比,本算例中,Cu-underfill的等效泊松比为 0.3364。

$$\sigma_{no\min al} = F / A_0 \tag{16}$$

$$\mathcal{E}_{no\min al} = L - L_0 / L_0 \tag{17}$$

$$\sigma = \sigma_{no\min al} (1 + \varepsilon_{no\min al})$$
 (18)

$$\varepsilon = \ln(1 + \varepsilon_{no\min al}) \tag{19}$$

$$v_{12} = \frac{\Delta L_2}{L_2} / \frac{\Delta L_1}{L_1}$$
 (20)

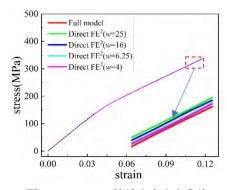


图 8 Cu-underfill 等效应力应变曲线

Fig.8 Equivalent stress-strain relationship for Cu-underfill

由图 8 可知, DFE 模型与全模型结果吻合度 较高,能够较好的得到 Cu-underfill 等效应力应变 关系,不同缩放系数的应力应变结果差别较小。根据应力应变关系可以得到等效的弹性模量为3.84GPa,将得到的弹塑性参数作为后续均质化模型的材料参数。

3.2 DFE-submodel 仿真分析

均质化等效模型仿真结束后,选取均质化模型中关键区域进行子模型仿真。子模型结构中包含RVE模型,从而可以实现对模型中微观区域仿真结果的提取。为了验证该方法的有效性,采用DFE-submodel方法对Cu-underfill结构(2.1节中的全模型)进行仿真分析。对比了18个不同区域的最大von Mises 应力结果,不同区域的位置如图9所示。并且与全模型和局部均匀化模型的结果进行比较,结果如图10所示。

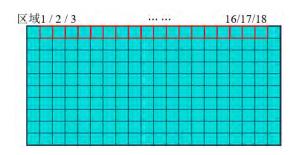


图 9 均质化等效模型中不同区域的位置 Fig.9 The locations of different areas in the homogenized equivalent model

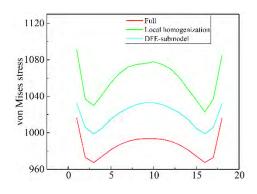


图 10 不同区域 von Mises 应力结果的对比 Fig.10 Comparison of results for von Mises stress in different areas

由图 10 可知, DFE-submodel 方法与全模型结果吻合度较高,相对误差在 1.97%-3.97%之间,比局部均匀化方法的精度高。

3.3 DFE-submodel 方法在封装结构中的应用

下面对简化后的封装结构进行仿真分析,仿真模型如图 11 所示。该分析过程分为两步,首先采用 DFE 方法对该结构的中间部分(10*10 RVE)进行均质化处理,然后对均质化模型进行有限元模拟。载荷为从 25℃到 150℃的升温过程, RVE 结构为 Cu-underfill。有限元网格及边界条件如图 12 所示。

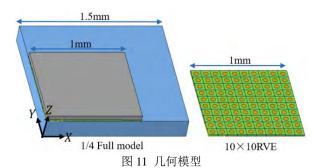


Fig.11 The geometric model

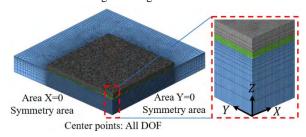


图 12 有限元网格模型和边界条件 Fig.12 The mesh model and boundary condition

采用 DFE-submodel 方法对该模型模拟后,读取 Cu-underfill 结构中 Von Mises 应力最大位置的仿真结果如图 13(a)所示,全模型结果在图 13(b)中也进行了展示,以验证该方法的有效性。从图中可以看出,DFE-submodel 方法误差较小。然后,对几种方法的网格数量、所需内存、运行时间和不同方向上的应力应变都进行了对比。结果表明,本文所提出的方法能够用于分析多尺度封装结构的仿真。

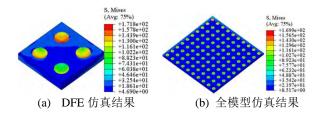


图 13 有限元模拟结果 Fig.13 The simulation results of FEM

4 结论

本文基于 DFE 方法得到了多尺度封装结构的非线性等效参数,提出了一种能够用于封装结构仿真分析的 DFE-submodel 方法。对 Cu-underfill 多尺度结构的仿真分析表明,所建立的非线性等效应力应变关系与全模型的结果一致; 采用提出的DFE-submodel 方法的仿真分析结果与全模型结果吻合度较高。

参考文献

- [1] Nan Jiang, Liang Zhang, Zhi-Quan Liu, et al. Meng Zhao Reliability issues of lead-free solder joints in electronic devices [J]. Science and Technology of Advanced Materials, 2019, vol. 20, Issue. 1, pp. 876-901.
- [2] Seunghyun Cho, Youngbae Ko. Finite Element Analysis for Reliability of Solder Joints Materials in the Embedded Package[J]. Electronic Materials Letters, 2019, vol.15, pp.287–296.
- [3] 童军,侯传涛,贾亮.电子设备封装残余应力分析及测量技术[J].强度与环境,2017,44(04):18-22. [Tong Jun, Hou Chuan-tao, Jia Liang. Calculate and test method of residual stress in the packaging printed circuit board [J]. Structure & Environment Engineering, 2017,44(04):18-22.]
- [4] Y. Chen, B. Jing, J. Li, X. Jiao, J. Hu and Y. Wang, "Failure Analysis and Modeling of Solder Joints in BGA Packaged Electronic Chips [J]. IEEE Transactions on Components, Packaging and Manufacturing Technology, 2021, vol. 11, no. 1, pp. 43-50.
- [5] 童军,侯传涛,张跃平,孙立敏.电子封装结构动特性分析及模型修正[J].强度与环境,2020,47(05):1-6. [Tong Jun, Hou Chuan-tao, Zhang yue-ping, Sun Li-min. The Analysis of the Structural Dynamic Characteristics in Board Packaging Structure and Its Test Technology Research[J]. Structure & Environment Engineering, 2020,47(05):1-6.]
- [6] Cho DH, Seo SM, Kim JB, Rajendran SH, Jung JP. A review on the fabrication and reliability of three-dimensional integration technologies for microelectronic packaging: through-si-via and solder bumping process[J]. Metals. 2021,111(10):1664.

- [7] Y. F. Su, K.N. Chiang, Steven Y. Liang. Article Navigation Design and Reliability Assessment of Novel 3D-IC Packaging [J]. Journal of Mechanics, 2017, 33(2):193-203.
- [8] Nicole An P, Kohl P A. Modeling Simplification for Thermal Mechanical Analysis of High Density Chip-to-Substrate Connections[J]. Journal of electronic packaging. 2011, 133.
- [9] Ke quan Xia, Zhi yuan Zhu, Hong ze Zhang. Modeling simplification for thermal mechanical stress analysis of TSV interposer stack[J]. Microelectronics Reliability, 2019: 46-50.
- [10] 苏蕴荃, 陈昊, 侯传涛, 等. 基于单胞模型的三维四向编织复合 材料力学性能研究[J]. 强度与环境, 2022,49(04):34-41. [Su Wen-quan, Chen Hao, Hou Chuan-tao et al. Investigation on the mechanical properties of 3D four-directional braided composites based on the unit cell model [J]. Structure & Environment Engineering, 2022,49(04):34-41.]
- [11] 秦飞,沈莹,陈思 硅通孔转接板封装结构多尺度问题的有限元模型[J].工程力学, 2015, 32(10):191-197. [Qin Fei, Shen Ying, Chen Si. The finite element model of multi-scale structure in TSV interposer package[J]. Engineering Mechanics, 2015, 32(10): 191-197.]
- [12] Cheng, GD., Cai, YW. Xu, L. Novel implementation of homogenization method to predict effective properties of periodic materials. Acta Mech Sin, 2013, 29, 550–556.
- [13] Omairey, S.L., Dunning, P.D. Sriramula, S. Development of an ABAQUS plugin tool for periodic RVE homogenization ,Engineering with Computers, 2019, 35: 567-577.
- [14] Vincent Beng Chye Tan, Karthikayen Raju, Heow Pueh Lee, Direct FE2 for concurrent multilevel modeling of heterogeneous structures, Computer Methods in Applied Mechanics and Engineering, Volume 360, 2020.
- [15] Yi-Shao Lai, Tong Hong Wang, Verification of submodeling technique in thermomechanical reliability assessment of flip-chip package assembly, Microelectronics Reliability, 2005, 45, (3-4):575-582.