

МИНИСТЕРСТВО ОБРАЗОВАНИЯ И НАУКИ РОССИЙСКОЙ
ФЕДЕРАЦИИ
Федеральное государственное бюджетное образовательное учреждение
высшего образования
«Вятский государственный университет»
Факультет автоматики и вычислительной техники
Кафедра электронных вычислительных машин

ИЗУЧЕНИЕ ПРИНЦИПОВ ОРГАНИЗАЦИИ ПАМЯТИ

Отчет
Лабораторная работа №3 по дисциплине
«Организация памяти ЭВМ»

Выполнил студент группы ИВТ-31 _____/Кудяшев Я.Ю./
Проверил преподаватель _____/Мельцов В.Ю./

Киров 2022

1. Цель работы:

- Изучение принципов организации памяти и алгоритмов ее работы;
- Изучение основных режимов работы БИС памяти.

Задание:

1. Исследовать ОЗУ в режиме произвольного доступа при записи и чтении:

а) выполнить запись данных во все ячейки ОЗУ в режимах:

- записи одновременно по порту А и В;
- раздельной записи по одному из портов А и В.

б) выполнить сочетание процедур чтения и записи одновременно по портам А и В:

- порт А чтение, порт В запись;
- порт В чтение, порт А запись;
- порт В чтение, порт А чтение;
- раздельное чтение по порту А или В.

в) выполнить попытку записи по портам А и В в одну и ту же ячейку и сделать выводы.

2. На основе ОЗУ организовать стек типа FIFO для очереди команд с возможностью параллельного пополнения очереди команд через каждые 4 считанные из очереди команды:

- запись 8-х чисел
- чтение 4-х чисел
- запись 4-х чисел с параллельным считыванием из очереди
- запись 4-х чисел с параллельным считыванием из очереди
- сброс очереди команд (команда БП)

2. Окно микропрограммы ОЗУ

№	Адр.	DIOA	~EA~RA~WA	EWR U C	ST ~EO	Адр.	DIOB	~EB~RB~WB	EWR U C	ST ~EO	Комментарии
00	0	1E	1 1 1	1 0 1	1 1	0	2E	1 1 1	1 0 1	1 1	Запись по А и Б
01	0	FF	0 1 0	0 0 0	0 0	0	FF	0 1 0	0 0 0	0 0	
02	1	1E	1 1 1	1 0 1	1 1	9	2E	1 1 1	1 0 1	1 1	
03	0	FF	0 1 0	0 0 0	0 0	0	FF	0 1 0	0 0 0	0 0	
04	2	1E	1 1 1	1 0 1	1 1	A	2E	1 1 1	1 0 1	1 1	
05	0	FF	0 1 0	0 0 0	0 0	0	FF	0 1 0	0 0 0	0 0	
06	3	1E	1 1 1	1 0 1	1 1	B	2E	1 1 1	1 0 1	1 1	
07	0	FF	0 1 0	0 0 0	0 0	0	FF	0 1 0	0 0 0	0 0	
08	4	1E	1 1 1	1 0 1	1 1	C	2E	1 1 1	1 0 1	1 1	
09	0	FF	0 1 0	0 0 0	0 0	0	FF	0 1 0	0 0 0	0 0	
0A	5	1E	1 1 1	1 0 1	1 1	D	2E	1 1 1	1 0 1	1 1	раздельная запись по А
0B	0	FF	0 1 0	0 0 0	0 0	0	FF	0 1 0	0 0 0	0 0	
0C	6	1E	1 1 1	1 0 1	1 1	E	2E	1 1 1	1 0 1	1 1	
0D	0	FF	0 1 0	0 0 0	0 0	0	FF	0 1 0	0 0 0	0 0	
0E	7	1E	1 1 1	1 0 1	1 1	F	2E	1 1 1	1 0 1	1 1	
0F	0	FF	0 1 0	0 0 0	0 0	0	FF	0 1 0	0 0 0	0 0	
10	3	DF	1 1 1	0 0 0	1 1	4	11	1 1 1	0 0 0	1 1	
11	0	FF	0 1 0	1 0 1	0 0	0	00	1 1 1	0 0 0	1 1	
12	4	CC	1 1 1	1 0 1	0 1	5	CC	1 1 1	1 0 1	1 1	
13	0	FF	0 0 1	0 0 0	1 1	0	FF	0 1 0	0 0 0	0 0	
14											Б-чтение А-запись
15											
16	9	DD	1 1 1	1 0 1	1 1	5	CC	1 1 1	1 0 1	0 1	
17	0	FF	0 1 0	0 0 0	0 0	0	FF	0 0 1	0 0 0	1 1	
18											
19											
1A	4	FF	1 1 1	1 0 1	0 1	C	FF	1 1 1	0 1 1	0 1	
1B	0	FF	0 0 1	0 0 0	1 1	0	FF	0 0 1	0 0 0	1 1	
1C	4	00	1 1 0	0 1 1	0 0	0	00	1 1 0	0 0 0	1 1	
1D	0	FF	0 0 1	0 0 0	1 1	0	00	1 1 0	0 0 0	1 1	
1E											запись 8 чисел
1F	0	23	1 1 1	1 0 1	1 1	0	FF	1 1 1	0 0 0	0 1	
20	0	FF	0 1 0	0 0 0	0 0	0	FF	1 1 1	0 0 0	0 1	
21	0	01	1 1 1	0 0 1	1 1	0	FF	1 1 1	0 0 0	0 1	
22	0	FF	0 1 0	0 0 0	0 0	0	FF	1 1 1	0 0 0	0 1	
23	0	01	1 1 1	0 0 1	1 1	0	FF	1 1 1	0 0 0	0 1	
24	0	FF	0 1 0	0 0 0	0 0	0	FF	1 1 1	0 0 0	0 1	
25	0	01	1 1 1	0 0 1	1 1	0	FF	1 1 1	0 0 0	0 1	
26	0	FF	0 1 0	0 0 0	0 0	0	FF	1 1 1	0 0 0	0 1	
27	0	01	1 1 1	0 0 1	1 1	0	FF	1 1 1	0 0 0	0 1	
28	0	FF	0 1 0	0 0 0	0 0	0	FF	1 1 1	0 0 0	0 1	
29	0	01	1 1 1	0 0 1	1 1	0	FF	1 1 1	0 0 0	0 1	чтение 4х чисел
2A	0	FF	0 1 0	0 0 0	0 0	0	FF	1 1 1	0 0 0	0 1	
2B	0	01	1 1 1	0 0 1	1 1	0	FF	1 1 1	0 0 0	0 1	
2C	0	FF	0 1 0	0 0 0	0 0	0	FF	1 1 1	0 0 0	0 1	
2D	0	01	1 1 1	0 0 1	1 1	0	FF	1 1 1	0 0 0	0 1	
2E	0	FF	0 1 0	0 0 0	0 0	0	FF	1 1 1	0 0 0	0 1	
2F	0	FF	1 1 1	0 0 0	0 1	0	FF	0 0 1	0 0 0	1 1	
30	0	FF	1 1 1	0 0 0	0 1	0	FF	1 1 1	0 0 1	0 1	
31	0	FF	1 1 1	0 0 0	0 1	0	FF	0 0 1	0 0 0	1 1	
32	0	FF	1 1 1	0 0 0	0 1	0	FF	1 1 1	0 0 1	0 1	
33	0	FF	1 1 1	0 0 0	0 1	0	FF	0 0 1	0 0 0	1 1	запись 4х чисел с параллельным считыванием из очереди
34	0	FF	1 1 1	0 0 0	0 1	0	FF	1 1 1	0 0 1	0 1	
35	0	FF	1 1 1	0 0 0	0 1	0	FF	0 0 1	0 0 0	1 1	
36	0	FF	1 1 1	0 0 0	0 1	0	FF	1 1 1	0 0 1	0 1	
37	0	08	1 1 1	0 0 1	1 1	0	FF	1 1 1	0 0 0	0 1	
38	0	FF	0 1 0	0 0 0	0 0	0	FF	0 0 1	0 0 1	1 1	
39	0	09	1 1 1	0 0 1	1 1	0	FF	1 1 1	0 0 0	0 1	
3A	0	FF	0 1 0	0 0 0	0 0	0	FF	0 0 1	0 0 1	1 1	
3B	0	0A	1 1 1	0 0 1	1 1	0	FF	1 1 1	0 0 0	0 1	
3C	0	FF	0 1 0	0 0 0	0 0	0	FF	0 0 1	0 0 1	1 1	
3D	0	0B	1 1 1	0 0 1	1 1	0	FF	1 1 1	0 0 0	0 1	
3E	0	FF	0 1 0	0 0 0	0 0	0	FF	0 0 1	0 0 1	1 1	

3. ГСА

Граф-схема алгоритма представлена на рисунке 1.

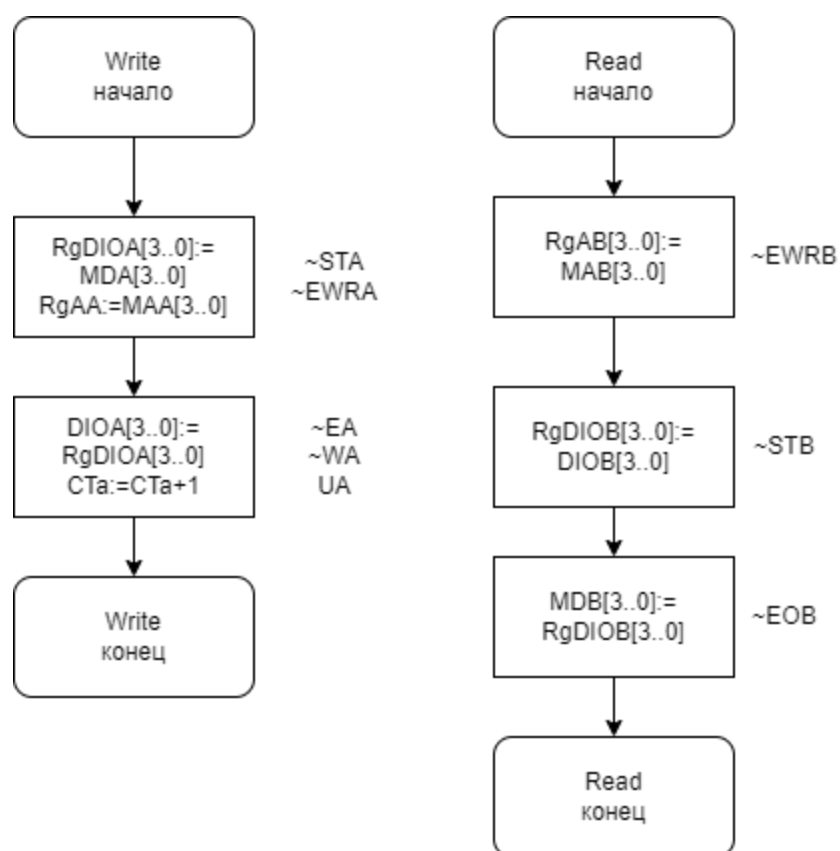


Рисунок 1 – ГСА алгоритма

4. Функциональная схема

Функциональная схема стека представленная на рисунке 2.

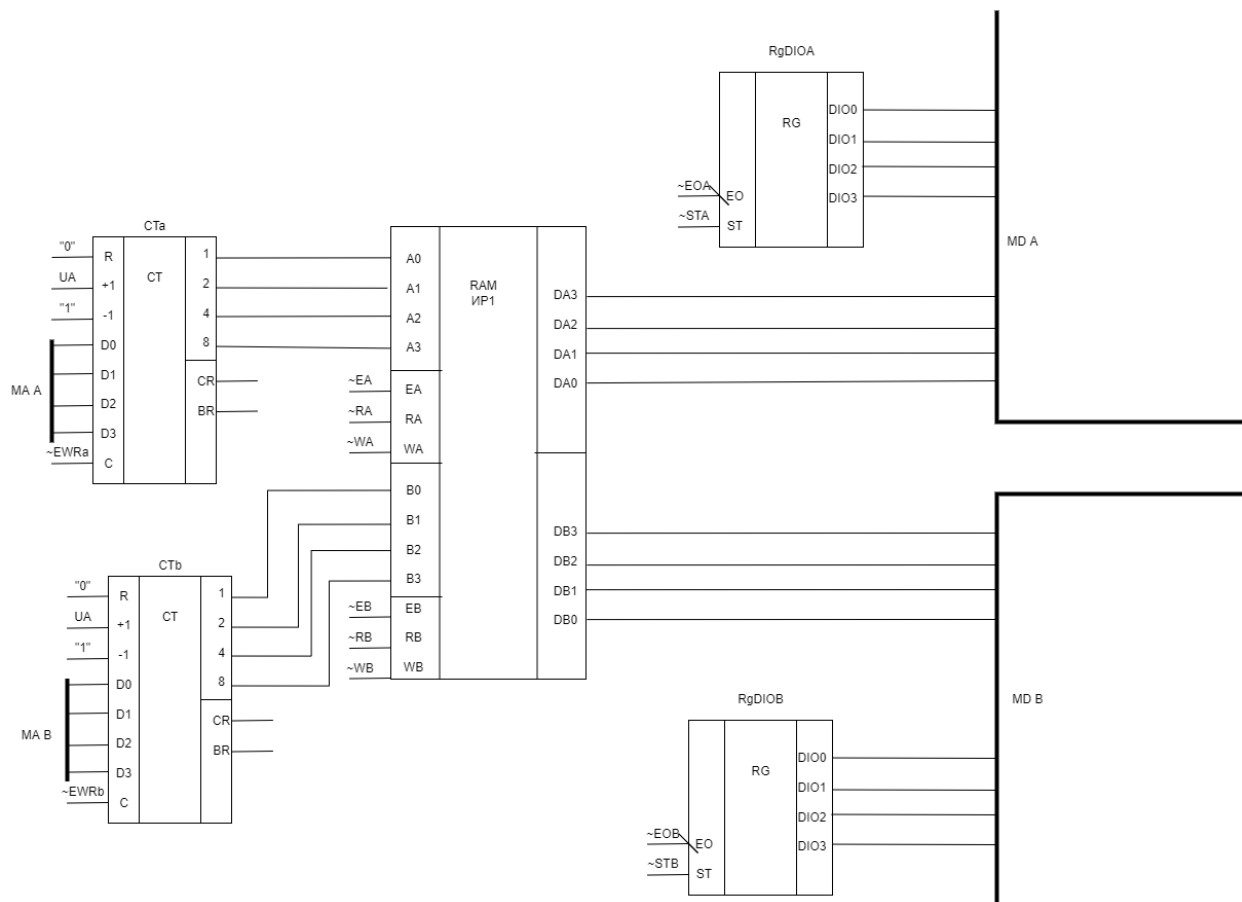


Рисунок 2 – Функциональная схема стека

Управляющие сигналы:

- ~EWRa – запись адреса в RgAA;
- ~EWRb – запись адреса в RgAB;
- ~EOA – сигнал разрешения выходов RgDIOA;
- ~EOB – сигнал разрешения выходов RgDIOB;
- ~STA – запись в RgDIOA;
- ~STB – запись в RgDIOB;
- ~RA, ~WA, ~EA – сигнал чтения, записи, выбора канала A;
- ~RB, ~WB, ~EB – сигнал чтения, записи, выбора канала B.

5. Экранные формы

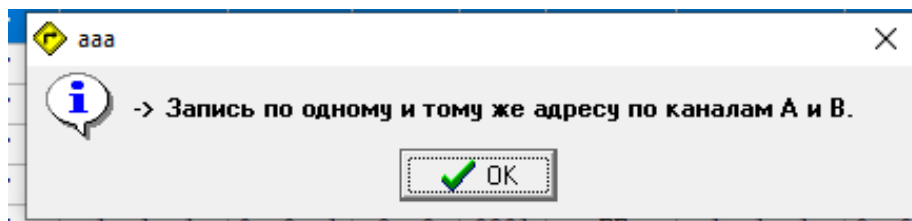


Рисунок 3 – Попытка одновременной записи по одному адресу

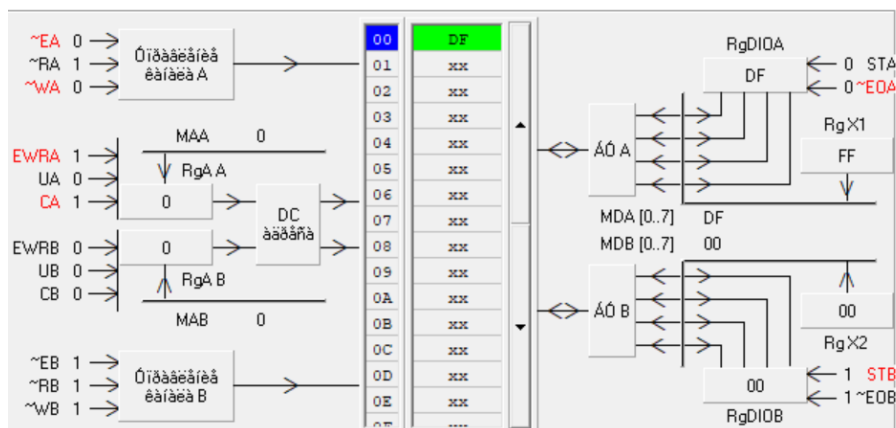


Рисунок 4 – Запись по порту А

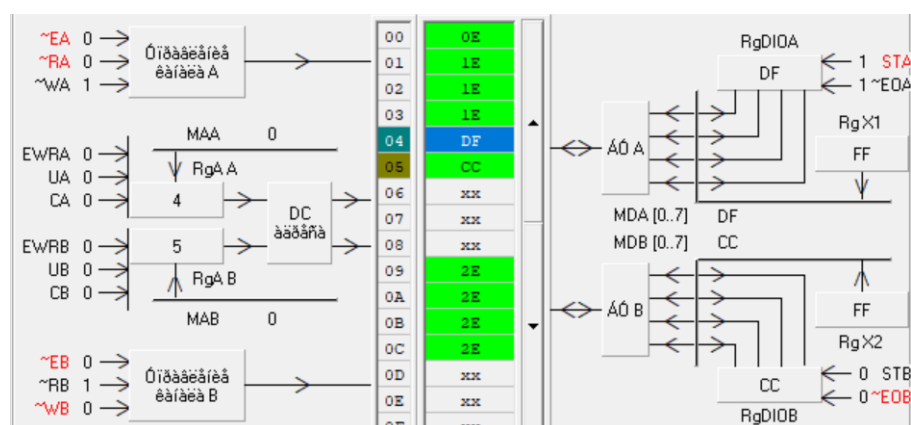


Рисунок 5 – А-чтение, Б-запись

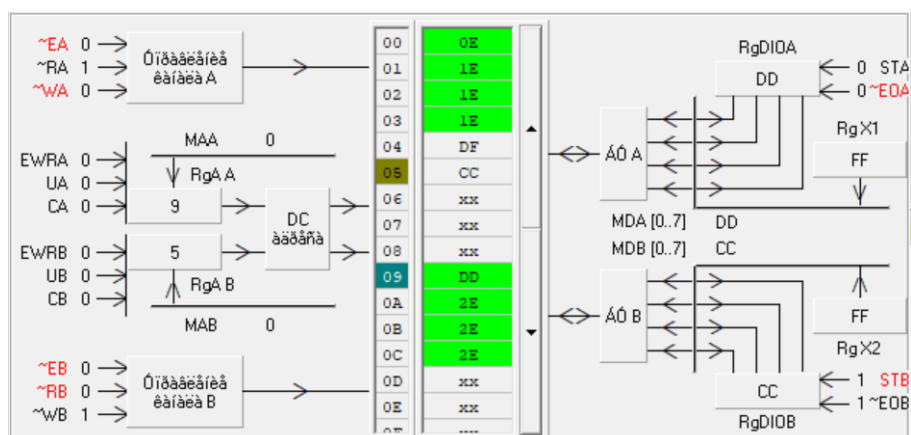


Рисунок 6 – Б-чтение, А-запись

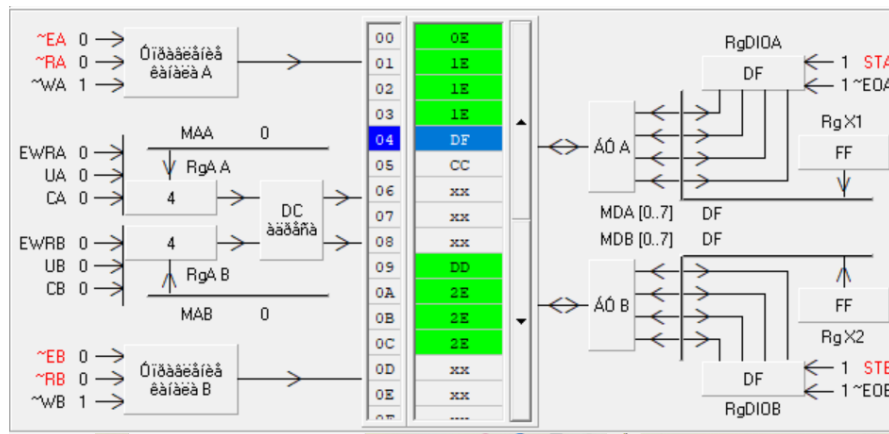


Рисунок 7 – А-чтение, Б-чтение

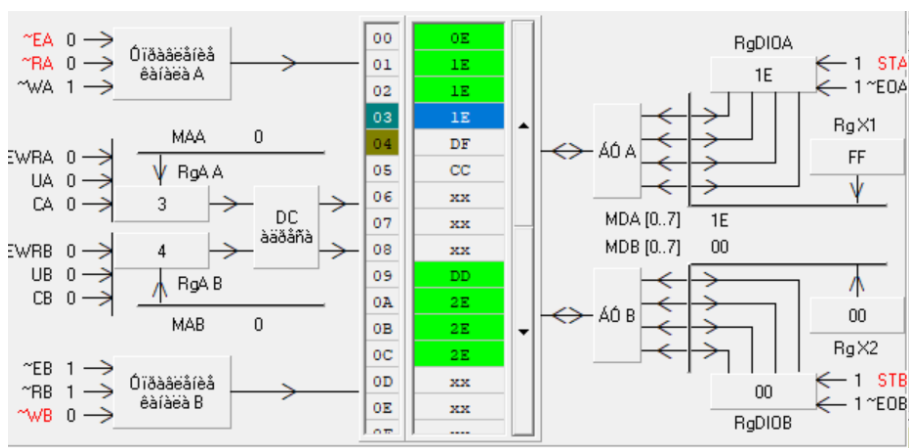


Рисунок 8 – Чтение только по А

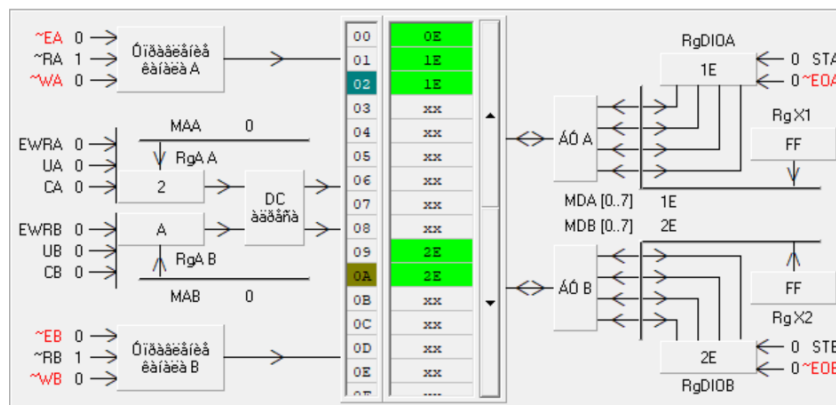


Рисунок 9 – Запись по двум портам

6. Вывод

При выполнении лабораторной работы были исследованы основные принципы работы некоторых видов ЗУ: Двухпортовое ЗУ.

Двухпортовое ЗУ позволяет выполнять параллельно две операции чтения/записи практически независимо друг от друга. Недостатком, как и в случае АЗУ, является сложность реализации.