

DISEÑO CAPA PHY DE UNA INTERFAZ PCIE

Paula Góchez

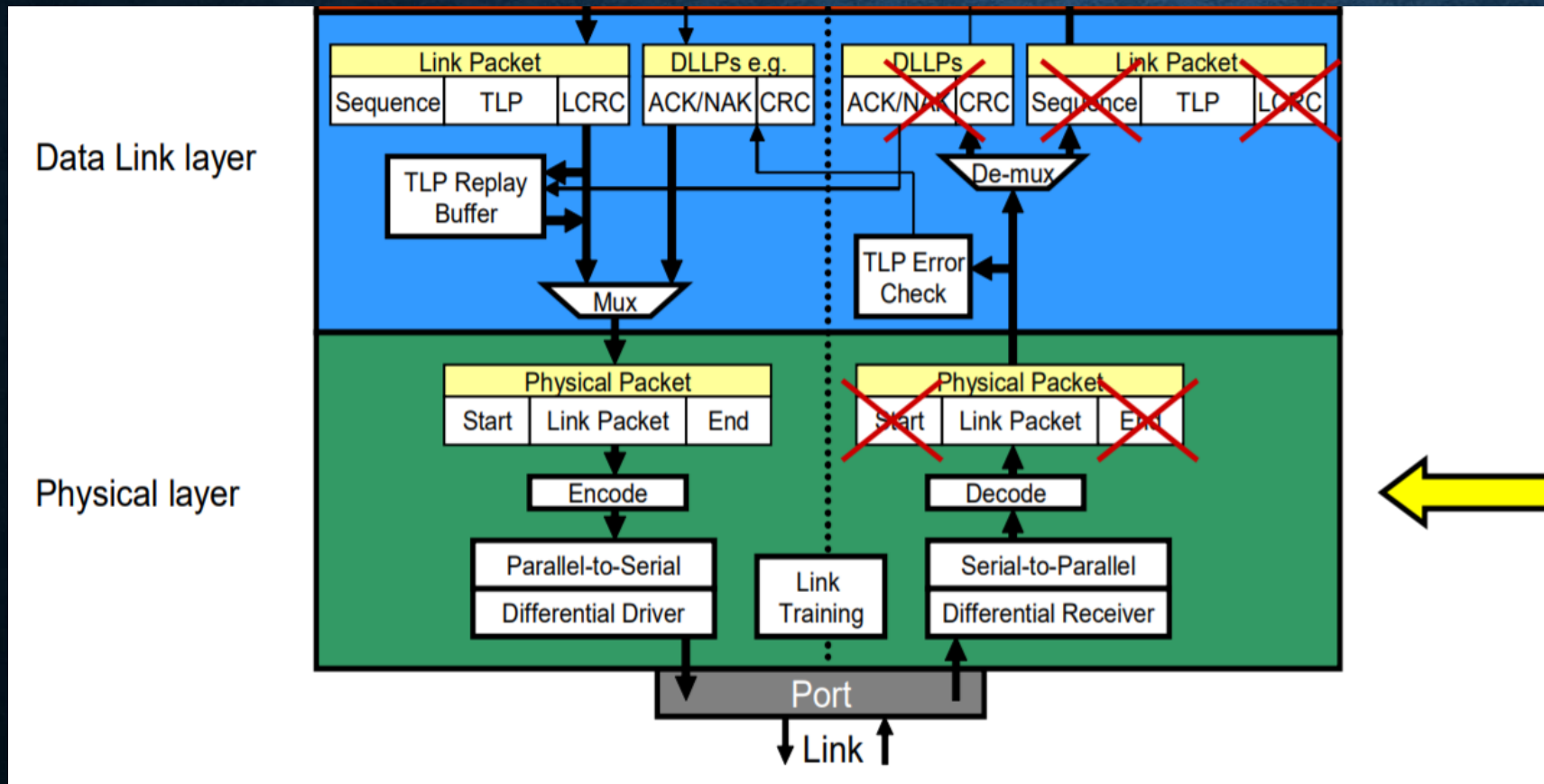
Esteban Vargas

Yasser Wagon

PCI EXPRESS

- Estándar para realizar lectura/escritura de memorias, lectura/escritura de periféricos
- Capas de software, de transacción, de enlace de datos y física

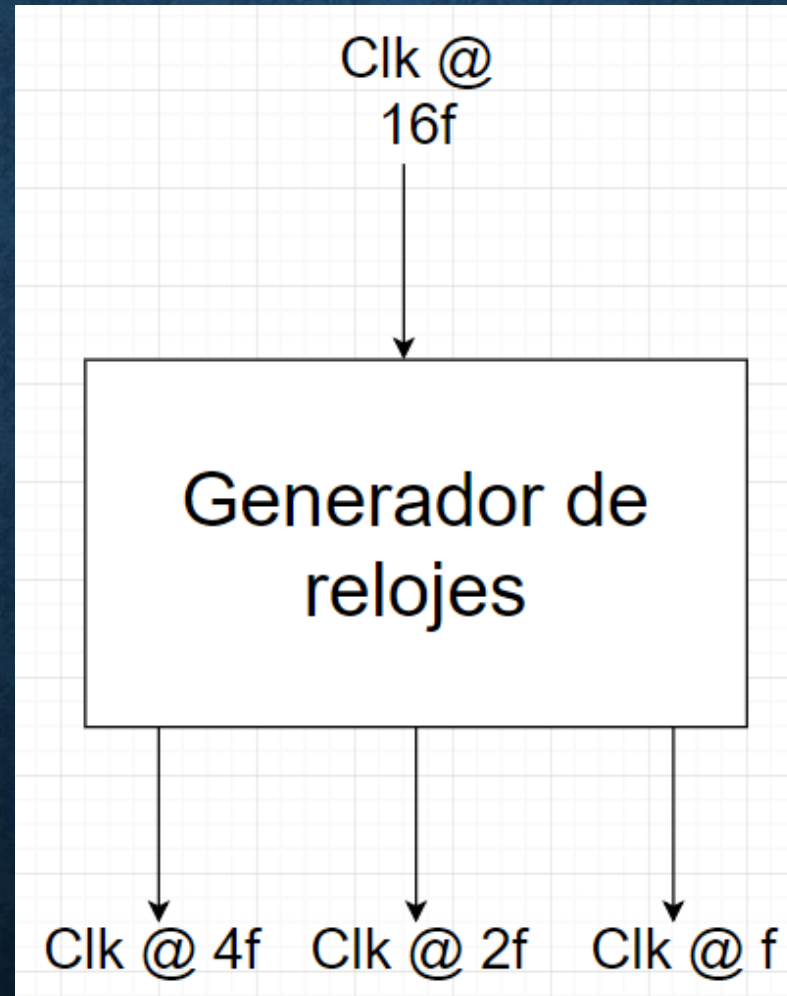
CAPA FÍSICA (PHY)



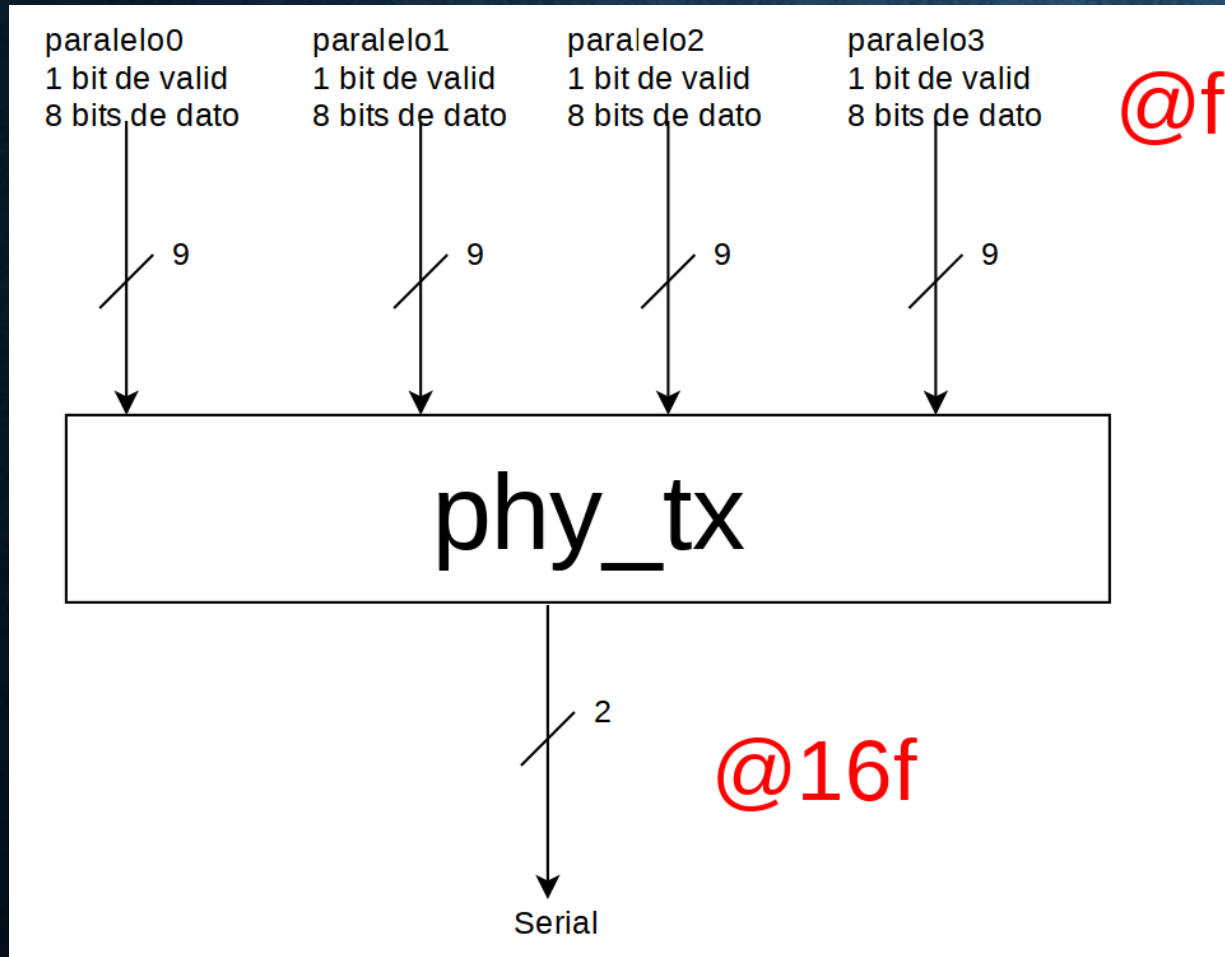
* PCI Express® System Architecture; Budruk, Anderson y Shanley; MindShare, Inc.; 2008

- Lógica de transmisión procesa paquetes procedentes de la capa de enlace de datos y los *convierte a serial*
- Lógica de recepción convierte el flujo serial a paralelo, ensambla paquetes y los envía a la capa de enlace de datos

GENERADOR DE RELOJES

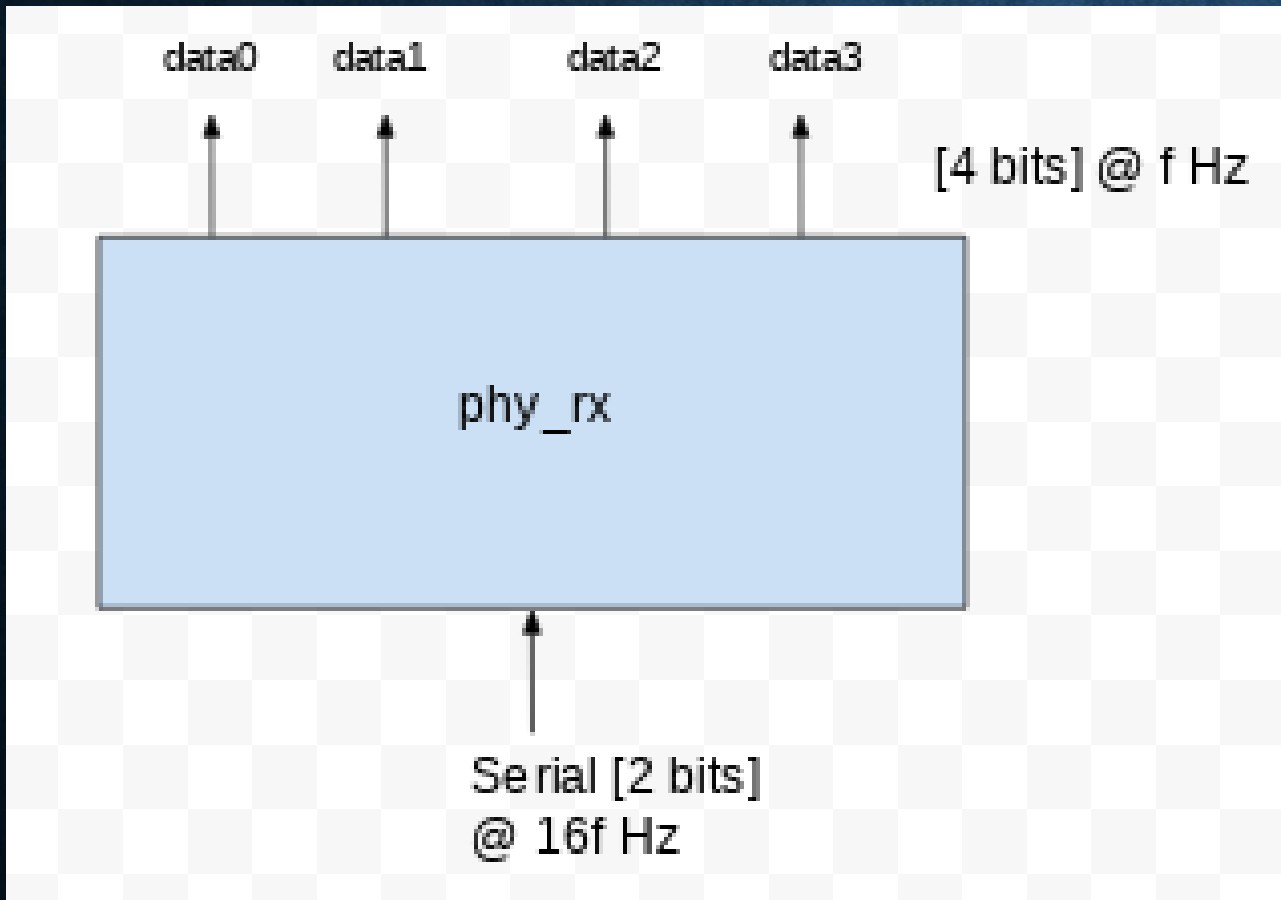


MÓDULO PHY_TX



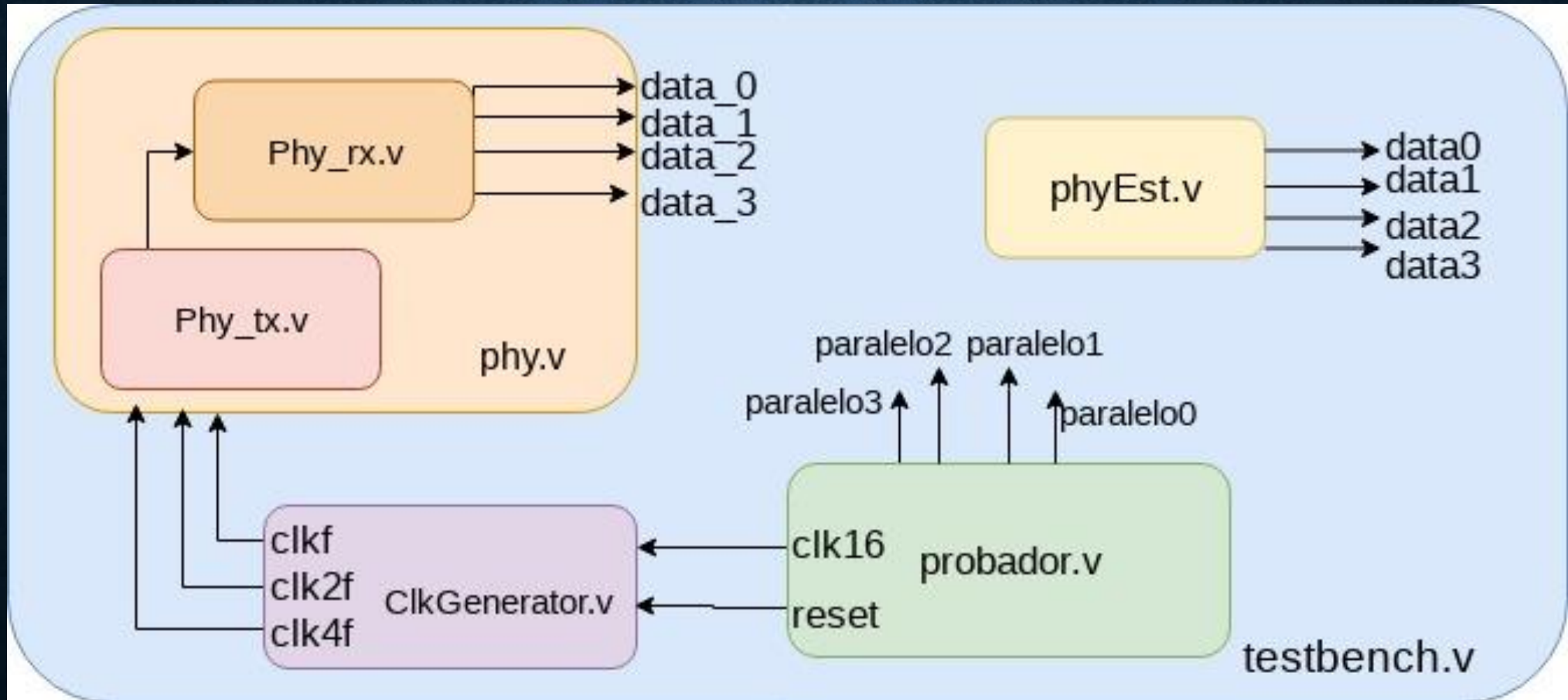
- Mux 4 : 1 (3 muxes 2:1)
- Convertidor paralelo a 2b serial

MÓDULO PHY_RX

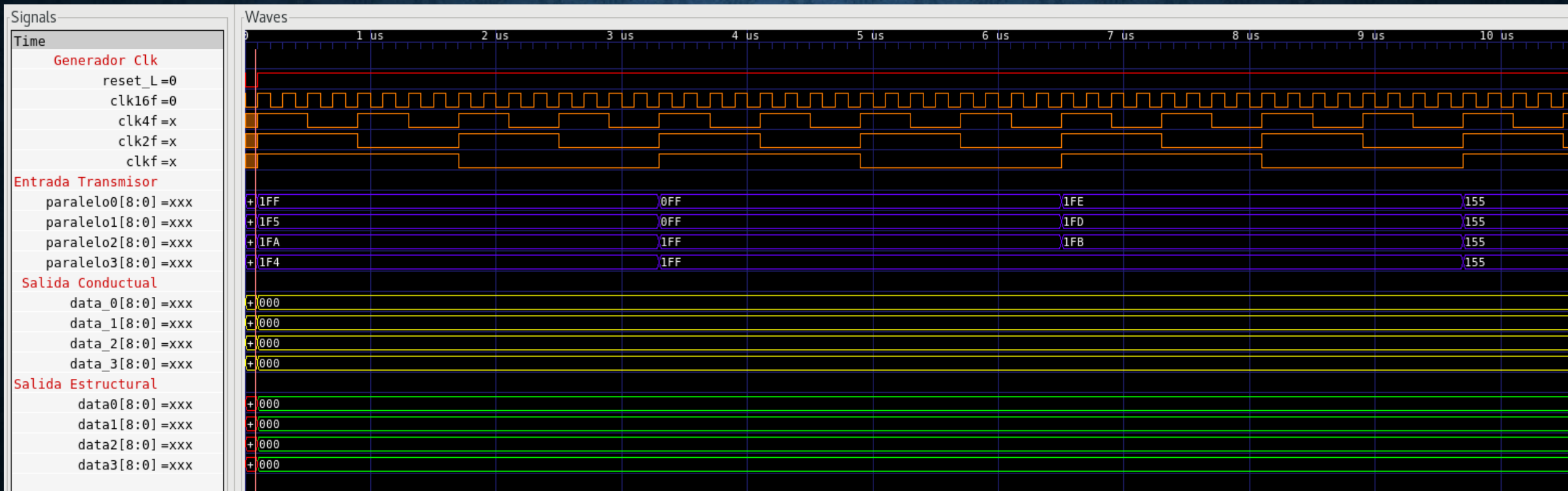


- Demux 1 : 4 (3 demuxes 1:2)
- Convertidor 2b serial a paralelo

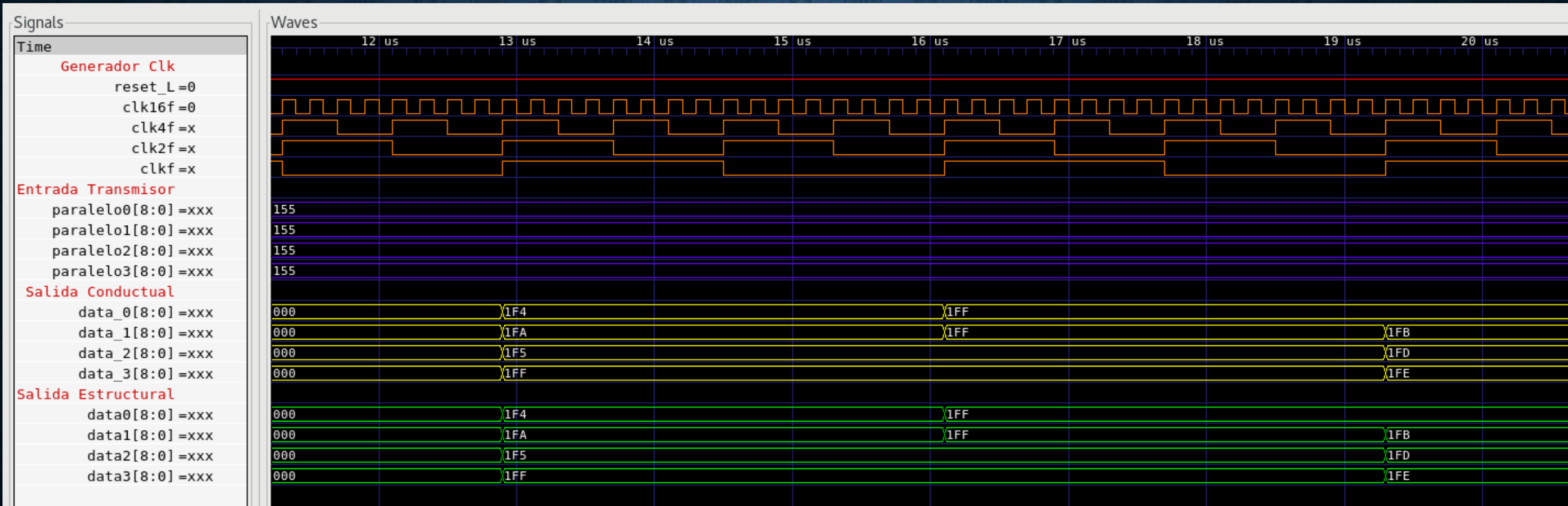
PHY.V



RESULTADOS



RESULTADOS



GRACIAS