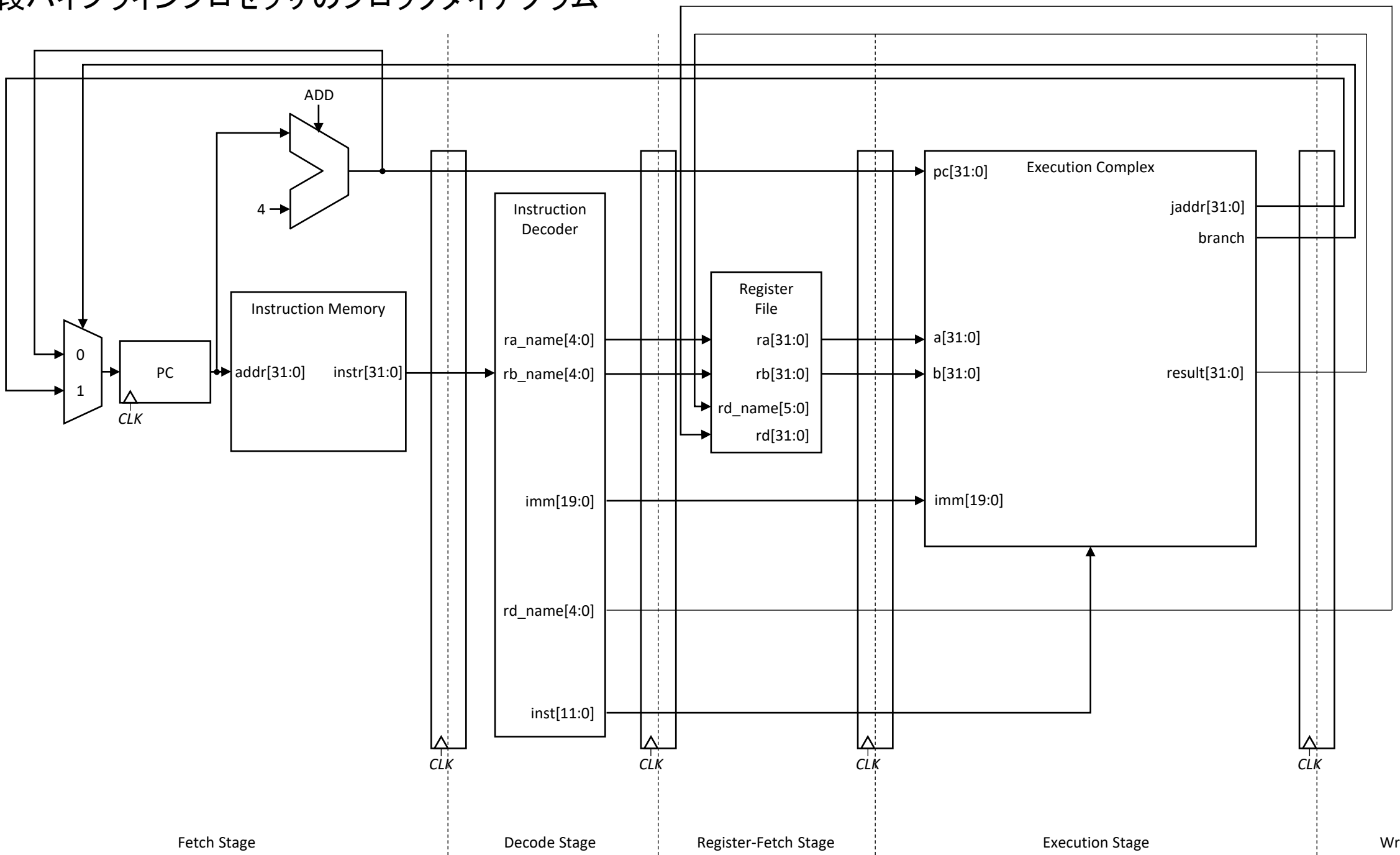


5段パイプラインプロセッサのブロックダイアグラム



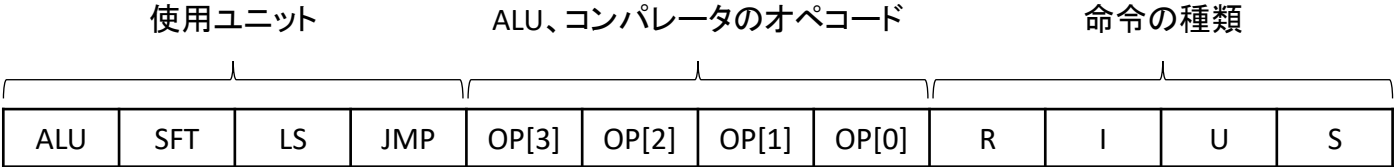
命令デコーダの入出力

入力

- ・命令列(32bit): instr

出力

- ・ソースレジスタAの名前(5bit): ra_name
- ・ソースレジスタBの名前(5bit): rb_name
- ・デスティネーションレジスタの名前(5bit): rd_name
- ・即値(20bit): imm
- ・制御信号(12bit): inst
 - 実行ステージにおける使用ユニット(4bit)
 - ALU
 - シフタ
 - ロード・ストアユニット
 - ジャンプユニット
 - ALU、コンパレータのオペコード (4bit)
 - NOP, ADD, SUB, AND, OR, XOR
 - ==, !=, <, >=
 - 命令の種類 (4bit)
 - R命令 (ex. add, sub, sll, etc...)
 - I命令 (ex. jalr, l(b|h|w), addi, slti, slli, etc...)
 - U命令 (ex. lui, auipc, jal)
 - S命令 (ex. beq, s(b|h|w), etc...)



制御信号のビットパターン

Execution Complex (Jump Unit)

未完成

