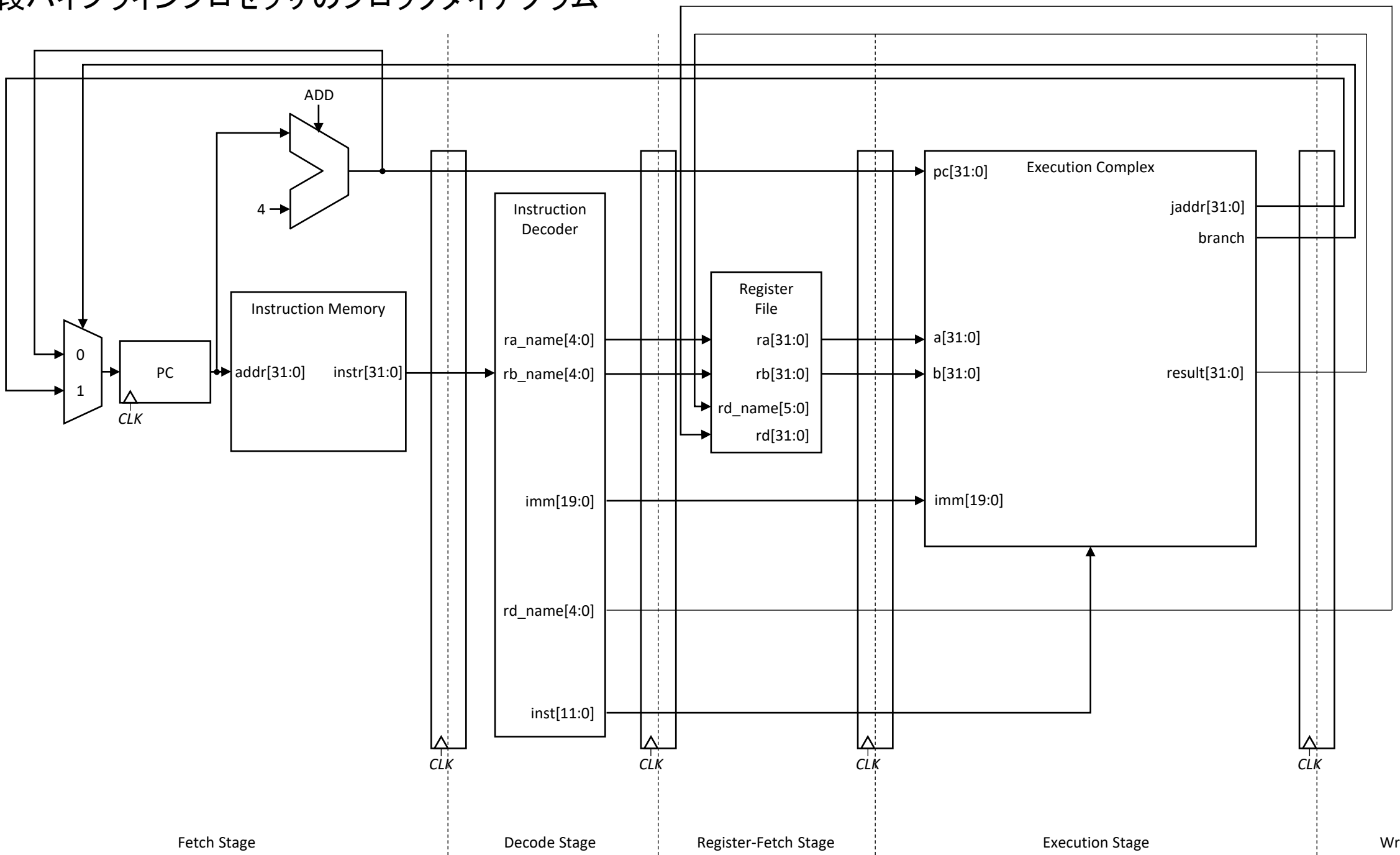


5段パイプラインプロセッサのブロックダイアグラム



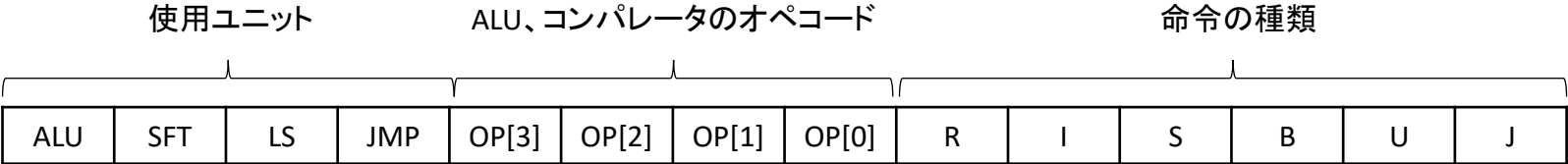
命令デコーダの入出力

入力

- ・命令列(32bit): instr

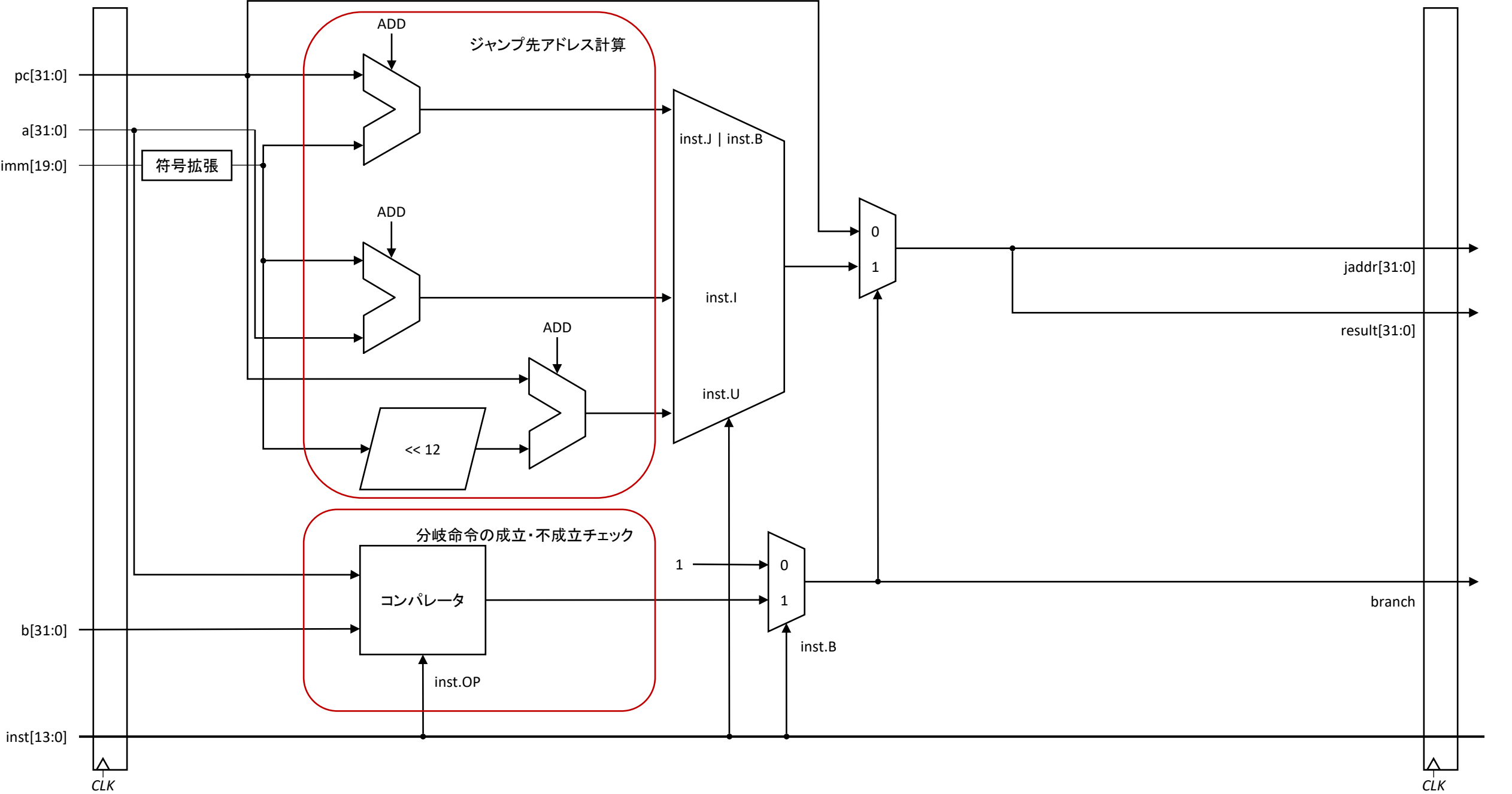
出力

- ・ソースレジスタAの名前(5bit): ra_name
- ・ソースレジスタBの名前(5bit): rb_name
- ・デスティネーションレジスタの名前(5bit): rd_name
- ・即値(20bit): imm
- ・制御信号(14bit): inst
 - 実行ステージにおける使用ユニット(4bit)
 - ALU
 - シフタ
 - ロード・ストアユニット
 - ジャンプユニット
 - ALU、コンパレータのオペコード (4bit)
 - NOP, ADD, SUB, AND, OR, XOR
 - ==, !=, <, >=
 - 命令の種類 (6bit)
 - R-type
 - I-type
 - S-type
 - B-type
 - U-type
 - J-type



制御信号のビットパターン

Execution Complex (Jump Unit)



Execution Complex (Load/Store Unit)

