高速なI/Oデバイスへ対応するためのシステムソフトウェア研究

SNIA 日本支部 次世代メモリ & ストレージ分科会 2023 年 6 月 2 日

> 安形 憲一 IIJ 技術研究所

https://github.com/yasukata/presentation/tree/gh-pages/2023/06/snia-j

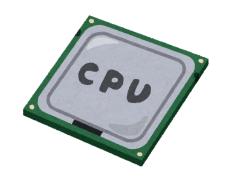
発表内容

- 1. 研究の背景
- 2. 仮想マシンについて
 - https://dl.acm.org/doi/10.1145/3582016.3582042
 - https://github.com/yasukata/ELISA
- 3. OS について
 - https://www.usenix.org/conference/atc23/presentation/yasukata
 - https://github.com/yasukata/zpoline





• CPU 性能と比較して I/O デバイスの高速化が著しい





2012 年

Intel Core i7 4960X (6-core) **3.6** (base) / **4.0** (boost) GHz

Intel X540 **10** Gbps



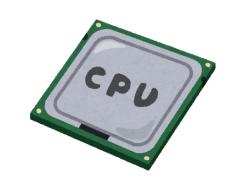


2014年	Intel Core i7 6850K (6-core) 3.8 (base) / 4.0 (boost) GHz	Intel XL710 40 Gbps
2012 年	Intel Core i7 4960X (6-core) 3.6 (base) / 4.0 (boost) GHz	Intel X540 10 Gbps





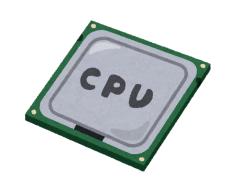
2022 年	Intel Core i9 13900KS (8P-/16E-core) 3.2 (base) / 6.0 (boost) GHz (P-core)	Intel E810 100 Gbps
2014年	Intel Core i7 6850K (6-core) 3.8 (base) / 4.0 (boost) GHz	Intel XL710 40 Gbps
2012 年	Intel Core i7 4960X (6-core) 3.6 (base) / 4.0 (boost) GHz	Intel X540 10 Gbps





2022 年	Intel Core i9 13900KS (8P-/16E-core) 3.2 (base) / 6.0 (boost) GHz (P-core)	Intel E810 100 Gbps
2014年	Intel Core i7 6850K (6-core) 3.8 (base) / 4.0 (boost) GHz	Intel XL710 40 Gbps
2012 年	Intel Core i7 4960X (6-core) 3.6 (base) / 4.0 (boost) GHz	Intel X540 10 Gbps

• CPU 性能と比較して I/O デバイスの高速化が著しい

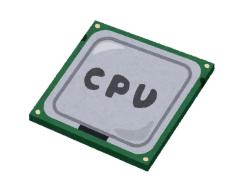


10 年間で 速度が 10 倍



2022 年	Intel Core i9 13900KS (8P-/16E-core) 3.2 (base) / 6.0 (boost) GHz (P-core)	Intel E810 100 Gbps
2014年	Intel Core i7 6850K (6-core) 3.8 (base) / 4.0 (boost) GHz	Intel XL710 40 Gbps
2012 年	Intel Core i7 4960X (6-core) 3.6 (base) / 4.0 (boost) GHz	Intel X540 10 Gbps

• CPU 性能と比較して I/O デバイスの高速化が著しい



10 年間で 速度が 10 倍



2022 年	Intel Core i9 13900KS (8P-/16E-core) 3.2 (base) / 6.0 (boost) GHz (P-core)	Intel E810 100 Gbps
2014年	Intel Core i7 6850K (6-core) 3.8 (base) / 4.0 (boost) GHz	Intel XL710 40 Gbps
2012年	Intel Core i7 4960X (6-core) 3.6 (base) / 4.0 (boost) GHz	Intel X540 10 Gbps

• CPU 性能と比較して I/O デバイスの高速化が著しい

ブースト時性能は 1.5 倍ベース周波数は据え置き



10 年間で 速度が 10 倍



2022 年	Intel Core i9 13900KS (8P-/16E-core) 3.2 (base) / 6.0 (boost) GHz (P-core)	Intel E810 100 Gbps
2014年	Intel Core i7 6850 K (6-core) 3.8 (base) / 4.0 (boost) GHz	Intel XL710 40 Gbps
2012 年	Intel Core i7 4960X (6-core) 3.6 (base) / 4.0 (boost) GHz	Intel X540 10 Gbps

CPUと比べ I/O デバイス性能の向上の方が速いことから ソフトウェアの CPU 利用効率への要求が厳しくなっている 特に実際にデバイス操作を行うシステムソフトウェアで顕著

CPU と比べ I/O デバイス性能の向上の方が速いことから ソフトウェアの CPU 利用効率への要求が厳しくなっている 特に実際にデバイス操作を行うシステムソフトウェアで顕著

機能やコードパスを削ると高速化自体は可能なものの **なるべく重要な機能・特性を損いたくない**

2014年	Intel Core i7 6850K (6-core) 3.8 (base) / 4.0 (boost) GHz	Intel XL710 40 Gbps
2012年	Intel Core i7 4960X (6-core) 3.6 (base) / 4.0 (boost) GHz	Intel X540 10 Gbps

CPU と比べ I/O デバイス性能の向上の方が速いことから ソフトウェアの CPU 利用効率への要求が厳しくなっている 特に実際にデバイス操作を行うシステムソフトウェアで顕著

機能やコードパスを削ると高速化自体は可能なものの **なるべく重要な機能・特性を損いたくない**

機能・特性を維持しつつ CPU 利用効率の向上を目指すと 解決されていない課題が結構ある

例:リソースの分離・共有、実装の拡張性・互換性・再利用性

CPUと比べ I/O デバイス性能の向上の方が速いことから ソフトウェアの CPU 利用効率への要求が厳しくなっている 特に実際にデザイスで作を行うシステムソフトウェアで顕著

仮想マシンについて

と高速化自体は可能なものの よ機能・特性を損いたくない

機能・特性を持しつつ CPU 利用効率の向上を目指すと解決されていない課題が結構ある

例:**リソースの分離・共有**、実装の拡張性・互換性・再利用性

CPUと比べ I/O デバイス性能の向上の方が速いことから ソフトウェアの CPU 利用効率への要求が厳しくなっている 特に実際にデザイスでを行うシステムソフトウーアで顕著

仮想マシンについて

OSについて

人機能

機能・特性を持しつつ CPU 利用効率の向りを目指すと解決されていない課題が結構ある。

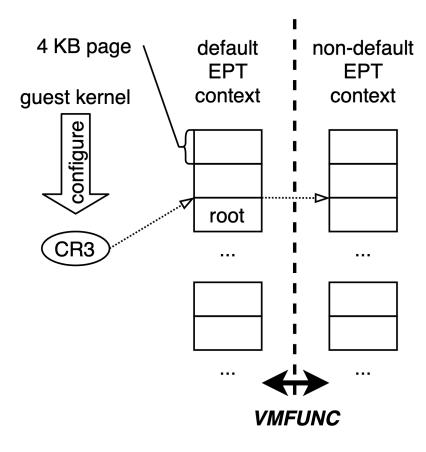
例:リソースの分離・共有、実装の拡張性・**互換性**・再利用性

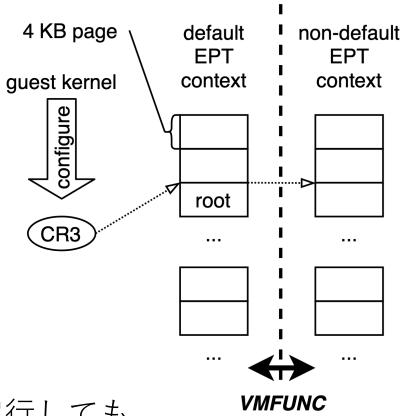
https://github.com/yasukata/presentation/tree/gh-pages/2023/06/snia-j

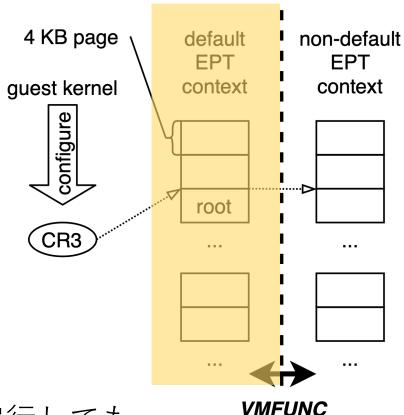
仮想マシンについての研究

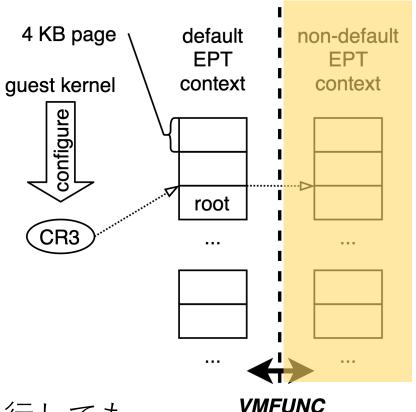
https://github.com/yasukata/presentation/tree/gh-pages/2023/06/snia-j

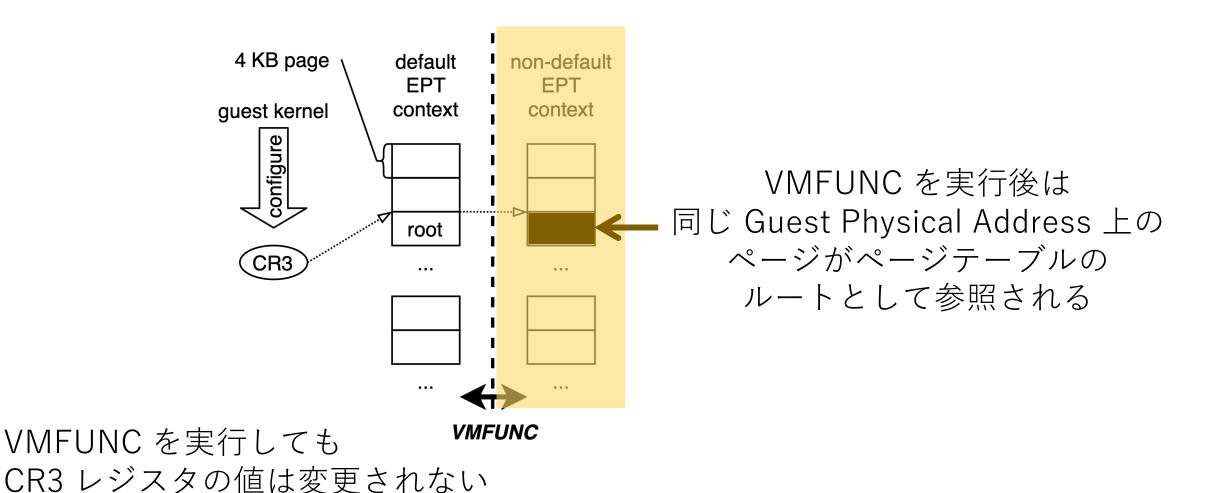
https://yasukata.github.io/presentation/2023/03/asplos2023/asplosc23main-p814-slides.pdf



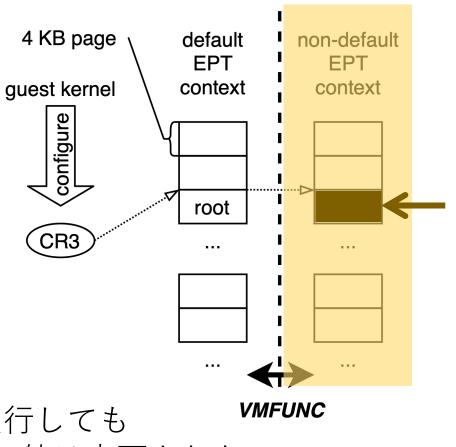








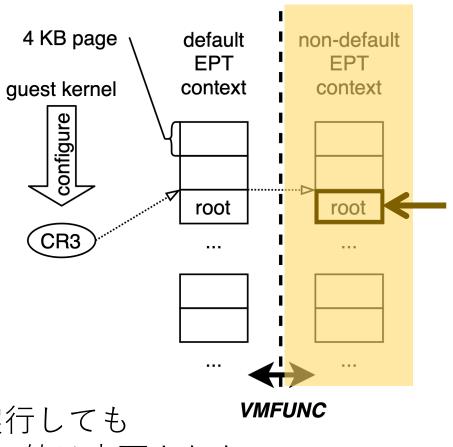
22



VMFUNC を実行しても CR3 レジスタの値は変更されない

VMFUNC を実行後は 同じ Guest Physical Address 上の ページがページテーブルの ルートとして参照される

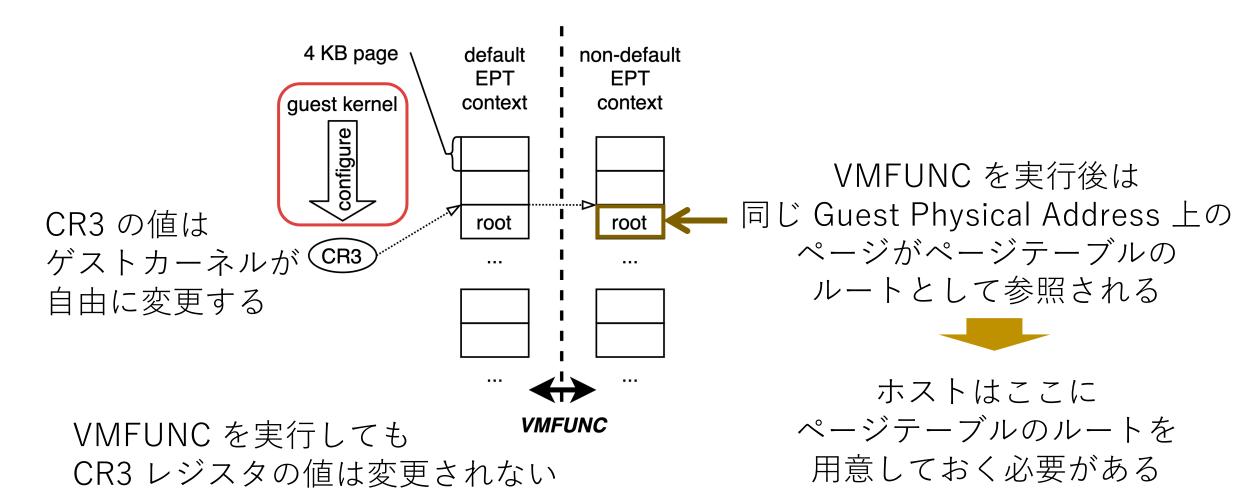


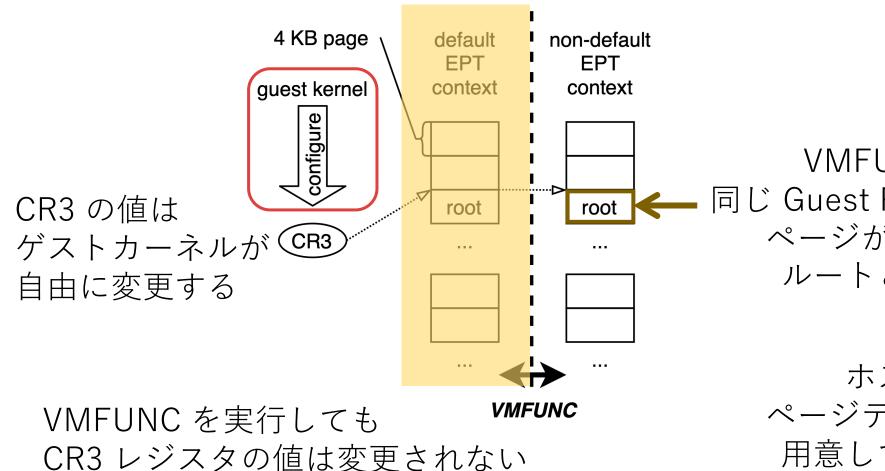


VMFUNC を実行しても CR3 レジスタの値は変更されない

VMFUNC を実行後は 同じ Guest Physical Address 上の ページがページテーブルの ルートとして参照される

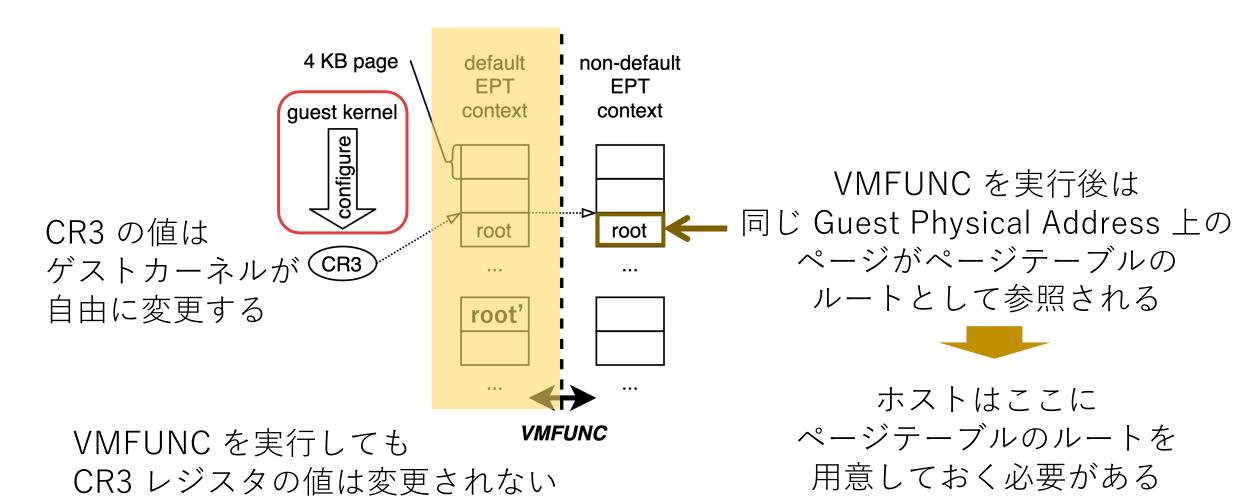


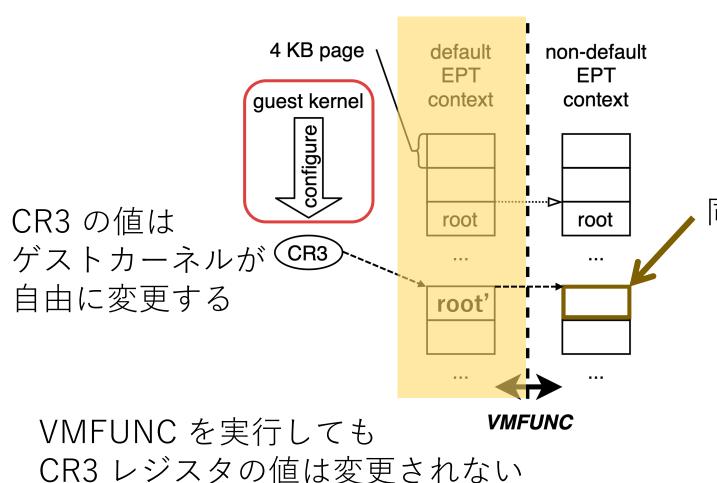




VMFUNC を実行後は 同じ Guest Physical Address 上の ページがページテーブルの ルートとして参照される

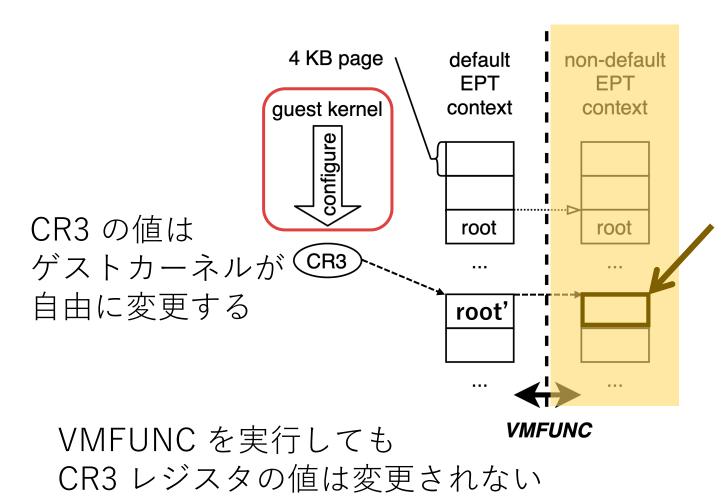






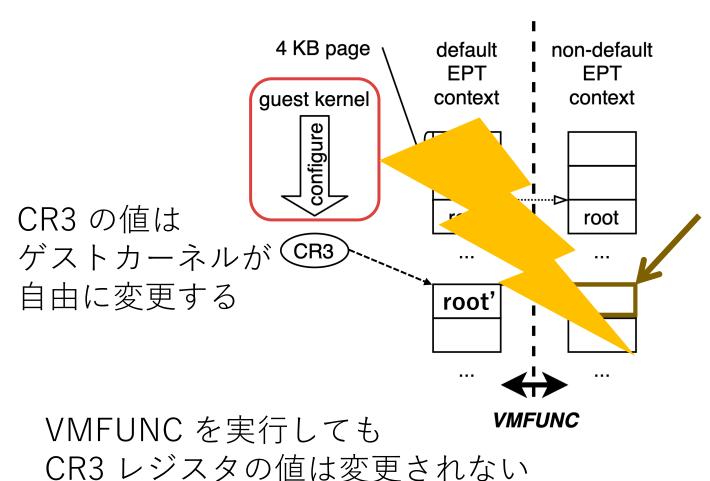
VMFUNC を実行後は 同じ Guest Physical Address 上の ページがページテーブルの ルートとして参照される





VMFUNC を実行後は 同じ Guest Physical Address 上の ページがページテーブルの ルートとして参照される





VMFUNC を実行後は 同じ Guest Physical Address 上の ページがページテーブルの ルートとして参照される

> ホストはここに ページテーブルのルートを 用意しておく必要がある

多くの場合、準備できていないと仮想マシンがクラッシュする

4 KB page non-default default **FPT EPT** quest kernel context context CR3 の値は root root ゲストカーネルが CR3 自由に変更する **VMFUNC** VMFUNC を実行しても

CR3 レジスタの値は変更されない

よくある解決策 CR3 アクセスをトラップ

VMFUNC を実行後は 同じ Guest Physical Address 上の ページがページテーブルの ルートとして参照される



4 KB page non-default default **FPT EPT** quest kernel context context CR3 の値は root root ゲストカーネルが CR3 自由に変更する root' **VMFUNC** VMFUNC を実行しても

よくある解決策 CR3 アクセスをトラップ

VMFUNC を実行後は 同じ Guest Physical Address 上の ページがページテーブルの ルートとして参照される



ホストはここに ページテーブルのルートを 用意しておく必要がある

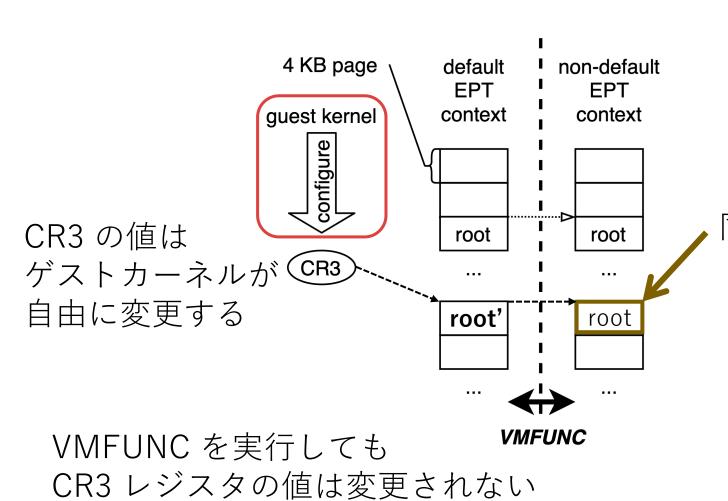
4 KB page non-default default **EPT EPT** quest kernel context context CR3 の値は Trap ゲストカーネルが CR3 自由に変更する ro (**VMFUNC** VMFUNC を実行しても

CR3 レジスタの値は変更されない

<u>よくある解決策</u> CR3 アクセスをトラップ

VMFUNC を実行後は 同じ Guest Physical Address 上の ページがページテーブルの ルートとして参照される





よくある解決策

CR3 アクセスをトラップ 新しい参照先に root を用意

VMFUNC を実行後は 同じ Guest Physical Address 上の ページがページテーブルの ルートとして参照される



4 KB page non-default default **FPT EPT** guest kernel context context CR3 の値は root root ゲストカーネルが CR3 自由に変更する root' root **VMFUNC** VMFUNC を実行しても

CR3 レジスタの値は変更されない

よくある解決策

CR3 アクセスを**トラップ**

新しい参照先に root を用意

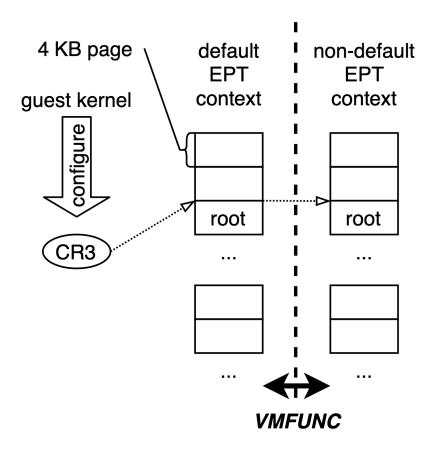
VMFUNC を実行後は 同じ Guest Physical Address 上の ページがページテーブルの ルートとして参照される

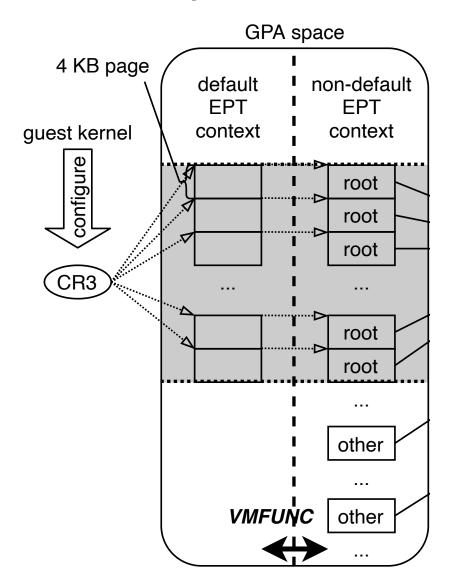


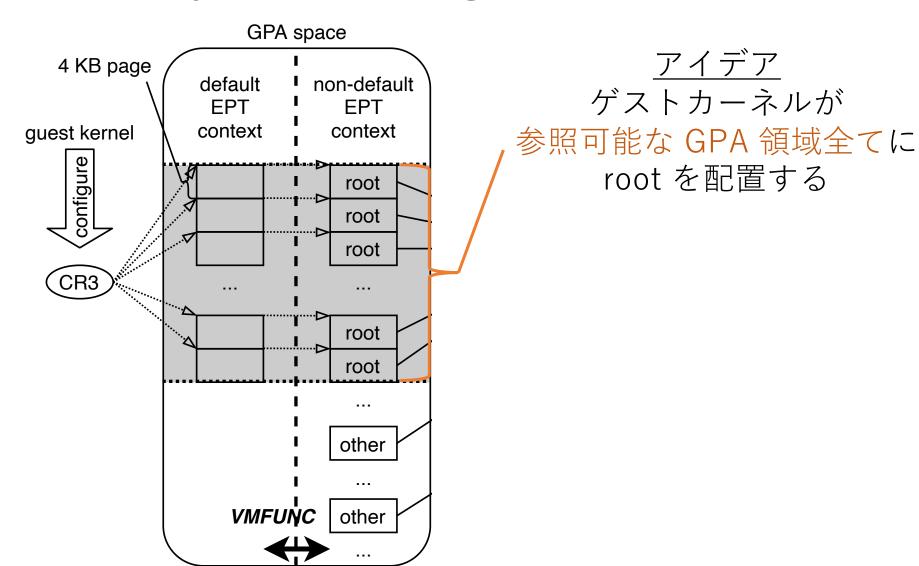
ホストはここに ページテーブルのルートを 用意しておく必要がある

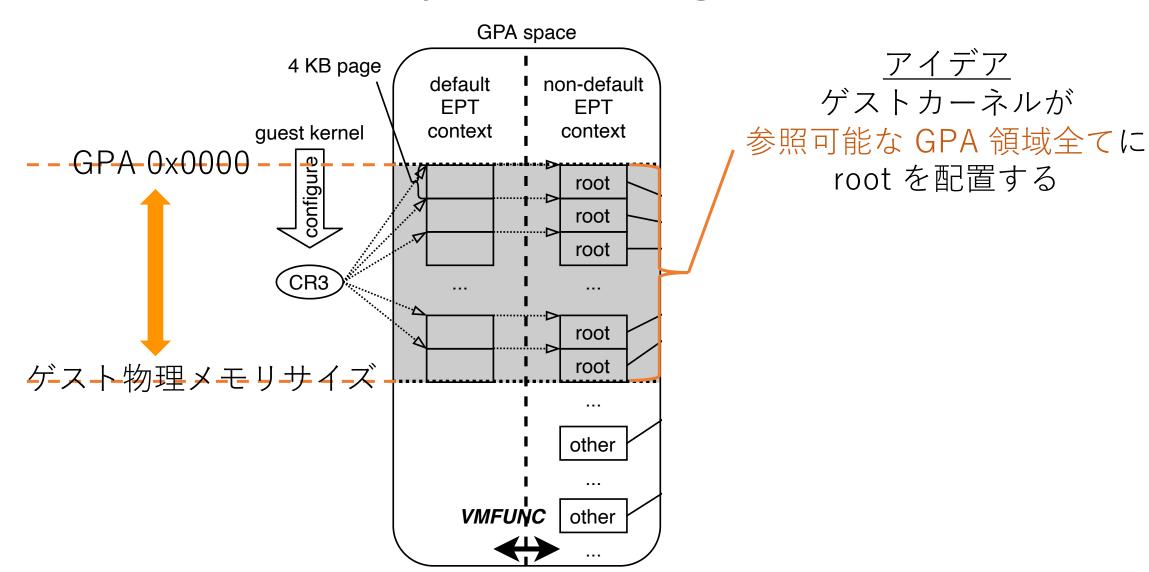
課題:トラップは VM-exit なのでコストが高い

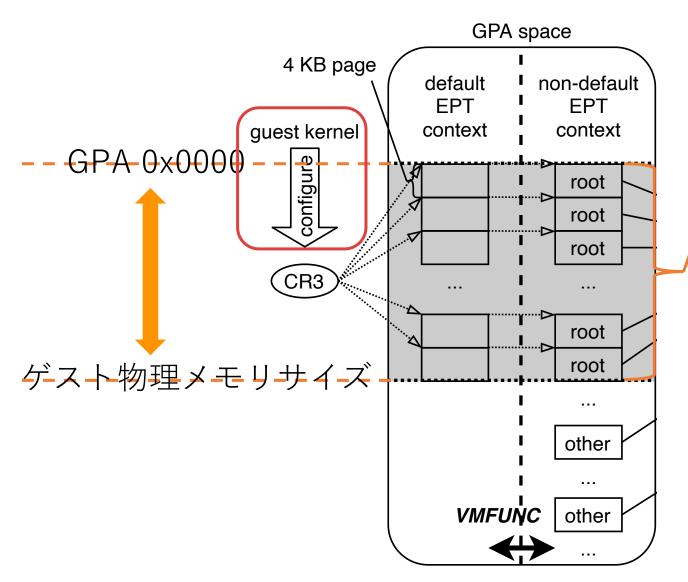
提案手法:Anywhere Page Table (APT)







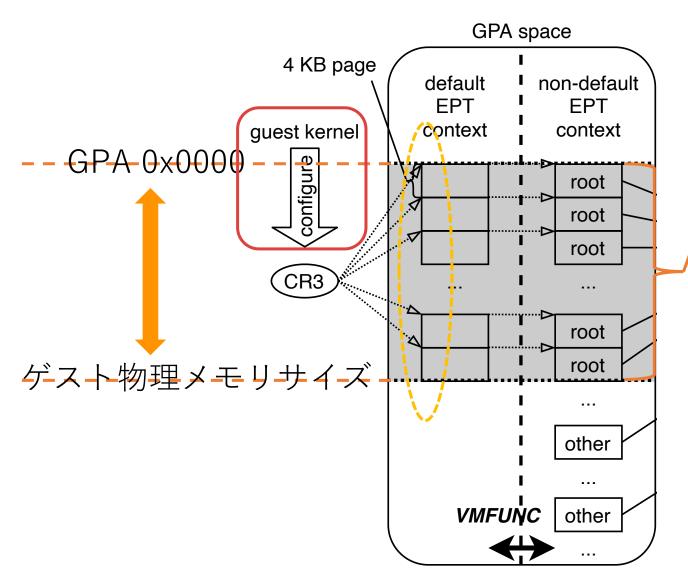




<u>アイデア</u> ゲストカーネルが 参照可能な GPA 領域全てに root を配置する



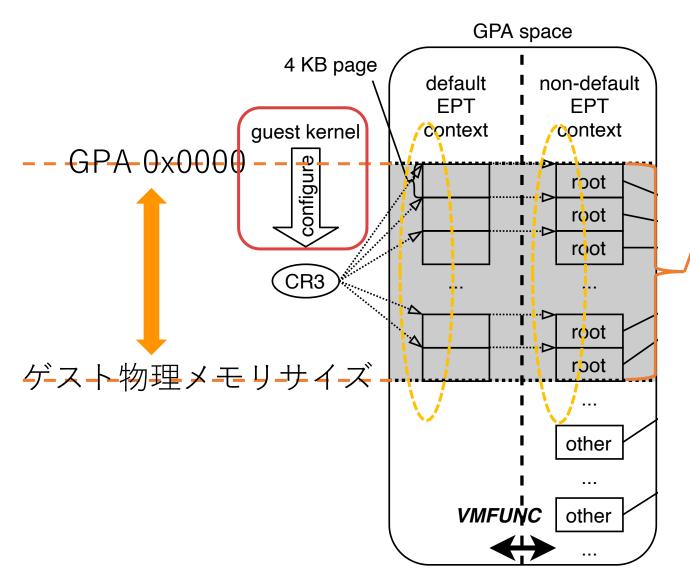
ゲストカーネルが CR3 がどこを参照するように 設定したとしても 切り替え後に必ず 同じ位置に root がある



<u>アイデア</u> ゲストカーネルが 参照可能な GPA 領域全てに root を配置する



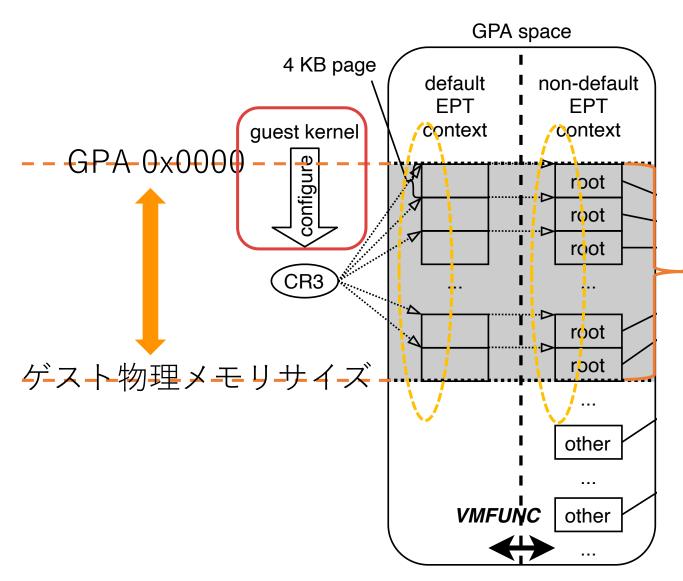
ゲストカーネルが CR3 がどこを参照するように 設定したとしても 切り替え後に必ず 同じ位置に root がある



<u>アイデア</u> ゲストカーネルが 参照可能な GPA 領域全てに root を配置する



ゲストカーネルが CR3 がどこを参照するように 設定したとしても 切り替え後に必ず 同じ位置に root がある



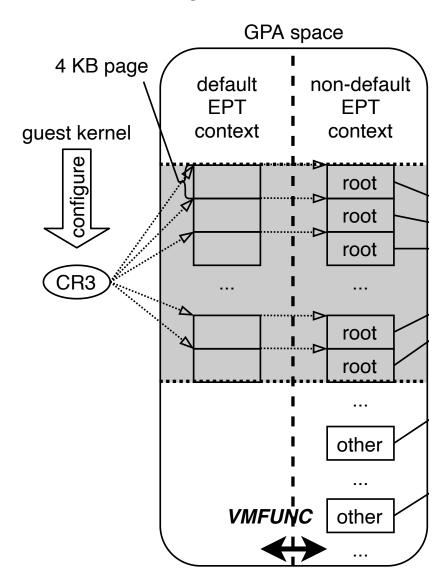
<u>アイデア</u> ゲストカーネルが 参照可能な GPA 領域全てに root を配置する

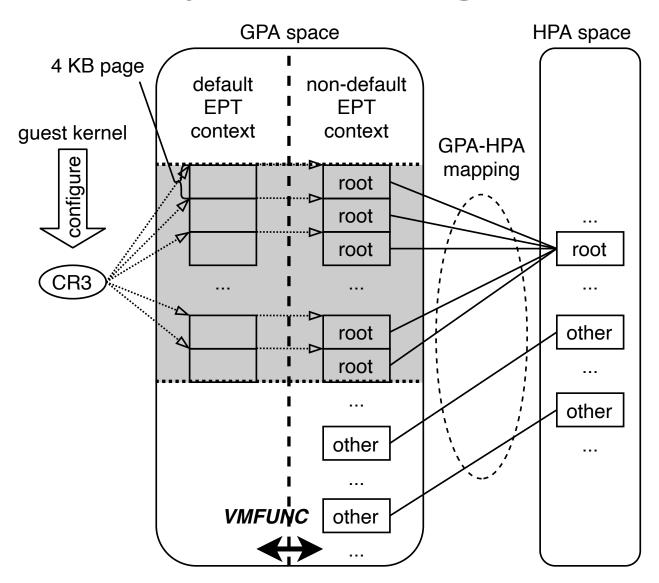


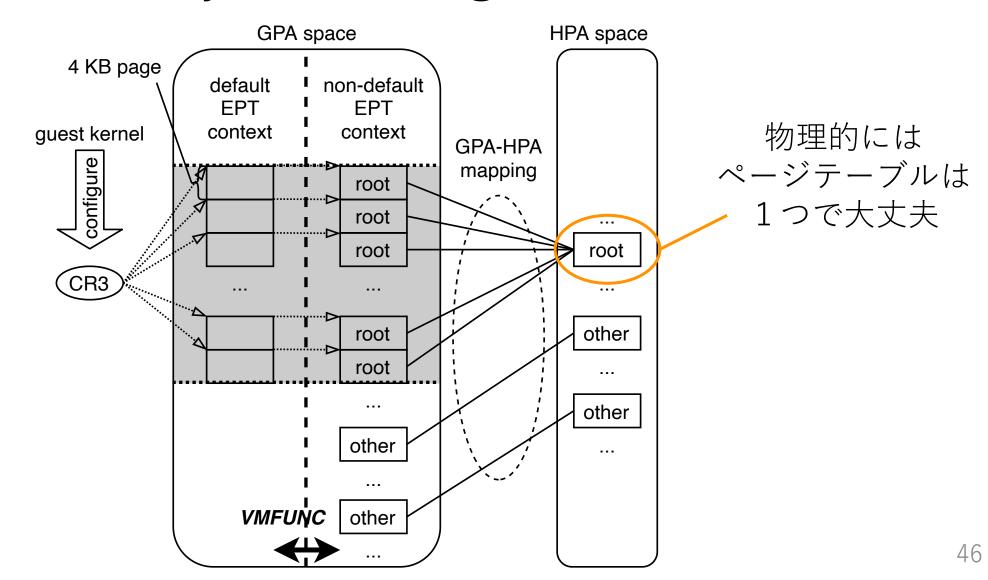
ゲストカーネルが
CR3 がどこを参照するように
設定したとしても
切り替え後に必ず
同じ位置に root がある

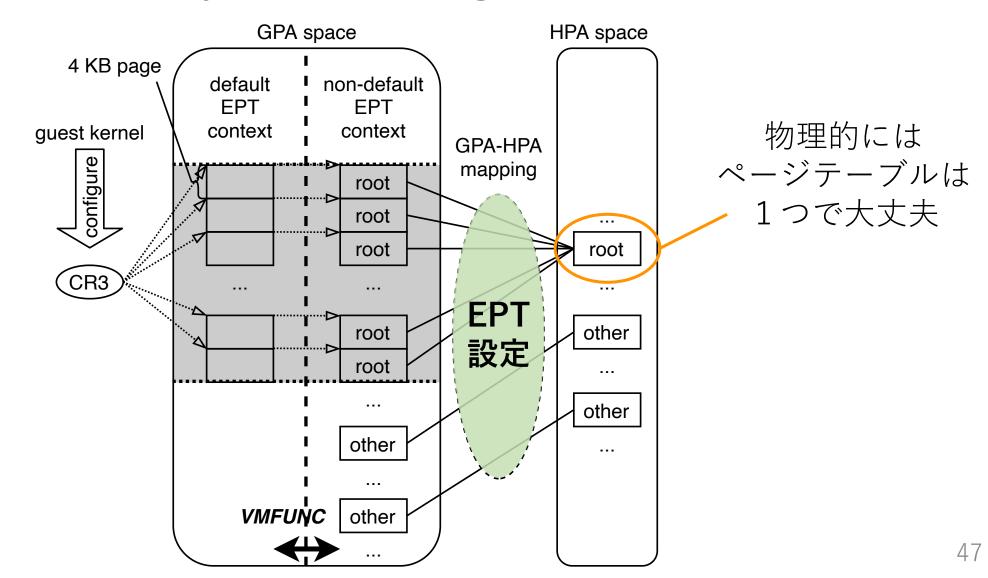


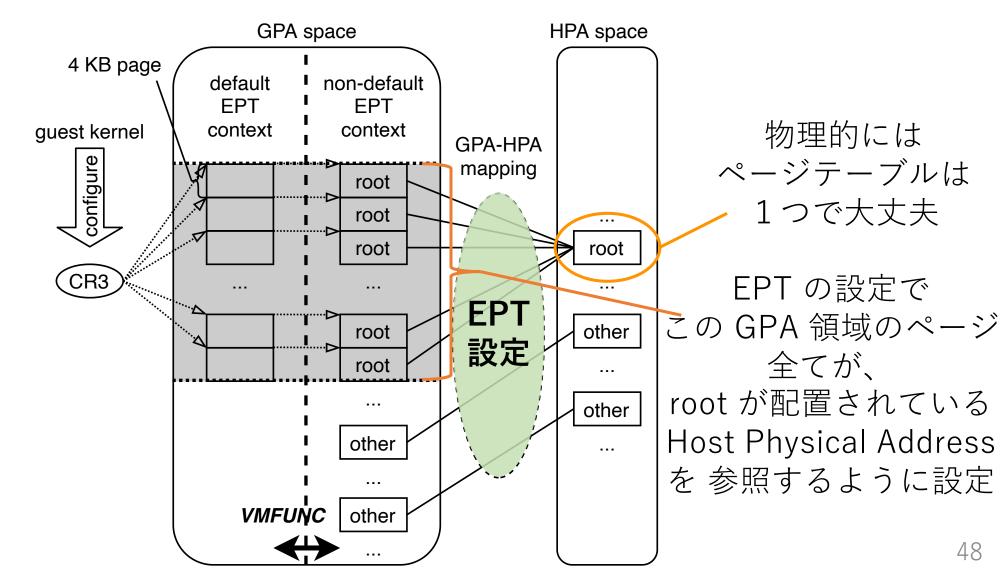
Trap による設定が不要

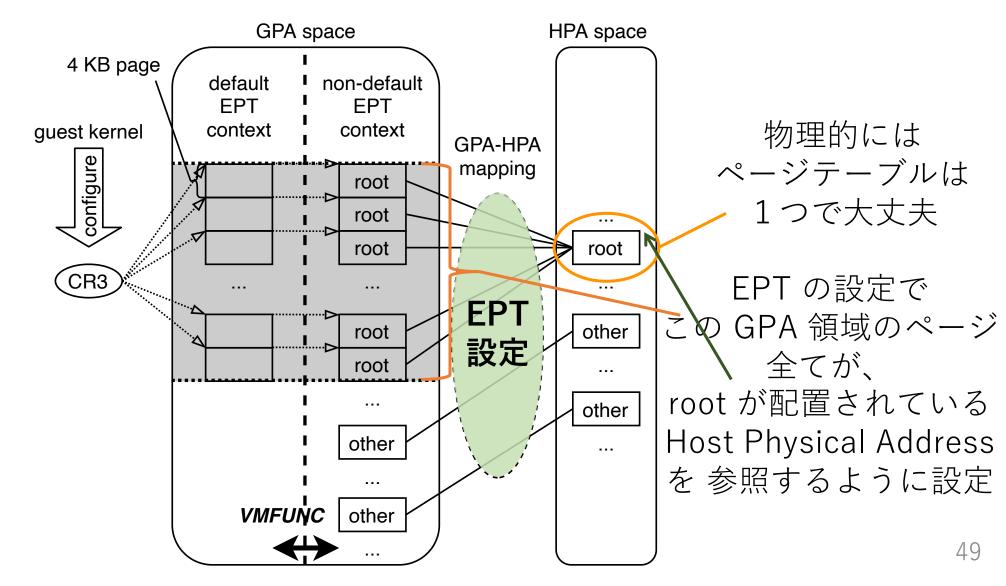


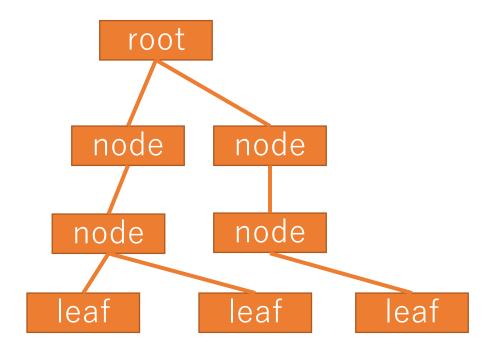


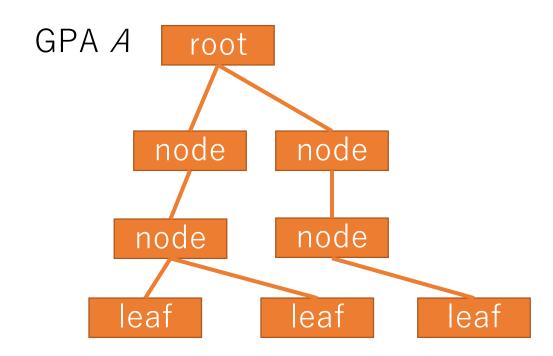


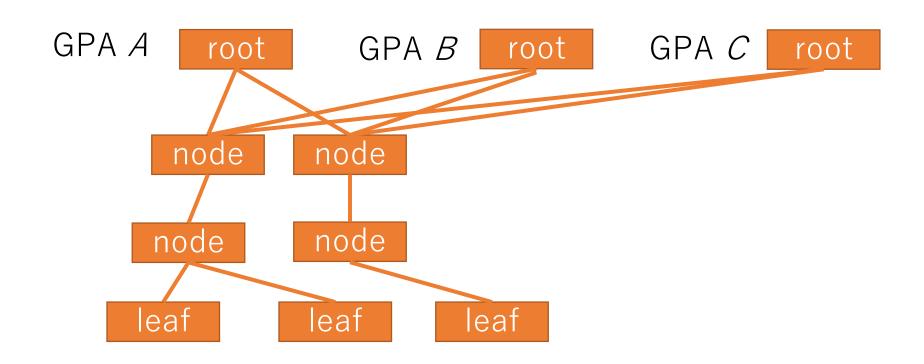


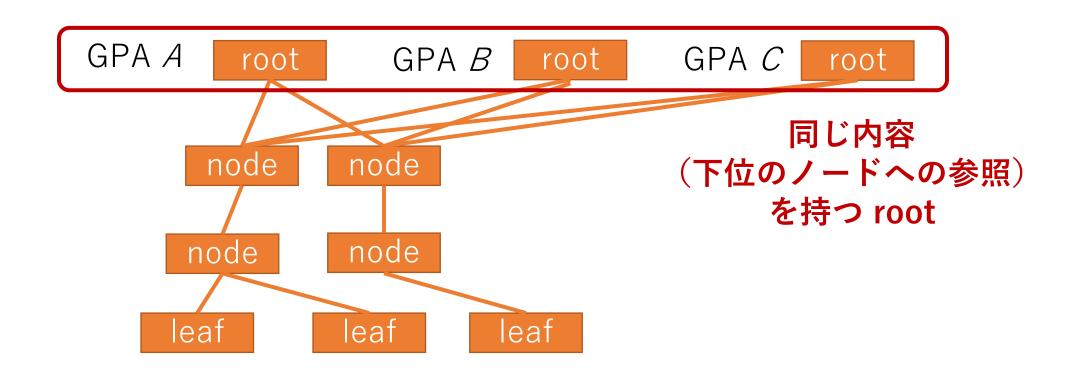


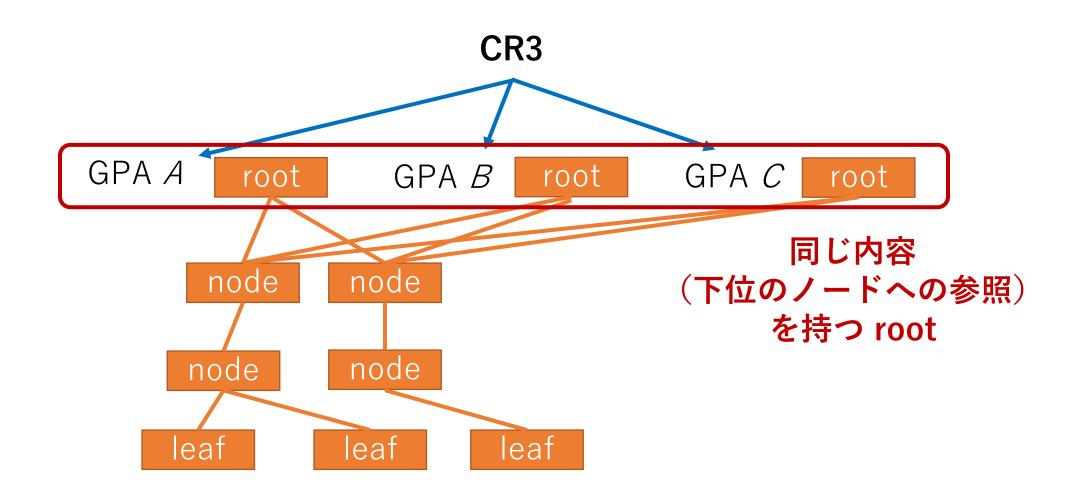


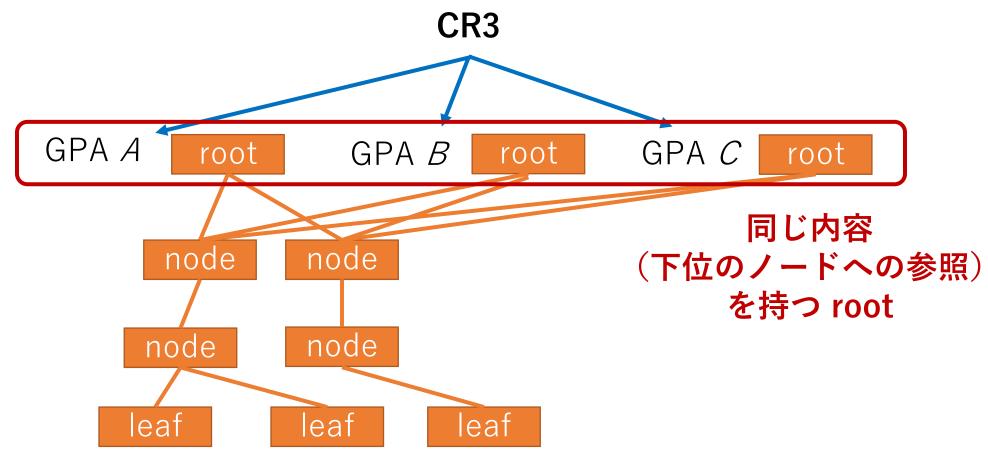




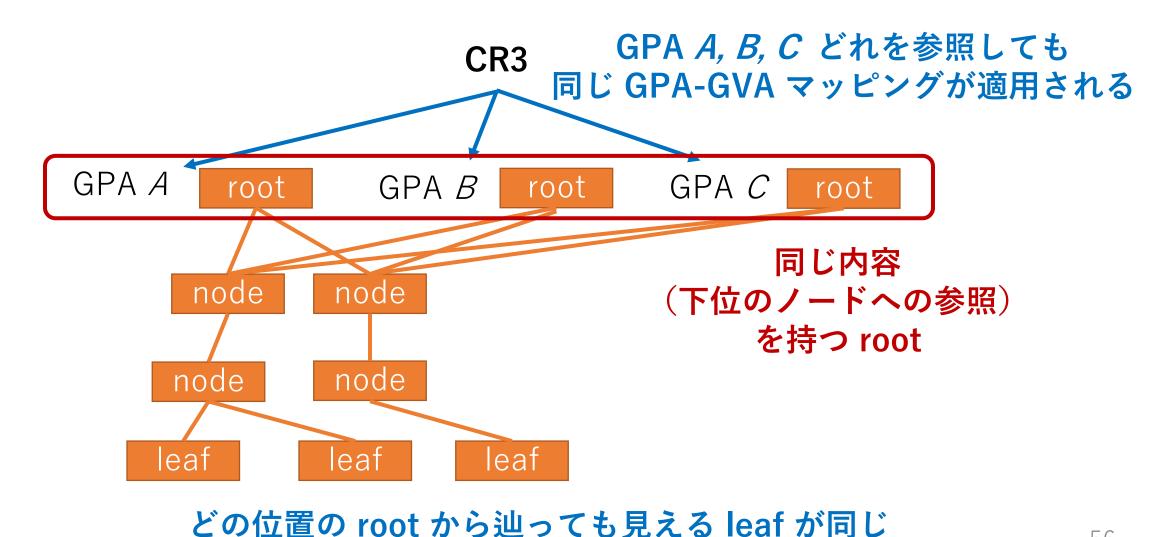


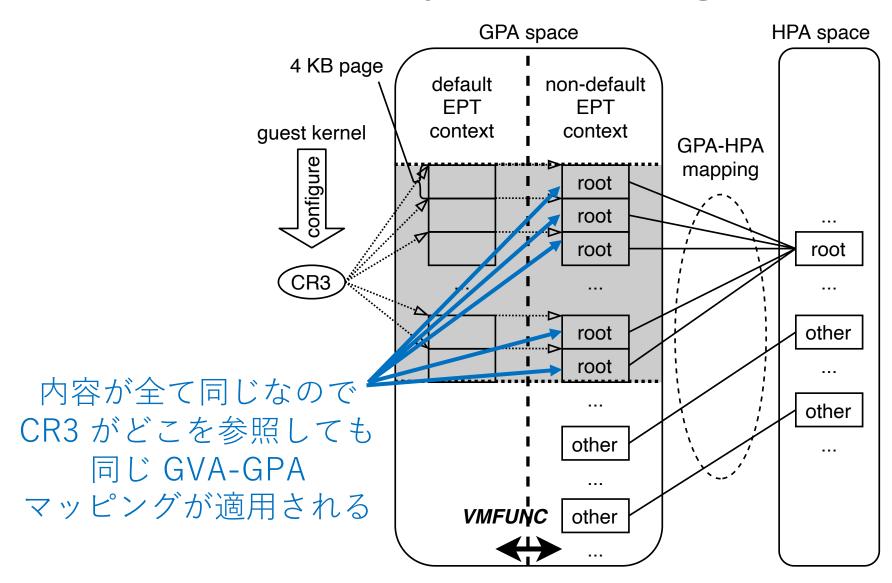




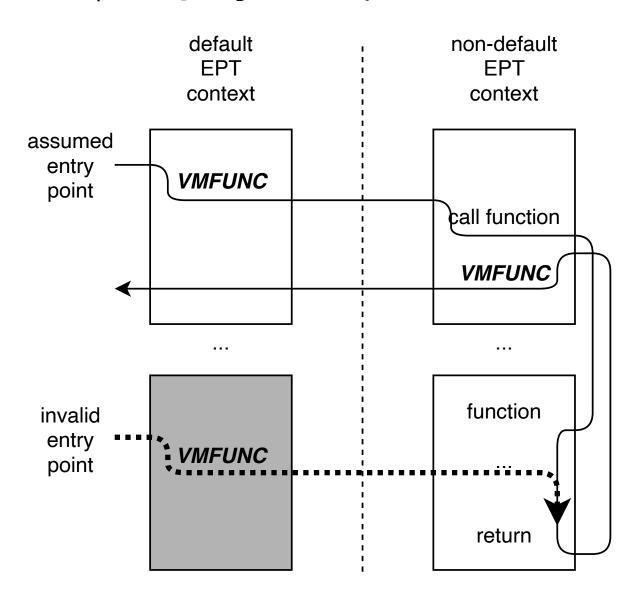


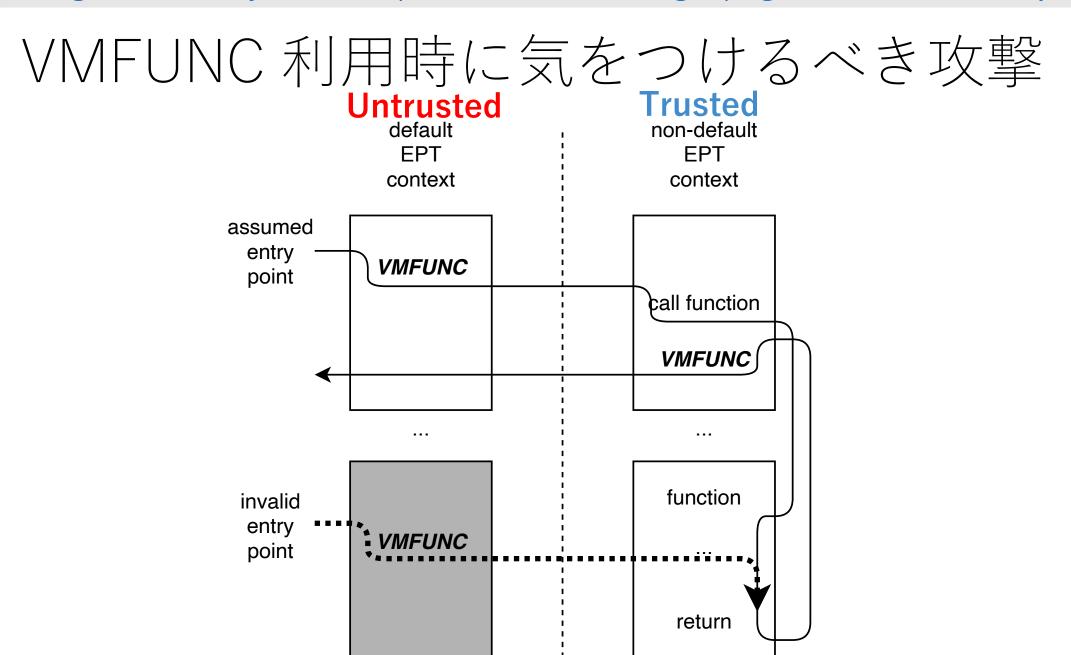
どの位置の root から辿っても見える leaf が同じ

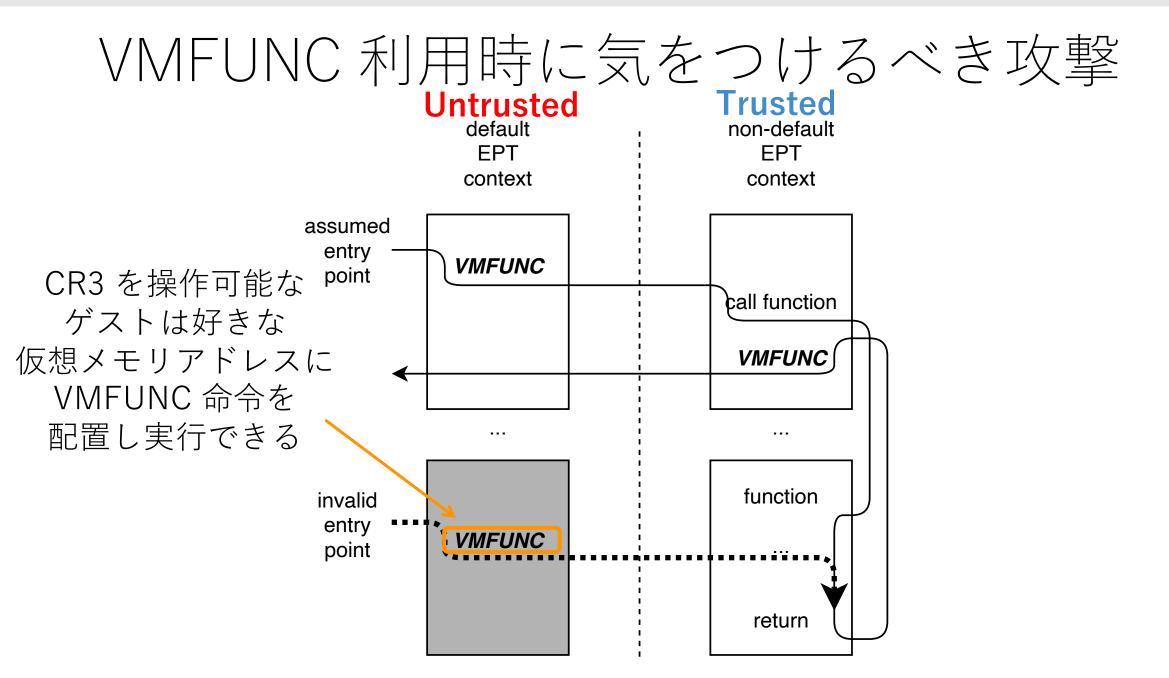


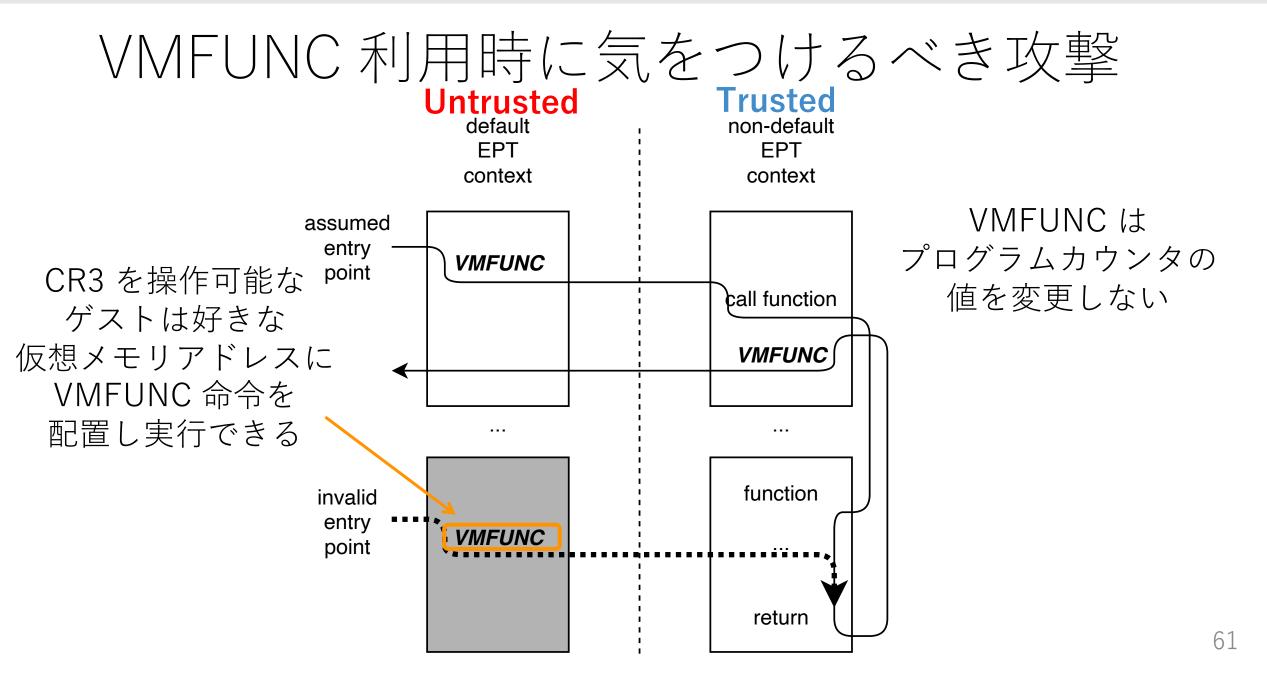


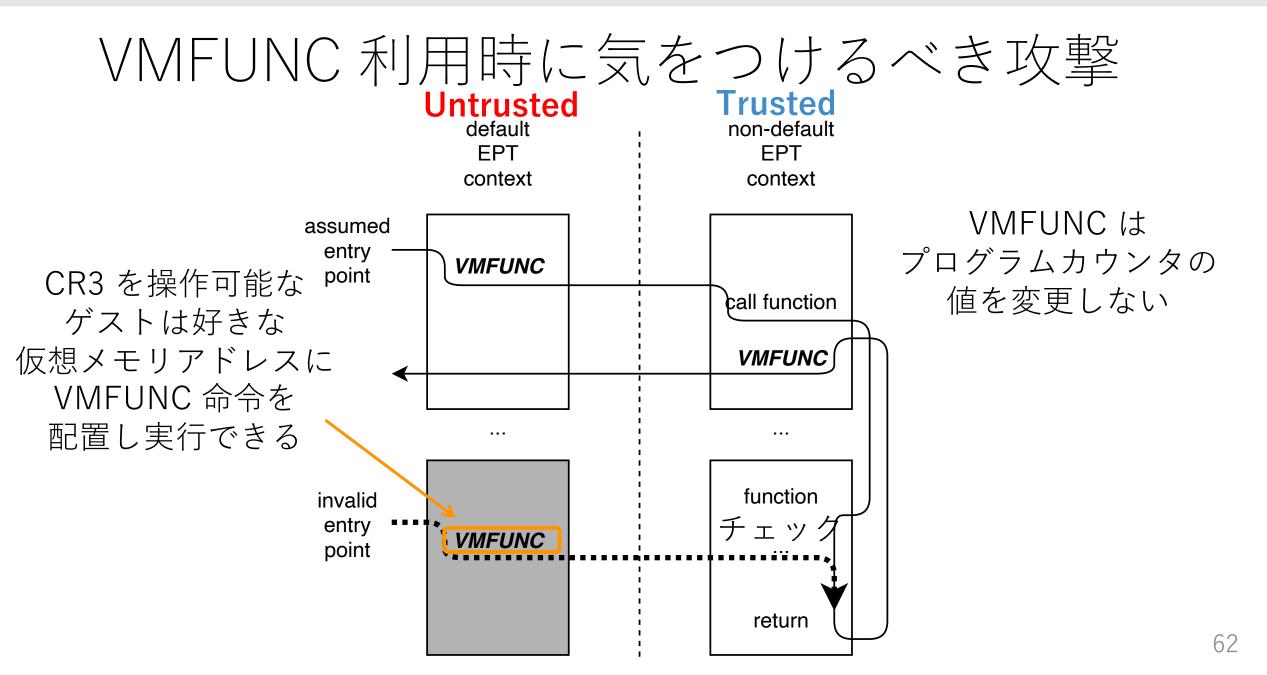
VMFUNC利用時に気をつけるべき攻撃

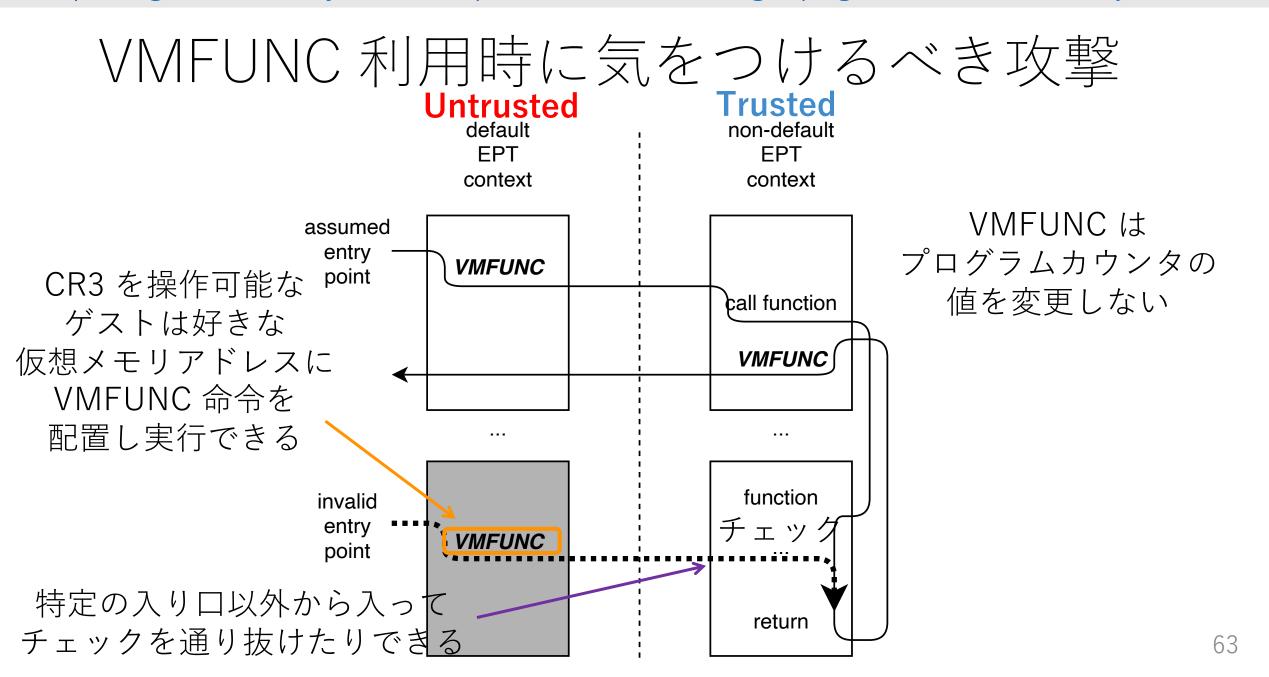


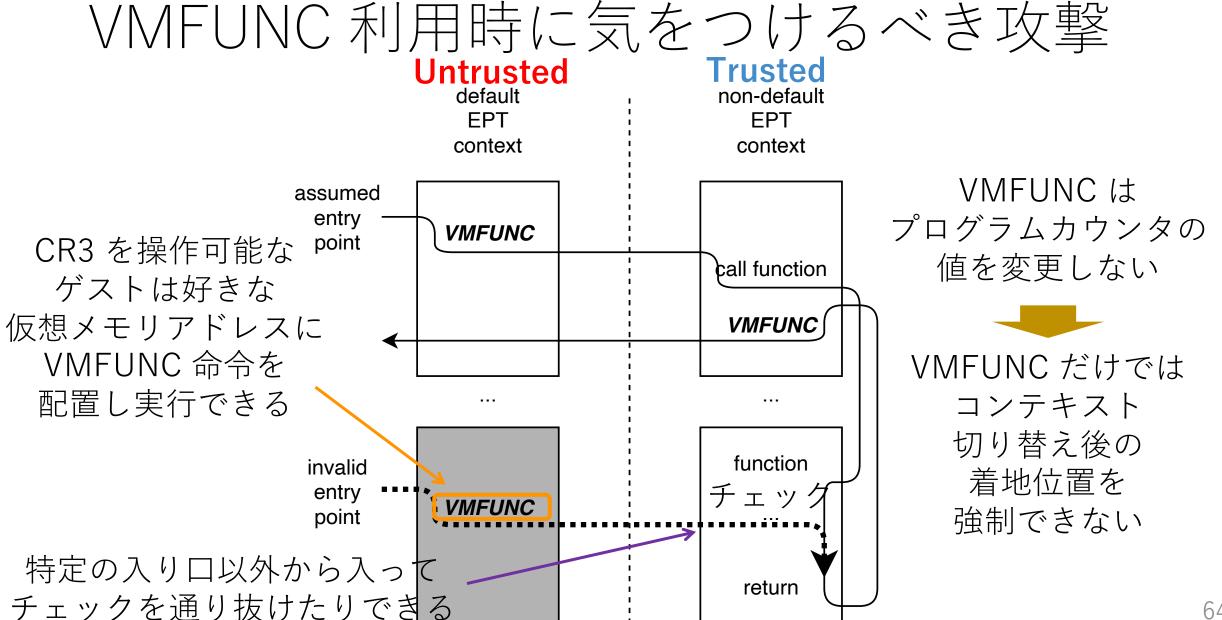


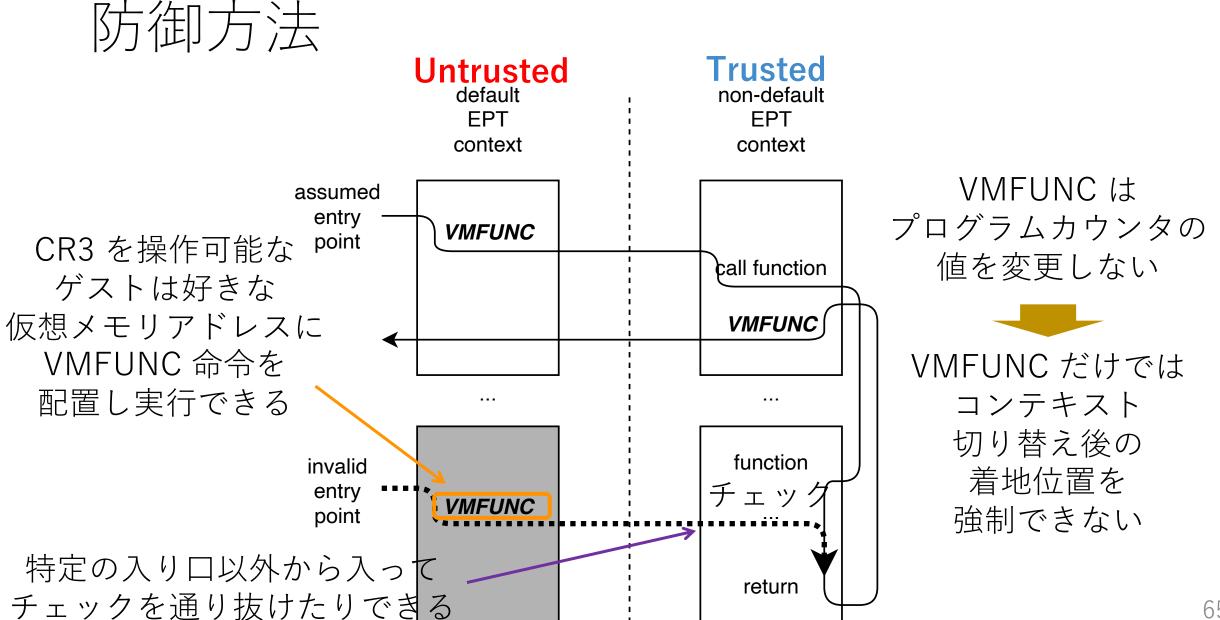


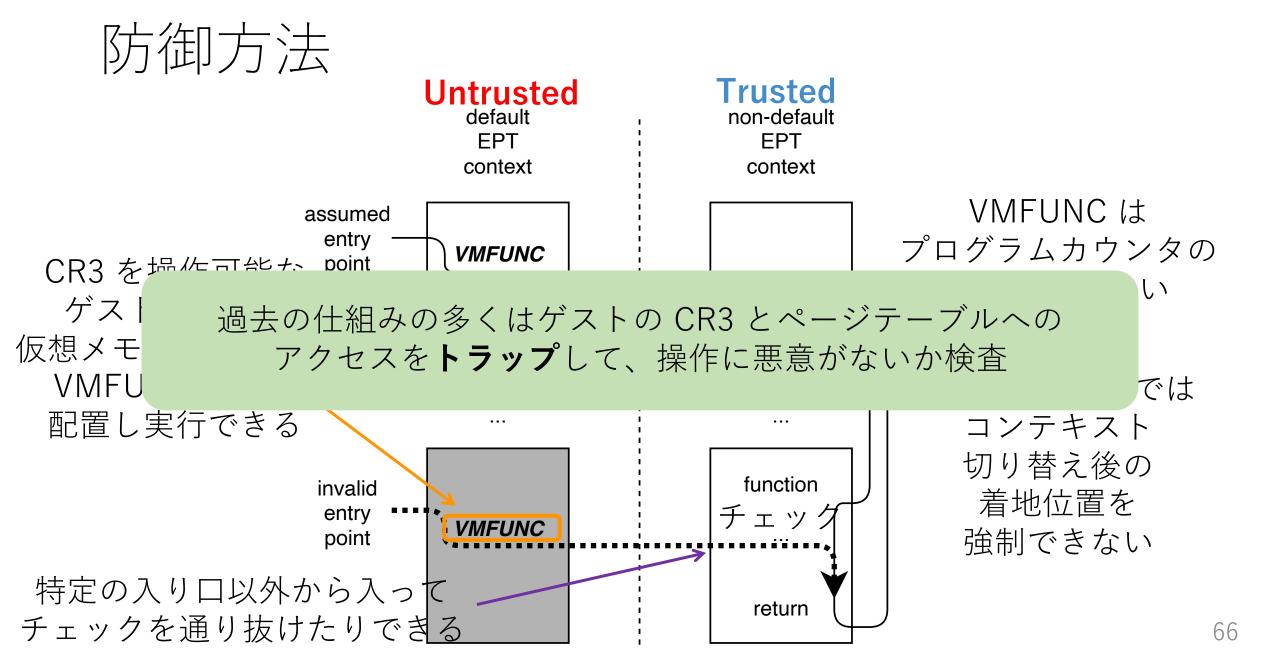


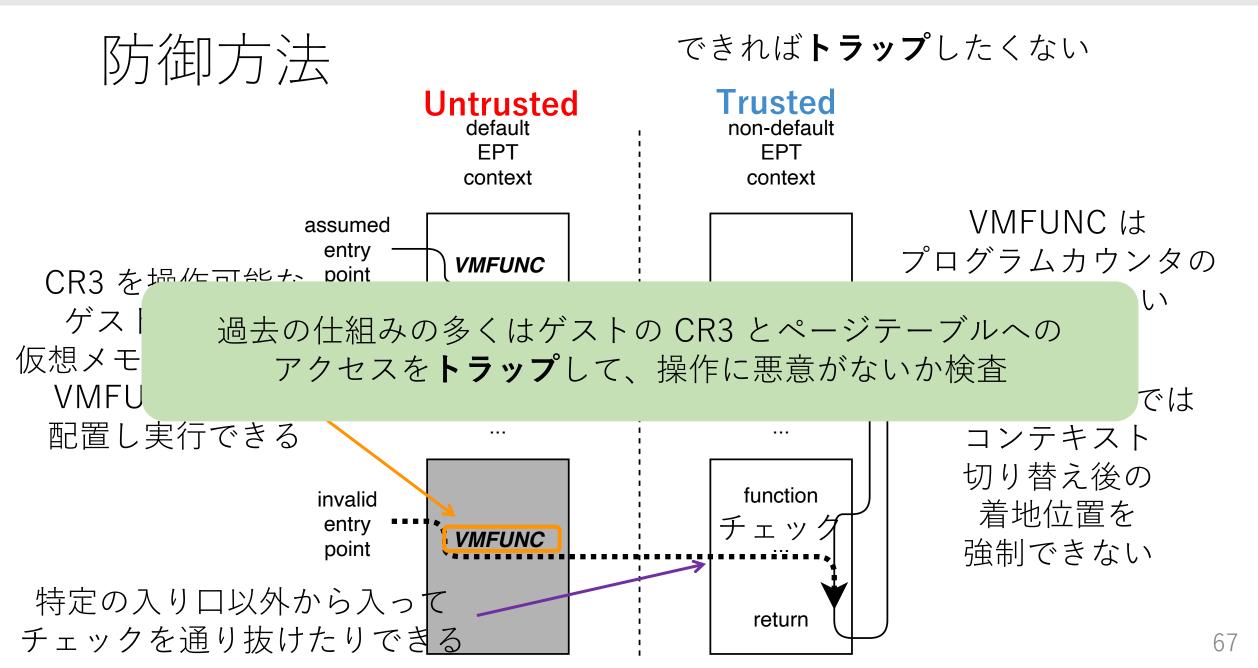




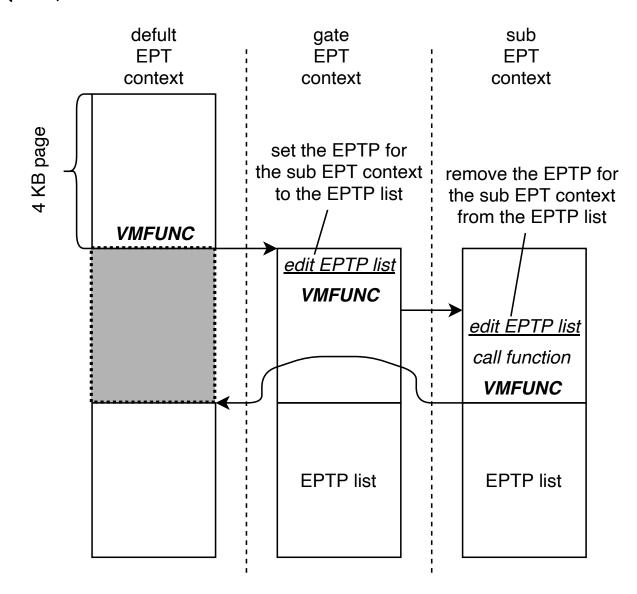


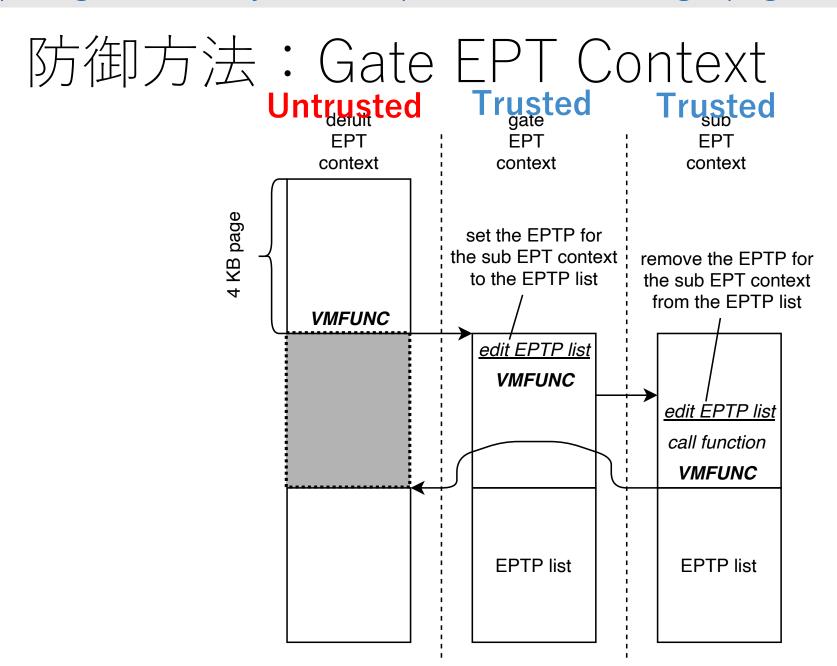


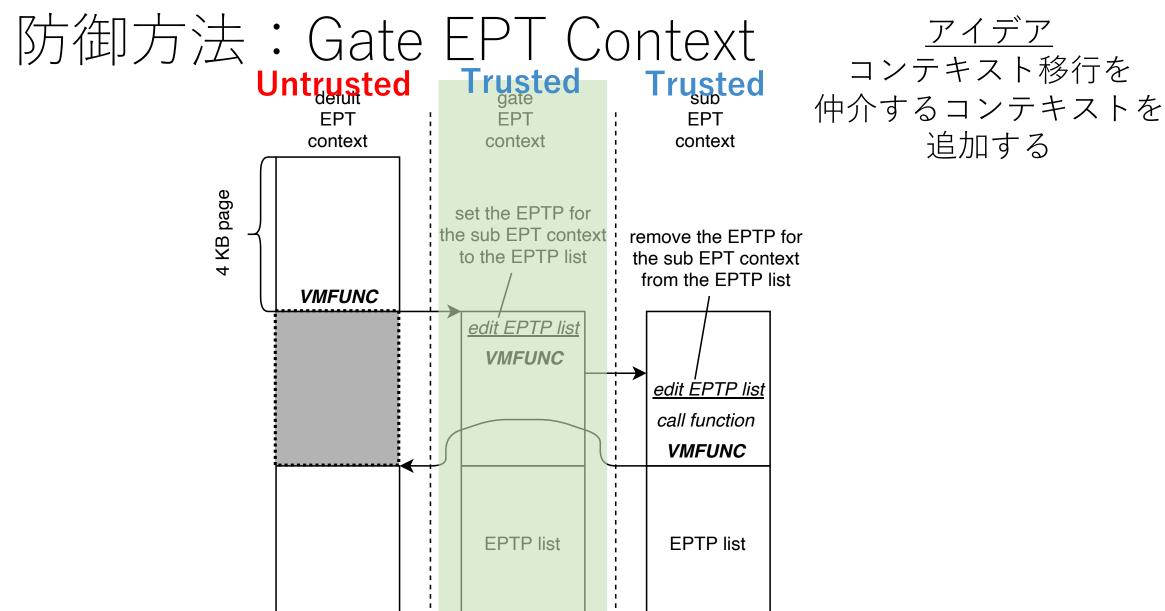


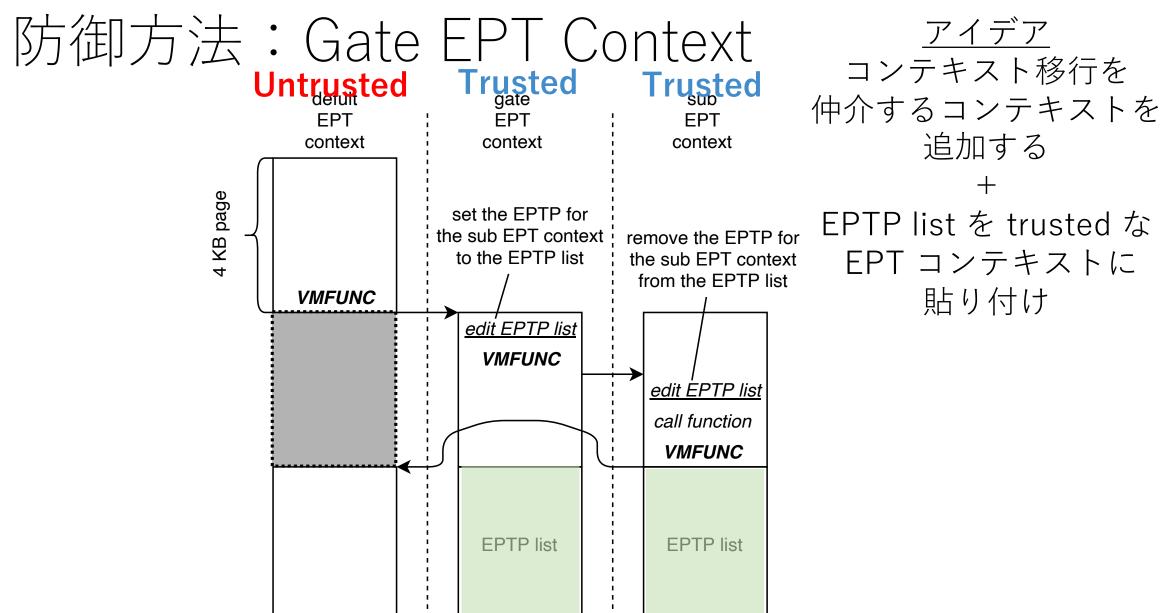


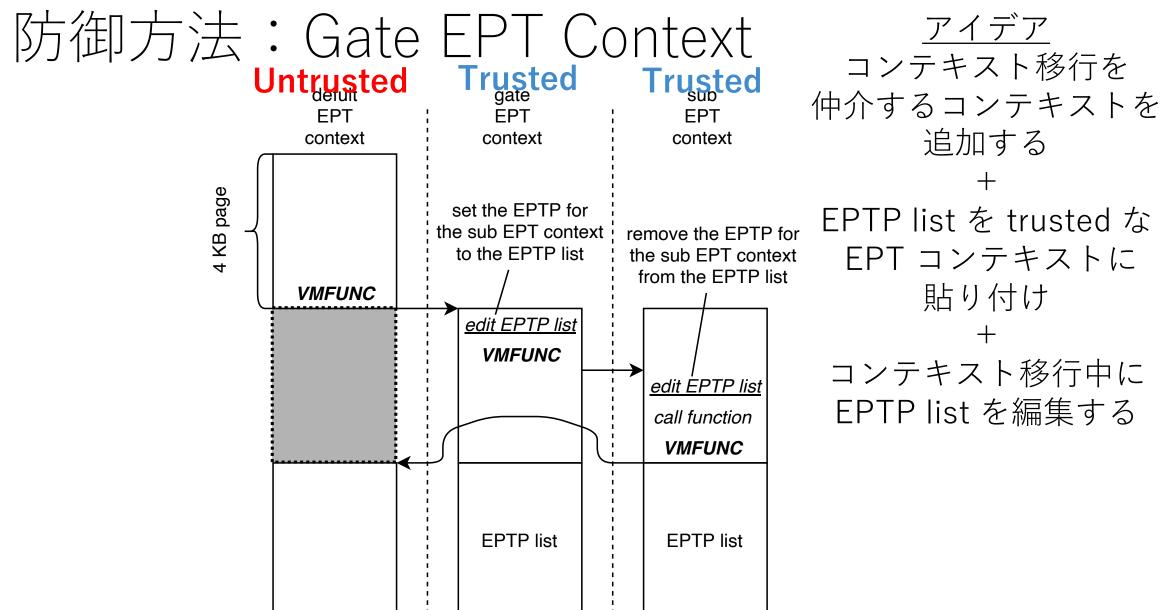
防御方法:Gate EPT Context









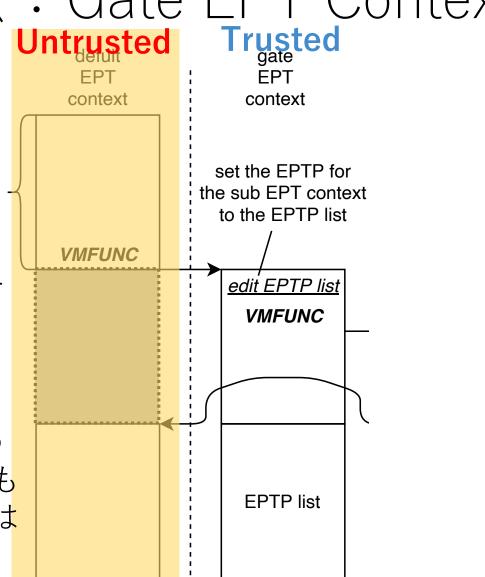


default コンテキスト にいる時 撃

EPTP list

EPTP[0]: default EPT EPTP[511]: gate EPT

EPTP list に エントリがないため ゲストはどうやっても sub コンテキストへは 入れない



<u>アイデア</u>

コンテキスト移行を 仲介するコンテキストを 追加する

+

EPTP list を trusted な EPT コンテキストに 貼り付け

コンテキスト移行中に

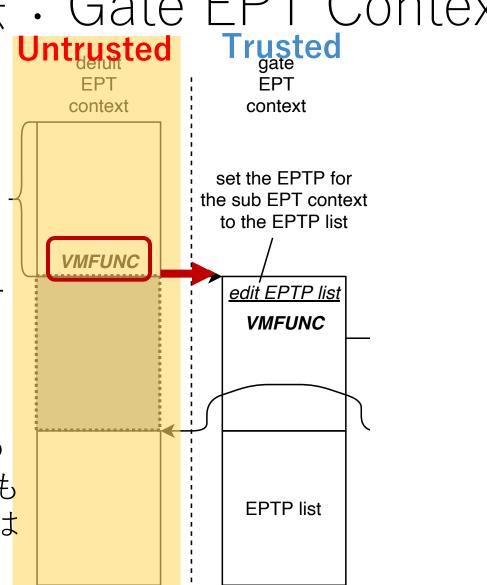
EPTP list を編集する

default コンテキスト にいる時 撃

EPTP list

EPTP[0]: default EPT EPTP[511]: gate EPT

EPTP list に エントリがないため ゲストはどうやっても sub コンテキストへは 入れない



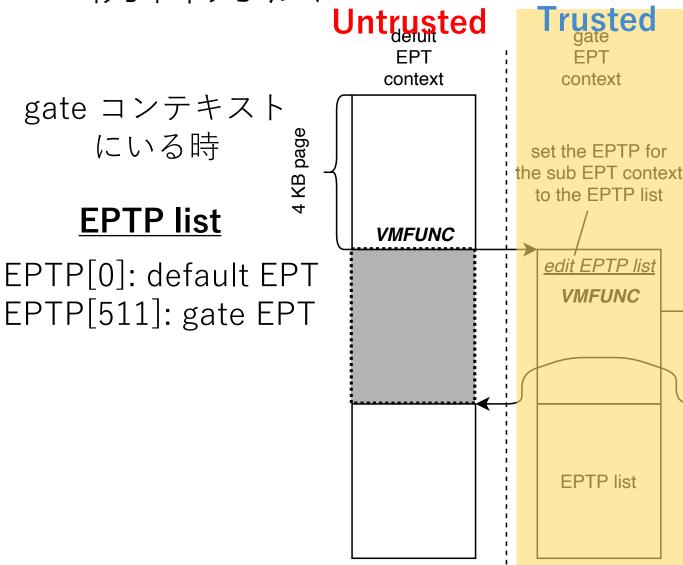
<u>アイデア</u>

コンテキスト移行を 仲介するコンテキストを 追加する

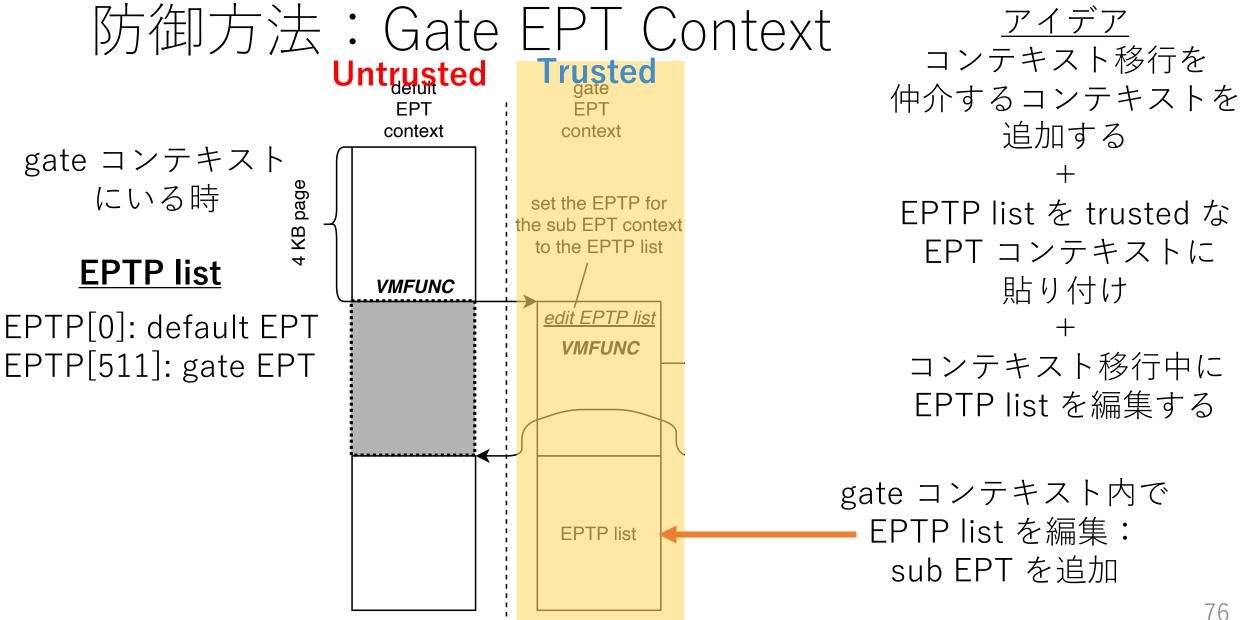
EPTP list を trusted な EPT コンテキストに 貼り付け

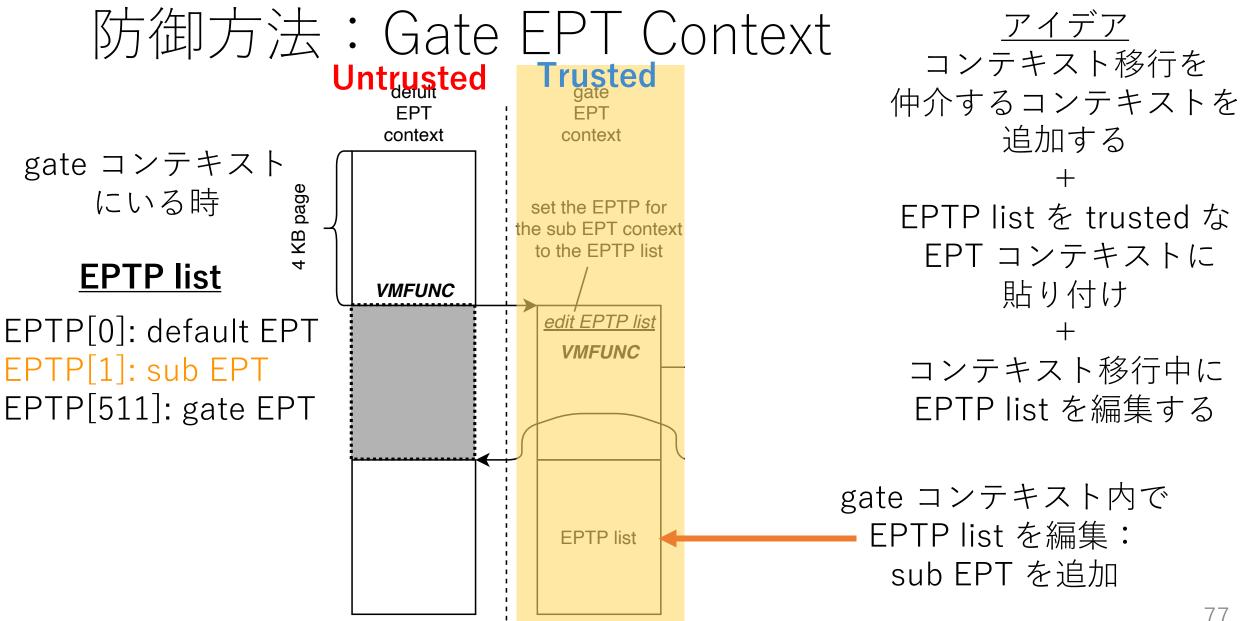
コンテキスト移行中に

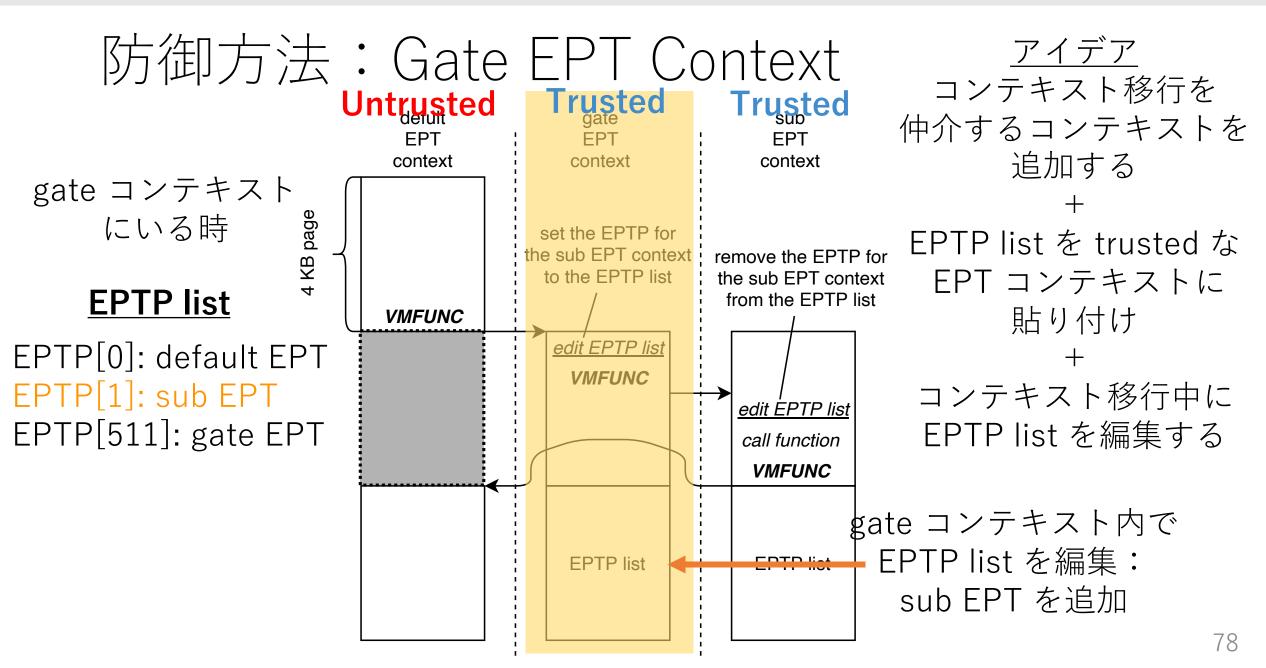
EPTP list を編集する

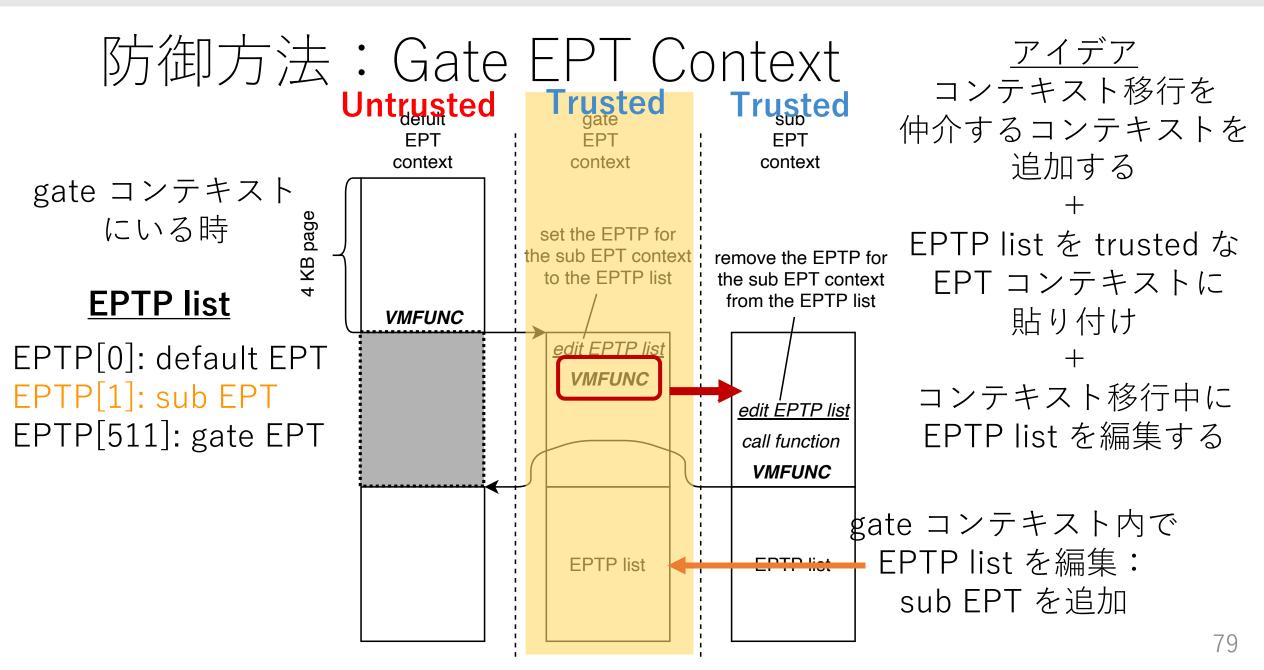


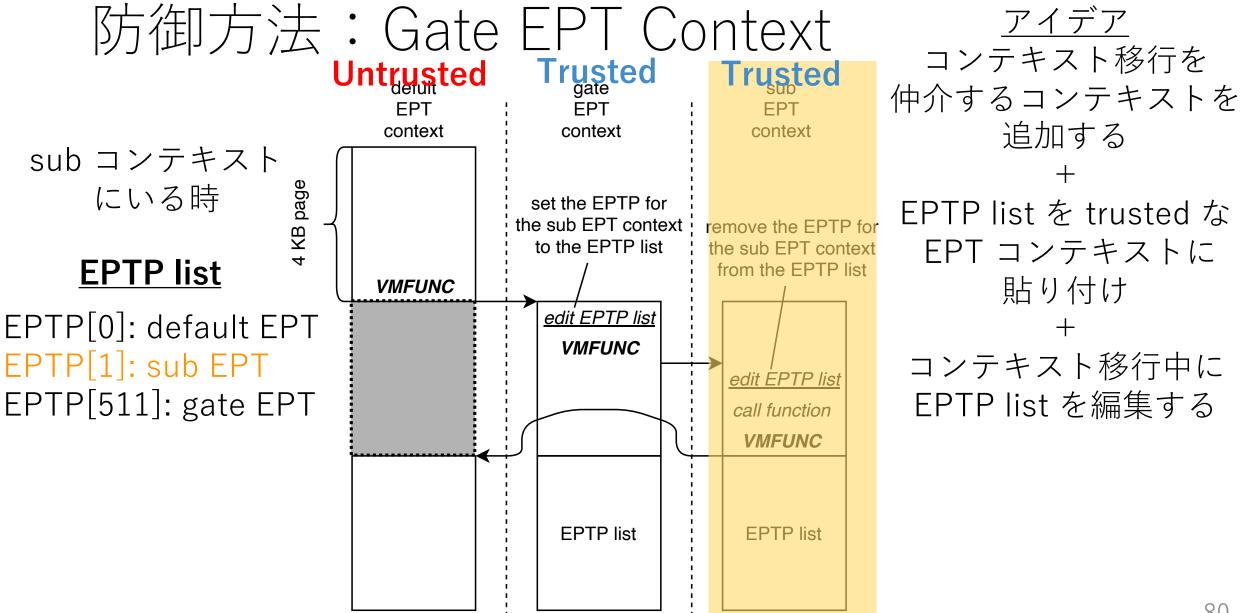
<u>アイデア</u> コンテキスト移行を 仲介するコンテキストを 追加する

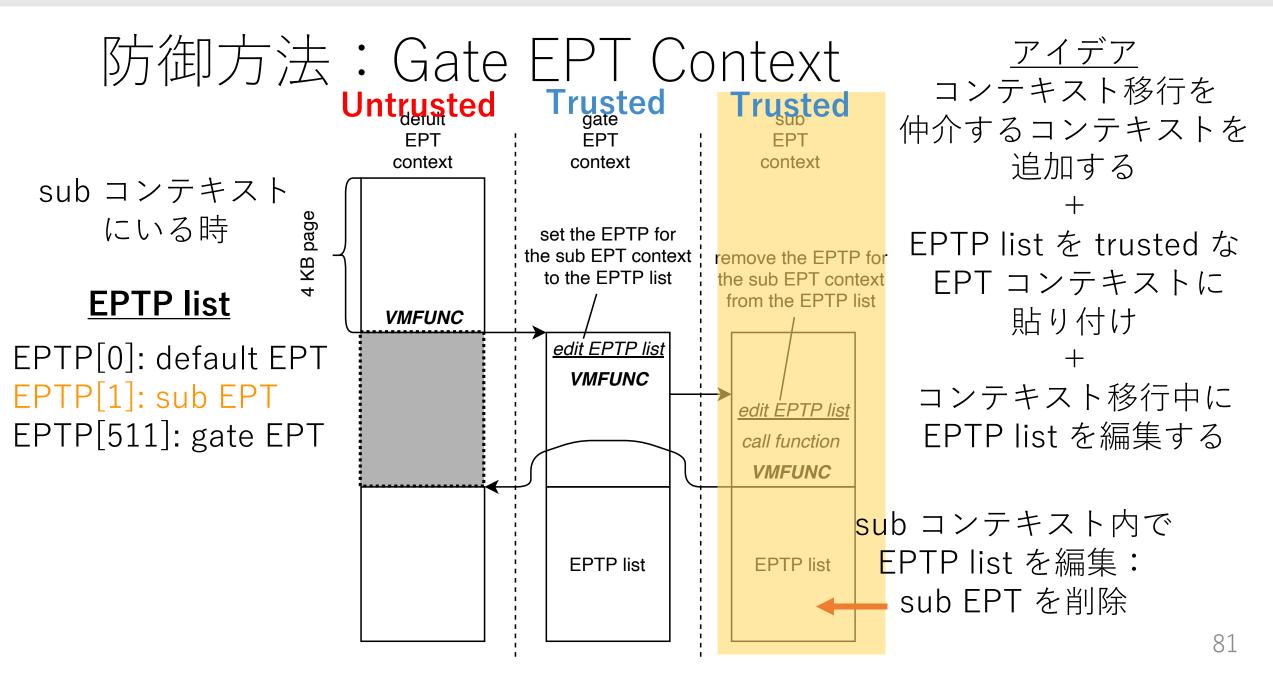


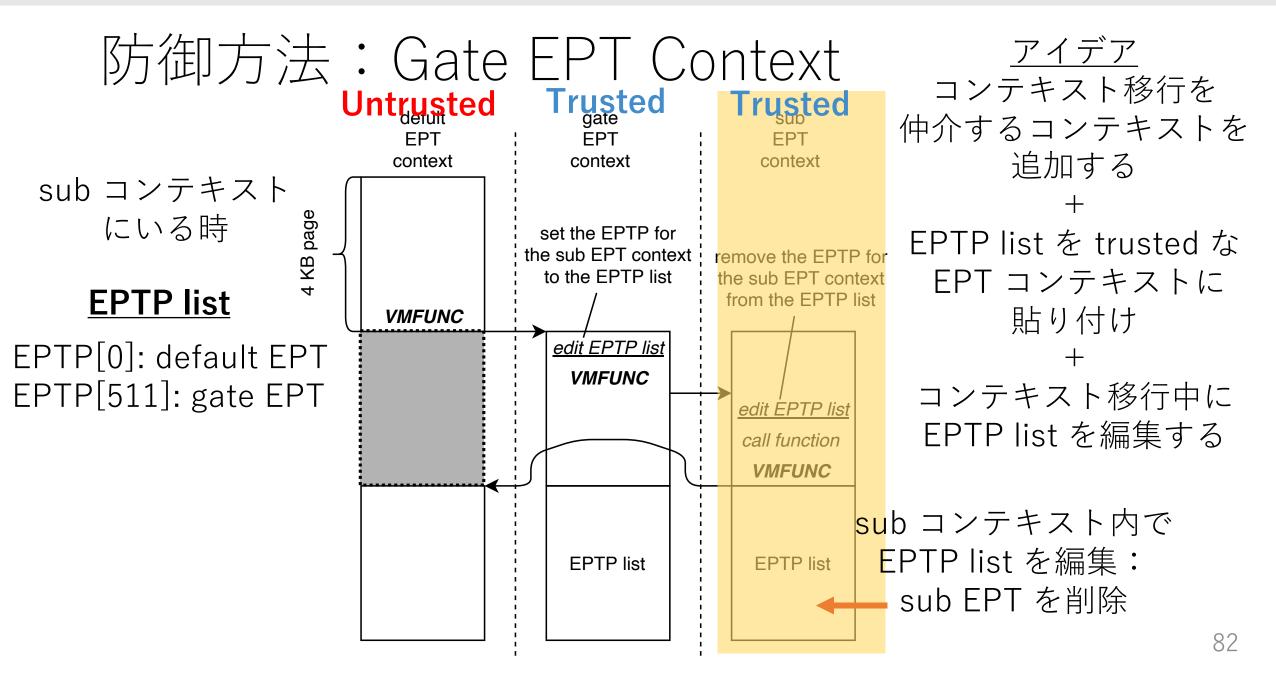


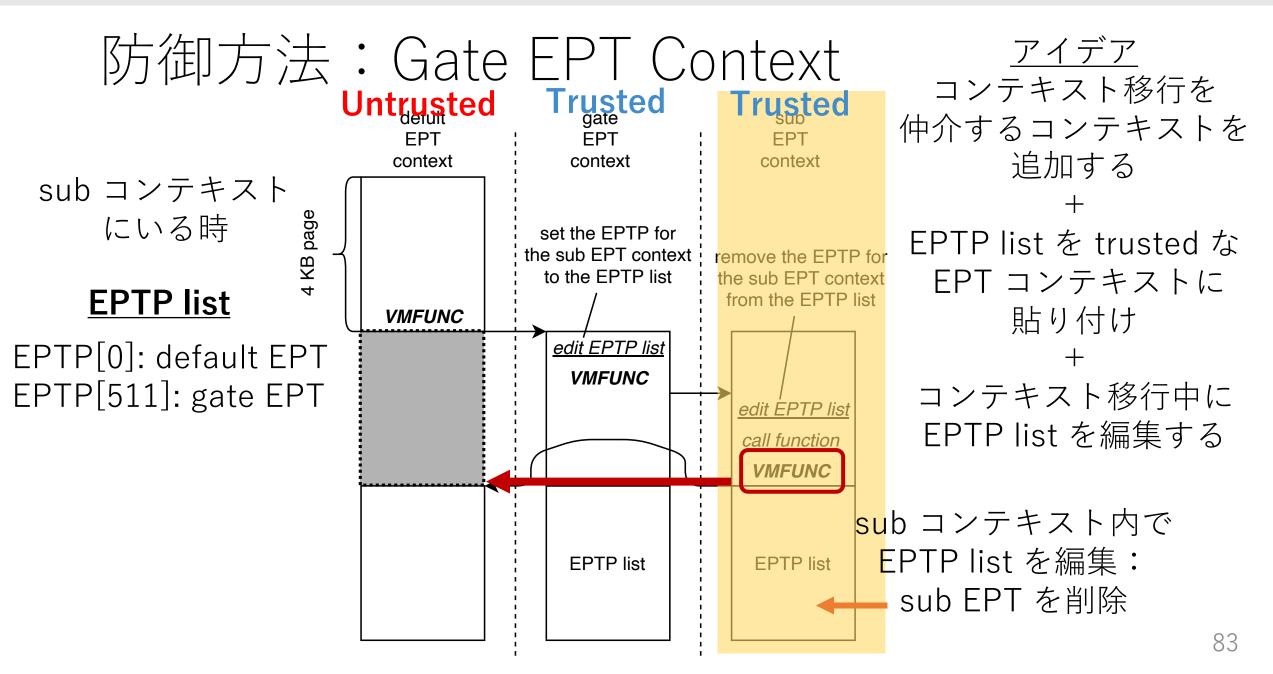










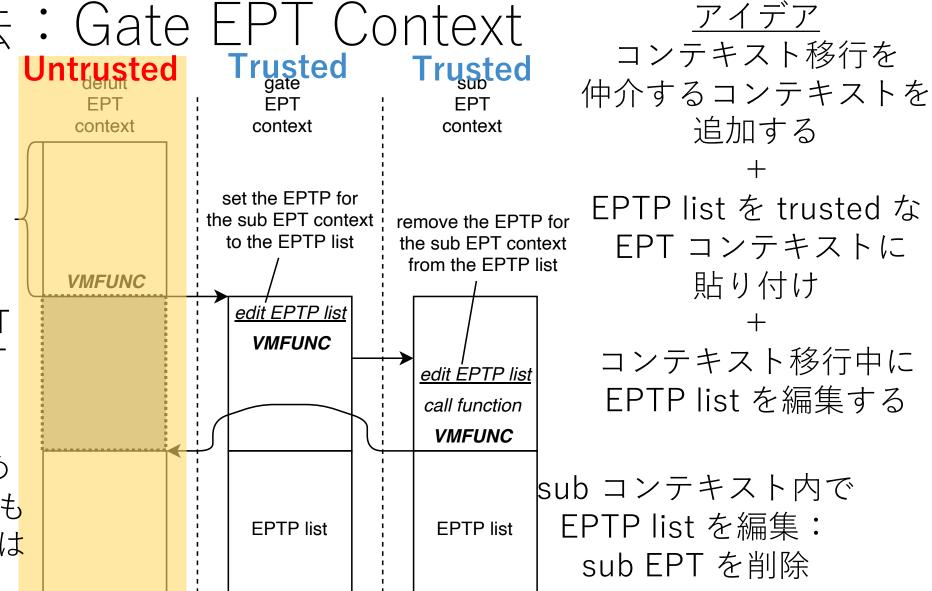


default コンテキスト にいる時

EPTP list

EPTP[0]: default EPT EPTP[511]: gate EPT

EPTP list に エントリがないため ゲストはどうやっても sub コンテキストへは 入れない



84

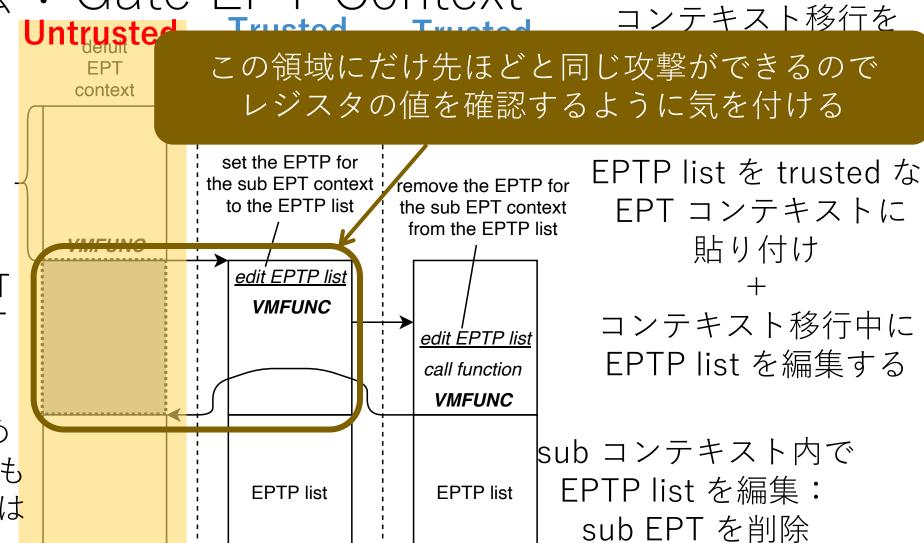
<u>アイデア</u> コンテキスト移行を

default コンテキスト にいる時

EPTP list

EPTP[0]: default EPT EPTP[511]: gate EPT

EPTP list に エントリがないため ゲストはどうやっても sub コンテキストへは 入れない



実装

- KVM(120 行くらい追加)
 - 最小限のハイパーコール
 - https://github.com/yasukata/kvm-elisa
 - https://github.com/yasukata/ELISA#setup
- ユーザー空間プログラム (1200 行くらい)
 - PT/EPT 設定、アプリ開発用 API
 - https://github.com/yasukata/libelisa
 - https://github.com/yasukata/ELISA#section-52--libelisa
- QEMU とゲストカーネルは変更なし

実装の解説

https://github.com/yasukata/ELISA



The default EPT context

A guest VM only needs to load a 12 KB code block (4 KB x 3 : top, middle, and bottom) in its program to make an entry point.

The top 4 KB page has the entry point to the gate EPT context, named elisa_gate_entry, at the end of it.

The middle 4 KB page is empty. (The shaded part in Figure 5.)

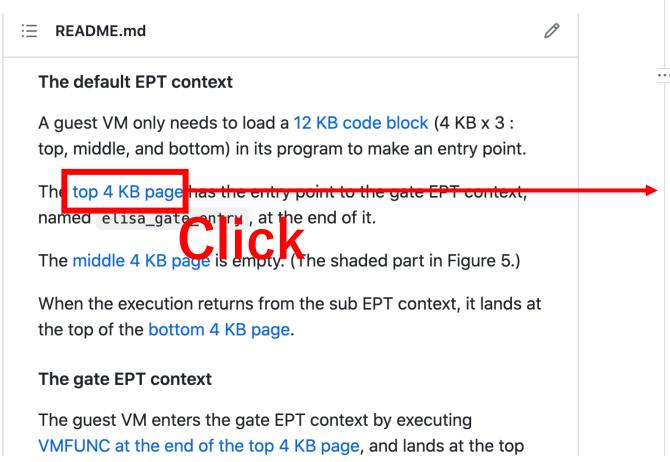
When the execution returns from the sub EPT context, it lands at the top of the bottom 4 KB page.

The gate EPT context

The guest VM enters the gate EPT context by executing VMFUNC at the end of the top 4 KB page, and lands at the top

実装の解説

https://github.com/yasukata/ELISA



```
void ____asm_impl_client(void)
20
21
             asm volatile (
22
             /* -- 4K align -- */
23
             ".align 0x1000 \n\t"
             ".globl gate_entry_page \n\t"
24
25
             "gate_entry_page: \n\t"
26
27
             ".space 0x1000 - (gate entry end - elisa gate entry) \n\t"
28
29
             ".globl elisa_gate_entry \n\t"
             "elisa_gate_entry: \n\t"
30
31
32
             "endbr64 \n\t"
33
             "push %rbp \n\t"
34
             "movq %rsp, %rbp \n\t"
35
             "push %rbx \n\t"
36
             "movq $0x0, %rax \n\t"
37
             "vmfunc \n\t"
38
             "gate_entry_end: \n\t"
39
40
             /* -- 4K align -- */
41
42
             /* this 4K page, will map gate_ctx_page in gate context */
43
             ".space 0x1000 \n\t"
44
45
             /* -- 4K align -- */
```

背景知識の解説

- https://yasukata.hatenablog.com/entry/2023/04/10/085714
 - ・メモリの分離・共有
 - ページテーブル
 - 共有メモリ
 - ..

OSについての研究

https://yasukata.github.io/presentation/2023/06/snia-j/sniaj-20230602-os.pdf

解說記事

- https://yasukata.hatenablog.com/entry/2021/10/14/145642
- https://yasukata.hatenablog.com/entry/2021/11/19/144708

まとめ

まとめ

CPU と比べ I/O デバイス性能の向上の方が速いことから ソフトウェアの CPU 利用効率への要求が厳しくなっている

まとめ

CPU と比べ I/O デバイス性能の向上の方が速いことから ソフトウェアの CPU 利用効率への要求が厳しくなっている

機能・特性を維持しつつ CPU 利用効率の向上を目指すと 解決されていない課題が結構ある まとめ

CPUと比べ I/O デバイス性能の向上の方が速いことから ソフトウェアの CPU 利用効率への要求が厳しくなっている

機能・特性を維持しつつ CPU 利用効率の向上を目指すと 解決されていない課題が結構ある

取り組んでいる研究

- 仮想マシン:分離と共有の両立のためのコスト低減
- OS:ユーザー空間 OS 機能の互換性向上