浅谈FinFET

FinFET，即鳍式场效应晶体管（Fin Field-Effect Transistor）。该项技术的发明人是加州大学伯克利分校的胡正明教授。随着半导体器件尺寸的不断缩小，原有二维结构的MOSFET面临许多物理条件的限制而无法继续发展，如短沟道效应（Short Channel Effect, SCE）引起的漏极感应势垒降低、亚阈特性退化等等，传统平面型MOSFET在半导体技术领域遇到了困难。此时为继续发展，此领域广泛研究了双栅极结构，此时产生了双栅SOI-MOSFET，由栅极两侧分别控制源极漏极，有效地抑制了短沟道效应。

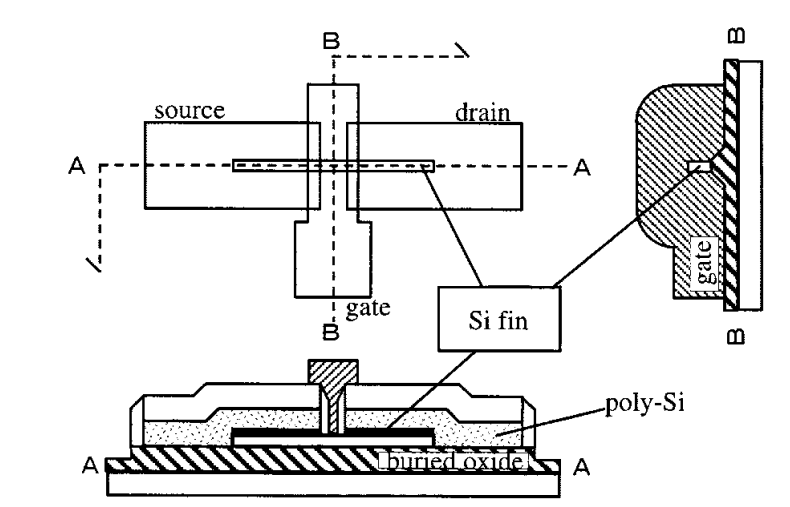


图 1 FinFET结构示意图[1]

然而部分工作表明，超薄体器件存在寄生电阻或阈值电压可控性等特殊问题，同时平面双栅极结构的制造过程也有不少难题。在此背景下，通过将栅极放置在沟道的两个，三个或四个侧面，或者包裹着沟道来形成双栅极或多栅极的结构，就是所谓的FinFET结构。FinFET结构的关键部分是约10nm的鳍状硅，一层重掺杂的聚硅薄膜包裹着它，并与鳍片的垂直表面产生电接触。这层薄膜降低了S/D串联电阻，提供了更好的局部互联与金属接触的方式。同时在聚硅薄膜上刻蚀出一个缺口，将源极和漏极分开，导电通道缠绕在鳍的表面。2011年Intel公司公布的世界上首个22nm3-D晶体管处理器使用的就是FinFET。

一般来讲，FinFET有三种模式（1）短栅极（Shorted-gate, SG）模式，FinFET的栅极连接在一起；（2）低功耗(Low-power, LP)模式，其中背栅偏置电压与反向偏置电压（Reverse-bias voltages）相连，以减少亚阈值泄漏；（3）独立栅极（Independent-gate, IG）模式。

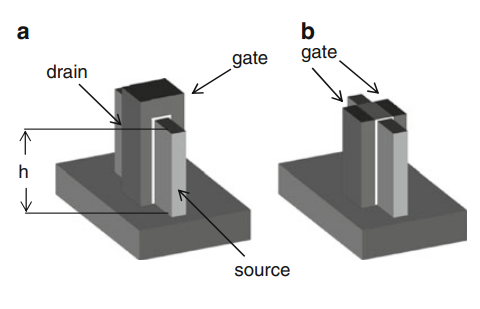


图 2 (a)SG-mode; (b)IG-mode[2]

下面主要研究一种IG/LP混合模式的与非门电路，连接示意图如下：

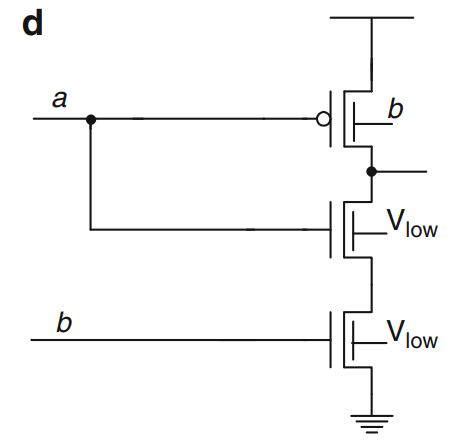


图 3 IG/LP 混合模式 与非门

图中Vlow表示对应的反向偏置电压。在FinFET器件示意图的栅极位置有两个连接点，对应了双栅极的连接模式，分别叫前栅（front gate）和后栅(back gate)。

参考文献：

1. Hisamoto, Digh, et al. "FinFET-a self-aligned double-gate MOSFET scalable to 20 nm." *IEEE transactions on electron devices* 47.12 (2000): 2320-2325.
2. Mishra, Prateek, Anish Muttreja, and Niraj K. Jha. "FinFET circuit design." *Nanoelectronic Circuit Design*. Springer, New York, NY, 2011. 23-54.