

《计算机组成原理实验》 期中设计实验报告

开课学期: 2024-2025 第一学期

项目名称: 钟表电路模拟设计

专业:软件工程

班号组号:

学 号: 2351279

姓 名: 尹诚成

一、实验方案

项目名称: 钟表电路模拟设计 实验时间: 2024.10.23

小组合作: 是 ✓ 否 小组成员: 任泓臻 尹诚成 陈攀

实验目的:设计一个带有十进制数字显示的计时器,具有设定闹钟、设置定时、调整 时间、记录时间、暂停计时、清零计时的功能。

实验设备和材料

实验软件: NI multisim 10.0

芯片列表(型号及数量): DCD HEX 数码管 12 个; 74LS85D 四位数值比较器 4 个; 74LS75N 四位锁存器 12 个; 74LS190N 四位可逆计数器 6 个; 74LS00D 与非门 3 个; 74LS04D 非门 2 个; 74LS08D 与门 1 个; 74LS86D 或非门 3 个 其他:

实验内容:

1. 设计方案概述:

本项目旨在设计一个带有十进制数字显示的计时器,具备设定闹钟、设置定时、 调整时间、记录时间、暂停计时、清零计时等功能。该设计将通过数字逻辑电路实现, 利用 74LS 系列集成电路和其他电子元件,构建一个功能齐全的钟表电路模拟系统。

计时功能:实现正向和反向计数,支持24小时和60分钟的进制转换。

倒计时功能: 提供倒计时模式, 用户可以通过开关切换正向和反向计数。

闹钟功能:允许用户设置闹钟时间,并在设定时间到达时触发 BUZZER 提醒。

清零功能: 提供一键清零功能, 方便用户重新开始计时。

调时功能:允许用户手动调整时间,确保计时器的准确性。

记录功能: 支持记录当前时间, 便于用户查看历史时间记录。

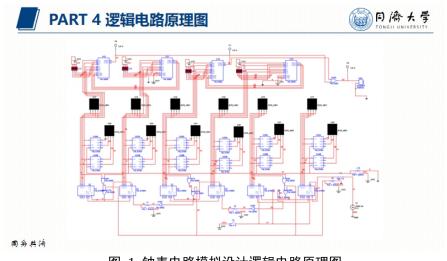


图 1 钟表电路模拟设计逻辑电路原理图

2. 设计原理介绍: (需包含所设计系统的功能描述,逻辑原理图或接线示意图,要有详细的文字叙述)

(1) 计时功能

由于要实现正向计数和反向计数两个功能,因此使用 74LS190 芯片。74LS190 是一款可预置的同步十进制计数器,支持正向和反向计数。计数器的输出可以连接到显示模块(如七段显示器),以便实时显示当前时间。计数器之间采用反馈预置的方法实现 24 进制和 60 进制,秒分和分时之间通过进位信号给下一级计数器一个脉冲使其加一,从而实现正常计数。

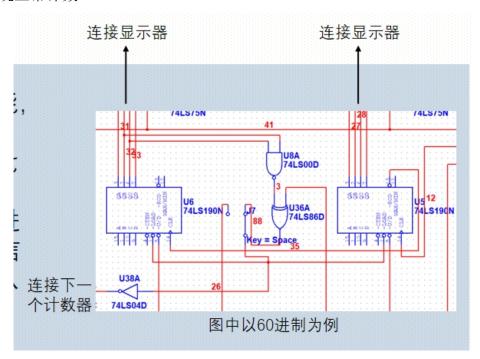


图 2 计时功能逻辑电路原理图

(2) 倒计时功能

通过控制 74LS190 的~U/D 引脚实现正向和反向计数。~U/D 引脚为低电平时正向计数,高电平时反向计数。使用两个开关切换计数方向,方便用户选择倒计时模式。

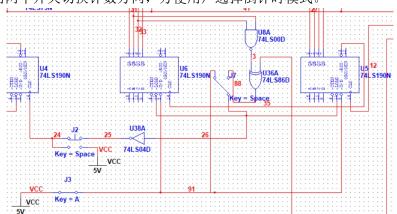


图 3 倒计时功能逻辑电路原理图

此图为倒计时状态

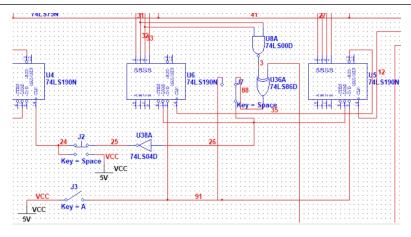


图 4 正常计时逻辑电路原理图

此图为正常运行状态

(3) 闹钟功能

闹钟的设置通过一些按键来实现,按下这些按键可以设置闹钟的时间。74LS85D系列集成电路(四位数值比较器)用于比较当前时间和设定的闹钟时间,一旦两者相等,输出信号触发BUZZER发声,提醒用户。

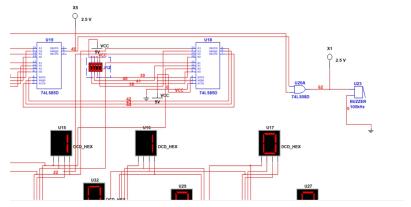


图 5 闹钟功能逻辑电路原理图

(4) 清零功能

原理通过总弹簧开关 J3 实现,按下开关后对所有芯片的 CLR 端输出低电平全部清零

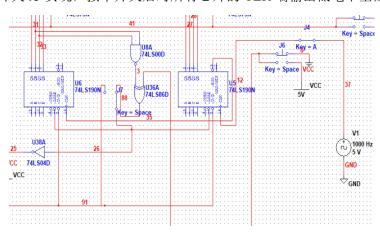


图 6 清零功能逻辑电路原理图

(5) 调时功能

通过各级电路上串联的弹簧开关实现,在断开时钟脉冲后,每按一次开关就输出一个脉冲信号到 芯片的 CP 端,使计数加一

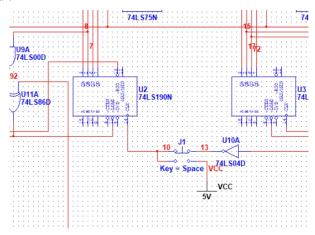
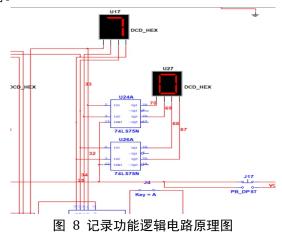


图 7 调时功能逻辑电路原理图

(6) 记录功能

通过开关改变 74LS75 锁存器的工作状态,从计数状态改为锁死状态。74LS75 是一款 4 位 D 型锁存器,用于记录当前时间。



二、实验小结与心得

(可包括方案形成的过程、项目完成情况、设计中遇到的困难、调试中出现异常 现象的分析与讨论、对现有电路方案的思考改进等)

1.方案形成过程

本实验的设计目标是实现一个具有设计一个带有十进制数字显示的计时器,具有设定闹钟、设置定时、调整时间、记录时间、暂停计时、清零计时的功能。

在项目开始之初,我们小组首先对项目需求进行了详细的分析,明确了计时器所需的各种功能。随后,我们查阅了相关资料,了解了 74LS 系列集成电路的性能和用法,特别是 74LS190N 四位可逆计数器、74LS75N 四位锁存器、74LS85D 四位数值比较器等关键器件的工作原理。在此基础上,我们制定了初步的设计方案,并通过多次讨论和修改,逐步完善了电路逻辑和器件选型。

在设计过程中,我们特别注重电路的稳定性和可靠性,对每个器件的连接方式和信号传输路径都进行了精心的规划。同时,为了增加设计的灵活性,我们还预留了一些接口和开关,以便在后续调试和测试过程中进行功能扩展和优化。

2.项目完成情况

本次项目完成了一个带有十进制数字显示的计时器,具备设定闹钟、设置定时、调整时间、记录时间、暂停计时、清零计时等功能。项目完成情况良好,但还有较大的改进与拓展空间。

3.设计中遇到的困难

(1) 电路复杂性和集成难度

本电路复杂性较高,有一定的集成难度。通过使用模块化设计来应对这个问题。 将每个功能设计为独立的模块,然后将这些模块集成在一起,这样可以分步骤进行, 便于调试和优化

(2) 芯片的选择和使用

在进行芯片的选择时,通过结合所学知识和查阅相关资料,最终选择了74LS85D四位数值比较器,74LS75N四位锁存器,74LS190N四位可逆计数器作为本实验的主要芯片。

(3) 电路设计软件的使用

在初步使用电路设计软件时,接线会乱,芯片放置位置混乱。在进行电路功能分析和模块化设计后,从各个模块分别进行芯片的放置和接线,电路图绘制简洁直观,逻辑清晰。

4.调试中出现异常现象的分析与讨论

(1) 倒计时功能无法实现

在进行倒计时功能的调试时,发现倒计时功能无法正常实现,经检查发现时开关

选择错误,将开关调整为对应状态后倒计时功能成功实现。

5.对现有电路方案的思考改进

- (1)错误输入处理,当前的闹钟无法处理错误的输入设置时间,可以考虑处理用户错误的输入时间
- (2) 手动输入倒计时, 当前倒计时功能默认从 99 开始倒数, 可以考虑让用户手动输入希望的倒计时
- (3)关闭闹铃,当时间与闹钟设置时间时,在这一分钟内蜂鸣器会一直发出声响,可以考虑添加一个开关,按下后蜂鸣器停止发出声响。

6.实验收获

本实验是对前半学期的数字逻辑只是的总结与实践。本实验中,计时功能让我了解到通过与非门的连接对 LED 显示屏的控制;通过倒计时功能让我了解到 74LS190 芯片的两种不同的计数模式;通过闹钟功能让我了解到比较器的工作原理;通过记录功能让我了解到 74LS75 锁存器的工作原理。

通过设计一个钟表模拟器,我掌握了数字逻辑电路的综合分析和设计方法,提升 了根据功能需求合理地选用数字逻辑器件的能力,提高电路综合布局以及排错的能力, 培养书写综合设计性实验报告的能力。