

Lab 1

學號: 108071003

姓名: 李彥璋

1. 實作過程

(1). Lab1_1.v

要實作一個 4-bit shifter，因為能夠直接用>>和<<，所以我覺得是相對簡單的。

根據題目的敘述，我決定使用 if-else 來判斷 shifter 要執行哪個功能。這邊用到了上課教的一個觀念：「if-else 要包在 always 裡面」；而我也用到了 always @*這個語法，它大概的意思就是：「always 內任一變化即執行敘述」。另外，我也注意到了 if-else 裡面等號左邊的 type 是 reg！

(2). Lab1_1_t.v

要根據 todo 完成 lab1_1.v 的 testbench，因為有 hint(喜歡!!)，所以也是相對簡單的。

todo1 主要是跟 lab1_1.v 的连接，要特別注意順序以及格式；todo2 是 counter 的遞增，這邊我有一點點小問題是「等號左右兩邊用了一樣的東西 eg.O = O + 1」(不確定對不對 orz...)；todo3 是判斷有沒有正確的 shift，基本上對照上下 code 能輕鬆寫出。(btw 我在寫的時候突然想到「左到右的 index 是 0 開始還是 length-1 開始」這個問題，根據我的研究，應該是後者~)；todo4 是單純的賦值。

(3). Lab1_2.v

要實作一個 4bit alu，且必須使用 1_1 做好的 module，這題我寫超級久!!! 整個半天不為過=^=其實是因為我腦袋打結不懂變通...(這部分寫在底下學到的東西與遇到的困難)。

2. 學到的東西與遇到的困難

我在 Lab1_2.v 遇到第一個重大的困難：「因為我想要用 if-else 敘述，所以外層就包 always，然而題目又規定只能用 lab1_1 的 module 不能直接<<>>」。其實我覺得 code 看上去很合理，但是一直有紅底線說什麼 syntax error==，後來上網查學到了：「**You cannot infer an instance of a module in an always block.**」(網路說這樣寫是以軟體邏輯思考)，然後我就腦袋打結因為我覺得一定要用 if-else，但是用 if-else 又叫不出 module XDDD，過很久很久才發現也可以用「?:」(真的是要熟悉一下這語言阿...)。

改用?:之後遇到第二個困難，因為我一直寫 d = lab1_1 m1(XXX,XXX,XXX,d)，然後他又一直紅底線 error，後來研究很久發現 lab1_1 m1(XXX,XXX,XXX,d)已經有給 d 值了不能再給 d 一次。主要是因為我太執著於 aluctr 一次判斷兩位，其實只要判斷後面那位就好了(QQ)。

然後我學到一個很重要的東西：「**Instance 的 output signal 必須是 wire type.**」。這是從討論區看老師說的(幸好寫之前有先看討論區，不然又會是一場災難...)。

3. 想對老師或助教說的話

這堂課好痛苦 RRR，但又是必修。希望之後不要太難(只是許願 XD)，謝謝老師&助教~