## 一、选择题

1． 主存储器和CPU之间增加高速缓冲存储器（Cache）的目的是（B）

A.支持虚拟存储技术

B.提高存储系统访问速度

C.扩大主存容量

D.简化存储管理

2．计算机字长32位，主存容量为128MB，按字编址，其寻址范围为（D ）

A.0 ~ 16M-1

B.0 ~ 128M-1

C.0 ~ 64M-1

D.0 ~ 32M-1

3．字位结构为256Kｘ4位SRAM存储芯片，其地址引脚与数据引脚之和为（B）

A.24

B.22

C.30

D.18

1. 某SRAM芯片，存储容量为64K×16位，该芯片的地址线和数据线数目分别为（D）。

A.64，16

B.16，64

C.64,64

D.16，16

1. 假定用若干块4K \*4位的存储芯片组成一个8K\*8位的存储器，则地址0B1F所在芯片的最小地址是（A）。 0000H-0FFFH 1000H-1FFFH

A.0000H

B.0700H

C.0600H

D.0B00H

1. 计算机系统中的存贮器系统是指（B）

A.RAM和ROM存贮器

B.Cache、主存贮器和外存贮器

C.磁盘存储器

D.Cache

7． 用若干片2K\*4位的存储芯片组成一个8K\*8位的存储器，则地址0B1FH所在的芯片在全局的最大地址是（B）。

A.0BFFH B.0FFFH C.0CFFH D.1BFFH

(0000-07FFH 0800H-0FFFH 1000-17FFH 1800H-1FFFH

8. 动态存储器刷新以 （B） 为单位进行

A.存储单元

B.行

C.字节

D.列

9．下列存储器类型中，速度最快的是 (B ) 。

A.DRAM B.SRAM C.EPROM D.Flash Memory

10. 某计算机字长 32位，下列地址属性中属于按双字长边界对齐的是（D）

A.存储器地址线低二位全部为0

B.存储器地址线最低为0

C.存储器地址线低三位取值随意

D.存储器地址线低三位全部为0

1. **（多选）**关于内存的下列说法中，错误的是（ABD）

A.内存的存取速度不能低于CPU速度，否则会造成数据丢失

B.某计算机内存容量为8GB，按字节编址，那么它的地址总线为33位

C.程序只有在数据和代码等被调入内存后才能运行

D.采用虚拟内存技术后程序可以在硬盘上直接运行

1. **（多选）**下列关于RAM和ROM的叙述中，正确的是（BC）

A.ROM和RAM都不需要刷新

B.RAM是易失性存储器，ROM是非失性存储器

C.RAM和ROM都采用随机存取的方式进行访问

D.Cache可选RAM、ROM做数据存储体

1. **（多选）**不需要定时刷新的半导体存储器芯片是（ABD）

A.EPROM B.SRAM C.DRAM D.Flash Memory

1. **（多选）**DRAM比SRAM慢，可能的原因包括（BC）ACD

A.DRAM存储体行列地址线复用

B.DRAM存储单元采用了双译码结构

C.DRAM需要刷新

D.DRAM读之前需要预充电

1. 全部使用4片32K\*8位的SRAM存储芯片，可设计的存储器有 （ACD）

A.32K\* 32位

B.128K\* 16位

C.128K\* 8位

D.64K\* 16位

1. （填空）某计算机主存容量为64K\*16,其中ROM区为4K，其余为RAM区，按字节编址。现要用2K\*8位的ROM芯片和4K\*8位的RAM来设计该存储器，则需要RAM芯片数是（30） （填写阿拉伯数字即可）
2. （填空） 设A=0x123456，计算机内存地址为由低到高。则采用小端方式下，最高地址存放的内容为（只填写2位阿拉伯数字）（12）
3. 某计算机存储器按照字节编址，采用小端方式存储数据，假定编译器规定int和short型长度分别为32位和16位，并且数据按照边界对齐存储。 某C语言的程序段如下：

struct

{

int a;

char b;

short c;

} record;

record.a = 273;

若record变量的首地址为0xC008,则地址0xC008的内容是0X (11) （只填写2个阿拉伯数字）