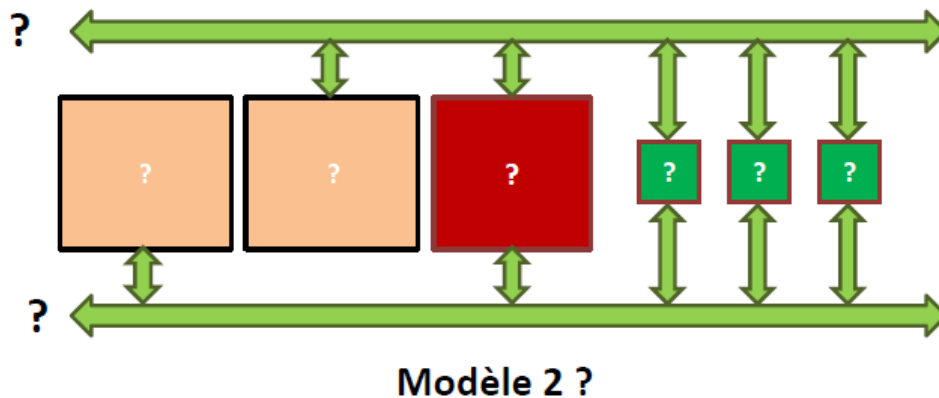
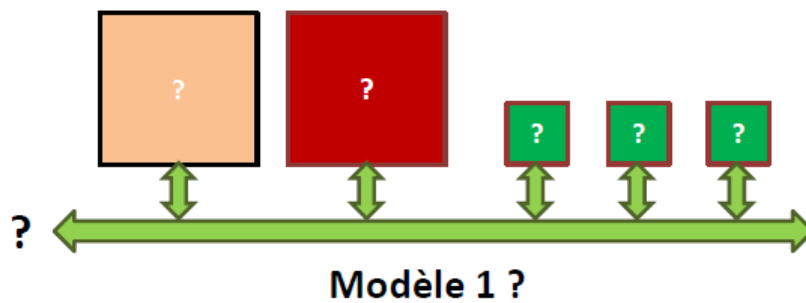


Exercice 1 : Modèles d'architectures



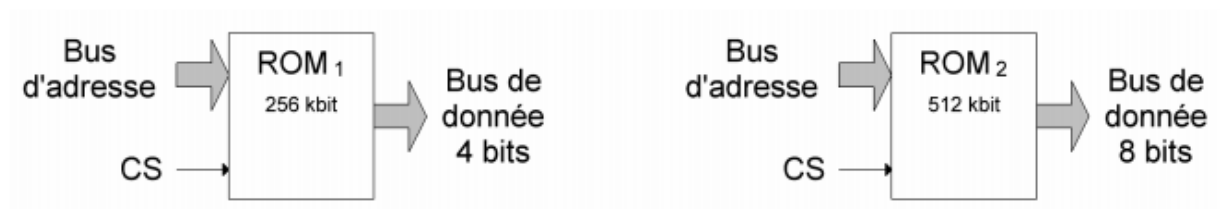
- 1) Compléter les schémas ci-dessus.
- 2) Quels sont les caractéristiques de chacun des deux modèles.
- 3) Définir: bus d'adresses, bus de données et bus de contrôle.
- 4) Quels sont les principaux registres utilisés ?
- 5) Où sont effectués les calculs ?
- 6) Décrire le cycle d'exécution d'une instruction d'addition dans (model 1) les modes d'adressage immédiat et indirect.

Exercice 2 :

- 1) Une mémoire stocke des mots de 8 bits (1 octet) et possède 2^{16} adresses. Quelle est la taille totale de la mémoire en kilo-octets (Ko)?
- 2) Une mémoire stocke des mots de 16 bits (2 octets) et nécessite 8 bits pour les adresser. Quelle est la taille totale de la mémoire en octets?
- 3) Une mémoire possède une taille totale de 32 Mo et peut stocker des mots de 32 bits.
 - a. Combien de bits a-t-on besoin pour représenter les adresses dans cette mémoire?
 - b. Quelles sont les adresses minimales et maximales de cette mémoire exprimées en hexadécimal?

Exercice 3 :

Soit les deux mémoires de type ROM suivantes :

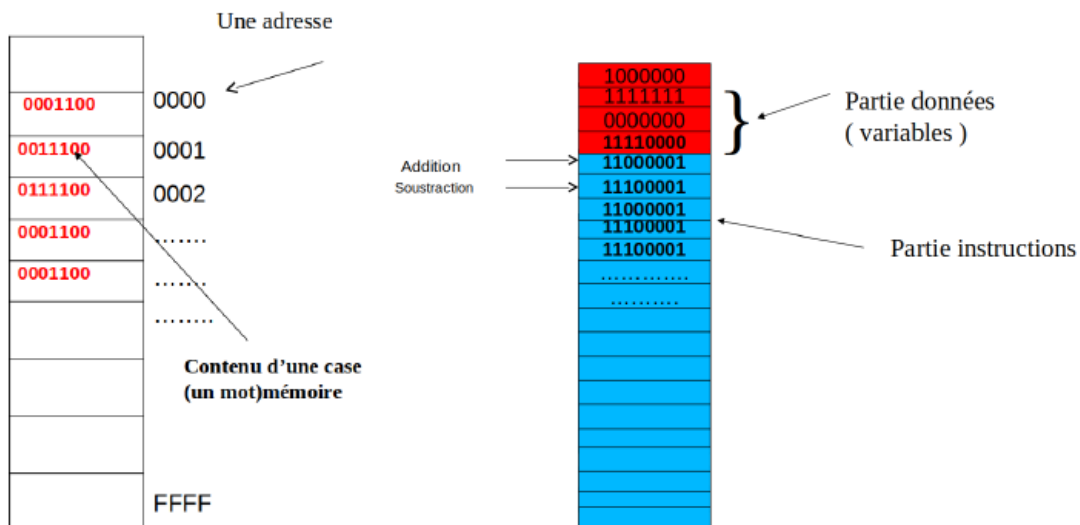


- 1) Combien peut-on former de mots de 4 bits avec la ROM1 ?
- 2) Combien peut-on former de mots de 8 bits avec la ROM2 ?
- 3) Quelle est la taille du bus d'adresse des deux types de ROM ?

Exercice 4 :

La mémoire centrale peut être vue comme un large vecteur (tableau) de mots ou octets.
 Un mot mémoire stocke une information sur n bits.
 Chaque mot possède sa propre adresse.
 La mémoire peut contenir des programmes et les données utilisées par les programmes.

Structure d'un programme en MC



- 1) Sachant que le bus d'adresse du processeur est de 16 bits avec un alignement à l'octet, quelle est la taille de l'espace mémoire maximum que celui-ci peut adresser ? Quelles solutions existent pour adresser une plus grande zone mémoire ?
- 2) Soit une mémoire de 1MO découpée en blocs de 128 KO
 - a. Calculer le nombre de blocs
 - b. Calculer les adresses de début et de fin de chaque bloc.

- 3) Soit un microprocesseur caractérisé par un bus de données de 32 lignes et un bus d'adresses de 32 lignes. La RAM représente 3GO de la mémoire centrale (adresses hautes), le reste de la mémoire centrale est occupé par la ROM.
- a. Calculer la taille de l'espace mémoire adressable.
 - b. Calculer les adresses de début et de fin de la RAM et de la ROM.
 - c. Les valeurs MIN et MAX véhiculées par chacun des bus.