**《数字逻辑》实验报告**

|  |  |  |  |  |  |  |
| --- | --- | --- | --- | --- | --- | --- |
| **姓名** | | 姚凡，杨小艺 | | **年级** | | 2022级 |
| **学号** | | 20221879，20221849 | | **专业、班级** | | 信息安全2班  信息安全1班 |
| **实验名称** | 实验十五 摩尔状态机序列检测器 | | | | | |
| **实验时间** | 2023.12.9 | | **实验地点** | | DS1410 | |
| **实验成绩** |  | | **实验性质** | | **□验证性 □设计性 □综合性** | |
| 教师评价：  □算法/实验过程正确； □源程序/实验内容提交 □程序结构/实验步骤合理；  □实验结果正确； □语法、语义正确； □报告规范；  评语：  评价教师签名（电子签名）： | | | | | | |
| 一、实验目的  通过实验,掌握有限状态机的设计方法，并用摩尔状态机设计实现“1101”序列检测。 | | | | | | |
| 1. 实验项目内容   1、设计“1101”序列检测的状态转换图。  2、并转串模块设计，利用移位寄存器原理，setd端上升沿将8位输入数据同时锁存到移位寄存器中,在后续的8个时钟周期内将8位数据逐次移位  3、调用并转串输出模块，使用Verilog HDL 语言的行为描述方式实现一个摩尔状态机，能检测-一个8位的二进制数据中是否存在“1101”序列，如果检测到该序列则指定的LED灯亮。  4、综合、实现、生成bit流，下载到开发板进行验证。 | | | | | | |
| 1. 实验设计   实验原理：  状态表与状态图是用来表示同步时序电路的输入、输出、现态、次态之间转移关系的两种常用工具。如果同步时序电路的输出只与现态有关而与输入无关，则称该电路为Moore型电路。  **状态图**：  IMG_20231214_214651_edit_133749171203509  序列检测器在很多数字系统中都不可缺少，尤其是在通信系统当中。序列检测器的作用就是从一-系列的码流中找出用户希望出现的序列，序列可长可短。比如在通信系统中，数据流帧头的检测就属于一个序列检测器。序列检测器的类型有很多种，有逐比特比较的，有逐字节比较的，也有其他的比较方式，实际应用中需要采用何种比较方式，主要是看序列的多少以及系统的延时要求。   由于实际的拨码开关和按键开关都是机械式的设备，开关动作来回抖动多次后才能稳定下来，这个过程就会使得信号产生抖动。因此，如果用按键来产生时钟信号，为了一次按键得到一次上升沿(或下降沿)，那么需要对按键输入先进行消抖处理。 | | | | | | |
| 1. 实验过程或算法   （1）**debounce模块（**消抖**）：**  module debounce(clk,key\_in,key\_out);  input clk;  input key\_in;  output key\_out;  reg [1:0] key\_in\_r;  wire pp;  reg [19:0] cnt;  reg key\_out\_r;  initial begin  cnt=0;  key\_in\_r=0;  key\_out\_r=0;  end  always @(posedge clk)  key\_in\_r<={key\_in\_r[0],key\_in};  assign pp=key\_in\_r[0]^key\_in\_r[1];  always @(posedge clk)  begin  if(pp==1'b1)  cnt<=20'b00000\_00000\_00000\_00000;  else  cnt<=cnt+1;  end  always @(posedge clk)  begin  if(cnt==20'hf\_ffff) begin  key\_out\_r<=key\_in\_r[0];  end  end  assign key\_out=key\_out\_r;  endmodule  （2）**transform模块（并转串）**：  module transform(rst,load,set,d,q);  input rst;  input load;  input [7:0] d;  input set;  output q;    reg OV;  reg [7:0] shift\_v;  reg shift\_r;  reg [3:0] n;  initial begin  shift\_v=0;  shift\_r=0;  OV=0;  n=0;  end  always @(posedge load or negedge rst or posedge set)  begin  if(rst==1) begin  shift\_r=0;  shift\_v=0;  n=0;  OV=0;  end  else if(set==1) begin  shift\_v=d;  shift\_r=0;  end  else begin  shift\_r<=shift\_v[0];  shift\_v[6:0]<=shift\_v[7:1];  shift\_v[7]<=1'b0;  n<=n+1;  end  end  assign q = shift\_r;  always @(n) begin  if(n==8)  begin  OV=1;  n=0;  end  else begin  OV=0;  end  end  endmodule  （3）**fsm模块（摩尔状态机）**：  module fsm(clk,load,set,rst,data,OUT,q);  input clk, load,set,rst;  input [7:0] data;  output OUT, q;    parameter s0=3'b000;//0 1 2 3 4  parameter s1=3'b001;  parameter s2=3'b010;  parameter s3=3'b011;  parameter s4=3'b100;  reg [2:0] stateR, state\_Next;  wire q;//为1则亮灯  reg OUT;//1101则和q同亮  wire \_load;  transform t(.rst(rst),.load(\_load),.set(set),.d(data),.q(q));  debounce d(.clk(clk),.key\_in(load),.key\_out(\_load));  initial begin  stateR<=3'b000;//初始化，初始为s0  state\_Next<=3'b000; end  always @(q or \_load) begin  case(stateR) //1101,即s0,s1,s2=0,s3----s4  s0: if(q==0)  state\_Next<=s0;  else if(q==1)  state\_Next<=s1;  s1: if(q==0)  state\_Next<=s0;  else if(q==1)  state\_Next<=s2;  s2: if(q==0)  state\_Next<=s3;  else if(q==1)  state\_Next<=s2;  s3: if(q==0)  state\_Next<=s0;  else if(q==1)  state\_Next<=s4;  s4: if(q==0)//1101  state\_Next<=s0;  else if(q==1)  state\_Next<=s2;  endcase end    always @(negedge \_load or negedge rst) begin  if(rst==1)//复位  stateR<=0;  else //否则，更新状态  stateR<=state\_Next; end    always @(stateR) begin  if(stateR==s4)//s4(1101),检测1101序列  OUT=1;  else  OUT=0; end  Endmodule  **RTL原理图：** | | | | | | |
| 1. 实验过程中遇到的问题及解决情况   1.并转串模块不明白原理，代码总是报错  解决：请教已完成实验的同学，明白原理后修改代码，最后上版验证成功  2.不确定按键消抖模块功能是否体现，或者是否会引起误判  解决：查阅资料，以及重温第二次实验数字钟设计，发现这与每次检查按键的时间间隔相关。   1. 对摩尔状态机只停留在理论认识而不知道如何通过代码并在开发板上实现   解决：参考已成功同学的代码进行学习和求问，最终给出代码。 | | | | | | |
| 六、实验结果及分析和（或）源程序调试过程  仿真波形图：    仿真结果与预期相同，当8位二进制数据中存在“1101”序列，实验板上(LD15和LD14)灯光一起亮起；当输入为“1”，LD15亮起；当输入为“0”，LD15熄灭，即无灯亮起。  上板验证：  输入序列“10110111”，如图所示：  按BTNL键，读入第一位数“1”，同时LD15亮起：    按BTNL键，读入第二位数“0”，同时LD15熄灭，此时无灯亮起：    按BTNL键，读入第三位数“1”，同时LD15亮起：    按BTNL键，读入第四位数“1”，同时LD15亮起：    按BTNL键，读入第五位数“0”，同时LD15熄灭，此时无灯亮起：    按BTNL键，读入第六位数“1”，同时LD15，LD14亮起，即检测到“1101”序列：    按BTNL键，读入第七位数“1”，同时LD15亮起：    按BTNL键，读入第八位数“1”，同时LD15亮起：    结束：    七、小组分工情况说明  姚凡：主要负责实验代码编写、实际实现、仿真波形、RTL电路图观测和实验报告收尾工作  杨小艺：主要负责编写实验报告工作 | | | | | | |