



등록특허 10-2885028



(19) 대한민국 지식재산처(KR)

(12) 등록특허공보(B1)

(45) 공고일자 2025년11월12일

(11) 등록번호 10-2885028

(24) 등록일자 2025년11월07일

(51) 국제특허분류(Int. Cl.)

H01S 5/20 (2006.01) H01S 5/042 (2006.01)
H01S 5/30 (2006.01) H01S 5/343 (2006.01)

(52) CPC특허분류

H01S 5/2018 (2013.01)
H01S 5/0425 (2020.08)

(21) 출원번호 10-2023-0153068

(22) 출원일자 2023년11월07일

심사청구일자 2023년11월07일

(65) 공개번호 10-2025-0067253

(43) 공개일자 2025년05월15일

(56) 선행기술조사문헌

JP2004071884 A*

KR1020080094481 A*

*는 심사관에 의하여 인용된 문헌

(73) 특허권자

한양대학교 에리카산학협력단

경기도 안산시 상록구 한양대학로 55

(72) 발명자

김영현

경기도 안산시 상록구 한양대학로 55, 제2과학기
술관 502-1호 (사동)

김대홍

경기도 안산시 상록구 한양대학로 55, 제2과학기
술관 505호 (사동)

(74) 대리인

유동환, 정병훈

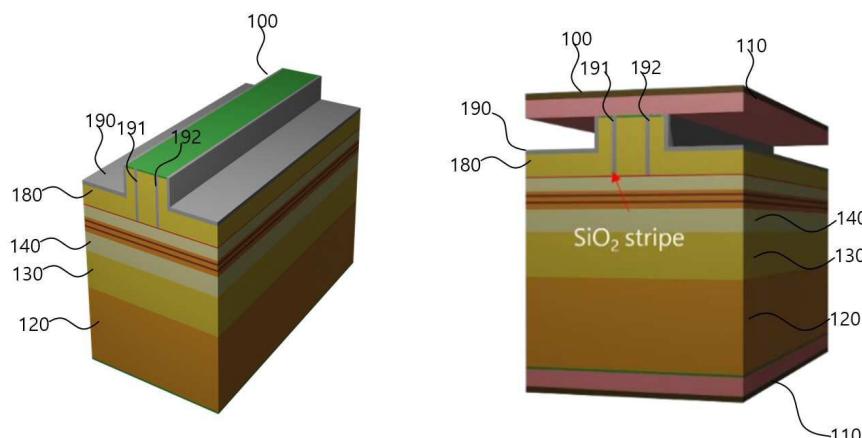
전체 청구항 수 : 총 10 항

심사관 : 홍성의

(54) 발명의 명칭 고출력 레이저 다이오드 및 이에 의한 반도체 레이저를 구성하는 방법

(57) 요약

본 명세서는 반도체 레이저 기반의 고출력 레이저 다이오드에 있어서, 하단 및 상단에 반침대 구조에 기초하여 구성되는 메탈 연결층, 하단 메탈 연결층 위에 n-도핑 기판, n-도핑 클래드 층, 도파로, 양자 벽, 양자 우물, p-도핑 전자 차단층 및 p-도핑 클래드 층을 포함하되, p-도핑 클래드 층에 중심 영역을 기준으로 횡모드에 기초한 위치에 막대가 삽입되되, 막대는 p-도핑 클래드 층 물질의 광학적 성질(굴절률)보다 기 설정된 값 이하의 광학적 성질(굴절률)을 갖는 물질로 구성될 수 있다.

대 표 도 - 도2

(a)

(b)

(52) CPC특허분류

H01S 5/2009 (2019.08)*H01S 5/305* (2013.01)*H01S 5/34333* (2013.01)

이 발명을 지원한 국가연구개발사업

과제고유번호	1415185852
과제번호	20015909
부처명	산업통상자원부
과제관리(전문)기관명	한국산업기술기획평가원
연구사업명	소재부품기술개발
연구과제명	150W급 가공용 레이저 다이오드 array 제조기술 개발
기여율	3/5
과제수행기관명	(주)옵토웰
연구기간	2023.01.01 ~ 2023.12.31
이 발명을 지원한 국가연구개발사업	
과제고유번호	1711195577
과제번호	00230264
부처명	과학기술정보통신부
과제관리(전문)기관명	정보통신기획평가원
연구사업명	방송통신산업기술개발
연구과제명	칩온보드 기술이 적용된 상용화 수준의 실리콘 포토닉스 기반 400Gbps QSFP-DD 광트 랜시버 개발
기여율	2/5
과제수행기관명	오이솔루션
연구기간	2023.04.01 ~ 2023.12.31

명세서

청구범위

청구항 1

반도체 레이저 기반의 고출력 레이저 다이오드에 있어서,
하단 및 상단에 반침대 구조에 기초하여 구성되는 메탈 연결층;
하단 메탈 연결층 위에 n-도핑 기판;
n-도핑 클래드 층;
도파로;
양자 벽;
양자 우물;
p-도핑 전자 차단층; 및
p-도핑 클래드 층을 포함하되,
상기 p-도핑 클래드 층에 중심 영역을 기준으로 횡모드에 기초한 위치에 막대가 삽입되며,
상기 막대는 상기 p-도핑 클래드 층 물질의 광학적 성질(굴절률)보다 기 설정된 값 이하의 광학적 성질(굴절률)을 갖는 물질로 구성되고,
상기 막대는 절연체 막대이고,
상기 절연체 막대가 삽입되는 위치는 상기 횡모드에 기초하여 저차 모드의 마루가 생성되는 위치로 결정되되,
상기 저차 모드의 마루가 생성되는 상기 위치에 상기 절연체 막대가 삽입되는 경우, 상기 저차 모드의 마루가 시프트 되어 고차 모드의 마루와 중첩되는, 고출력 레이저 다이오드.

청구항 2

삭제

청구항 3

제1 항에 있어서,
상기 저차 모드의 마루와 상기 고차 모드의 마루가 중첩되는 경우, 저차 모드에 기초하여 고차 모드의 발진이 억제되는, 고출력 레이저 다이오드.

청구항 4

제3 항에 있어서,
저차 모드는 2차 모드이고, 상기 고차 모드는 3차 모드인, 고출력 레이저 다이오드.

청구항 5

반도체 레이저 기반의 고출력 레이저 다이오드에 있어서,
하단 및 상단에 반침대 구조에 기초하여 구성되는 메탈 연결층;

하단 메탈 연결층 위에 n-도핑 기판;

n-도핑 클래드 층;

도파로;

양자 벽;

양자 우물;

p-도핑 전자 차단층; 및

p-도핑 클래드 층을 포함하되,

상기 p-도핑 클래드 층에 중심 영역을 기준으로 횡모드에 기초한 위치에 막대가 삽입되며,

상기 막대는 상기 p-도핑 클래드 층 물질의 광학적 성질(굴절률)보다 기 설정된 값 이하의 광학적 성질(굴절률)을 갖는 물질로 구성되고,

상기 막대는 절연체 막대이고,

상기 절연체 막대가 삽입되는 위치는 상기 횡모드에 기초하여 저차 모드가 넓어지는 위치로 결정되되,

상기 저차 모드가 넓어지는 상기 위치에 상기 절연체 막대가 삽입되는 경우, 저차 모드의 근시야상 횡방향 폭이 증가하여 저차 모드의 원시야상 횡방향 각도가 감소하는, 고출력 레이저 다이오드.

청구항 6

제5 항에 있어서,

상기 절연체 막대가 삽입되는 상기 위치는 상기 저차 모드가 상기 중심 영역에서 멀어지는 위치로 결정되는, 고출력 레이저 다이오드.

청구항 7

삭제

청구항 8

삭제

청구항 9

반도체 레이저 기반의 고출력 레이저 다이오드에 있어서,

메탈 연결층;

GaN 기판으로 구성된 n-도핑 기판;

AlGaN으로 구성된 n-도핑 클래드 층;

GaN으로 구성된 도파로;

InGaN으로 구성된 양자 벽;

InGaN으로 구성된 양자 우물;

AlGaN로 구성된 p-도핑 전자 차단층; 및

AlGaN으로 구성된 p-도핑 클래드 층을 포함하되,

상기 p-도핑 클래드 층에 중심 영역을 기준으로 횡모드에 기초한 위치에 0.5um 크기를 갖고, SiO_2 로 구성된 막대가 삽입되며,

상기 막대는 상기 p-도핑 클래드 층 물질의 광학적 성질(굴절률)보다 기 설정된 값 이하의 광학적 성질(굴절률)을 갖는 물질로 구성되고,

상기 막대는 절연체 막대이고,

상기 절연체 막대가 삽입되는 위치는 상기 횡모드에 기초하여 저차 모드의 마루가 생성되는 위치로 결정되되,

상기 저차 모드의 마루가 생성되는 상기 위치에 상기 절연체 막대가 삽입되는 경우, 상기 저차 모드의 마루가 시프트되어 고차 모드의 마루와 중첩되는, 고출력 레이저 다이오드.

청구항 10

삭제

청구항 11

제9 항에 있어서,

상기 저차 모드의 마루와 상기 고차 모드의 마루가 중첩되는 경우, 저차 모드에 기초하여 고차 모드의 발진이 억제되는, 고출력 레이저 다이오드.

청구항 12

제11 항에 있어서,

저차 모드는 2차 모드이고, 상기 고차 모드는 3차 모드인, 고출력 레이저 다이오드.

청구항 13

반도체 레이저 기반의 고출력 레이저 다이오드에 있어서,

메탈 연결층;

GaN 기판으로 구성된 n-도핑 기판;

AlGaN으로 구성된 n-도핑 클래드 층;

GaN으로 구성된 도파로;

InGaN으로 구성된 양자 벽;

InGaN으로 구성된 양자 우물;

AlGaN로 구성된 p-도핑 전자 차단층; 및

AlGaN으로 구성된 p-도핑 클래드 층을 포함하되,

상기 p-도핑 클래드 층에 중심 영역을 기준으로 횡모드에 기초한 위치에 0.5um 크기를 갖고, SiO_2 로 구성된 막대가 삽입되며,

상기 막대는 상기 p-도핑 클래드 층 물질의 광학적 성질(굴절률)보다 기 설정된 값 이하의 광학적 성질(굴절률)을 갖는 물질로 구성되고,

상기 막대는 절연체 막대이고,

상기 절연체 막대가 삽입되는 위치는 상기 횡모드에 기초하여 저차 모드가 넓어지는 위치로 결정되되,

상기 저차 모드가 넓어지는 상기 위치에 상기 절연체 막대가 삽입되는 경우, 저차 모드의 근시야상 횡방향 폭이 증가하여 저차 모드의 원시야상 횡방향 각도가 감소하는, 고출력 레이저 다이오드.

청구항 14

제13 항에 있어서,

상기 절연체 막대가 삽입되는 상기 위치는 상기 저차 모드가 상기 중심 영역에서 멀어지는 위치로 결정되는, 고 출력 레이저 다이오드.

청구항 15

삭제

청구항 16

삭제

청구항 17

삭제

발명의 설명**기술 분야**

[0001] 본 명세서는 고출력 레이저 다이오드 및 고출력 레이저 다이오드로 반도체 레이저를 구성하는 방법에 대한 것이다. 구체적으로, 본 명세서는 원시야상(far field pattern)의 횡방향 각도를 줄인 고출력 레이저 다이오드 및 고출력 레이저 다이오드로 반도체 레이저를 구성 방법에 대한 것이다.

배경기술

[0003] 고출력 레이저 다이오드(high power laser diode, HPLD)는 군사, 산업 및 그 밖의 용도로 다양한 응용 분야에서 다양한 유형의 고출력 레이저의 펌핑 소스로 사용될 수 있다. 고출력 레이저 다이오드는 전력 효율이 높고, 비용이 저렴하며 작은 사이즈로 구성될 수 있어 다양한 기술에 적용될 수 있다. 다만, 고출력 레이저 다이오드에는 자체 발열이 존재하고, 자체 발열에 의해 발생하는 thermal rollover에 의해 최대 출력 전력이 제한될 수 있다. 또한, 고출력 레이저 다이오드에는 펌프 빔 결합 효율을 감소시키는 FF(far-field) 블루밍 현상이 발생할 수 있으며, 이에 따라 원시야상의 횡방향 각도가 증가할 수 있다.

[0004] 고출력 레이저 다이오드의 활용성을 높이기 위해서는 상술한 문제점에 대한 해결이 필요할 수 있다. 즉, 고출력 레이저 다이오드 적용을 위해서 고출력 레이저 다이오드의 최대 출력을 제한하지 않고, 높은 전력 효율을 유지하면서 원시야상의 횡방향 각도를 좁히는 방법이 필요할 수 있다. 상술한 점을 고려하여 하기에서는 원시야상의 횡방향 각도를 줄인 반도체 레이저로 고출력 레이저 다이오드에 대해 서술한다.

선행기술문헌**특허문헌**

[0006] (특허문헌 0001) 한국공개특허 제10-2023-0133611A호

발명의 내용**해결하려는 과제**

[0007] 본 명세서는 고출력 레이저 다이오드 및 이에 의한 반도체 레이저를 구성하는 방법에 대한 것이다.

[0008] 본 명세서는 원시야상의 횡방향 각도를 줄일 수 있는 반도체 레이저로 고출력 레이저 다이오드에 대한 것이다.

- [0009] 본 명세서는 원시야상의 횡방향 각도를 줄이는 반도체 레이저를 구성하는 방법에 대한 것이다.
- [0010] 본 명세서는 원시야상의 횡방향 각도를 줄인 고출력 레이저 다이오드에 기초하여 광섬유 커플링 과정에서 누출되는 빛을 감소시켜 손실을 줄이는 방법에 대한 것이다.
- ### 과제의 해결 수단
- [0012] 본 명세서의 일 실시예에 따라, 반도체 레이저 기반의 고출력 레이저 다이오드에 있어서, 하단 및 상단에 받침대 구조에 기초하여 구성되는 메탈 연결층, 하단 메탈 연결층 위에 n-도핑 기판, n-도핑 클래드 층, 도파로, 양자 벽, 양자 우물, p-도핑 전자 차단층 및 p-도핑 클래드 층을 포함하되, p-도핑 클래드 층에 중심 영역을 기준으로 횡모드에 기초한 위치에 막대가 삽입되며, 막대는 p-도핑 클래드 층 물질의 광학적 성질(굴절률)보다 기 설정된 값 이하의 광학적 성질(굴절률)을 갖는 물질로 구성될 수 있다.
- [0013] 또한, 본 명세서의 일 실시예에 따라, 반도체 레이저 기반의 고출력 레이저 다이오드에 있어서, 메탈 연결층, GaN 기판으로 구성된 n-도핑 기판, AlGaN으로 구성된 n-도핑 클래드 층, GaN으로 구성된 도파로, InGaN으로 구성된 양자 벽, InGaN으로 구성된 양자 우물, AlGaN로 구성된 p-도핑 전자 차단층 및 AlGaN으로 구성된 p-도핑 클래드 층을 포함하되, p-도핑 클래드 층에 중심 영역을 기준으로 횡모드에 기초한 위치에 0.5um 크기를 갖고, SiO_2 로 구성된 막대가 삽입되며, 막대는 p-도핑 클래드 층 물질의 광학적 성질(굴절률)보다 기 설정된 값 이하의 광학적 성질(굴절률)을 갖는 물질로 구성될 수 있다.
- [0014] 또한, 본 명세서의 일 실시예에 따라, 반도체 레이저 기반의 고출력 레이저 다이오드에 있어서, 전류를 공급 받는 메탈 연결부, n-도핑 기판으로 구성된 기판부 및 전자와 정공 결합에 기초하여 레이저를 발진하는 발진부로 써, 레이저 발진부는, n-도핑 클래드 층, 도파로, 양자 벽, 양자 우물, p-도핑 전자 차단층 및 p-도핑 클래드 층을 포함하되, p-도핑 클래드 층에 중심 영역을 기준으로 횡모드에 기초한 위치에 막대가 삽입되며, 막대는 p-도핑 클래드 층 물질의 광학적 성질(굴절률)보다 기 설정된 값 이하의 광학적 성질(굴절률)을 갖는 물질로 구성될 수 있다.
- [0015] 또한, 다음의 사항들은 공통으로 적용될 수 있다.
- [0016] 본 명세서의 일 실시예에 따라, 막대는 절연체 막대이고, 절연체 막대가 삽입되는 위치는 횡모드에 기초하여 저차 모드의 마루가 생성되는 위치로 결정되되, 저차 모드의 마루가 생성되는 위치에 절연체 막대가 삽입되는 경우, 저차 모드의 마루가 시프트되어 고차 모드의 마루와 중첩될 수 있다.
- [0017] 또한, 본 명세서의 일 실시예에 따라, 저차 모드의 마루와 고차 모드의 마루가 중첩되는 경우, 저차 모드에 기초하여 고차 모드의 발진이 억제될 수 있다.
- [0018] 또한, 본 명세서의 일 실시예에 따라, 저차 모드는 2차 모드이고, 고차 모드는 3차 모드일 수 있다.
- [0019] 또한, 본 명세서의 일 실시예에 따라, 절연체 막대가 삽입되는 위치는 횡모드에 기초하여 저차 모드가 넓어지는 위치로 결정되되, 저차 모드가 넓어지는 위치에 절연체 막대가 삽입되는 경우, 저차 모드의 근시야상 횡방향 폭이 증가하여 저차 모드의 원시야상 횡방향 각도가 감소할 수 있다.
- [0020] 또한, 본 명세서의 일 실시예에 따라, 절연체 막대가 삽입되는 위치는 저차 모드가 중심 영역에서 멀어지는 위치로 결정될 수 있다.
- [0021] 또한, 본 명세서의 일 실시예에 따라, 절연체 막대는 중심 영역을 기준으로 횡모드에 기초한 위치로 양측에 각각 하나씩 위치할 수 있다.
- [0022] 또한, 본 명세서의 일 실시예에 따라, 절연체 막대는 적어도 하나 이상의 절연체 막대 셋으로 구성되되, 절연체 막대 셋에 포함되는 막대 수는 횡모드의 고차 모드에 기초하여 결정될 수 있다.

발명의 효과

- [0024] 본 명세서는 고출력 레이저 다이오드 및 이에 의한 반도체 레이저를 구성하는 방법을 제공하는 효과가 있다.
- [0025] 본 명세서는 원시야상의 횡방향 각도를 줄일 수 있는 반도체 레이저로 고출력 레이저 다이오드를 제공하는 효과가 있다.
- [0026] 본 명세서는 원시야상의 횡방향 각도를 줄이는 반도체 레이저를 구성하는 방법을 제공하는 효과가 있다.

- [0027] 본 명세서는 원시야상의 횡방향 각도를 줄인 고출력 레이저 다이오드에 기초하여 광섬유 커플링 과정에서 누출되는 빛을 감소시켜 손실을 줄이는 방법을 제공하는 효과가 있다.
- [0028] 본 명세서에서 얻을 수 있는 효과는 이상에서 언급한 효과들로 제한되지 않으며, 언급하지 않은 또 다른 효과들은 아래의 기재로부터 본 발명이 속하는 기술분야에서 통상의 지식을 가진 자에게 명확하게 이해될 수 있을 것이다.

도면의 간단한 설명

- [0030] 도 1은 본 개시에 적용되는 고출력 레이저 다이오드로 반도체 레이저를 나타낸 도면이다.
- 도 2는 본 개시에 적용되는 절연체 막대를 삽입한 고출력 레이저 다이오드를 나타낸 도면이다.
- 도 3은 본 개시에 적용되는 고출력 레이저 다이오드에 절연체 막대를 추가하는 방법을 나타낸 도면이다.
- 도 4는 본 개시에 적용되는 절연체 막대가 적용된 고출력 레이저 다이오드의 단면을 나타낸 도면이다.
- 도 5는 본 개시에 적용되는 원시야상의 횡방향 각도를 나타낸 도면이다.
- 도 6은 본 개시에 적용되는 절연체 막대를 삽입한 고출력 레이저 다이오드와 기존 고출력 레이저 다이오드를 비교한 그라프이다.
- 도 7은 본 개시에 적용되는 고출력 레이저 다이오드를 나타낸 도면이다.

발명을 실시하기 위한 구체적인 내용

- [0031] 이하, 본 발명에 따른 바람직한 실시 형태를 첨부된 도면을 참조하여 상세하게 설명한다. 첨부된 도면과 함께 이하에 개시될 상세한 설명은 본 발명의 예시적인 실시형태를 설명하고자 하는 것이며, 본 발명이 실시될 수 있는 유일한 실시형태를 나타내고자 하는 것이 아니다. 이하의 상세한 설명은 본 발명의 완전한 이해를 제공하기 위해서 구체적 세부사항을 포함한다. 그러나, 당업자는 본 발명이 이러한 구체적 세부사항 없이도 실시될 수 있음을 안다.
- [0032] 이하의 실시예들은 본 발명의 구성요소들과 특징들을 소정 형태로 결합한 것들이다. 각 구성요소 또는 특징은 별도의 명시적 언급이 없는 한 선택적인 것으로 고려될 수 있다. 각 구성요소 또는 특징은 다른 구성요소나 특징과 결합되지 않은 형태로 실시될 수 있다. 또한, 일부 구성요소들 및/또는 특징들을 결합하여 본 발명의 실시 예를 구성할 수도 있다. 본 발명의 실시예 들에서 설명되는 동작들의 순서는 변경될 수 있다. 어느 실시예의 일부 구성이나 특징은 다른 실시예에 포함될 수 있고, 또는 다른 실시예의 대응하는 구성 또는 특징과 교체될 수 있다.
- [0033] 이하의 설명에서 사용되는 특정 용어들은 본 발명의 이해를 돋기 위해서 제공된 것이며, 이러한 특정 용어의 사용은 본 발명의 기술적 사상을 벗어나지 않는 범위에서 다른 형태로 변경될 수 있다.
- [0034] 몇몇 경우, 본 발명의 개념이 모호해지는 것을 피하기 위하여 공지의 구조 및 장치는 생략되거나, 각 구조 및 장치의 핵심기능을 중심으로 한 블록도 형식으로 도시된다. 또한, 본 명세서 전체에서 동일한 구성요소에 대해서는 동일한 도면 부호를 사용하여 설명한다.
- [0035] 또한, 본 명세서에서 제1 및/또는 제2 등의 용어는 다양한 구성 요소들을 설명하는데 사용될 수 있지만, 상기 구성 요소들은 상기 용어들에 의해 한정되어서는 안 된다. 상기 용어들은 하나의 구성 요소를 다른 구성 요소로부터 구별하는 목적으로만, 예컨대 본 명세서의 개념에 따른 권리 범위로부터 이탈되지 않은 채, 제1 구성요소는 제2 구성요소로 명명될 수 있고, 유사하게, 제2 구성요소는 제1 구성요소로도 명명될 수 있다.

[0036] 또한 명세서 전체에서, 어떤 부분이 어떤 구성 요소를 "포함"한다고 할 때, 이는 특별히 반대되는 기재가 없는 한 다른 구성 요소를 제외하는 것이 아니라 다른 구성 요소를 더 포함할 수 있는 것을 의미한다. 그리고 명세서에 기재된 "...유닛", "...부" 등의 용어는 적어도 하나의 기능이나 동작을 처리하는 단위를 의미하며, 이는 하드웨어 및/또는 소프트웨어의 결합으로 구현될 수 있다.

[0037] 도 1은 본 개시에 적용되는 고출력 레이저 다이오드를 나타낸 도면이다.

[0038] 고출력 레이저 다이오드는 넓은 이미터(emitter) 크기를 갖고, 다수의 횡모드(lateral mode)로 구성될 수 있다. 일 예로, 특정 레이저 다이오드 칩의 경우, 자체 가열과 스트라이프 가장자리의 측면 캐리어 축적으로 유도된

열 렌즈에 영향을 많이 받을 수 있으며, 고출력 동작에서 횡모드 수가 증가할 수 있다. 즉, 레이저 다이오드에서 전력이 증가되면 횡모드 차수가 증가할 수 있다. 여기서, 횡모드 차수가 증가하면 원시야상의 횡방향(또는 lateral far field) 각도가 넓어질 수 있다. 여기서, 높은 차수의 횡모드를 줄이면 원시야상의 횡방향 각도를 줄일 수 있다. 상술한 점을 고려하여 하기에서는 높은 차수를 갖는 횡모드 수를 억제하거나 줄여 원시야상의 횡방향 각도를 줄이는 방법에 대해 서술한다.

[0039] 일 예로, 높은 차수를 갖는 횡모드(이하, 고차 모드)를 제거하기 위해서 열 렌즈 효과를 줄이는 방법이나 모드 필터로 고차 모드를 제거하는 동작이 가능할 수 있다. 다만, 상술한 방법은 출력 전력을 감소시키거나 복잡한 설계가 필요할 수 있으며, 실제 적용에 한계가 존재할 수 있다. 또 다른 일 예로, 마이크로 스케일의 삼각 홀(micro-scale triangular holes) 구조를 이용하여 손실 조정(loss tailoring) 방식으로 전력 손실 없이 원시야상의 횡방향 각도를 줄이는 방법을 고려할 수 있다. 구체적으로, 마이크로 스케일의 홀은 상술한 모드에서 피크(또는 마루)에 전략적으로 배치될 수 있다. 마이크로 스케일의 홀은 중앙 영역에서 스트라이프의 옆자리로 이동함에 따라 전파 방향으로 홀의 수가 증가할 수 있다. 따라서, 기본 모드의 피크(또는 마루)가 위치하는 중앙 영역에는 홀이 존재하지 않을 수 있으며, 이에 따라 다수의 홀이 옆자리에 위치함에 따라 고차 모드는 기본 모드에 비해 더 큰 전파 손실이 생겨 고차 모드가 제거될 수 있다. 다만, 상술한 방법은 짧은 파장을 갖고 작은 사이즈로 구현되어 홀의 크기가 제한되는 레이저 다이오드에 적용하는데 한계가 존재한다.

[0040] 상술한 점을 고려하여, 하기에서는 심플 스트라이프(simple stripes)를 이용하는 모드 하중 엔지니어링(mode weight engineering) 기반의 고출력 레이저 다이오드를 위한 반도체 레이저 구조에 대해 서술한다.

[0041] 일 예로, 도 1(a) 및 도 1(b)를 참조하면, 고출력 레이저 다이오드(100)는 하단 및 상단에 받침대(peDESTal) 구조에 기초한 메탈 연결층(metal contact, 110)을 포함할 수 있다. 하단 메탈 연결층(110) 위에는 n-도핑 기판(120), n-도핑 클래드 층(130), 도파로(140), 양자 벽(quantum barrier, QB, 150), 양자 우물(quantum well, QW, 160), p-도핑 전자 차단층(170), p-도핑 클래드 층(180) 및 상단 메탈 연결층(110)이 구성될 수 있다. 일 예로, n-도핑 기판(120)은 GaN 기판(GaN substrate)이고, n-도핑 클래드 층(130)은 AlGaN 클래드(AlGaN cladding)이고, 도파로(140)는 GaN 도파로(GaN waveguide)이고, 양자 벽(150)은 InGaN 양자 벽(InGaN quantum barrier, QB)이고, 양자 우물(160)은 InGaN 양자 우물(InGaN quantum well, QW)이고, p-도핑 전자 차단층(170)은 AlGaN EBL이고, p-도핑 클래드 층(180)은 AlGaN 클래드일 수 있으나, 이에 한정되는 것은 아닐 수 있다.

[0042] 즉, 고출력 레이저 다이오드(100)는 상술한 구조로 구성되는 반도체 레이저일 수 있다. 여기서, 고출력 레이저 다이오드(100)는 상술한 구조에 기초하여 패브리-페로(Fabry-Perot) 현상에 기초하여 공동 안에서 발생한 광파와 반사된 광파의 보강 간섭에 기초하여 특정 파장의 광파만을 선별하여 통과하여 출력하도록 하는 반도체 레이저일 수 있다. 구체적인 일 예로, 상술한 구조에서 양자 우물(160), 양자 벽(150), 도파로(140) 및 클래드 층(130) 순서로 높은 굴절률을 가질 수 있다. 반도체 레이저의 전면 및 후면에는 동일한 반사율 또는 상이한 반사율을 갖는 팩터를 통해서 반도체 안에 빛을 가두거나 밖으로 보낼 수 있는 공진기 구조일 수 있으나, 이에 한정되는 것은 아닐 수 있다. 또한, 고출력 레이저 다이오드(100)로 반도체 레이저는 상단 및 하단의 메탈 연결 층(110)을 통해 전류를 공급받을 수 있으며, 해당 전류가 클래드 층(130), 도파로(140) 및 양자 벽(150)을 지나 양자 우물(160)에서 전자와 정공의 발광 결합을 통해 빛을 발생하도록 할 수 있다. 발광 결합을 통해 발생한 빛은 공진기 내에서 이동하면서 유도 방출을 통해 보강 간섭을 통해 레이저를 발진할 수 있다. 여기서, 일 예로, p-도핑 클래드 층(180) 위는 절연체(190)가 위치할 수 있으며, 위치할 수 있다.

[0043] 도 2는 본 개시에 적용되는 막대를 삽입한 고출력 레이저 다이오드를 나타낸 도면이다. 도 2를 참조하면, p-도핑 클래드 층(180)에 횡모드에 기초한 위치에 따라 막대가 삽입될 수 있다. 일 예로, 막대는 p-도핑 클래드 층 물질과 비교하여 광학적 성질(굴절률)이 현저히 낮은 물질일 수 있다. 구체적인 일 예로, 막대의 광학적 성질(굴절률)은 p-도핑 클래드 층 물질의 광학적 성질(굴절률)보다 기 설정된 값 이하일 수 있다. 기 설정된 값은 광학적 성질(굴절률)이 현저히 낮은 물질을 지칭하기 위한 값일 수 있으며, 특정 값으로 제한되는 것은 아닐 수 있다. 일 예로, 막대는 광학적 성질(굴절률)이 현저히 낮은 물질로 절연체 막대(191, 192)일 수 있다. 일 예로, 막대는 횡모드에 기초한 위치에 0.5um 크기를 갖고, SiO_2 로 구성된 막대일 수 있으나, 이에 한정되는 것은 아닐 수 있다.

[0044] 하기에서는 설명의 편의를 위해 절연체 막대를 기준으로 서술한다. 다만, 이는 설명의 편의를 위한 구성일 뿐, 절연체 막대는 p-도핑 클래드 층 물질의 광학적 성질(굴절률)보다 기 설정된 값 이하로 현저히 낮은 광학적 성질(굴절률)을 가진 물질로 구성될 수 있으며, 특정 형태로 한정되지 않는다.

- [0045] p-도핑 클래드 층(180) 위에 절연체(190)가 위치할 수 있으며, 이는 상술한 바와 같다. 여기서, 절연체 막대(191, 192)가 p-도핑 클래드 층(180) 위에 위치할 수 있으며, 도 2(a) 및 도 2(b)와 같을 수 있다. 일 예로, 절연체 막대(191, 192)는 상술한 심플 스트라이프(simple stripes)로 중심 영역에서 횡모드를 고려한 위치에 삽입될 수 있다. 구체적인 일 예로, 고출력 레이저 다이오드에서 전류를 증가시킬수록 고차 모드가 증가할 수 있으며, 이에 따라 원시야상의 횡방향 각도가 증가할 수 있으며, 이는 상술한 바와 같다. 고출력 레이저 다이오드에서 전류가 증가하는 경우, 전파 속도가 상이한 광자들이 생성될 수 있으며, 상이한 전파 속도를 갖는 광자들에 의해 고차 모드 수가 증가할 수 있다.
- [0046] 여기서, 절연체 막대(191, 192)는 전류 증가에 따라 발생하는 고차 모드를 억제하거나 줄이는 위치로 중심 영역을 기준으로 기 설정된 위치에 삽입될 수 있다. 또한, 절연체 막대(191, 192)의 위치는 저차 모드가 넓어지도록 하는 위치로 중심 영역을 기준으로 기 설정된 위치에 삽입될 수 있다.
- [0047] 일 예로, 절연체 막대(191, 192)의 위치는 고정되지 않고, 각각의 고출력 레이저 다이오드에 따라 상이할 수 있다. 즉, 절연체 막대(191, 192)는 고출력 레이저 다이오드의 구조를 고려하여 저차 모드가 넓어지도록 하는 위치로 결정될 수 있다. 상술한 바와 같이 p-도핑 클래드 층(180) 위의 기 설정된 위치에 절연체 막대(191, 192)가 삽입되면 저차 모드가 넓어지고, 고차 모드가 억제되거나 생성되지 않을 수 있다. 일 예로, 저차 모드의 계인이 커지고, 상대적으로 고차 모드의 계인이 줄어서 고차 모드가 억제되거나 발생하지 않을 수 있다. 또 다른 일 예로, 절연체 막대(191, 192) 위치에 기초하여 저차 모드가 중심에서 멀어지도록 시프트할 수 있으며, 이에 따라 저차 모드의 근시야상(near field pattern) 횡방향 폭이 증가하고, 이에 따라 원시야상의 횡방향 각도를 줄일 수 있다.
- [0048] 도 3은 본 개시에 적용되는 고출력 레이저 다이오드에 절연체 막대를 추가하는 방법을 나타낸 도면이다. 도 3을 참조하면, 절연체 막대(191, 192)는 억제하고자 하는 고차 모드 수에 따라서 상이할 수 있다. 구체적인 일 예로, 도 3(a)에서는 고출력 레이저 다이오드 구조에 기초하여 고차 모드 수가 증가할 수 있으며, 이에 따라 두 개의 절연체 막대가 하나의 셋으로 더블 스트라이프 형태로 절연체 막대(191, 192)가 구성될 수 있다. 반면, 도 3(b)에서는 고출력 레이저 다이오드 구조에 기초하여 하나의 절연체 막대가 각각의 절연체 막대(191, 192)를 구성할 수 있다. 즉, 절연체 막대(191, 192)에 포함되는 막대 수는 고차 모드 수에 따라 상이할 수 있다. 다만, 상술한 경우에도 저차 모드가 넓어지도록 위치가 조정되어 고차 모드가 억제되거나 발생하지 않도록 할 수 있으며, 특정 실시예로 한정되지 않는다.
- [0049] 도 4는 본 개시에 적용되는 절연체 막대가 적용된 고출력 레이저 다이오드의 단면을 나타낸 도면이다. 도 4를 참조하면, 사각 타입의 절연체 막대(191, 192)가 고출력 레이저 다이오드에 추가될 수 있으며, 이는 상술한 바와 같다. 일 예로, 절연체 막대(191, 192)는 저차 모드의 마루(peak point)에 대응되는 위치에 삽입될 수 있다. 이에 따라 저차 모드의 마루가 이동하여 고차 모드의 마루와 대응되도록 할 수 있으며, 이는 도 6(b)와 같고, 이와 관련해서 후술한다. 또 다른 일 예로, 절연체 막대(191, 192) 각각은 0.5um으로 구성되고, SiO_2 로 구성될 수 있으나, 이에 한정되는 것은 아닐 수 있다.
- [0050] 도 5는 본 개시에 적용되는 원시야상의 횡방향 각도를 나타낸 도면이다. 도 5를 참조하면, 상술한 바와 같이 p-도핑 클래드 층(180) 위의 기 설정된 위치에 절연체 막대(191, 192)가 삽입된 고출력 레이저 다이오드는 절연체 막대(191, 192)를 포함하지 않은 고출력 레이저 다이오드 대비 원시야상의 횡방향 각도가 좁아질 수 있다. 여기서, 원시야상의 횡방향 각도가 좁아지면 감소된 원시야상의 횡방향 각도에 의해 광섬유에 커플링되는 과정에서 누출되는 빛이 감소하여 손실을 줄일 수 있다.
- [0051] 또한, 도 6은 본 개시에 적용되는 절연체 막대를 삽입한 고출력 레이저 다이오드와 기존 고출력 레이저 다이오드를 비교한 그래프이다. 도 6(a)를 참조하면, 절연체 막대(191, 192)를 삽입한 고출력 레이저 다이오드와 절연체 막대(191, 192)를 삽입하지 않은 고출력 레이저 다이오드에서 저차 모드의 출력이 상이할 수 있다. 구체적으로, 도 6(a)에서 가로 축은 입력 전류량이고, 세로 축은 광 출력일 수 있다. 일 예로, 도 6(a)에서 1.5A까지 발진되면서 각 모드로 4개의 모드의 출력이 도출될 수 있다. 여기서, 절연체 막대 절연체 막대(191, 192)를 삽입하지 않은 고출력 레이저 다이오드 대비 절연체 막대 절연체 막대(191, 192)를 삽입한 고출력 레이저 다이오드의 저차 모드로 2차 모드가 상대적으로 크게 증가한 것을 볼 수 있다. 도 6(a)에서 저차 모드로 1차 모드는 유사할 수 있고, 절연체 막대 절연체 막대(191, 192) 삽입 후에 2차 모드의 출력이 증가하여 3차 모드 및 4차 모드는 억제되어 거의 발생하지 않을 수 있다.
- [0052] 또한, 도 6(b)를 참조하면, 각 모드별 근시야상의 횡모드 분포가 상이할 수 있다. 도 6(b)를 참조하면, 가로 축

은 도 6(a)의 고출력 레이저 다이오드(610)의 중심을 기준으로 왼쪽 횡 방향을 나타낼 수 있다. 또한, 세로 축은 모드의 상대적인 세기일 수 있다. 여기서, 세로 방향 검은 점선은 경계선을 의미할 수 있으며, 전류는 1.5A 전류일 수 있으나, 이에 한정되지 않는다. 일 예로, 절연체 막대는 중심에서 3um 위치에 삽입될 수 있으나, 이에 한정되지 않는다. 여기서, 절연체 막대를 삽입하지 않은 고출력 레이저 다이오드에서는 2차 모드의 마루와 3차 모두의 바다이 겹칠 수 있다. 반면, 절연체 막대를 삽입한 고출력 레이저 다이오드에서는 2차 모드의 마루가 이동되어 3차 모드의 마루와 중첩될 수 있으며, 3차 모드의 발진이 억제될 수 있다. 이에 따라, 2차 모드가 상대적으로 강화될 수 있다. 또한, 절연체 막대(191, 192) 위치에 기초하여 저차 모드가 중심에서 멀어지도록 시프트할 수 있으며, 이에 따라 근시야상의 횡방향 폭이 증가하고, 원시야상의 횡방향 각도가 줄어들 수 있다. 일 예로, 도 6(b)와 같이 각 모드 중 가장 발진이 큰 2차 모드의 근시야상의 횡방향 폭이 증가함에 따라 2차 모드의 원시야상이 좁아져 전체 원시야상이 좁아질 수 있으며, 이는 도 6(c)와 같을 수 있다. 도 6(c)에서 가로 축은 원시야상의 확산 각도일 수 있고, 세로 축은 모드 별 상대적 세기일 수 있다. 도 6(c)에서도 전류는 1.5A 전류일 수 있으나, 이에 한정되지 않는다.

[0053] 도 7은 본 개시에 적용되는 고출력 레이저 다이오드를 나타낸 도면이다. 도 7을 참조하면, 반도체 레이저 기반의 고출력 레이저 다이오드는 메탈 연결부(710), 기판부(720) 및 발진부(730)를 포함할 수 있다. 여기서, 메탈 연결부(710)는 하단 및 상단에 반침대 구조에 기초하여 구성되는 메탈 연결층을 포함할 수 있다. 또한, 기판부(720)는 하단 메탈 연결층 위에 n-도핑 기판일 수 있다. 또한, 발진부(730)는 n-도핑 기판 위에 n-도핑 클래드 층, 도파로, 양자 벽, 양자 우물, p-도핑 전자 차단층 및 p-도핑 클래드 층을 포함할 수 있다. 여기서, p-도핑 클래드 층에 중심 영역을 기준으로 횡모드에 기초한 위치에 절연체 막대가 삽입될 수 있으며, 이는 상술한 바와 같다. 여기서, 일 예로, 기판부(720)로 n-도핑 기판은 GaN 기판일 수 있다. 또한, 발진부(730)에 포함된 n-도핑 기판은 GaN 기판이고, n-도핑 클래드 층은 AlGaN 클래드이고, 도파로는 GaN 도파로이고, 양자 벽은 InGaN 양자 벽이고, 양자 우물은 InGaN 양자 우물이고, p-도핑 전자 차단층은 AlGaN EBL이고, p-도핑 클래드 층은 AlGaN 클래드일 수 있으나, 이에 한정되는 것은 아닐 수 있다. 여기서, 또한, 일 예로, 절연체 막대는 0.5um 크기를 갖고, SiO_2 로 구성될 수 있으나, 이에 한정되지 않는다.

[0054] 일 예로, 절연체 막대가 삽입되는 위치는 횡모드에 기초하여 저차 모드의 마루가 생성되는 위치로 결정될 수 있다. 저차 모드의 마루가 생성되는 위치에 절연체 막대가 삽입되는 경우, 저차 모드의 마루가 시프트되어 고차 모드의 마루와 중첩될 수 있다. 저차 모드에 기초하여 고차 모드의 발진이 억제될 수 있다. 일 예로, 저차 모드는 2차 모드이고, 고차 모드는 3차 모드일 수 있으나, 이에 한정되지 않는다.

[0055] 또 다른 일 예로, 절연체 막대가 삽입되는 위치는 횡모드에 기초하여 저차 모드가 넓어지는 위치로 결정될 수 있다. 저차 모드가 넓어지는 위치에 절연체 막대가 삽입되는 경우, 저차 모드의 근시야상 횡방향 폭이 증가하여 저차 모드의 원시야상 횡방향 각도가 감소할 수 있다. 또한, 절연체 막대가 삽입되는 위치는 저차 모드가 중심 영역에서 멀어지는 위치로 결정될 수 있다.

[0056] 또 다른 일 예로, 절연체 막대는 중심 영역을 기준으로 횡모드에 기초한 위치로 양측에 각각 하나씩 위치할 수 있다. 여기서, 절연체 막대는 적어도 하나 이상의 절연체 막대 셋으로 구성될 수 있으며, 절연체 막대 셋에 포함되는 막대 수는 횡모드의 고차 모드에 기초하여 결정될 수 있다.

[0057] 상술한 본 발명의 실시예들은 다양한 수단을 통해 구현될 수 있다. 예를 들어, 본 발명의 실시예들은 하드웨어, 펌웨어(firmware), 소프트웨어 또는 그것들의 결합 등에 의해 구현될 수 있다.

[0058] 하드웨어에 의한 구현의 경우, 본 발명의 실시예들에 따른 방법은 하나 또는 그 이상의 ASICs(Application Specific Integrated Circuits), DSPs(Digital Signal Processors), DSPDs(Digital Signal Processing Devices), PLDs(Programmable Logic Devices), FPGAs(Field Programmable Gate Arrays), 프로세서, 컨트롤러, 마이크로 컨트롤러, 마이크로 프로세서 등에 의해 구현될 수 있다.

[0059] 펌웨어나 소프트웨어에 의한 구현의 경우, 본 발명의 실시예들에 따른 방법은 이상에서 설명된 기능 또는 동작들을 수행하는 모듈, 절차 또는 함수 등의 형태로 구현될 수 있다. 소프트웨어 코드는 메모리 유닛에 저장되어 프로세서에 의해 구동될 수 있다. 상기 메모리 유닛은 상기 프로세서 내부 또는 외부에 위치하여, 이미 공지된 다양한 수단에 의해 상기 프로세서와 데이터를 주고 받을 수 있다.

[0060] 상술한 바와 같이 개시된 본 발명의 바람직한 실시형태에 대한 상세한 설명은 당업자가 본 발명을 구현하고 실시할 수 있도록 제공되었다. 상기에서는 본 발명의 바람직한 실시 형태를 참조하여 설명하였지만, 해당 기술 분야의 숙련된 당업자는 하기의 특허 청구의 범위에 기재된 본 발명의 사상 및 영역으로부터 벗어나지 않는 범위

내에서 본 발명을 다양하게 수정 및 변경시킬 수 있음을 이해할 수 있을 것이다. 따라서, 본 발명은 여기에 나타난 실시형태들에 제한되려는 것이 아니라, 여기서 개시된 원리들 및 신규한 특징들과 일치하는 최광의 범위를 부여하려는 것이다. 또한, 이상에서는 본 명세서의 바람직한 실시예에 대하여 도시하고 설명하였지만, 본 명세서는 상술한 특정의 실시예에 한정되지 아니하며, 청구범위에서 청구하는 본 명세서의 요지를 벗어남이 없이 당해 발명이 속하는 기술분야에서 통상의 지식을 가진 자에 의해 다양한 변형실시가 가능한 것은 물론이고, 이러한 변형 실시들은 본 명세서의 기술적 사상이나 전망으로부터 개별적으로 이해되어서는 안될 것이다.

[0061] 그리고 당해 명세서에서는 물건 발명과 방법 발명이 모두 설명되고 있으며, 필요에 따라 양 발명의 설명은 보충적으로 적용될 수 있다.

부호의 설명

[0063] 100 : 고출력 레이저 다이오드

110 : 메탈 연결층

120 : n-도핑 기판

130 : n-도핑 클래드 층

140 : 도파로

150 : 양자 벽

160 : 양자 우물

170 : p-도핑 전자 차단층

180 : p-도핑 클래드 층

190 : 절연체

191 : 절연체 막대

192 : 절연체 막대

700 : 고출력 레이저 다이오드

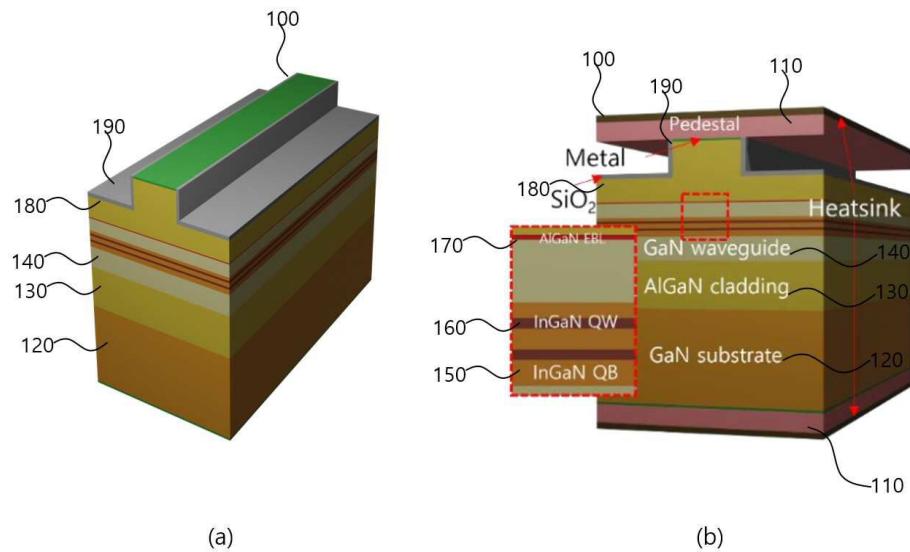
710 : 메탈 연결부

720 : 기판부

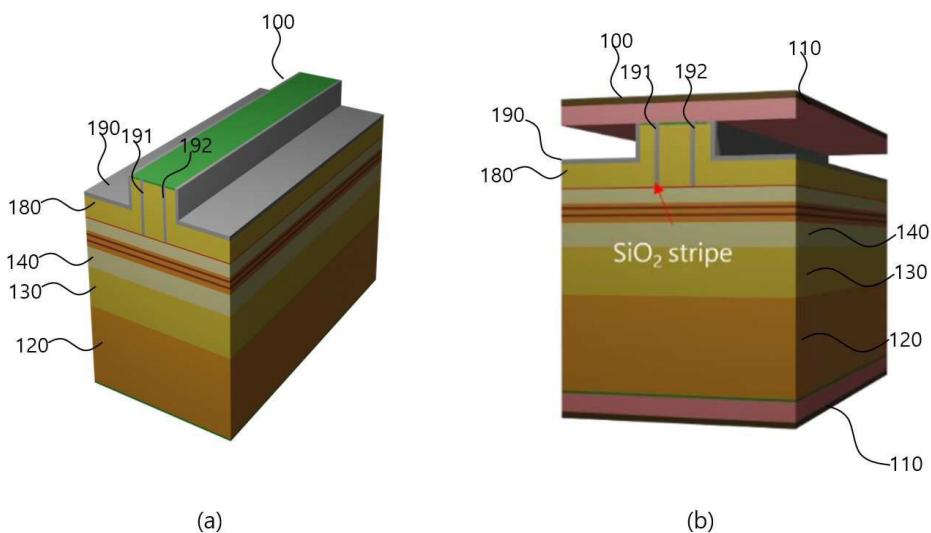
730 : 발진부

도면

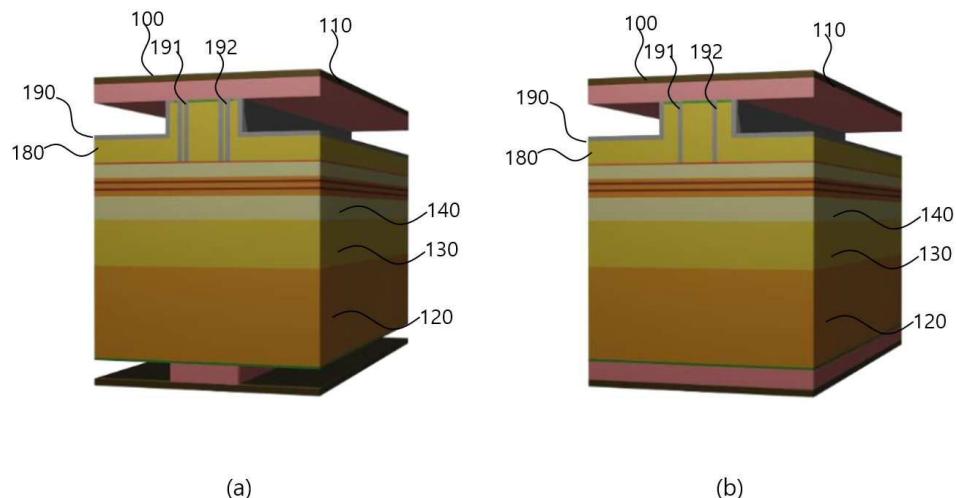
도면1



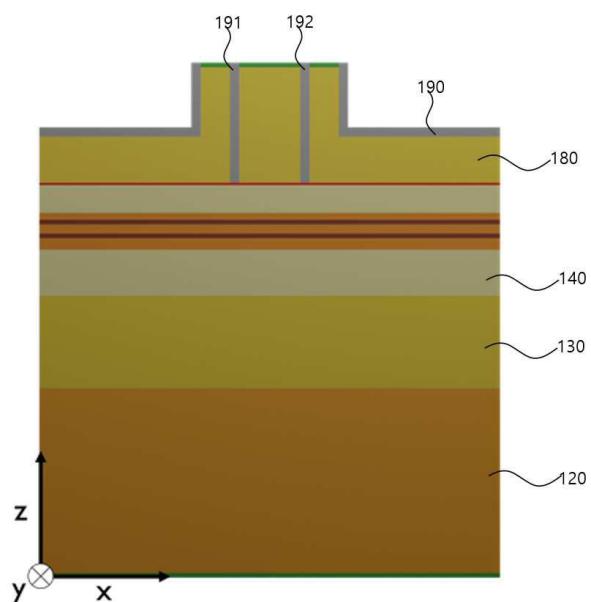
도면2



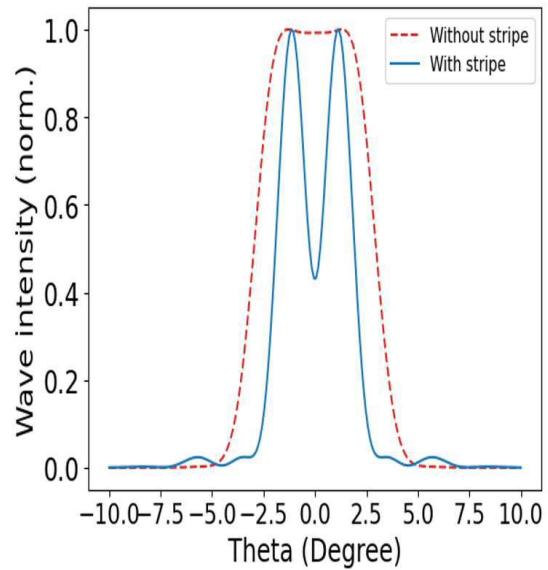
도면3



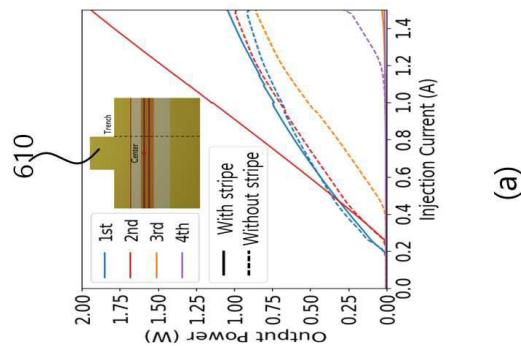
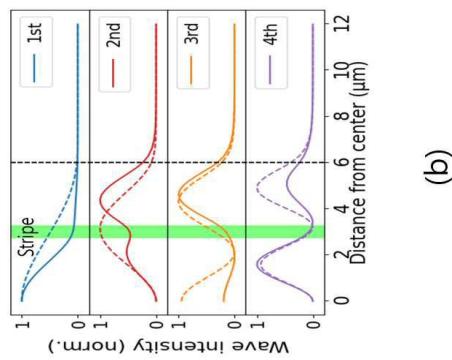
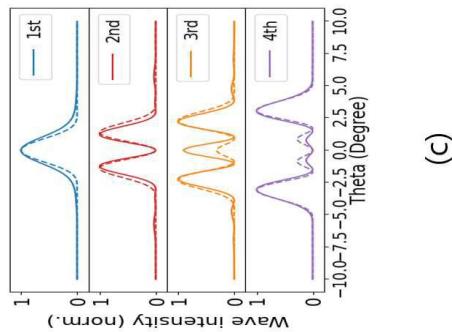
도면4



도면5



도면6



도면7

