

# **LAB #10 REPORT**

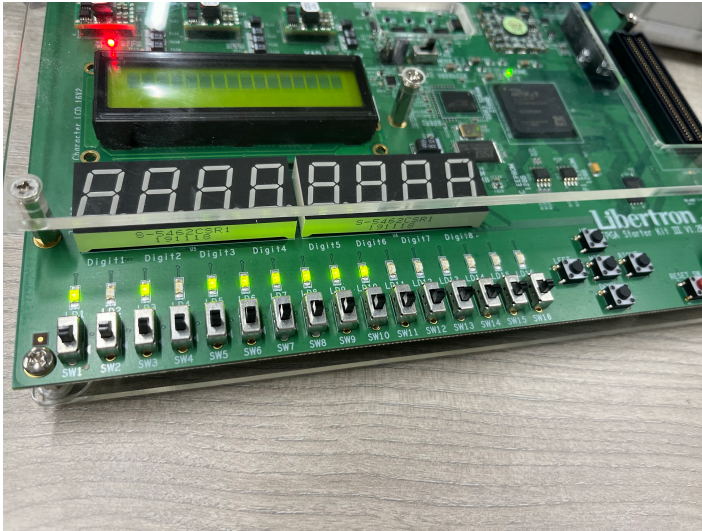
**Name: 윤희정**

**Student ID: 2076281**

### 1. Lab. Objective (10%)

Behavior representation 방식을 사용하여 Verliog에서 간단한 카운터를 생성한다. Clock signal 계산 법을 이해하고 posed, negedge, clock rate 및 clock cycle time의 계산을 이해한다. Reset 버튼의 디폴트값이 1임에 유의하여 설계한다.

### 2. Implementation & Result (40%)



1. 클락이 증가하거나 리셋 버튼이 눌리게 되었을 때 실행한다.  
`always @(posedge clk or negedge rsb)`

2. 버튼이 눌리지 않았을 때 led 증가를 실행한다.  
`if(rsb == 0)`

3. 카운트가 특정 조건 일때 led를 증가한다. 0.1초마다 binary bit를 증가시키기 때문에, count. % 10000000를 조건으로 둔다.  
`if(count % 10000000 == 0 ) begin led = led+1; end`

### 3. Discussion & Conclusion (10%)

always문의 실행 조건을 이해하는데 어려움을 겪었다. 한번 실행되는 것이 아니라 해당 조건이 인식되는 순간 항상 실행되는 개념이다. 또한 led에 +1을 증가하면 자동으로 다음 led 맵핑으로 넘어가는 부분 역시 처음에 이해가 어려웠다. 코드 실행 전 보드와 잘 맵핑이 되었는지 다시 한 번 확인을 해야겠다.

### 4. Reference(s)

없음

## 5. Code (40%)

lab10.v

```
module lab10(led,clk,rsb);
    input clk;
    input rsb;
    output [15:0] led;
    reg [15:0] led = 0;
    reg [31:0] count = 0;

    always @(posedge clk or negedge rsb) begin
        if(rsb == 0)
            begin count = 0; led = 0; end
        else begin count = count+1;
                if(count % 100000000 == 0 ) begin led = led+1; end
            end
        end
    end
endmodule
```

pinMapConstraints.v

```
set_property IOSTANDARD LVCMOS33 [get_ports {led[15]]}
set_property IOSTANDARD LVCMOS33 [get_ports {led[14]]}
set_property IOSTANDARD LVCMOS33 [get_ports {led[13]]}
set_property IOSTANDARD LVCMOS33 [get_ports {led[12]]}
set_property IOSTANDARD LVCMOS33 [get_ports {led[11]]}
set_property IOSTANDARD LVCMOS33 [get_ports {led[10]]}
set_property IOSTANDARD LVCMOS33 [get_ports {led[9]]}
set_property IOSTANDARD LVCMOS33 [get_ports {led[8]]}
set_property IOSTANDARD LVCMOS33 [get_ports {led[7]]}
set_property IOSTANDARD LVCMOS33 [get_ports {led[6]]}
set_property IOSTANDARD LVCMOS33 [get_ports {led[5]]}
set_property IOSTANDARD LVCMOS33 [get_ports {led[4]]}
set_property IOSTANDARD LVCMOS33 [get_ports {led[3]]}
set_property IOSTANDARD LVCMOS33 [get_ports {led[2]]}
set_property IOSTANDARD LVCMOS33 [get_ports {led[1]]}
set_property IOSTANDARD LVCMOS33 [get_ports {led[0]]}
set_property PACKAGE_PIN U7 [get_ports rsb]
set_property IOSTANDARD LVCMOS33 [get_ports rsb]
set_property IOSTANDARD LVCMOS33 [get_ports clk]
set_property PACKAGE_PIN R4 [get_ports clk]
set_property PACKAGE_PIN Y18 [get_ports {led[0]]}
set_property PACKAGE_PIN AA18 [get_ports {led[1]]}
set_property PACKAGE_PIN AB18 [get_ports {led[2]]}
set_property PACKAGE_PIN W19 [get_ports {led[3]]}
set_property PACKAGE_PIN Y19 [get_ports {led[4]]}
set_property PACKAGE_PIN AA19 [get_ports {led[5]]}
set_property PACKAGE_PIN W20 [get_ports {led[6]]}
set_property PACKAGE_PIN AA20 [get_ports {led[7]]}
set_property PACKAGE_PIN AB20 [get_ports {led[8]]}
set_property PACKAGE_PIN W21 [get_ports {led[9]]}
set_property PACKAGE_PIN Y21 [get_ports {led[10]]}
set_property PACKAGE_PIN AA21 [get_ports {led[11]]}
set_property PACKAGE_PIN AB21 [get_ports {led[12]]}
set_property PACKAGE_PIN W22 [get_ports {led[13]]}
set_property PACKAGE_PIN Y22 [get_ports {led[14]]}
set_property PACKAGE_PIN AB22 [get_ports {led[15]]}
```