

LAB 06 REPORT

Name: 윤희정

Student ID: 2076281

1. Lab. Objective (10%)

Structural representation과 Behavioral representation의 차이를 알고 사용할 수 있다. Multiplexer Demultiplexer를 Behavioral representation으로 구현한다. 조건문 등을 사용하여 회로를 구성할 수 있다. output의 결과를 저장하기 위해 reg로 설정해줄 수 있다.

2. Implementation & Result (40%)

1-to-4 De-Multiplexer 를 구현하기 위해 selection input 2개, Data input 1개, 그리고 4개의 output을 설정했다. 이때 결과값을 저장해주기 위해 output을 reg로 설정하였다.

```
input[1:0] s;  
input D;  
output y0, y1, y2, y3;  
reg y0, y1, y2, y3;
```

2개의 selection input의 값에 따라 Data input이 4개의 output 중 하나로 나타나야 한다. 따라서 if문을 이용하여 2'b00 ~ 2'b11 까지의 경우에 따라 output으로 Data input을 보내주도록 설정하였다.

```
if(s== 2'b00) begin y0 = D; y1= 0; y2 =0; y3 =0; end  
else if( s== 2'b01) begin y0=0; y1 = D; y2=0; y3=0; end  
else if(s==2'b10) begin y0=0; y1=0; y2 =D; y3=0; end  
else begin y0=0; y1=0; y2=0; y3 =D; end
```

3. Discussion & Conclusion (10%)

Behavioral representation에서 조건문의 이진법 표시 부분이 생소했다. reg로 설정한 output의 경우 이전의 값을 저장하므로 매 조건마다 Data input이 보내지는 output 외에는 다시 0으로 설정해주어야 한다는 점을 주의해야했다. 조건문에서 여러 문장을 실행할 경우 반드시 begin end로 감싸주어야 한다. 변수명에 오타가 나지 않도록 주의해야겠다.

4. Reference(s)

없음

5. Code (40%)

deMux.v

```
module deMux(s, D, y0,y1,y2,y3);

    input[1:0] s;
    input D;
    output y0, y1, y2, y3;
    reg y0, y1, y2, y3;

    always @(s, D, y0 or y1 or y2 or y3)
        if(s== 2'b00) begin y0 = D; y1= 0; y2 =0; y3 =0; end
        else if( s== 2'b01) begin y0=0; y1 = D; y2=0; y3=0; end
        else if(s==2'b10) begin y0=0; y1=0; y2 =D; y3=0; end
        else begin y0=0; y1=0; y2=0; y3 =D; end
endmodule
```

pinMapConstratints.xdc

```
set_property IOSTANDARD LVCMOS33 [get_ports {s[1]}]
set_property IOSTANDARD LVCMOS33 [get_ports {s[0]}]
set_property IOSTANDARD LVCMOS33 [get_ports y0]
set_property IOSTANDARD LVCMOS33 [get_ports y1]
set_property PACKAGE_PIN U21 [get_ports {s[1]}]
set_property PACKAGE_PIN V22 [get_ports {s[0]}]
set_property PACKAGE_PIN J4 [get_ports D]
set_property IOSTANDARD LVCMOS15 [get_ports D]
set_property PACKAGE_PIN AB22 [get_ports y0]
set_property PACKAGE_PIN Y22 [get_ports y1]
set_property PACKAGE_PIN W22 [get_ports y2]
set_property PACKAGE_PIN AB21 [get_ports y3]
set_property IOSTANDARD LVCMOS33 [get_ports y2]
set_property IOSTANDARD LVCMOS33 [get_ports y3]
```

...