

LAB 03 REPORT

Name: 윤희정

Student ID: 2076281

1. Lab. Objective (10%)

NAND, NOR, XOR 게이트를 이해하고 간단한 회로 설계를 한다. Vivado 프로그램 내에서 하드웨어 장비 연결 방법을 이해한다. FPGA 보드를 이용해 실제 결과를 실습하는 방법을 이해한다. 실습 시 와이어 연결과 비트스트림 생성 과정을 유의 깊게 학습한다.

2. Implementation & Result (40%)

표 2-1 NAND gate

X1	X2	$f(x1,x2)$
0	0	1
0	1	1
1	0	1
1	1	0

표 2-2 XOR gate

X1	X2	$f(x1,x2)$
0	0	0
0	1	1
1	0	1
1	1	0

표 2-3 NOR gate

X1	X2	$f(x1,x2)$
0	0	1
0	1	0
1	0	0
1	1	0

표 2-4 주어진 회로 설계

X1	X2	$f(x1,x2)$
0	0	1
0	1	1
1	0	1
1	1	1



사진 1 주어진 회로 설계 결과

3. Discussion & Conclusion (10%)

저번 시간에 이어 와이어 선언 부분에 주의해서 적었다. 다만 와이어 이름을 작성할 때 typo 가 생기지 않도록 주의해야 했다. 실습 장비를 처음 사용해 보아서 헛갈리는 부분이 많았다. 특히 FPGA 보드에서 핀을 프로그램과 연결하여 사용할 때, 비트스트림 생성 시 변경된 부분을 먼저 저장을 해주어야 하는 부분을 자주 빠뜨렸다.

4. Reference(s)

없음

5. Code (40%)

pinMapConstraint.xdc

```
set_property PACKAGE_PIN AB22 [get_ports c]
set_property IOSTANDARD LYCMOS33 [get_ports c]
set_property PACKAGE_PIN V22 [get_ports a]
set_property IOSTANDARD LYCMOS33 [get_ports a]
set_property PACKAGE_PIN U21 [get_ports b]
set_property IOSTANDARD LYCMOS33 [get_ports b]
```

lab03.v

```
Module lab03(a,b,c);

    input a,b;
    input c;

    not(not1,a);
    not(not2,b);
    nand(nand1,not2,a);
    nor(nor1,not1,b);
    xor(c, nand1,nor1);

endmodule
```

...