

# 总线

马士兵教育研究院

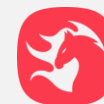
# 目录

## 1. 总线概述

## 2. 总线传输周期

◆ 总线的概念和分类

◆ 总线的组成和结构



# 1. 总线概述

## 总线的概念和分类

### ◆ 基本概念

是一组能为多个部件分时共享信息的公共传送线路

每条传输线传输一位二进制代码，若干条构成一组总线

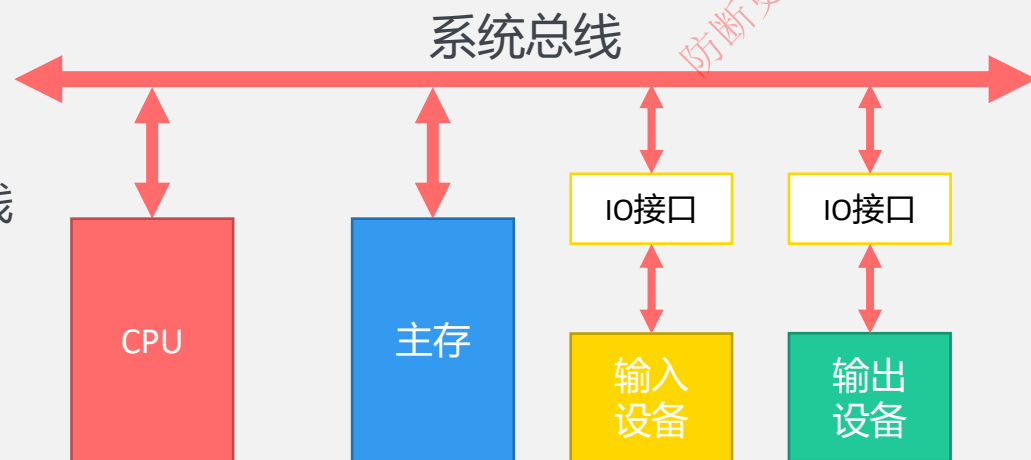
#### 分时：

同一时刻只允许有一个部件向总线发送信息

多个部件分别在不同的时段向总线发送信息

#### 共享：

总线上可以挂接多个部件，各部件都可以通过这组线路交换信息



# 1. 总线概述

## 总线的概念和分类

### ◆ 总线分类

根据连接各个功能模块信号的含义，  
被分成数据、地址和控制等功能组，

**数据总线：**传输数据信息

双向总线；

位数与机器字长、存储字长有关

**地址总线：**指出数据所在的主存单元或IO端口的地址

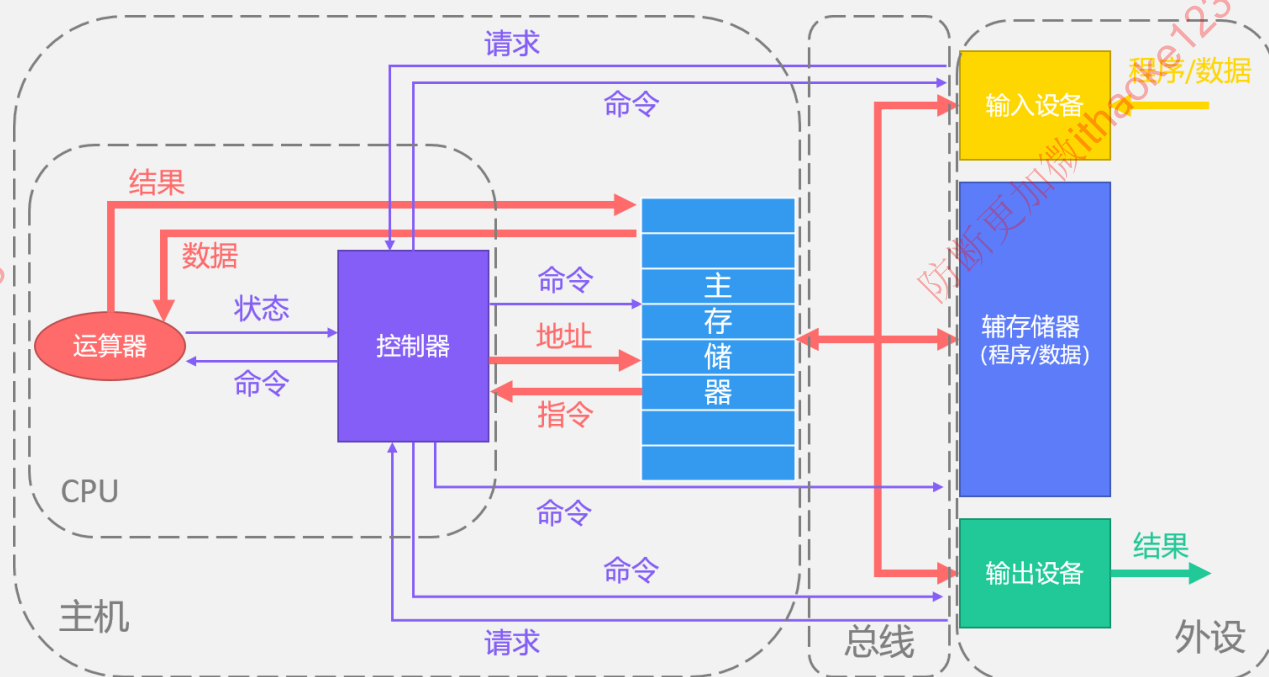
单向总线

位数与主存地址空间大小有关

**控制总线：**传输控制信息

CPU送出的控制命令、主存或外设返回给CPU的反馈信号

专用信号线  
复用信号线



# 1. 总线概述

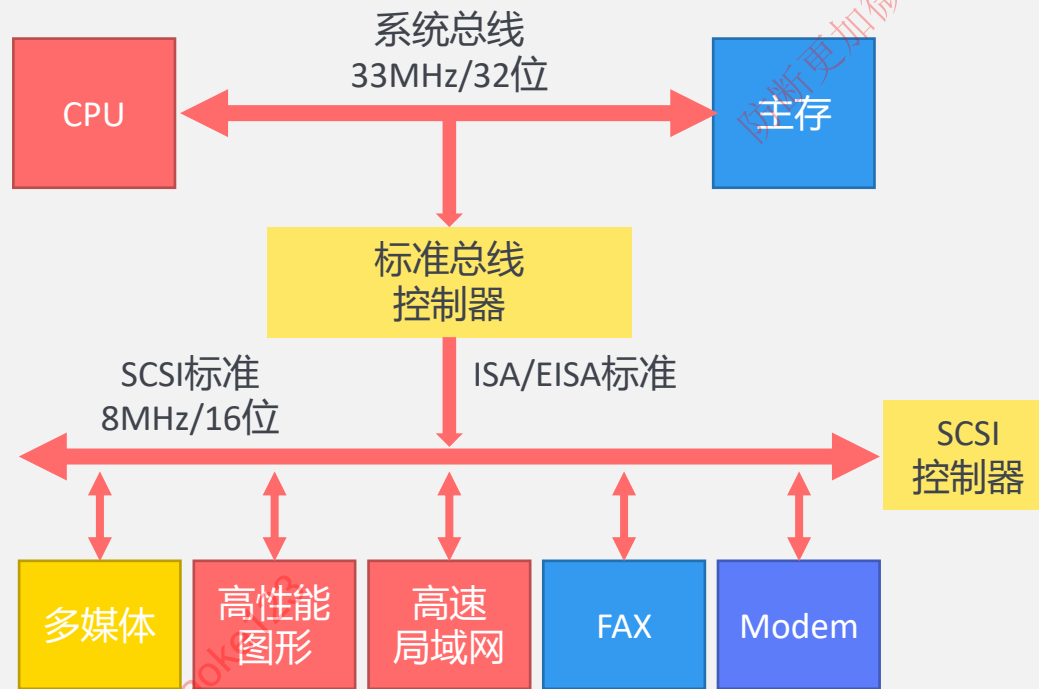
## 总线的组成和结构

### ◆ 总线逻辑构成

信号线：连接各个功能模块

总线控制器：管理总线

1. 总线系统的资源分配与管理
2. 提供总线定时信号脉冲
3. 负责总线使用权的仲裁
4. 负责实现不同总线协议的转换和不同总线之间传输数据的缓冲



# 1. 总线概述

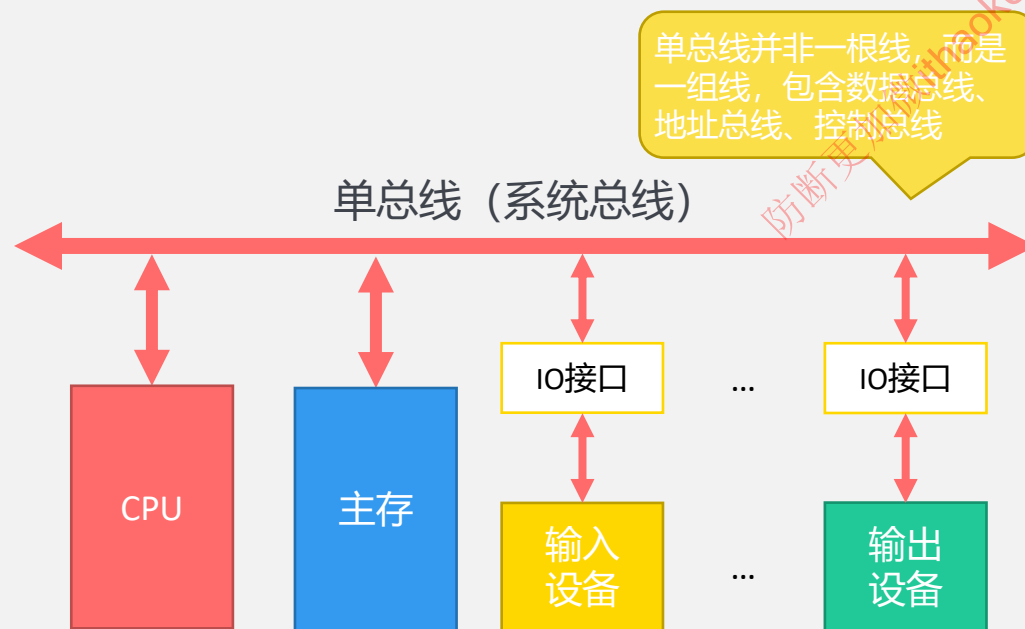
## 总线的组成和结构

### ◆ 总线结构

#### 单总线结构:

便于增删IO设备

多部件都要占用总线时, 发生冲突, 需要判断优先级



# 1. 总线概述

## 总线的组成和结构

### ◆ 总线结构

单总线结构

双总线结构

以CPU为核心:

便于增删IO设备

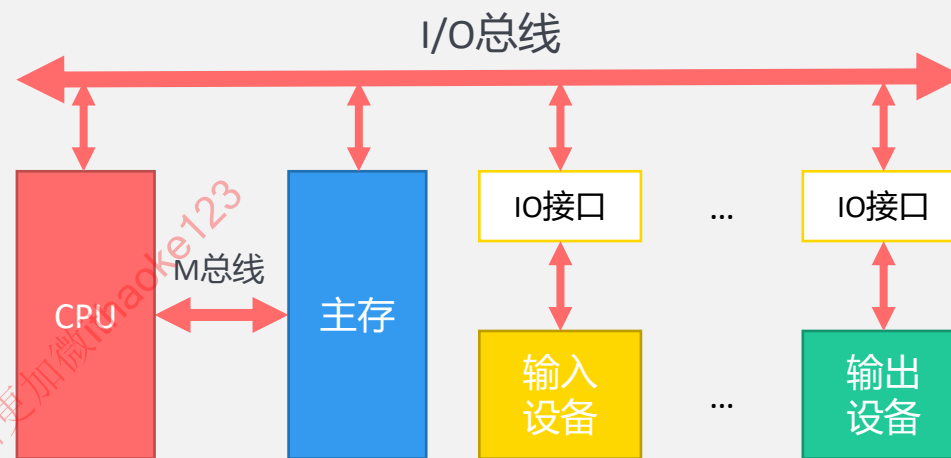
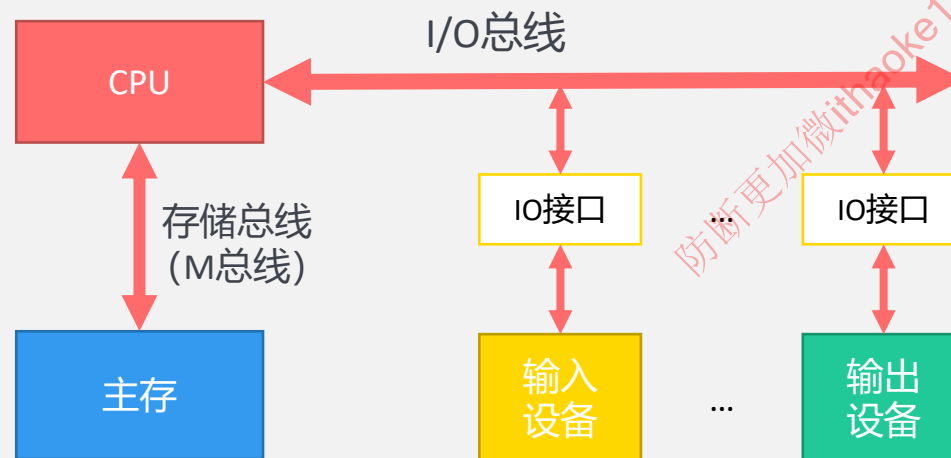
IO设备与主存交换信息时, 占用CPU, 影响CPU效率

以存储器为核心:

M总线速度高, 减轻了系统总线负担

IO设备与主存交换信息无需经过CPU

需要的布线空间大



# 1. 总线概述

## 总线的组成和结构

### ◆ 总线结构

单总线结构

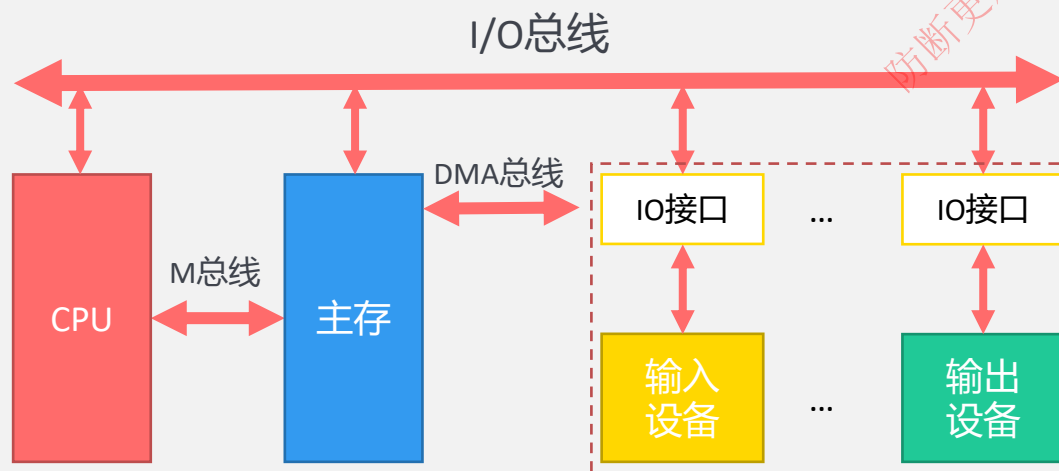
双总线结构

**三总线结构**

IO总线、主存总线、DMA总线

提高了IO设备的性能，提升系统吞吐量

布线量大





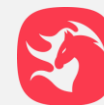
# 目录

## 1. 总线概述

## 2. 总线传输周期

### ◆ 总线仲裁

### ◆ 总线操作和定时



## 2. 总线传输周期

### 总线传输周期

#### ◆ 基本概念

简称总线周期，一次总线操作所需的时间

##### 申请阶段：总线仲裁阶段

主设备提出申请，并经由仲裁电路授权使用总线的过程

##### 寻址阶段：地址、命令阶段

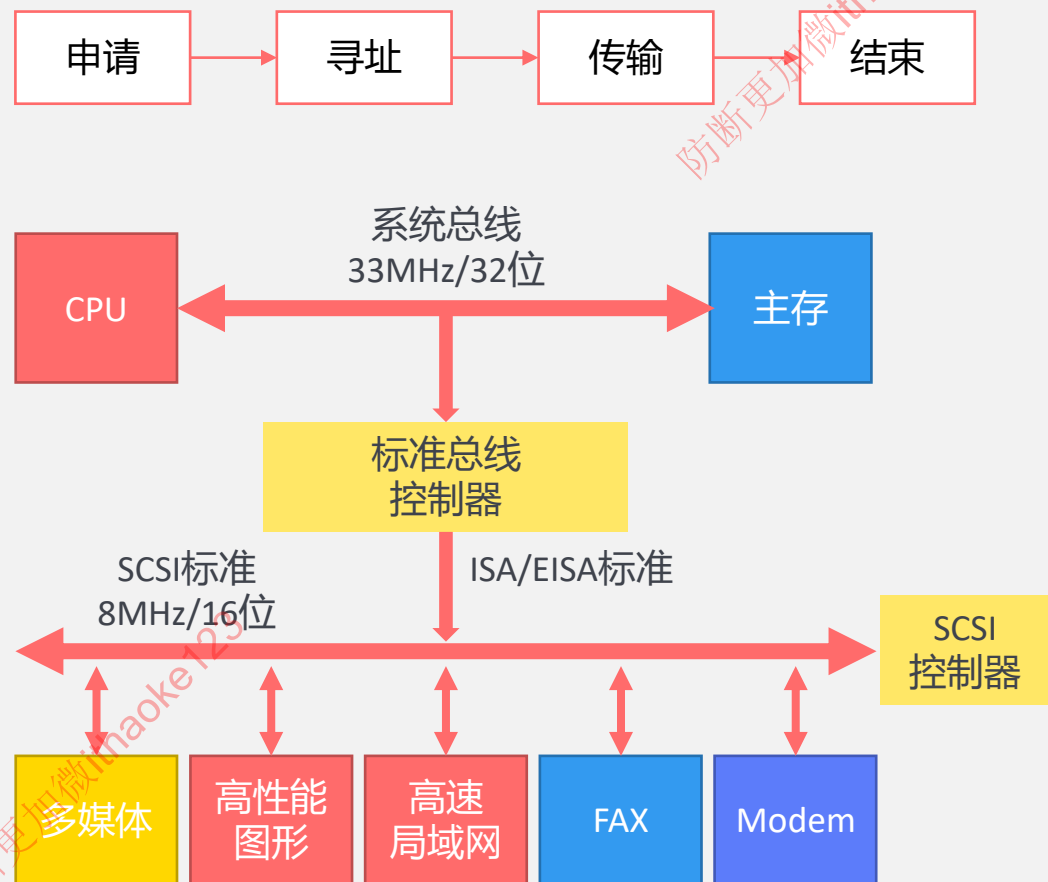
主设备往总线上发地址信号和命令信号

##### 传输阶段：数据传输阶段

主从设备进行数据交换，可能单向（写）或双向（读）

##### 结束阶段：撤销状态阶段

主从设备撤销总线上的信号，让出总线使用权



## 2. 总线传输周期

### 总线仲裁

#### ◆ 前提

同一时刻，总线只允许一个功能模块成为**主控设备**，  
为了避免多模块争用总线，必须要有总线仲裁电路

#### ◆ 仲裁方法

**集中仲裁：**集中处理总线请求信号，确定主控设备

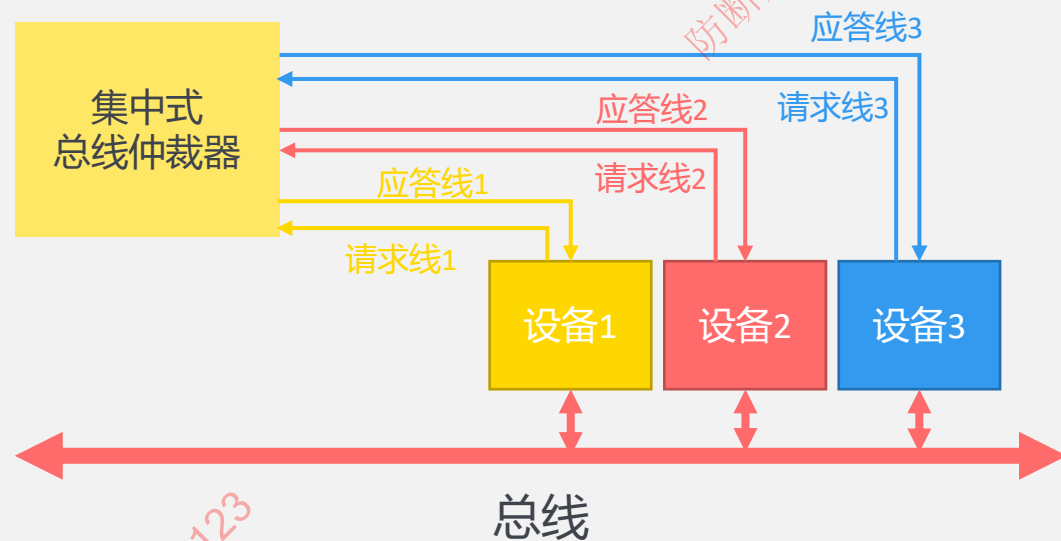
**并行仲裁（独立请求方式）**

**串行仲裁（链式查询方式）**

优缺点：模块化程度高，电路简单；可靠性差

**分布式仲裁：**仲裁处理分布在各总线设备中

优缺点：单个总线设备故障，不影响其它设备；电路复杂；



## 2. 总线传输周期

### 总线仲裁

#### ◆ 集中仲裁

##### 并行仲裁（独立请求方式）：

总线请求信号线（BR）：设备独立总线

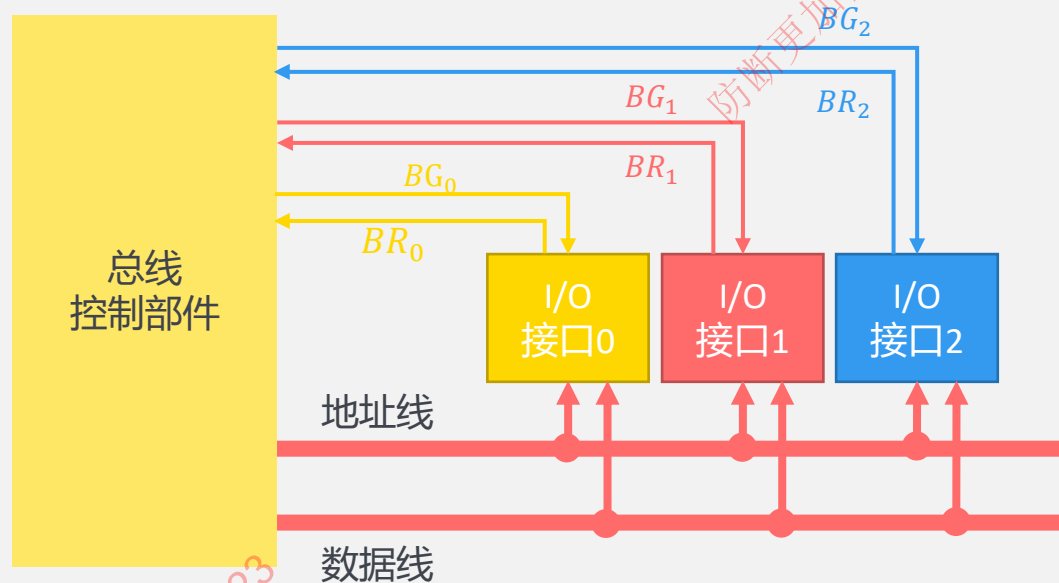
总线允许信号线（BG）：设备独立总线

地址线 and 数据线：所有设备共享

##### 步骤：

1. 设备经请求线BR发请求信号
2. 请求信号在总线控制器排队
3. 总线控制器决定主控设备
4. 总线控制器经允许线BG进行响应
5. 总线设备获得总线使用权，经地址线/数据线传送信息

总线仲裁器能支持的信号线数量有限



优点：响应速度快，优先次序灵活（通过程序改变）  
缺点：控制线数量多（ $2n$ ），总线控制复杂

## 2. 总线传输周期

### 总线仲裁

#### ◆ 集中仲裁

##### 串行仲裁（链式查询方式）：

总线请求/允许信号线（BR/ BG）：设备共享总线

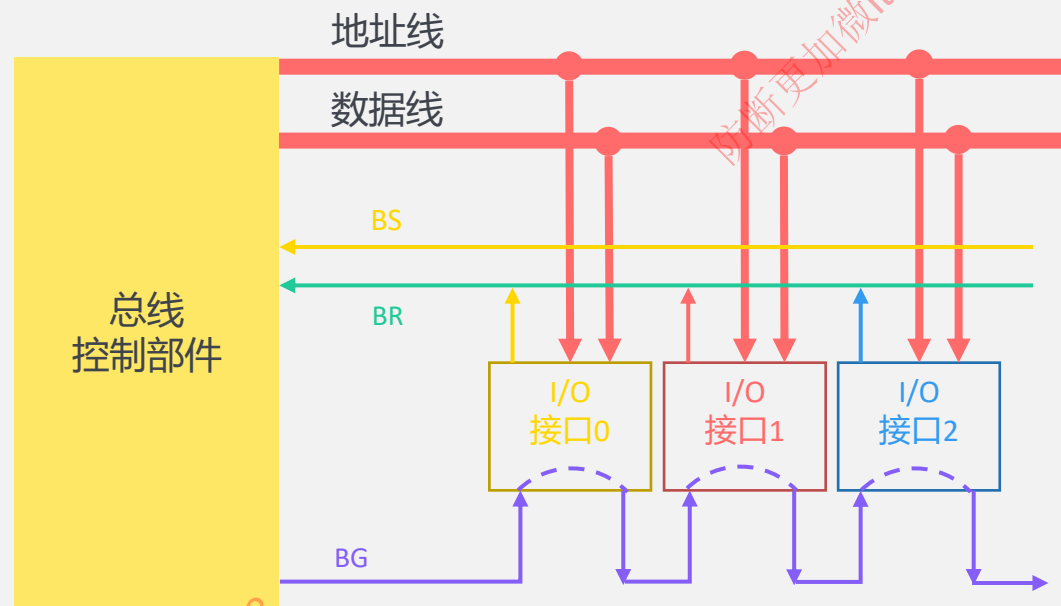
总线忙信号线（BS）：设备共享总线

地址线和数据线：所有设备共享

##### 步骤：

- 1.设备经共享请求线BR发请求信号
- 2.请求信号在总线控制器排队
- 3.总线控制器决定主控设备（距离远近，近大远小）
- 4.总线控制器经允许线BG进行应答
- 5.距离最近的总线设备决定获得总线使用权，或者把应答信号逐级传递给下一级设备

获得控制权的设备发出/撤销忙信号  
只有在总线忙信号无效时，才能申请使用总线



优点：优先级固定（距离），结构简单，容易扩充  
缺点：对电路故障敏感，优先级不能改变

## 总线仲裁

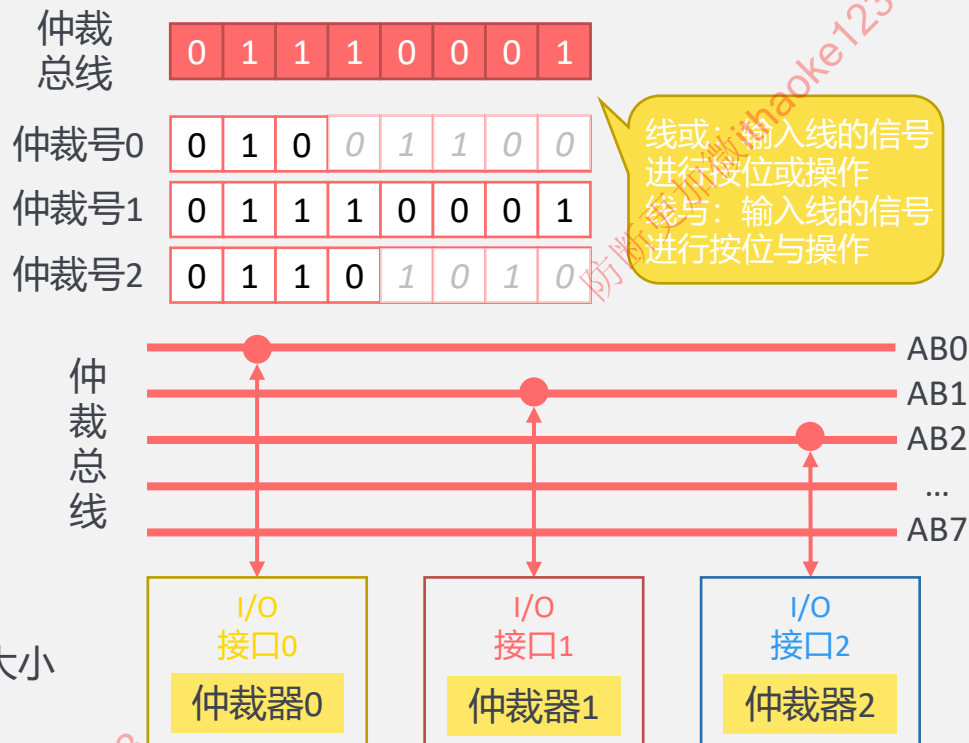
### ◆ 分布式仲裁

不存在集中进行优先级比较的仲裁电路，  
优先级比较分布在各个总线设备（仲裁器和仲裁器）中

#### 步骤：

1. 总线设备仲裁器将自己的仲裁号发送到公共总线上
2. 仲裁器将总线上得到的仲裁号与自己的进行比较，确定优先级大小
3. 若自己的优先级小，则撤销自己的仲裁号
4. 最后留在总线上的即最高优先级

## 2. 总线传输周期



优点：系统可靠性较高，可以用很少的仲裁线挂接大量的设备。单独的设备发生故障，不影响其它设备正常工作  
缺点：系统模块化程度低，设备电路设计比较复杂

## 2. 总线传输周期

### 总线操作和定时

#### ◆ 总线定时方法

为了协调总线上发生的事件（操作），保持正确的时序

同步定时方式（同步总线）：

所有总线事件都与一个时钟脉冲序列（时钟周期）同步

需要一条时钟信号线，传送一个固定频率的方波信号

所有的总线事件都从时钟周期的开始启动动作

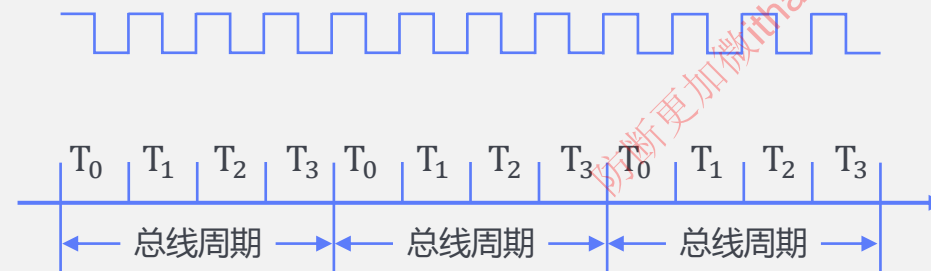
异步定时方式（异步总线）：

不需要对齐时钟脉冲，上一个总线事件是否发生，

依赖于前一个事件的执行情况

CPU读主存，总线事件：  
向主存发地址  
向主存发读信号  
将数据总线数据交付CPU

CLOCK



## 2. 总线传输周期

### 总线操作和定时

#### ◆ 总线定时方法

##### 同步定时总线结构：

时钟信号线：负责传送一个固定频率的方波信号

状态信号线：总线忙状态

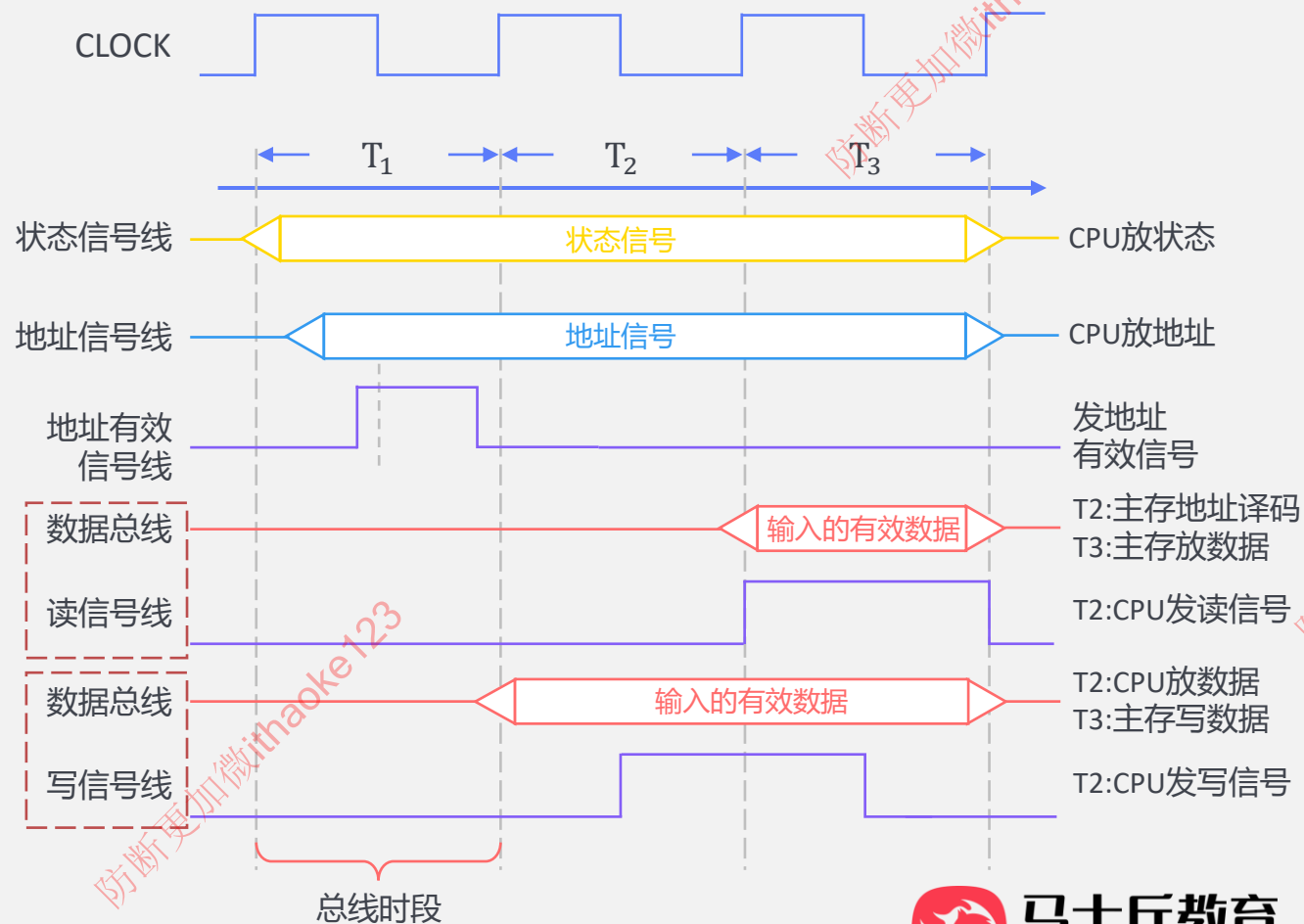
地址信号线：地址总线

地址有效信号线：描述地址总线的状态

读/写信号线：可能是一条/两条物理线路

数据总线：传送待写入和已读出的数据

##### 同步定时读写时序图





## 2. 总线传输周期

### 总线操作和定时

#### ◆ 总线定时方法

##### 异步定时总线结构：

状态信号线：总线忙状态

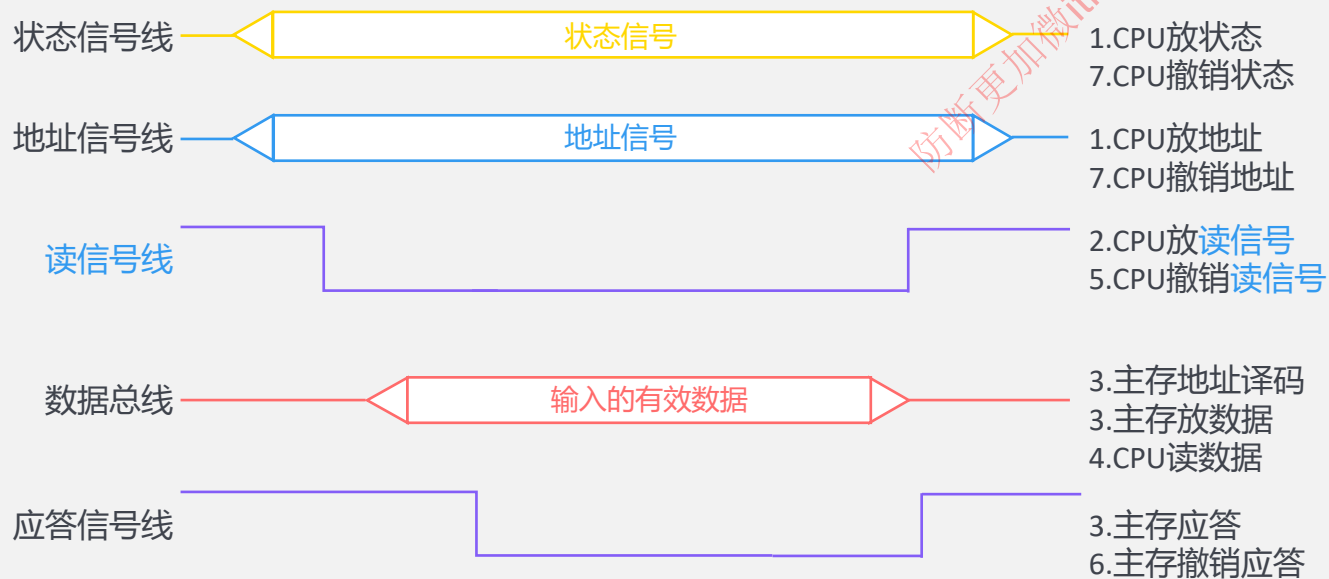
地址信号线：地址总线

读/写信号线：可能是一条/两条物理线路

应答（或确认）信号线

数据总线：传送待写入和已读出的数据

##### 异步定时读写时序图



## 2. 总线传输周期

### 总线操作和定时

#### ◆ 总线定时方法

##### 异步定时总线结构：

状态信号线：总线忙状态

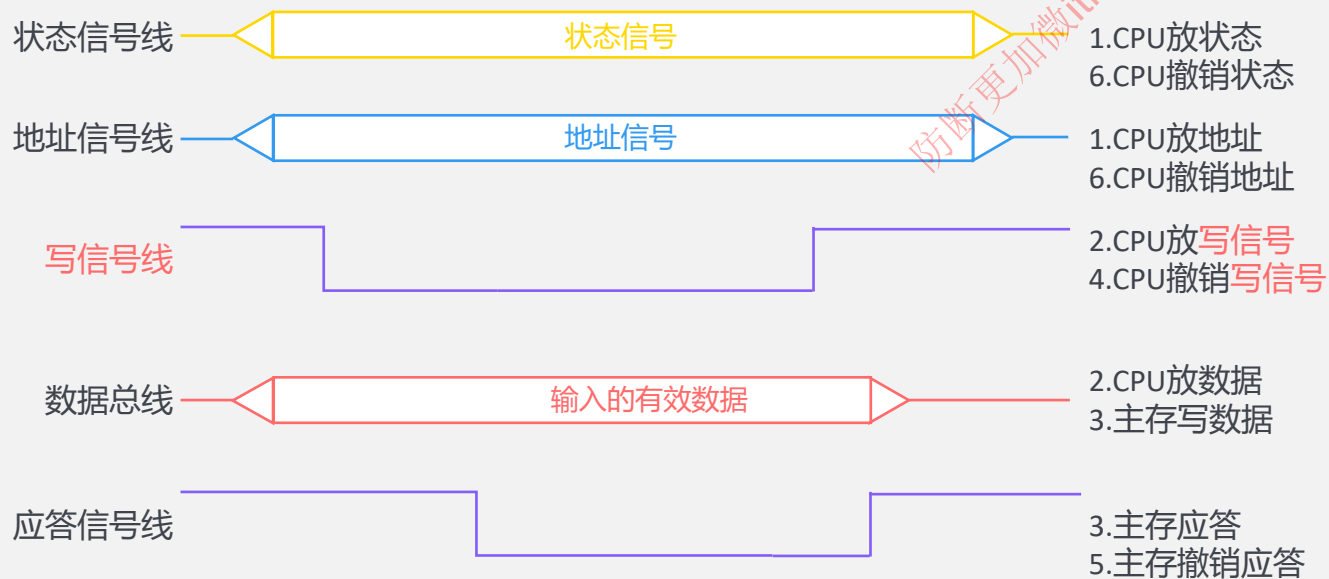
地址信号线：地址总线

读/写信号线：可能是一条/两条物理线路

应答（或确认）信号线

数据总线：传送待写入和已读出的数据

##### 异步定时读写时序图





**马士兵教育**  
[www.mashibing.com](http://www.mashibing.com)



扫码加马老师微信