

吴雨娟

229 2019 2204097



厦 門 大 學

XIAMEN UNIVERSITY

ADD:FUJIAN XIAMEN

CABLE:0633 P.C:361005

1.7

答: 如果一个处理器在尝试读取或写存储器时被挂起, 通常除了时间损耗之外没有任何危害. 但是DMA可能从设备或者向设备以数据流的方式接收或者传输数据, 并且这个过程不能被打断. 如果DMA设备被挂起, 数据可能会丢失.

1.8

答: 假设忽略数据的读写操作, 处理器只获取指令. 因为处理器以 $100 \text{ M}/\text{s}$ 的速度取指令, 所以处理器需要每微秒访问一次主存储器. DMA模块传递速度为 $9600 \text{ b}/\text{s}$, 假设一个字有 8 位, 所以DMA模块以每秒 1200 个字的速度传输数据. 相当于每 833 微秒传输一个字. 所以 $\frac{1}{833} \times 100\% = 0.12\%$. 即DMA在每 833T 处理器周期都会占用一次处理器的资源. 所以由于DMA访问, 处理器的速度会减慢 0.12% .

1.9

答: a. \therefore 要保证 95% 的指令执行速度
 \therefore 处理器只允许有 5% 的时间给 I/O
 \therefore I/O 指令最大传递速度是 $10^6 \times 5\% = 50000$ 条指令/秒.
 \therefore 通过 D 的 I/O 数据传递的最大可能速度是 $50000 \div 2 = 25000$ 字/秒
 b. 使用 DMA 传递时, 所用的机器周期数如下:

$$10^6 \times (5\% \times 5 + 95\% \times 2) = 2.15 \times 10^6$$

\therefore 如果假设DMA模块可以使用所有这些周期, 并且忽略任何设置和状态检查的时间, 上述值就是最大的 I/O 传输速率.



扫描全能王 创建



厦 門 大 學

XIAMEN UNIVERSITY

ADD: FUJIAN XIAMEN

CABLE: 0633 P.C: 361005

- 1.10
- 执行完第一条指令就紧接着执行第二条指令, 这体现了代码中的空间局部性.
 - 在很短的时间内, 在内部for循环中访问了10次a[i]. 体现了代码中的时间局部性.

1.12

a. $P_1 = C_m \times 8 \times 10^6 = 8 \times 10^3 \text{ 分} = 80 \text{ 美元}$

b. $P_2 = C_c \times 8 \times 10^6 = 8 \times 10^4 \text{ 分} = 800 \text{ 美元}$

c. $\therefore T_s = T_1 + (1-4)T_2$

$\therefore 1.1 T_1 = T_1 + (1-4)T_2$

$0.1 T_1 = (1-4)T_2$

$0.1 T_c = (1-4)T_m$

$0.1 \times 100 = (1-4) \times 1200$

$H = \frac{119}{120} \approx 99\%$

1.13

① 字在高速缓存中的概率为 0.9, 访问所需时间为 20ns.

② 字在内存中的概率为 $0.1 \times 0.6 = 0.06$, 访问所需时间为 $20 + 60 = 80\text{ns}$

③ 字在磁盘中的概率为 $0.1 \times 0.4 = 0.04$, 访问所需时间为

$12\text{ms} + 60\text{ns} + 20\text{ns} = 12000080\text{ns}$

\therefore 该系统中存取一个字的平均时间

$= 0.9 \times 20 + 0.06 \times 80 + 0.04 \times 12000080$

$= 480026\text{ns}$



扫描全能王 创建