

# Laboratorio de Electrónica Digital II

## Práctica No. 4

### Procesador Little Computer LC3, Lenguaje Ensamblador y VHDL

**Profesor Lab.:** Luis Germán García M. (german.garcia@udea.edu.co)

Agosto 20, 2019



**Fecha de entrega:** Septiembre 15 de 2019  
**Medio de entrega:** <http://www.ingeniaudea.co>  
**Sustentación:** Septiembre 17-20 de 2019.  
**Valor Práctica:** 9% del curso (22,5% laboratorio)

## 1 Objetivo de la Práctica

Implementar el procesador LC3, con soporte para comunicación serial RS-232 para la entrada y salida de datos, en una FPGA y ejecutar en él un programa desarrollado en lenguaje de bajo nivel con la capacidad de realizar un conjunto de funciones específicas.

## 2 Objetivos Específicos

- (i) Analizar el código del procesador LC3 dado, junto con el módulo de comunicación serial y otros módulos necesarios, todos descritos en VHDL y sintetizarlos para su implementación

en una FPGA.

- (ii) Establecer los cambios necesarios en el programa realizado en la práctica anterior con el fin de adaptarlo para su ejecución en el procesador LC3 implementado en FPGA.
- (iii) Demostrar el correcto funcionamiento del procesador LC3 implementado en FPGA y el programa adaptado para éste.

### 3 Procedimiento

Para la correcta implementación del procesador LC3, junto con la adaptación y ejecución de su programa, es necesario leer completamente esta guía. Se sugiere seguir el procedimiento indicado a continuación:

- a. Descargar de la página del curso el código VHDL dado para el procesador LC3, el módulo de comunicación serial y otros módulos, agregarlos a un proyecto de Xilinx ISE, comprender su funcionamiento, sintetizarlos y programar la FPGA.
- b. Descargar de la página del curso los ejemplos para ser ejecutados en el procesador LC3 implementado en la FPGA, comprenderlos, llevarlos a la memoria del procesador LC3 en la FPGA y comprobar su funcionamiento.
- c. Determinar los cambios necesarios en el programa diseñado para la práctica anterior para que éste se pueda ejecutar en el procesador LC3 implementado en la FPGA. Tenga en cuenta que las funciones IN, GETC, OUT, PUTS y HALT no estarán disponibles.
- d. Llevar a cabo los cambios previamente identificados y comprobar su funcionamiento mediante simulación. Establezca su propia estrategia de evaluación. Tenga en cuenta que algunas de las funciones que usted desarrolló previamente serán modificadas como se indica más adelante.
- e. Copiar su programa adaptado en la memoria del procesador LC3 implementado en la FPGA y comprobar su funcionamiento.
- f. Enviar el código fuente de su programa en lenguaje ensamblador para el procesador LC3, junto con un breve reporte, antes de la fecha límite.
- g. Sustentar el diseño en el horario de laboratorio correspondiente.

### 4 Funcionamiento del programa a ejecutar en el LC3

El programa a desarrollar debe estar en capacidad de realizar cualquiera de las funciones que se muestran a continuación (su grupo de trabajo ya implementó varias de ellas en la práctica anterior) sobre un conjunto  $N$  de valores enteros:

- (i) Buscar el mayor de los valores.
- (ii) Buscar el menor de los valores.
- (iii) Ordenar valores ascendentemente.
- (iv) Ordenar valores descendientemente.

- (v) Buscar múltiplos de 2, 4 y 8 entre los valores.

Para lo anterior, el grupo de estudiantes debe emplear el módulo de comunicación serial adaptado al procesador LC3 tanto para ingresar como para mostrar datos (emulación de la consola mediante terminal de comunicación serial en el PC) con las características que se indican a continuación:

- (1) Al iniciar el programa, éste debe solicitar el valor de  $N$  junto con  $N$  números enteros para ser procesados luego.
- (2) A continuación el programa debe desplegar un menú de funciones que le permita al usuario seleccionar cualquiera de las opciones disponibles. Entre las opciones debe existir una que permita ingresar nuevamente el valor de  $N$  junto con los  $N$  valores enteros.
- (3) Cuando el usuario seleccione una de las opciones, el programa ejecutará la función seleccionada y mostrará el resultado correspondiente. Por ejemplo, si se selecciona la opción "Ordenar valores ascendentemente", el programa ordenará los  $N$  valores previamente ingresados y los mostrará en la terminal de comunicación serial instalado en el PC.
- (4) Después de ejecutar la opción correspondiente, el usuario tendrá la posibilidad de volver al menú de funciones para seleccionar cualquiera de las opciones disponibles.

Tenga en cuenta las siguientes consideraciones:

- \* Los datos son valores enteros con signo de 16-bits.
- \* Los datos se pueden ingresar/mostrar en formato decimal o hexadecimal.
- \* Valores negativos se ingresan/muestran en formato -dddddd o -HHHH (ej. -32768 o -8000). Sin embargo, en la memoria del procesador LC3 deben ser almacenados en complemento a dos.
- \* Realice sub-rutinas en su programa para hacer el código modular.

## 5 Entrega

El grupo de trabajo deberá escribir un breve reporte (2-3 páginas) que contenga los siguientes elementos:

- a. **Abstract:** resumen del diseño del programa en ensamblador e implementación del procesador LC3 en la FPGA.
- b. **Implementación:** Diagrama de bloques del sistema implementado en la FPGA: Procesador LC3, Memoria, Comunicación Serial, otros. También se debe indicar el pseudo-código para los cambios realizados en su programa, específicamente la forma en que implementó sus propias funciones IN, GETC, OUT, PUTS, etc.
- c. **Conclusiones**

Crear un archivo comprimido que incluya el reporte y los archivos importantes de su programa en ensamblador y proyecto en Xilinx ISE como se describe a continuación:

- a. Reporte: archivo con extensión .pdf
- b. Archivos en ensamblador: \*.asm, \*.txt, \*.hex, etc.
- c. Archivos de su proyecto en Xilinx: \*.xise, \*.vhd, \*.bit, \*.ucf, etc.

El nombre del archivo comprimido debe tener el siguiente formato:

*p4-primerapellidointegrante1-primerapellidointegrante2-horariolaboratorio.zip*.

Ejemplo: si el primer apellido de ambos integrantes es **Patt** y **Patel**, respectivamente, y el laboratorio es el Martes de 9-12, entonces el archivo debe ser nombrado: *p4-patt-patel-m9-12.zip*.

## 6 Evaluación

La evaluación de la práctica se divide en tres partes, funcionamiento (55%), sustentación (40%) y reporte (5%). Las notas para el funcionamiento y el reporte se asignan por igual a todos los integrantes del grupo de trabajo, mientras que la nota de sustentación es individual. En caso un estudiante obtenga una nota inferior a 3.0 en la sustentación, su nota final de la práctica será la que obtuvo en la sustentación, es decir, no se tendrá en cuenta el funcionamiento ni el reporte en el cálculo.

Cada grupo de trabajo deberá sustentar la práctica en un tiempo de 15 minutos, 7 minutos para mostrar el funcionamiento y 8 minutos para sustentar el diseño. Durante la sustentación, el profesor hará entre dos (2) y tres (3) preguntas a cada uno de los integrantes del grupo de trabajo. Entre las preguntas que se podrían hacer estarían las siguientes:

- a. Explicar alguna de las sub-rutinas en código ensamblador.
- b. Explicar alguno de los componentes descritos en VHDL.
- c. Realizar cambios al programa para cambiar la funcionalidad.
- d. Cambiar la ubicación de datos en la memoria del sistema LC3.

## 7 Referencias

- a. Introduction to Computing Systems, Yale N. Patt, Sanjay J. Patel.  
Diapositivas sobre la arquitectura LC3.  
[https://highered.mheducation.com/sites/0072467509/student\\_view0/powerpoints\\_nc\\_state.html](https://highered.mheducation.com/sites/0072467509/student_view0/powerpoints_nc_state.html)  
Visitado: Agosto, 2019.
- b. Ensamblador y Simulador para LC3 (Windows/Linux)  
[https://highered.mheducation.com/sites/0072467509/student\\_view0/lc-3-simulator.html](https://highered.mheducation.com/sites/0072467509/student_view0/lc-3-simulator.html)  
Visitado: Agosto, 2019.
- c. The LC-3, University of Texas at Austin  
[http://www.cs.utexas.edu/users/fussell/cs310h/lectures/Lecture\\_10-310h.pdf](http://www.cs.utexas.edu/users/fussell/cs310h/lectures/Lecture_10-310h.pdf)  
Visitado: Agosto, 2019.

- d. Manual Sistema de Desarrollo Nexys 2.  
<https://reference.digilentinc.com/reference/programmable-logic/nexys-2/reference-manual>  
Visitado: Agosto, 2019.
- e. Sistema Spartan 3E Starter Board.  
<https://www.xilinx.com/products/boards-and-kits/1-elhacw.html>  
Visitado: Agosto, 2019.