12주차 결과보고서

전공 : 컴퓨터공학과 학년 : 3학년 학번 : 20211558 이름 : 윤준서

**1. 2-Bit Counter**

2-Bit Counter의 verilog source code는 다음과 같다.

텍스트, 폰트, 영수증, 스크린샷이(가) 표시된 사진

자동 생성된 설명텍스트, 폰트, 영수증, 스크린샷이(가) 표시된 사진

자동 생성된 설명텍스트, 폰트, 스크린샷, 타이포그래피이(가) 표시된 사진

자동 생성된 설명

이를 통해 실행한 schematic과 simulation 결과는 다음과 같다.

도표, 평면도, 라인, 텍스트이(가) 표시된 사진

자동 생성된 설명

스크린샷, 회로이(가) 표시된 사진

자동 생성된 설명

**2. 4-Bit Decade Counter**

4-Bit Decade Counter의 verilog source code는 다음과 같다.

텍스트, 영수증, 스크린샷, 대수학이(가) 표시된 사진

자동 생성된 설명텍스트, 스크린샷, 폰트, 대수학이(가) 표시된 사진

자동 생성된 설명텍스트이(가) 표시된 사진

자동 생성된 설명

이를 통해 실행한 schematic과 simulation 결과는 다음과 같다.

도표, 라인, 평면도이(가) 표시된 사진

자동 생성된 설명

스크린샷이(가) 표시된 사진

자동 생성된 설명

**3. 4-Bit 2421 Decade Counter**

4-Bit 2421 Decade Counter의 verilog source code는 다음과 같다.

텍스트, 스크린샷, 폰트, 문서이(가) 표시된 사진

자동 생성된 설명텍스트, 스크린샷, 폰트, 대수학이(가) 표시된 사진

자동 생성된 설명텍스트이(가) 표시된 사진

자동 생성된 설명

이를 통해 실행한 schematic과 simulation 결과는 다음과 같다.

도표, 평면도, 라인, 기술 도면이(가) 표시된 사진

자동 생성된 설명

스크린샷, 사각형이(가) 표시된 사진

자동 생성된 설명

**4. 결과 검토 및 논의 사항**

**2-Bit Counter** : 2개의 bit를 통해 0, 1, 2, 3의 출력 값을 반복해서 도출한다. 입력 변수 x의 값이 0일 때는 현재 출력 상태를 유지한다. x의 값이 1일 때 다음 상태로 출력 값이 바뀐다. 해당 2-Bit Counter의 출력 상태는 00(0), 01(1), 10(2), 11(3), 00(0), ... 의 순환을 가진다.

해당 Counter는 Clock 신호의 상승 엣지를 트리거로써 작동한다. 즉 Clock 신호가 0에서 1이 되는 부분에서 Counter가 동작하는데, 이 때 x의 값이 1이면 출력 상태가 바뀐다. 출력 변수 q 첫 순환이 끝났음을 의미한다. 출력 상태가 3(11)을 지나면 q의 값은 1이 된다. 입력 변수 reset은 현재 상태를 가장 처음의 상태로 초기화한다. q의 값이 1인 경우, 0으로 바뀐다. 이를 통해 처음부터 상태 변화를 다시 확인할 수 있다.

**4-Bit Decade Counter** : 4개의 bit를 통해 0000, 0001, 0010, 0011, 0100, 0101, 0110, 0111, 1000, 1001의 출력 값을 반복해서 도출한다. 입력 변수 x의 값이 0일 때는 현재 출력 상태를 유지한다. x의 값이 1일 때 다음 상태로 출력 값이 바뀐다. 해당 4-Bit Decade Counter의 출력 상태는 0000(0), 0001(1), 0010(2), 0011(3), 0100(4), 0101(5), 0110(6), 0111(7), 1000(8), 1001(9), 0000(0), ... 의 순환을 가진다.

해당 Counter는 Clock 신호의 상승 엣지를 트리거로써 작동한다. 즉 Clock 신호가 0에서 1이 되는 부분에서 Counter가 동작하는데, 이 때 x의 값이 1이면 출력 상태가 바뀐다. 출력 변수 q 첫 순환이 끝났음을 의미한다. 출력 상태가 1001(9)을 지나면 q의 값은 1이 된다. 입력 변수 reset은 현재 상태를 가장 처음의 상태로 초기화한다. q의 값이 1인 경우, 0으로 바뀐다. 이를 통해 처음부터 상태 변화를 다시 확인할 수 있다.

**4-Bit 2421 Decade Counter** : 4개의 bit를 통해 0000, 0001, 0010, 0011, 0100, 1011, 1100, 1101, 1110, 111의 출력 값을 반복해서 도출한다. 이는 BCD code를 2421 Code로 변환한 값이다. 입력 변수 x의 값이 0일 때는 현재 출력 상태를 유지한다. x의 값이 1일 때 다음 상태로 출력 값이 바뀐다. 해당 4-Bit Decade Counter의 출력 상태는 0000(0), 0001(1), 0010(2), 0011(3), 0100(4), 1011(5), 1100(6), 1101(7), 1110(8), 1111(9), 0000(0), ... 의 순환을 가진다.

해당 Counter는 Clock 신호의 상승 엣지를 트리거로써 작동한다. 즉 Clock 신호가 0에서 1이 되는 부분에서 Counter가 동작하는데, 이 때 x의 값이 1이면 출력 상태가 바뀐다. 출력 변수 q 첫 순환이 끝났음을 의미한다. 출력 상태가 1111(9)을 지나면 q의 값은 1이 된다. 입력 변수 reset은 현재 상태를 가장 처음의 상태로 초기화한다. q의 값이 1인 경우, 0으로 바뀐다. 이를 통해 처음부터 상태 변화를 다시 확인할 수 있다.

**5. 추가 이론**

입력 값에 따라 상태 값이 주기적으로 변하는 Counter 회로의 특징은 FSM(Finite State Machine)를 구현할 때 사용된다. FSM은 크게 Mealy Machine과 Moore Machine 둘로 나뉜다. 각각의 특징은 다음과 같다.

Mealy Machine : 출력 값이 현재 입력 값과 현재 상태에 따라 결정된다. 이는 해당 실습에서 다룬 Counter와 비슷한 특징이다. 반응성이 높아 주로 통신 프로토콜, 암호화 시스템, 제어 시스템 등에서 사용된다.

Moore Machine : 출력 값이 현재 상태에 따라 결정된다. 단, 입력 값은 메모리에 저장되어 하나의 상태가 된다. 그리고 이후 출력 값에 영향을 준다. 디버깅이 쉬워 주로 디지털 회로 설계, 자동 기계 제어, 주기적인 신호를 생성할 때 등에서 사용된다.