13주차 예비보고서

전공 : 컴퓨터공학과 학년 : 3학년 학번 : 20211558 이름 : 윤준서

**1. Shift Register**

Shift Register는 데이터를 저장하거나 옆으로 이동할 때 사용하는 회로다. Shift Register는 크게 SISO, SIPO, PISO, PIPO 4가지로 나뉜다.

**SISO** : SISO는 입력 값을 저장하고 있다가 Clock 신호에 따라 Flip-Flop을 거치면서 시간 딜레이가 지나고 값이 출력되는 구조다. 중간에 데이터를 출력하지 않고 맨 마지막의 Flip-Flop의 출력만을 다루기 때문에 구조가 단순하다.

**SIPO** : SIPO는 단일의 데이터가 Shift Register를 거쳐 다수의 출력으로 나타나는 구조다. 입력 값이 들어오고 Clock 신호가 상승 엣지 상태가 되면 첫 bit에 데이터를 저장한다. 새로운 입력 값이 들어오고 두 번째 Clock 신호가 상승 엣지 상태가 되면 다시 첫 bit에 저장되고 기존에 저장되어 있던 데이터는 다음 비트에 저장된다. 이러한 방식으로 상승 엣지가 트리거로써 순차적으로 데이터를 이동시키며, 트리거가 발생하지 않는 동안은 데이터를 유지시킨다.

**PISO** : SIPO와 반대로 다수의 입력 데이터를 한 개의 출력으로 내보내는 구조다. 다수의 입력 값을 병렬로 받고 Clock 신호의 Pulse에 맞게 순서대로 하나씩 출력한다.

**PIPO** : SISO와 마찬가지로 입력 값을 그대로 저장하고 있다가 Clock 신호에 따라 Flip-Flop을 거치면서 시간 딜레이가 지나고 값이 출력되는 구조다. SISO와 차이점으로 하나가 아닌 여러 개의 입력 값을 통해 여러 개의 출력 값을 얻는다.

**2. Ring Counter**

Ring Counter는 전체 데이터가 회전하는 Shift Register다. 맨 마지막 Flip-Flop의 출력이 첫 번째 Flip-Flop의 입력으로 다시 들어오는 구조다. 입력 값은 Clock 신호의 Pulse마다 한 칸 씩 이동한다. 해당 이동 방식은 직렬 통신 회로의 기초다.

**3. UP DOWN Counter**

Up Down Counter는 Up 또는 Down의 종류를 가지는 입력을 받아 현재 상태 값을 증가 또는 감소시킨다. Up 입력이 들어오면 시계 방향으로 진행(상태 값 증가)하고, Down 입력이 들어오면 반시계 방향으로 진행(상태 값 감소)하며, 둘 다 들어오지 않는 경우 정지하며, 두 입력이 동시에 들어오는 경우는 다루지 않는다.

**4. Ripple Counter**

비동기식 Counter로도 불리는 Ripple Counter는 여러 개의 Flip-Flop이 직렬로 연결된 형태이며, 이전 Flip-Flop의 출력을 다음 Flip-Flop의 Clock 신호로 사용한다. 단, 첫 번째 Flip-Flop은 외부 Clock 신호를 사용한다.

설계가 쉽고 전력 소모가 적다는 장점이 있다. 하지만 정확도가 낮고, 총 지연 시간이 (Flip-Flop의 개수 X 각 Flip-Flop의 지연시간)이므로 Flip-Flop의 개수가 증가할 수록 지연 시간이 증가한다는 단점이 있다.

**5. 기타 이론**

**Johnson Counter**

Johnson Counter는 맨 마지막 Flip-Flop의 출력 값 중 NOT(0) 출력을 첫 번째 Flip-Flop의 입력으로 연결한 Counter다. Decade Counter 등에 사용된다.

**Modul-m Counter**

Modul-m Counter는 나머지 값을 저장하는 Counter다. 저장할 수 있는 값의 최대는 m이다. 출력 값 m인 경우 0으로 출력하며 순환한다.

**Gray Code Counter**

Gray Code Counter는 이전에 다룬 2421 Decade Counter와 유사하게 출력 값을 Gray Code의 형태로 출력하는 Counter다. Gray Code는 값이 증가하면서 bit의 수가 하나씩만 변하는 Code다.