



# RISC-V: Ambiente de montagem e simulação

Orientador: Ricardo Pezzuol Jacobi

Aluno: Matheus Y. Matsumoto

- Desenvolvido por Krste Asanoviü, Andrew Waterman, e Yunsup Lee
- Universidade da Califórnia, Berkeley
- colaboração de David Patterson.
- ISA para estudar, implementar com liberdade para fins acadêmicos, porém muito complexas, ou muito específicas, ou simplesmente fechadas.

- Por que RISC-V?
- Open-Source, compatibilidade, extensibilidade, propósito geral, redução de custos, inovação.
- MIPS?
  - Branch delay slot, Position-independent-code, 16-bit imediatos, arquitetura especial para multiplicação e divisão.
- ARM?
  - Não havia suporte 64-bit, thumb, contador de programa é endereçável, enorme quantidade de instruções

- Colaboradores:
  - Google, Nvidia, Qualcomm, Samsung, HP, HUAWEI, IBM, Cadence, Raspberry PI, entre vários outros

Fonte:https://riscv.org/members-at-a-glance/

- Ambiente de desenvolvimento
  - Este projeto consiste em uma plataforma para aprender e exercitar conhecimentos de programação em assembly RISC-V
  - Consiste em três módulos principais:
    - Editor de texto
    - Montador
    - Simulador

- Arquitetura RISC-V
  - ISA RISC ("Reduced Instruction Set Computing")
  - Objetivos: Compacta, completa, simples, eficiênciente, extensível e compatível.
  - Implementações padrões:
    - RV32I, RV64I, RV128I

- Módulos
  - Módulos padrões:
    - Não possuem conflitos entre si
    - De propósito geral
    - IMAFDQLCBJTPVN
  - Módulos não-padrões:
    - Propósito específico
    - Podem ser conflitantes

- Instruções
  - RV32I: 47 instruções básicas
    - 38 instruções retirando instruções de controle de estado, chamadas de sistema, sincronização de memória, e substituindo por uma SYSTEM geral.
    - 6 tipos básicos de instrução

31 30	25	24	21	20	19	15	14	12	11 8	3	7	6	0	
funct	7		rs2		rs1		funct	3	1	rd		opo	code	R-type
												_		
imm[11:0]					rs1		funct	3	1	rd		opo	code	I-type
imm[11]	:5]		rs2		rs1		funct	3	imn	1[4:0]		opo	code	S-type
[imm[12]] im	m[10:5]		rs2		rs1		funct	3	imm[4:1]	imn	n[11]	opo	code	B-type
														,
imm[31:12]									$_{ m rd}$			opo	code	U-type
imm[20]	imm[1	0:1]	in	m[11]	im	m[19]	9:12]		1	rd		opo	code	J-type

Fonte: The RISC-V Instruction Set Manual, Volume I: User-Level ISA, Document Version 2.2

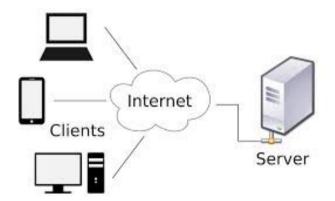
31	30	20	19	12	11	10	5	4	1	0	
		— inst[3	51] —			inst[30	0:25]	inst[	[24:21]	inst[20]	I-immediate
		inst[3	51] —			inst[30	):25]	inst	[11:8]	inst[7]	S-immediate
		inst[31] $-$	-		inst[7]	inst[30	):25]	inst	[11:8]	0	B-immediate
											_
inst[31]	iı	nst[30:20]	inst[19:12]	19:12]				0 —		U-immediate	
											_
	- inst	[31] —	inst[19:12]	i	inst[20]	inst[30	0.025	inst[	[24:21]	0	J-immediate

Fonte: The RISC-V Instruction Set Manual, Volume I: User-Level ISA, Document Version 2.2

- Montador
  - Algoritmo de duas passagens
    - Análise léxica
    - Análise sintática
    - Análise semântica
    - Geração de código

- Arquitetura de software:
  - Aplicação WEB modelo cliente-servidor





Fonte: https://upload.wikimedia.org/wikipedia/commons/thumb/c/c9/Client-server-model.svg/250px-Client-server-model.svg.png

- O ambiente proposto consiste em três módulos principais:
  - Editor de texto
  - Montador
  - Simulador

- Single Page Application
  - Todo o sistema é renderizado em uma chamada GET
  - Ações são carregadas dinâmicamente através de requisições GET/POST pelo Javascript

- Front-end
  - riscv\_flow
    - Fluxo de navegação
      - Ex: editor → montador
  - riscv\_functions
    - Chamadas ao back-end
      - -Ex: assemble()

- Back-end
  - Consiste dos dois módulos restantes
    - Montador
    - Simulador

- Montador
  - Como todo o resto do sistema, foi implementado como um pacote python
  - Algoritmo de duas passagens
  - Entrada: Código assembly RISC-V
  - Saídas: Código montado em diferentes formatos e erros para códigos mal formados

- Simulador
  - Pacote python
  - Recebe o código montado como uma lista
     JSON do código em binário
  - Ações: RUN, STEP, AUTO-RUN, RESET
  - Saída: Memória, Registradores, Mensagens na console, bitmap da memória, código montado

# Resultados e Avaliação do Sistema

- Demonstração
- http://riscv.ymmatheus.com/

#### Conclusões

- Neste trabalho implementamos:
  - Ambiente de desenvolvimento
  - Montador
  - Simulador

#### Conclusões

- Vantagens
  - Não necessita instalação
  - Multiplataforma
- Desvantagens
  - Performance
  - Indisponibilidade

#### Conclusões

- Melhorias futuras
  - Expansão para 64 bits
  - Novos módulos ( novas instruções )
  - Contador de instruçõse
  - Adição de instruções e pseudo instruções
  - Usabilidade
  - Interface Mobile