# Projeto da Disciplina

Modelagem de Sistemas em Silício 2015-01

### Descrição:

O projeto da disciplina consiste em desenvolver um sistema baseado no Simple Bus para comunicação. O sistema contém os seguintes módulos (figura 1):

- Processador MIPS Pipeline TLM (Mateus e Rafael)
- Memória + DMA (MarlonK)
- Simple-Bus (todos devem adaptá-lo para suas necessidades)
- Cifrador IDEA (Marlon Marques)
- Blur (Oscar)
- Display (Ahmed)

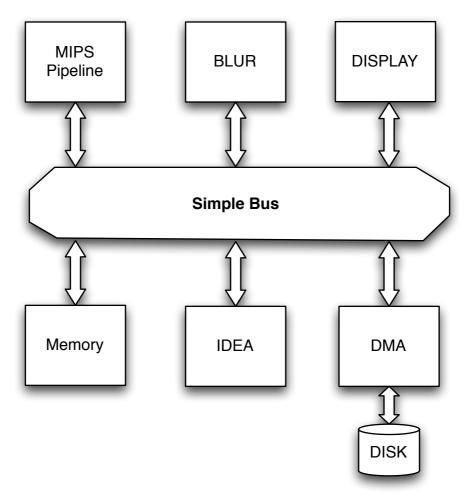


Figura 1. Estrutura do sistema.

Acesso aos módulos: o processador, BLUR e IDEA são módulos que realizam acesso à memória através do barramento. Cada módulo, exceto o processador, deve ter um conjunto de registradores de interface mapeados em memória, ou seja, para ler ou escrever em registrador de um módulo, o processador deve fazer uma operação de leitura/escrita em um endereço de memória. Por exemplo, a

indicação do endereço inicial de memória que contém o bloco a ser cifrado e o tamanho do bloco, assim como o endereço destino para o bloco cifrado são informações associadas a endereços de memória. O display simplesmente implementa

**Processador**: implementar uma versão pipeline do MIPS. Pode-se gerar o código a ser executado pelo processador através do MARS, montador disponível na internet. Tomar como referência o conjunto de instruções de MIPS32@ Instruction Set:

Aritméticas: ADD, ADDI, ADDIU, ADDU, SEB, SEH, SUB, SUBU

Lógicas: AND, ANDI, NOR, OR, ORI, XOR, XORI

Shift/Rotate: ROTR, SLL, SRA, SRL Multiply/Divide: DIV, MUL, MULT Conditions: SLT, SLTI, SLTU, SLTIU Acc: MFHI, MFLO, MTHI, MTLO

Jump/Branch: BEQ, BGEZ, BNE, BLTZ, J, JAL, JR Lw/Sw: LB, LBU, LH, LHU, LW, SB, SH, SW

**IDEA**: módulo para cifrar mensagens. É iniciado com uma código de 128 bits, que gera internamente 52 chaves de 16 bits, utilizadas na cifragem de blocos de 64 bits. Os blocos são subdividos em 4 palavras de 16 bits e processados conforme o fluxo de dados indicado na figura 2.

Endereços para acesso ao IDEA

## IDEA - International Data Encryption Algorithm

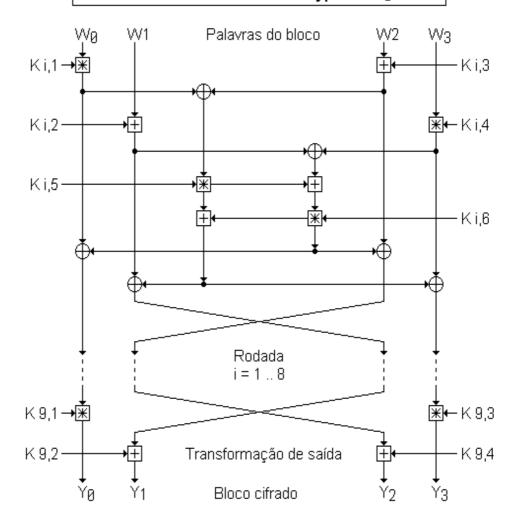


Figura 2. Fluxo de dados do IDEA.

**DMA**: direct memory access - módulo que permite a transferência de blocos de dados da memória para o disco do computador, disco para memória e memória para memória. Por exemplo, os dados para serem cifrados pelo IDEA podem ser carregados de disco. Para acionamento do DMA, é necessário indicar o endereço de memória para a tranferência dos dados e o número de palavras a serem transferidas. O nome do arquivo em disco pode ser indicado passando-se um ponteiro para um string, que é armazenado em um registrador interno do DMA. Comandos do DMA: load, store e move.

#### Endereços para acesso ao DMA:

0xFFEF - num\_dados # número de palavras a serem transferidas

0xFFEE - end\_mem # endereço base de memória

0xFFED - file\_name # ponteiro para string

0xFFEC - cmd # comando:

enum DMA\_CMD { DMA\_LOAD, DMA\_STORE, DMA\_IDLE, DMA\_MOVE }

Blur:

módulo que processa duas imagens. Uma imagem contém a informação a ser restaurada (borrada) e a outra contém a imagem processada a cada iteração do algoritmo.

### Endereços para acesso ao Blur:

**Simple\_bus**: o simple\_bus deve ser alterado para implementar o sistema proposto. Cada módulo deve ter seu próprio espaço de endereçamento, com os endereços de comunicação mapeados em memória conforme indicado acima. Os módulos tipo master (DMA e processador) devem definir suas interfaces de acesso à memória através do simple\_bus. O processador deve acessar através de *read* e *write* simples (uma palavra), e o DMA através de *read\_block* e *write\_block* (similar ao *burst\_read* e *burst\_write*).