信息技术科学学院本科生 2010-2011 学年第 2 学期计算机原理课程期末考试试卷 (A卷)

专业:	年级:	学号:	姓名:	成绩:		
得 分 一 、选择是	夏(本题共 20 分	,每小题 2	分)			
1 8086CPU 田 AI F	的下降沿将 T1 期间	出现的	_信息锁存在外部地址		(A	1
	B. <u>BHE</u>			於[1 相] [0	11	•
			$D. D_0 - D_{15}$.	,
2. 在基址寻址方式			÷r.L., 1. D. 14. 目		(B	1
	加上位移量					
	容加上位移量	,				
3. 在汇编语言中,	定义如下变量,其中	合法的变量是	o		(A	1
AGO	B. 4M C.	+ONE	D. AAA			
4. 堆栈指针 SP 的内]容是。				(B	1
A. 栈顶单元内容]	B. 栈顶单元地址	-			
C. 栈底单元内容]	D. 栈底单元地址	Ė			
5. 由 4K×4 的 ROM	和 4K×2 的 RAM 共	同构成 128K×8 f	的存储空间,			
所需 ROM 和 RAM	A 的个数分别如选项。	所示,方案可行	的是		(B	1
		C. 16, 48	D. 32, 96			
		于外设与存储器	之间的数据直接传递的	的传送方式为	【 D	1
A. 无条件传送方:						

草 稿 区

D. DMA 传送方式

C. 中断方式

7. 下	列指令中,正确的是	o	(A)
A. M	MOV [SI], AX	B. MOV SS, AX	
C. P	OP DH	D. MOV AX, [SI+DI]	
8. 在	8086/8088 系统中,约定月	月于堆栈段数据物理地址的寄存器有。	[A]
A. S	SS, SP, BP	B. SS, SP, BX	
C. D	OS, BX, BP	D. DS, SP, BP	
9. 若	8259A 工作在优先级自动	循环方式,则 IRQ3 的中断请求被响应并且服务	完毕后,
优先权	又最高的中断源是	o	[A]
A. Il	RQ0 B.IRQ1	C. IRQ2 D. IRQ3	
10. ≝	á CPU 完成一个对存储器的	的读操作时。以下引脚信号正确的是。	[A]
A.	$M/\overline{IO} = 1$, $\overline{DEN} = 0$, \overline{W}	$\overline{R} = 0$ B. $M / \overline{IO} = 1$, $\overline{DEN} = 0$, $\overline{WR} = 0$	= 1
C.	$M/\overline{IO} = 1$, $\overline{DEN} = 1$, \overline{W}	$\overline{R} = 0$ D. $M / \overline{IO} = 0$, $\overline{DEN} = 1$, $\overline{WR} = 0$	= ()
得 分			
14 N	二 、填空题(本题共	10 分,每空 1 分)	
1. 计	·算机的基本结构由以下部	件构成:输入设备、输出设备、 <u>运算器</u> 、	<u>控制器</u> 、存储器。
2. 若	通过编程让 8259A 工作在	查询方式,则需要设定工作命令字 <u>ocw3</u> 。	
3. 当	18255 的 A 口工作在方式	1 的输出时, A 口输入信号联络线的名称是_AC	K 非,外设的响应信号_,输出信号联络约
	的名称是 OBF 非,输出	缓冲器满; INTR,中断请求信号	
4. 若	SP = 2000H, $SS = 2000H$,当 CPU 执行指令 PUSH AX 后,AL 内容压入	的物理地址为 <u>21FFEH</u> 。
5. 若	某存储单元的逻辑地址为	B821H: 3456H, 则其物理地址为BB666H	
6. 设	E(AX)= 5678H,执行如下打	指令: XOR AX,AX ; 执行完毕后,(AX) =	0000Н 。
		 	
		第 2 页,共 9 页	

7.	定义伪指令 SLOT	DW	25,	若想取出它的第一个字节内容到 AL 寄存器,	则语句为
----	------------	----	-----	------------------------	------

MOV AL ,BYTE PTR SLOT

8. 设 8253PIT 的读写逻辑如下所示: $\overline{CS}=0$, $\overline{RD}=0$, $A_1=1$, $A_0=0$; 则表示此 8253PIT 所进行的操作为:

读计数器 2。

得 分

三、简答题(本题共 20 分,每小题 5 分)

1. 设字长为 8 位, x=-46 y=-50。写出 x、y 的原码、反码和补码,并且用补码计算 x+y,回答是否有溢出?

X原码=10101110X反码=11010001X补码=11010010Y原码=1011010Y反码=11001101Y补码=11001110X+Y补码=10100000无溢出

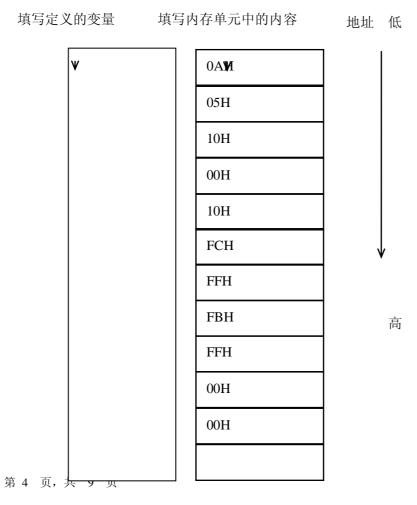
2. 设 X=B8H, Y=3AH, 进行 X+Y 运算后,请写出标志寄存器 FLAGS 中各状态标志位的值: (CF、AF、PF、ZF、SF、OF)

CF=0 AF=1 PF=0 ZF=0 SF=1 OF=0

3. 请简述中断系统的功能以及 CPU 响应中断的条件 设置中断请求触发器 设置中断屏蔽触发器 中断是开放的 现行指令执行结束

4. 设有如下数据定义伪指令 DATA_B DB 10,5,10H DATA_W DW 100H,-4 DATA_D DD FFFBH

请在右图中画出以上伪指令 汇编后的内存分配情况



得 分

四、应用题(本题共 20 分,第1题2分,其余每小题 6 分)

1. 比较下列两条指令,指出它们的区别

MOV AX,[SI] LEA AX,[SI]

- (1) 把内存单元[SI]的内容读到寄存器 AX 中
- (2) 把内存单元[SI]的偏移地址读到寄存器 AX 中
- 2. 试按如下要求编写 8254 的初始化程序:

己知 8254 的计数器 0、1、2 和控制字 I/O 地址依次为 F4H、F5H、F6H、F7H。 使计数器 1 工作在方式 3, 仅用低 8 位, 作二进制计数, 计数初值为 128D。

MOV AL, 01010110B;

OUT F7H, AL

MOV AL, 80H

OUT F5H, AL

3. 对 8255A 的控制口写入 B4H,请写出 8255A 各端口的工作状态,并指明端口 C 的 PC5 引脚和 PC2 是什么作用的信号线。

B4H=10110100B A组方式一, A口输入 C口高四位输出 B组方式1B口输出 C口第四位输出 PC5 IBF 输入缓冲器满信号 PC2 ack 非 外设的应答信号

4. Intel 8237 DMA 控制器,利用通道 0,由外设输入 32kb 的数据块,传送至内存 8000H 开始的区域(增量传送),采用块连续传递的方式,传送完不自动初始化,外设的 DREQ 和 DACK 都为高电平有效。请编程进行初始化。

假设片选信号选中高四位地址为5

OUT 5DH, AL

MOV AL, 00H

OUT 50H,AL

MOV AL,80H

OUT 50H,AL

MOV AL,00H

OUT 51H,AL

MOV AL,80H

OUT 51H,AL

MOV AL,10000100B

OUT 5BH,AL

MOV AL,00H

OUT 5AH,AL

分
/ 4

一 、编程题 (本题共 15 分,第一题 5 分,第2题 10 分)

1. 有如下的程序段:

MOV AX, 9090H SUB AX, 4AE0H JC L1 JO L2 JMP L3 上述程序执行后,AX = 4550H

- 2. 设给定一串无符号数: 25,9,11,8,6,0。Buffer 为首元素地址。请实现以下功能:
 - 1. 在此串数中寻找最大值,并且放置至指定的存储单元 MAX 中。
 - 2. 将此串数,求累加和,放入到指定的存储单元 SUM 中。
- 注: 1.请自己定义程序中所需的变量
 - 2.写出完整的汇编语言结构,关键语句请写出注释略

得 分

一 、设计题 (本题共 15 分)

用 1K×4 的 2114 芯片组成 2K×8 的存储器系统。 要求存储器的地址范围从 0800H 开始连续存放。请做出硬件连线图及相应的地址分配表。

- 注: 1. 必须将译码器的类型标出
 - 2. 必须指明连接线的名称。

分析:

因为所给的芯片的字长为 4 位,首先需用采用位扩充的方法。用两片 2114 芯片组成 1K×8 的存储器; 再采用字扩充的方法来扩充容量,使用两组经过位扩充的芯片组来完成 2K×8 的存储系统。

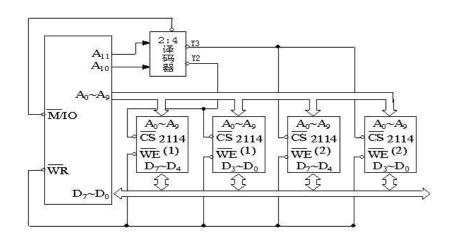
设计要点:

- (1) 每个芯片的 10 根地址信号引脚直接接至系统地址总线的低 10 位,每组两个芯片的 4 位数据线分别接至系统数据总线的高/低四位。
- 2) 地址码的 A10、A11 经译码后的输出,分别作为两组芯片的片选信号。具体而言,将两个芯片组的片选输入端分别接至译码器的 Y2 和 Y3 输出端,即当 A11、A10 为 10 时,选中 2114-1,则该芯片组的地址范围为 0800H-0BFFH,而当 A11、A10 为 11 时,选中 2114-2,则该芯片组的地址范围为 0C00H-0FFFH。同时,保证高位地址为 0(即 A15-A12 为 0)。这样,此存储器的地址范围就是 0800H-0FFFH 了。
- (3) 每个芯片的控制端直接接到 CPU 的读/写控制端上,以实现对存储器的读/写控制。

<mark>寻址范围:</mark>

A11、A10 为 10 时,选中 2114-1,则该芯片组的地址范围为 0800H-0BFFH。A11、A10 为 11 时,选中 2114-2,则该芯片组的地址范围为 0C00H-0FFFH。同时,保证高位地址为 0(即 A15-A12 为 0)。这样,此存储器的地址范围就是 0800H-0FFFH 了。

硬件连线图:



根据硬件连线图,写出该存储器的地址分配范围如下:

₩ ₩ Б.Т.Т										地址范	芯片编						
	地址码												围	号			
A ₁₅	A ₁₄	A ₁₃	A_{12}	A_{11}	A ₁₀	A_9	A ₈	A_7	A_6	A_5	A_4	A_3	A_2	A_1	A ₀		2114-1
X	X	X	X	1	0	0	0	0	0	0	0	0	0	0	0	0800Н	
X	X	X	X	1	0	1	1	1	1	1	1	1	1	1	1	0BFFH	
X	X	X	X	1	1	0	0	0	0	0	0	0	0	0	0	0С00Н	
																	2114-2
X	Х	X	X	1	1	1	1	1	1	1	1	1	1	1	1	0FFFH	

其中, x表示取0或者1均可以.