

**TUGAS DESAIN DAN SIMULASI INVERTER CMOS**  
**DIVAIS SEMIKONDUKTOR DAN RANGKAIAN TERINTEGRASI**



Disusun oleh:

Nama : Yohanes Stefanus  
NRP : 5022211089

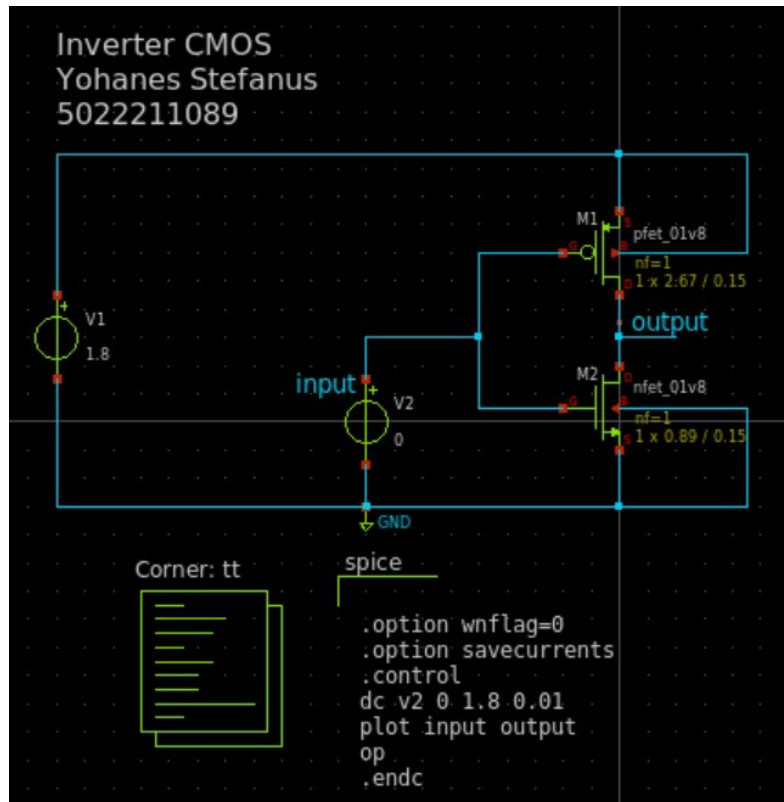
**INSTITUT TEKNOLOGI SEPULUH NOPEMBER**  
**TEKNIK ELEKTRO**  
**2023/2024**

## Repository:

[https://github.com/yohanesstef/dsrt2024\\_Yohanes\\_Stefanus.git](https://github.com/yohanesstef/dsrt2024_Yohanes_Stefanus.git)

## Rangkaian:

Rangkaian dibawah ini merupakan rangkaian inverter CMOS. Rangkaian ini memiliki sifat yang mirip seperti gerbang logika NOT. Inverter CMOS memiliki dipasi daya yang cukup stabil karena arus bocor yang disebabkan switching cukup kecil.



## Simulasi:

Hasil simulasi menunjukkan kurva switching yang cukup curam untuk nilai W NMOS sebesar 0,89 mikron dan W PMOS 2,67 mikron.

