

디지털시스템설계 Lab3 보고서

20230024 문요준

개요

디코더와 멀티플렉서의 기능을 이해하고 이를 사용해 회로를 구성한다.

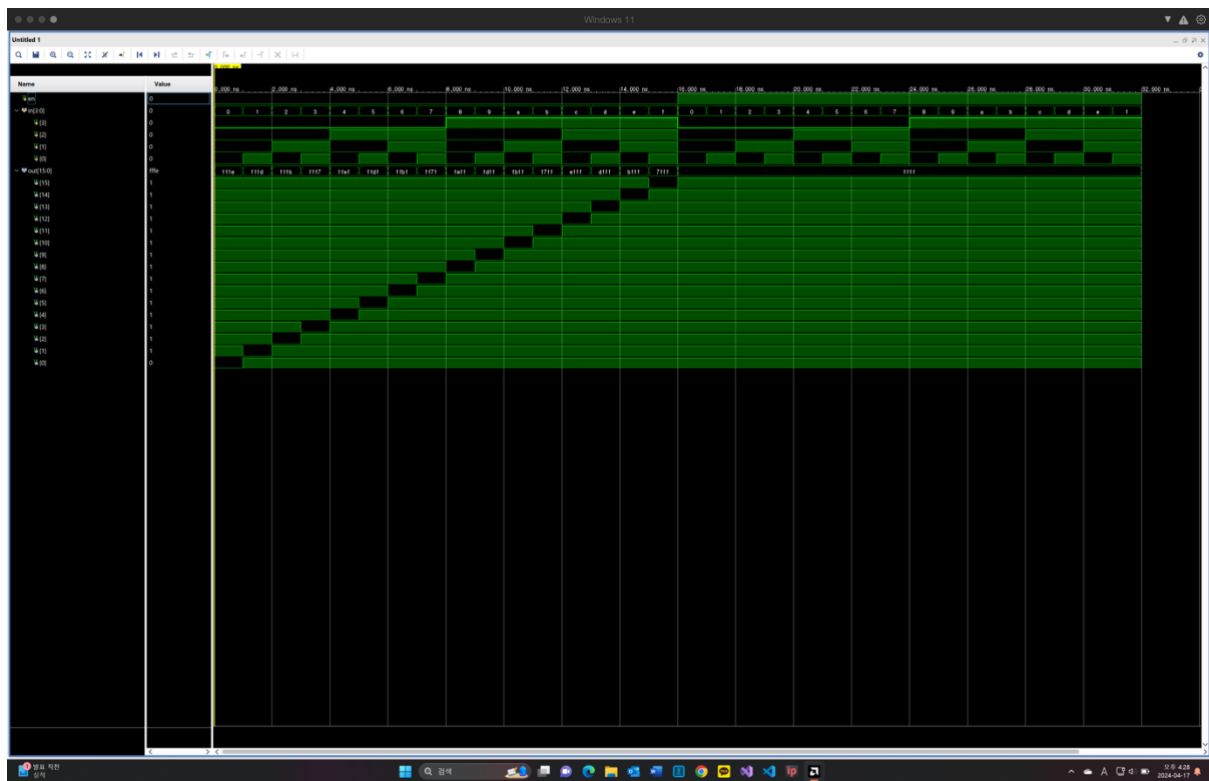
1) 4-to-16 Active-low 디코더 - lab3_1.v, lab3_1_tb.v

- lab3_1.v

이 코드는 주어진 2-to-4 Active-low 디코더 모듈을 사용해 4-to-16 Active-low 디코더를 구현한 것이다.

- 코드 설명

1. First Stage Decoder
 - stage1 디코더는 4-비트 입력 중 상위 두 비트(in[3:2])와 활성화 신호 en을 사용
 - 입력에 따라 en2[0]에서 en2[3]까지 4개의 출력을 생성. 각 출력은 하위 단계 디코더들의 활성화 신호로 사용됨
2. Second Stage Decoders
 - 네 개의 decoder 모듈 (stage2_0, stage2_1, stage2_2, stage2_3) 각각은 en2 배열의 해당 신호로 활성화됨
 - 각 디코더는 입력의 하위 두 비트(in[1:0])를 받아 4개의 출력을 생성
 - 각 디코더의 출력은 최종 16-비트 출력(out[15:0])의 특정 섹션을 형성함



2) 4비트 소수 판별기 및 배수 검출기 - lab3_2.v, lab3_2_tb.v

- lab3_2.v

이 코드는 단순화한 소수 판별기와 배수 검출기를 구현한 것이다.

- 코드 설명

1. 소수 판별기 (out_prime):

- 입력된 숫자가 2, 3, 5, 7, 11, 13 중 하나인지 비교한다
- out_prime은 입력값이 이 중 하나와 일치할 때 참(1)이 되어 소수임을 나타낸다

2. 배수 검출기 (out_mul):

- out_mul[0]: 2의 배수 검출. 가장 낮은 비트(in[0])가 0이면 숫자는 짝수이므로 2의 배수
- out_mul[1]: 3의 배수 검출. 입력값이 3, 6, 9, 12, 15와 같은지 비교
- out_mul[2]: 5의 배수 검출. 입력값이 5, 10, 15와 같은지 비교
- out_mul[3]: 7의 배수 검출. 입력값이 7, 14와 같은지 비교
- out_mul[4]: 11의 배수 검출. 입력값이 11과 같은지 비교

Binary Input	Decimal	(1 = Yes, 0 = No)	Binary Input	Decimal	2	3	5	7	11
0000	0	0	0000	0	1	1	1	1	1
0001	1	0	0001	1	0	0	0	0	0
0010	2	1	0010	2	1	0	0	0	0
0011	3	1	0011	3	0	1	0	0	0
0100	4	0	0100	4	1	0	0	0	0
0101	5	1	0101	5	0	0	1	0	0
0110	6	0	0110	6	1	1	0	0	0
0111	7	1	0111	7	0	0	0	1	0
1000	8	0	1000	8	1	0	0	0	0
1001	9	0	1001	9	0	1	0	0	0
1010	10	0	1010	10	1	0	1	0	0
1011	11	1	1011	11	0	0	0	0	1
1100	12	0	1100	12	1	1	0	0	0
1101	13	1	1101	13	0	0	0	0	0
1110	14	0	1110	14	1	0	0	1	0
1111	15	0	1111	15	0	1	1	0	0



3) 5비트 Majority function - lab3_3.v, lab3_3_tb.v

- lab3_3.v

$$F = a'b'cde + a'bc'de + a'bcd'e + a'bcd'e + a'bcde' + a'bcde + ab'c'de + ab'cd'e + ab'cde' + ab'cde + abc'd'e + abc'de' + abc'de + abcd'e' + abcd'e + abcde' + abcde$$

이 코드는 단순화한 소수 판별기와 배수 검출기를 구현한 것이다.

- 코드 설명

1. 8대 1 멀티플렉서 (mux) 모듈

이 모듈은 8개의 입력(**data_input[7:0]**), 3개의 선택 입력(**select_input[2:0]**), 그리고 하나의 출력(**out**)을 가진다. 멀티플렉서는 선택 입력에 따라 8개의 데이터 입력 중 하나를 출력으로 연결한다. 각 입력 비트는 AND 게이트를 통해 해당 선택 비트와 연결되며, 모든 AND 게이트의 출력은 OR 게이트로 모여져 최종 출력을 결정한다.

2. 5비트 다수결 함수 (lab3_3) 모듈

이 모듈은 5개의 입력 비트(**in[4:0]**)와 하나의 출력(**out**)을 가진다. 이 모듈은 주어진 5비트 값 중에서 다수의 비트가 1인지 0인지를 결정하는 다수결 함수를 구현한다.

- **p[7:0]**: 여기서 각 비트는 **in**의 특정 비트 조합에 따라 정의된다.
- **q[2:0]**: 이 배열은 입력 **in**의 상위 3비트(**in[4:2]**)를 직접 사용하여 멀티플렉서의 선택 입력으로 사용된다.

Binary Input	Decimal	Priority Out
00000	0	0
00001	1	0
00010	2	0
00011	3	0
00100	4	0
00101	5	0
00110	6	0
00111	7	1
01000	8	0
01001	9	0
01010	10	0
01011	11	1
01100	12	0
01101	13	1
01110	14	1
01111	15	1
10000	16	0
10001	17	0
10010	18	0
10011	19	1
10100	20	0
10101	21	1
10110	22	1
10111	23	1
11000	24	0
11001	25	1
11010	26	1
11011	27	1
11100	28	1
11101	29	1
11110	30	1
11111	31	1

