

# 1、浙江大学实验报告

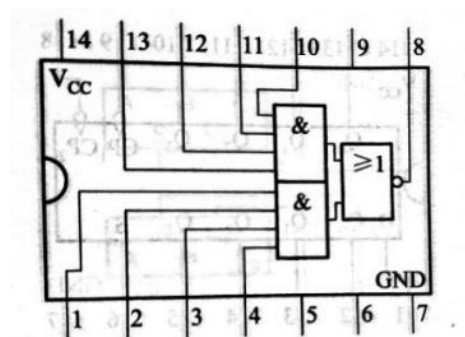
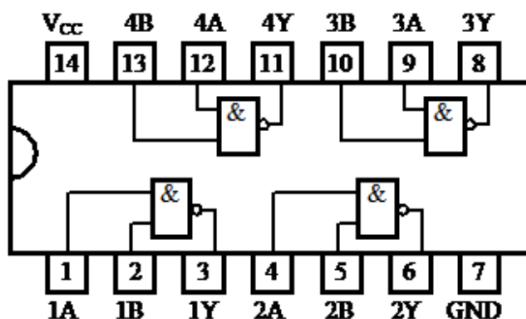
实验名称：组合逻辑电路和时序逻辑电路设计实验 指导老师：周箭 实验类型：设计型

## 一、实验目的

- 1、掌握组合集成电路元件的功能检查方法；
- 2、熟悉全加器和奇偶位判断电路的工作原理；
- 3、掌握组合逻辑电路的功能测试方法及设计方法；

## 二、实验内容、实验电路和实验原理

- 1、测试基本逻辑门（00 和 55）的逻辑功能；



- 2、利用基本逻辑门实现全加器、四位奇偶位判断电路；

### 全加器：

可以先组成一个半加器

根据右图的真值表，可以得出 S 和 C 的表达式：

$$S_i = \bar{A}_i B_i + A_i \bar{B}_i = A_i \oplus B_i, C_i = A_i B_i$$

本次实验使用与或非门和与非门作为基本门电路

再根据半加器来搭建全加器。

真值表如右图所示，可以得到逻辑表达式

$$S_i = \bar{A}_i \bar{B}_i C_{i-1} + \bar{A}_i B_i \bar{C}_{i-1} + A_i \bar{B}_i \bar{C}_{i-1} + A_i B_i C_{i-1}$$

$$C_i = \bar{A}_i B_i C_{i-1} + A_i \bar{B}_i C_{i-1} + A_i B_i \bar{C}_{i-1} + A_i B_i C_{i-1}$$

使用半加器结果进行化简，最后可以得到：

$$S'_i = \bar{A}_i B_i + \bar{A}_i \bar{B}_i$$

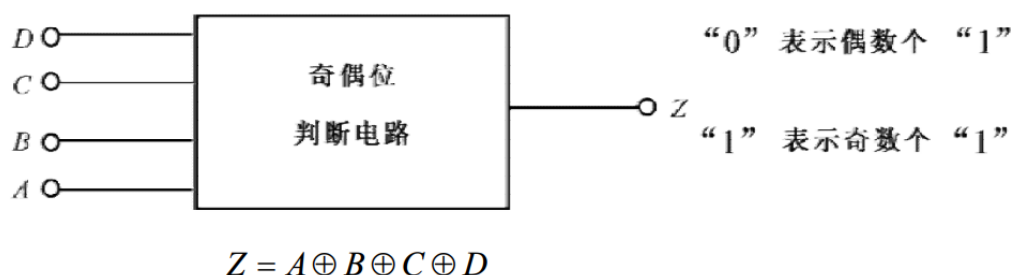
$$S_i = A_i \oplus B_i \oplus C_{i-1} = \overline{S'_i C_{i-1} + \bar{S}'_i \bar{C}_{i-1}}$$

$$C_i = A_i B_i + B_i C_{i-1} + A_i C_{i-1} = \overline{\bar{A}_i \bar{B}_i + \bar{C}_{i-1} S'_i}$$

$A_i$	$B_i$	$S_i$	$C_i$
0	0	0	0
0	1	1	0
1	0	1	0
1	1	0	1

$A_i$	$B_i$	$C_{i-1}$	$S_i$	$C_i$
0	0	0	0	0
0	0	1	1	0
0	1	0	1	0
0	1	1	0	1
1	0	0	1	0
1	0	1	0	1
1	1	0	0	1
1	1	1	1	1

奇偶位判断：

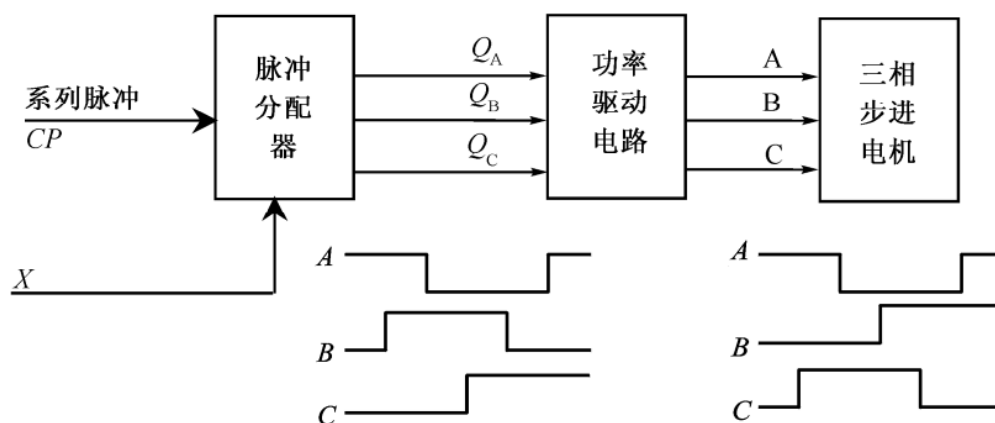


借鉴全加器化简过程，可以得到

$$\begin{aligned}
 Z &= A \oplus B \oplus C \oplus D \\
 &= S_1 \oplus D \\
 &= \overline{S_1} D + S_1 \overline{D}
 \end{aligned}$$

其中  $S_1$  为半加器结果。可以利用实验一的电路，简化实验。

3、实现步进电机电路：



$X=1$  和  $X=0$  时的输出波形图如上所示。

根据波形可以写出驱动方程：

$$\begin{cases} D_A = \overline{XQ_B^n} + \overline{XQ_C^n} \\ D_B = \overline{XQ_C^n} + \overline{XQ_A^n} \\ D_C = \overline{XQ_A^n} + \overline{XQ_B^n} \end{cases} \quad \begin{cases} \overline{S_{DA}} = \overline{Q_A^n Q_B^n Q_C^n} \\ \overline{R_{DB}} = \overline{R_{DC}} = \overline{Q_A^n Q_B^n Q_C^n} \end{cases}$$

考虑到不应该出现三相同时通电或者断电的情况，要求计数器能够自启动，可借助异步复位和置位来实现。

### 三、主要仪器设备与实验元器件

实验箱、00 芯片、55 芯片、74 芯片、电线

#### 四、实验步骤与操作方法

- 1、设计实验电路；
- 2、搭建组装电路；
- 3、测试电路功能；
- 4、检查自启动等；
- 5、记录实验数据；

#### 五、实验数据记录和处理

本次实验成功的使用 00 和 55 芯片实现了全加器和奇偶位判断电路，使用 74 芯片实现了脉冲分配和步进电机电路

#### 六、讨论、心得

实验前还是得先对要做的实验有整体把握，比如这次实验二就可以借用实验一的电路，省去了很多的时间。

本次的实验电路较为复杂，接线很容易接错，接错的话排查时间成本高，所以可以采用边接线边检查的思路，事前安排好接线顺序，保证以功能模块形式接线，这样便于检查。