

浙江大学实验报告

实验名称：高级计数器 指导老师：周箭 实验类型：设计型

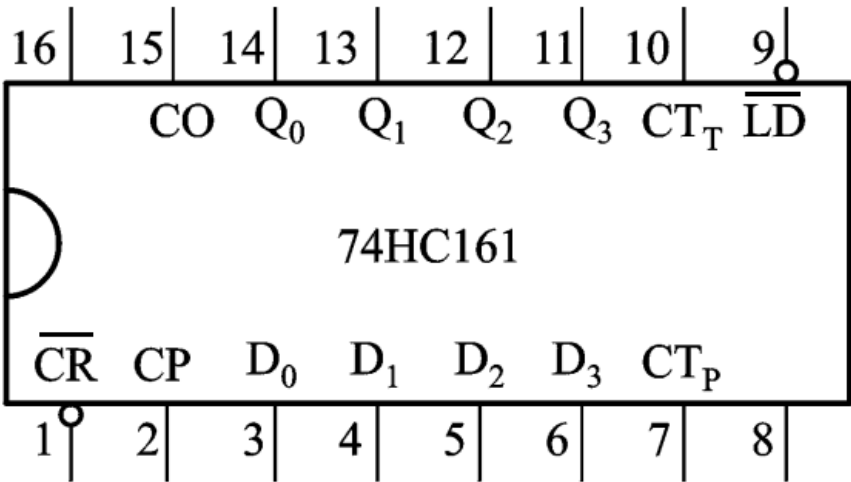
一、实验目的

- 1、加深理解计数器电路的工作原理；
- 2、学习计数器电路的设计、组装和调试；
- 3、进一步掌握常用仪器设备等的使用；

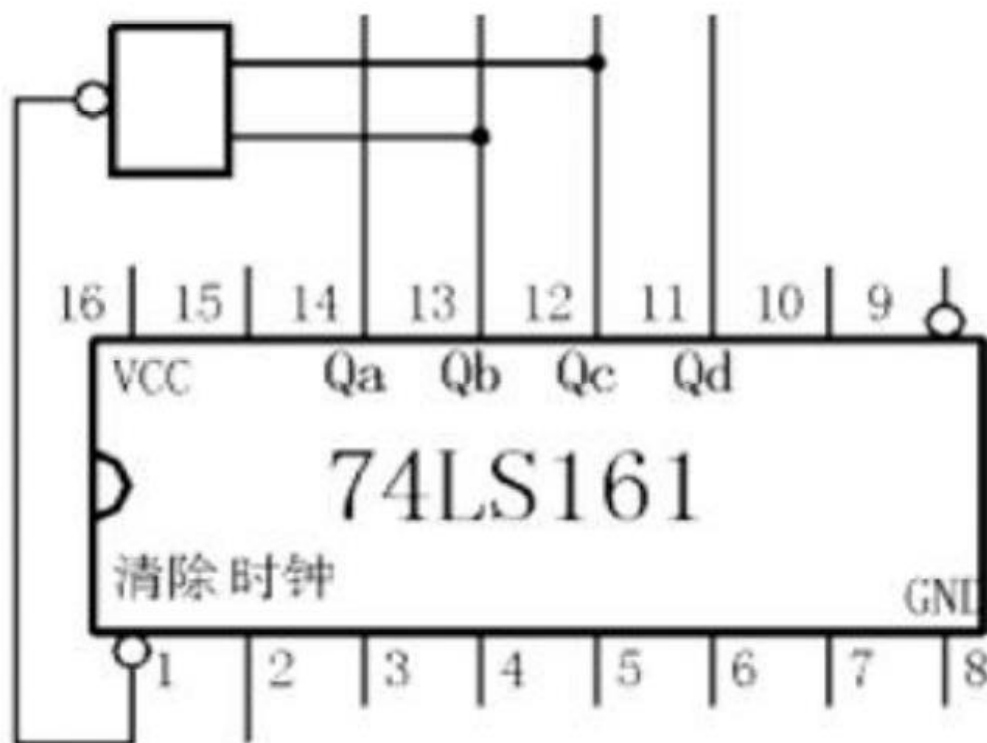
二、实验内容、实验电路和实验原理

- 1、测试集成计数器 74xx161 的逻辑功能；

清零	预置	使能		时钟	预置数据				输出			
$\overline{R_D}$	\overline{LD}	EP	ET	CP	D	C	B	A	Q_0	Q_1	Q_2	Q_3
0	×	×	×	×	×	×	×	×	0	0	0	0
1	0	×	×	↑	D	C	B	A	D	C	B	A
1	1	0	×	×	×	×	×	×	保持			
1	1	×	0	×	×	×	×	×	保持			
1	1	1	1	↑	×	×	×	×	计数			



- 2、利用 161 芯片和其他基本逻辑门实现数字钟（十进制、六进制）；
使用 161 芯片计数功能，并使用 00 芯片与非门作为基本逻辑门，对 Q1 和 Q2 进行与非操作，并将结果接到 CL 端，进行异步清零即可实现六进制加法器。

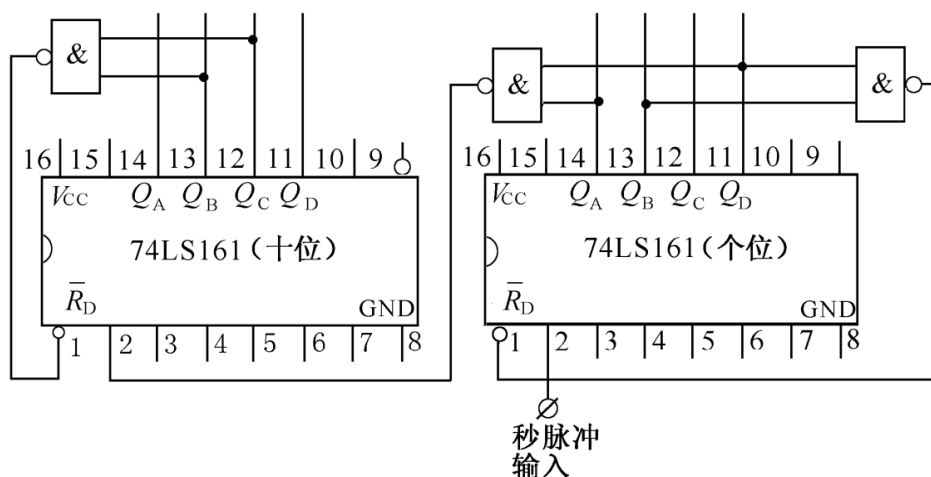


十进制加法器同理，将 Q3 和 Q1 与非后接入 CL 端清零即可。

实验也可以采用同步置数法，161 为上升沿触发，以十进制为例，此时取 Q3 和 Q0 与非，结果输入 LD 非，令 ADBC 都为低电平，当结果为 9 时 LD 非为低电平，准备置数清零，下一个 CP 脉冲上升沿来了之后清零。

3、利用十进制和六进制数字钟实现六十进制数字钟；

六十进制加法器使用十进制加法器作为个位端，六进制加法器作为十位端。逻辑上，六进制加法器正常情况下不计数，当个位端加法器清零后才进行一次计数，因此可以取 Q3 和 Q0 与非，接入十位 161 芯片的 CP 端，当个位为 9 时，CP 为低电位，当为 10 或为 0（清零），CP 都为高电位，因此产生上升沿，十位计数 1，电路图如下。

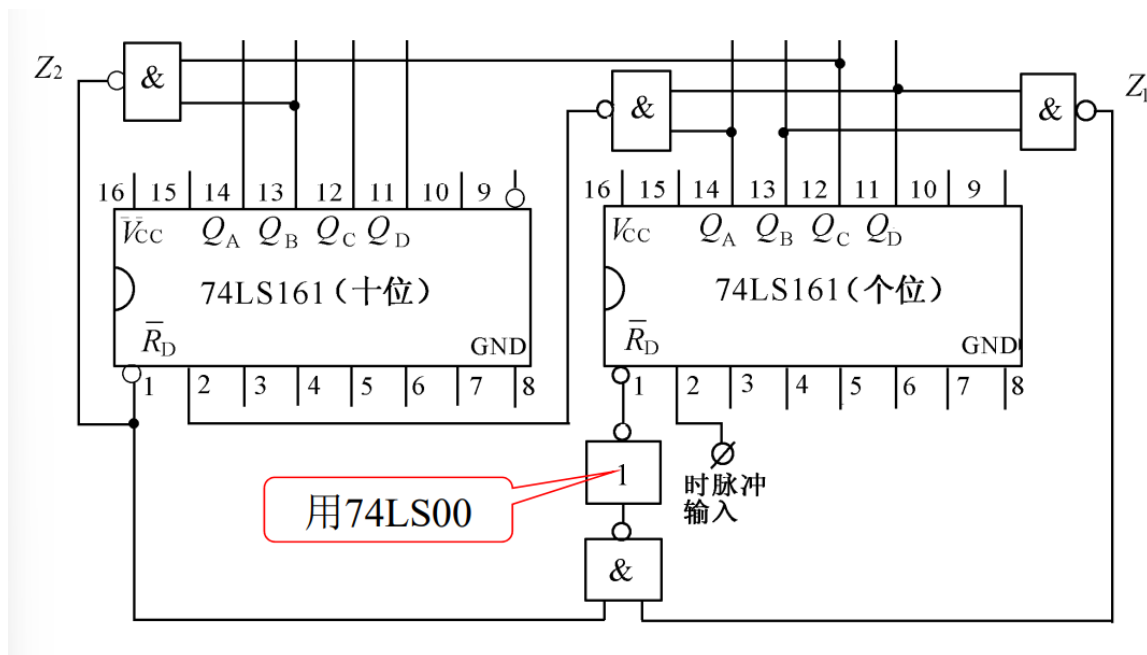


4、实现 24 进制数字钟：

二十四进制加法计数器同样使用两个 161 芯片实现，不过比起六十进制加法计数器，需要增加出现 24 时，个位和十位同时清零。

基于此，可以取十位的 Q1'和个位的 Q2 做与非，结果接入十位的 CL，在个位接入 CL 时，可以和原本十位清零做一个与操作。

电路图如下:



拓展：实现二十八进制计数器。

理论上，只需要将 $O1'$ 和 $O2$ 进行与非，改成 $O1'$ 与 $O3$ 即可。

但是，当 19 变成 20 时，如果十位从 1 到 2 的变成比个位清零快，就会产生一个输出情况，即 2 和 10，此时 Q3 为 1，Q1' 为 1，因此我们的逻辑门会进行清零。实验结果表现为，计数器变成了 20 进制。

因此，从原因分析可知，我们有三种手段进行改良：

一是让十位变化更慢,可以再其 CP 脉冲前加点门电路进行延时,或者延长导线、接滤波电容等;

二是进行同步清零,即将个位改成同步置数清零,当 9 产生时,LD 非置 0,因此就不会产生 10,而会直接置数清零,而只有个位清零之后,给十位的 CP 脉冲才会是高电平,才会产生上升沿,使其变成 2,因此不会出现 2 9 和 2 10。

三是清零时对 O3 也进行判断，为 1 时不清零即可。

三、主要仪器设备与实验元器件

实验箱、161 芯片、00 芯片

四、实验步骤与操作方法

- 1、检查 161 芯片计数功能是否正常、清零和置数功能是否正常；
- 2、检查 00 芯片与非门是否正常；
- 3、搭建十进制和六进制电路，检查功能是否正常，使用与非门进行清零；
- 4、搭建六十进制电路，检查功能是否正常，使用与非门进行清零和 CP 脉冲传递；

- 5、搭建二十四进制电路，检查功能是否正常，使用与非门进行清零和 CP 脉冲传递；
- 6、在二十四进制的基础上搭建二十八进制，检查功能是否正常；
- 7、若二十八进制功能不正常，将个位改成同步置数法清零，检查功能是否正常；

五、实验数据记录和处理

- 1、两个 161 芯片和两个 00 芯片都正常工作；
- 2、六进制和十进制实现正常，但可能是电源驱动了太多门电路，六进制电路接入 CP 脉冲后计数产生抖动，而断掉其他门电路就正常了。但也可能是 CP 脉冲驱动两个芯片产生抖动的问题，因为后续使用十进制结果作为 CP 时不抖动；
- 3、六十进制计数器工作正常，逻辑功能实现；
- 4、二十四进制计数器工作正常，逻辑功能实现；
- 5、二十八进制计数器工作正常，但逻辑功能错误，从 19 到 20 时清零，因此的确存在十进制变化更快的问题，本次实验我才用了同步置数法改良，将十进制接成同步置数后，二十八进制计数器逻辑功能正常。

六、实验结果分析

本次实验基本顺利完成，同时验证了实际电路和理论电路的不同，需要考虑门电路延时情况。

七、讨论、心得

- 1、前几次实验一直听老师说 CP 脉冲可能有毛刺，会影响芯片计数，但我一直没遇到过，这次终于遇到了，但之前使用 CP 驱动两个芯片时都没有这样的问题，可能芯片或者插座本身也有点问题，但由于想要先赶着做计数器，所以没探究这个原因到底是什么，也没采用加两个与非门的方式看下能不能解决问题，有点可惜。