Report

B05901084電機三 劉容均

1. 8-bit Carry Ripple Adder

從full adder(FA)看，critical path是從c\_i到c\_o，歷時2ns，整個adder共有八個FA，因此總延遲為16ns。實際跑測資發現結果與推論相同。

2. 8-bit Barrel-shifter

從最小單位mux來看，critical path是從sel\_i經過sel到x，歷時3ns，而從input到output共需經過三個mux，因此總延遲為9ns。實際跑測資發現結果與推論相同。

3. Adder-Shifter Unit

根據前兩項的critical path加上2.5ns可以得到總延遲為18.5ns。這個critical path是從adder經過mux輸出。我用carry select adder進行優化，將8-bit分成兩個4-bit部分，0-4bit是CRA，5-8bit則是分別以c\_i = 0、c\_o = 1輸入計算，等前4 bit的c\_o出來後再決定輸出結果。總延遲為CRA的2\*4 ns加上mux的3ns共11ns，而ASU總延遲需再加上mux 2.5ns共13.5ns，實際跑測資發現結果與推論相同。

利用adder-shifter unit可以實作unsigned multiplication，實作的方式可以用add and double method，將乘數換成二進位，例如21為10101，從LSB開始，若為1則加上被乘數後向左shift一位，若為0則直接shift一位。

備註：我的adder\_gate\_opt.v有使用到mux，這個模組在shifter也有使用到，1-CR\_Adder/裡因為只有adder\_gate\_opt.v，所以直接將mux寫在裡面，但3-ASU/中shifter\_gate.v也有mux，可能會有define的錯誤。