המרכז
האקדמי
לב

החוג להנדסת חשמל ואלקטרוניקה

Department of Electrical and Electronics Engineering

תכנון ספרתי מתקדם
Advanced Digital Design
130323

Lecturer – מרצה

אורי שטרו

Uri Stroh

סקירה כללית: הקורס

- קורס זה (130323) הוא הראשון בסדרה של שני קורסים בתכנון ספרתי. הקורס השני (130326) ניתן בסמסטר ב'
- נושא התכנון הספרתי נלמד במסגרת הקורסים תוך שימוש בשפת VHDL
- הקורס משלב הרצאות תאורטיות, מעבדות, תרגילים ולימוד עצמי
- הקורס כולל 3 שעות שבועיות כל יום ג'. שעות אלו מחולקות להרצאה תאורטית ולמעבדות\תרגול לפי שיקול דעתו הבלעדי של המרצה

לוח זמנים לימי שלישי

לוח זמנים לימי שלישי

שעה	קבוצה	חדר
17:15 – 18:00	כל הרשומים לקורס	ויילר - 403
18:10 – 18:55	כל הרשומים לקורס	ויילר - 403
19:05 – 19:50	קבוצת תרגיל\מעבדה 11 קבוצת תרגיל\מעבדה 12	ויילר - 403
20:00 – 20:45	קבוצת תרגיל\מעבדה 13	ויילר - 403

סטודנט הרשום לקבוצת תרגיל\מעבדה אחת אינו יכול להחליף נוכחות למפגש של קבוצת התרגיל\מעבדה האחרת

מטרות הקורס

בסיום סידרת הקורסים יוכל הסטודנט

- **לפרט** את תהליך התכנון הספרתי ולנקוב בשמות הכלים בהם נעשה שימוש במהלך הקורס
- **לתכנן** מעגל ספרתי תוך שימוש בשפת VHDL
- **לכתוב** מערך בדיקה (Test Bench) תוך שימוש בשפת VHDL
- **להשתמש** בכלי סימולציה, סינטזה ו- Place & Route למימוש ובדיקת התכנון, תוך מעקב והתבססות על דוחות המופקים על ידי הכלים
- **לבחור** רכיבי FPGA, CPLD או ASIC תוך שימוש בקריטריונים רלוונטיים לתכנון הנתון
- **לאתר ולנתח** בעיות זמנים ושטח בתכנון ספרתי
- **לתאר לפרטים** מבנה תא לוגי ברמת הטרנזיסטור **ולחשב** מאפייני מתח, זרם וצריכת הספק רלוונטיים לרכיב ולתכנון נתון

דרישות מקדימות

- הקורס מיועד לתלמידי **שנה ג' אלקטרוניקה** או תלמידים בעלי רקע דומה באלקטרוניקה (כגון הנדסאים)
- התלמיד עבר בהצלחה **קורס לוגיקה ומערכות ספרתיות**
- התלמיד עבר בהצלחה **קורס אלקטרוניקה כללית**
- התלמיד עבר בהצלחה **קורס בשפת תוכנה** כלשהי
- לתלמיד **שליטה מוכחת באנגלית** (באמצעות קורס מתאים או פטור)

אופי הקורס...

- תכנון ספרתי הוא **אחד ממקצועות הליבה** של התואר הראשון בהנדסת אלקטרוניקה. ראוי להגיע מוכנים לקורס על מנת להצליח בו (כדאי לרענן ידע ותובנות שלמדתם בקורסי הקדם)
- הקורס מקובל כקורס קשה. **יש להגיע מוכנים לכל שיעור** (שליטה בחומר שלמדתם בהרצאות קודמות) ולעבוד ברצף לאורך כל הסמסטר, אחרת נכשלים במבחן...
- **עומס התרגילים** והמטלות כבד מאד.
- ביצוע מטלת מעבדה נמשך שעות רבות, הרבה מעבר לשעה הרשמית של המעבדה.
- **שקפים\מצגות**, מטלות וחומר קריאה שוטף (ספרות טכנית, מאמרים ודפי נתונים) ניתנים **באנגלית**

שיטות הלימוד

- הקורס מבוסס על מגוון טכניקות הוראה
  - הרצאות בכתה
  - הדגמות על כלי תכנון ומחשבים
  - מעבדות (**תכנון** לומדים על ידי **תכנון**)
  - תרגילי בית
  - דיונים
  - לימוד עצמי
  - עבודת צוות
  - עבודה אישית
- לא כל הרצאה מבוססת על שקפים (וגם אם כן... לא תמיד יינתנו) – אנא הכינו מראש דפים וכלי כתיבה

מבנה הציון

- 20% **תרגילים\מעבדות ("מטלות")**
- 10% **בוחן או מטלה מיוחדת בעלת היקף נרחב**
- 70% **מבחן סופי**

- **בוחן**: עשוי להתקיים לפי שיקול דעתו הבלעדי של המרצה (ייתכן שבמקום בוחן תינתן מטלה מיוחדת בעלת היקף נרחב)
- **תאריך לבוחן (אם יתקיים)**: 14/1/2025 – י"ד טבת תשפ"ה
- **נוכחות במפגשי הקורס**: תזכה את הסטודנט הנוכח בבונוס, לפי היקף הנוכחות, בתוך מרכיב ציון הבוחן

מה צריך שיהיה לסטודנט כדי ללמוד בקורס

לפעמים צריך לרשום במפורש את המובן מאליו...

- גישה ל-Moodle
- חשבון מייל ב-g.jct.ac.il (נדרש כדי לצפות בהקלטות שיעורים)
- חיבור אינטרנט בפס רחב (כדי לצפות בשיעורי Zoom, בהקלטות שיעורים וכדי לגשת לשרת בו מותקנים כלי תוכנה רלוונטיים)
- מחשב (כדי לגשת ל-Moodle, ל-Zoom, להקלטות, לכלי התכנון)
- כלי כתיבה... כדי לסכם את השיעור
- **זמן...** כדי להשתתף בהרצאות
- **זמן...** כדי לחזור על חומר הלימוד לקראת כל שיעור
- **זמן...** כדי לבצע את המטלות ולהגיש אותם

מטלות\תרגילים להגשה - כמות

- 9 מטלות במהלך הסמסטר (ייתכן שינוי לפי לוח הזמנים בסמסטר)
- מטלות אלו כוללות 12 **הגשות** (כנ"ל, ייתכן שינוי לפי לוח הזמנים בסמסטר)

❑ **לדוגמא**: קיימות מטלות בהן נדרשת הגשה נפרדת של עבודת הכנה ושל דו"ח מסכם.
ההגשות נספרות בנפרד וניתן עליהן ציון בנפרד

מטלה 5: Counter Synthesis

- מטלה 5: הנחיות לביצוע המטלה
- מטלה 5: קבצים רלוונטיים הנדרשים לביצוע המטלה
- מטלה 5: הגשה - עבודת הכנה
- מטלה 5: הגשה - דו"ח מסכם

❑ **לדוגמא**: קיימות מטלות להן יש מספר חלקים. גם הגשות אלו נספרות בנפרד וניתן עליהן ציון בנפרד

מטלה 7: Making Our Own Design

- מטלה 7: הנחיות לביצוע המטלה (חלק א')
- מטלה 7: הגשה (חלק א')
- מטלה 7: הנחיות לביצוע המטלה (חלק ב')
- מטלה 7: הגשה (חלק ב')
- מטלה 7: הנחיות לביצוע המטלה (חלק ג')
- קבצים רלוונטיים הנדרשים לביצוע חלק ג' של המטלה
- מטלה 7: הגשה (חלק ג')

מטלות\תרגילים להגשה - הקלות

1. **הקלה...** רוב המטלות ניתנות להגשה בזוגות
   - איך נרשמים לזוגות? ראו מצגת נפרדת...
2. **הקלה...** אם סטודנט נעדר מהשיעור או לא יכול לבצע מטלה מסיבה כלשהי, במטלה זוגית\קבוצתית, השותף שלו יכול להגיש את המטלה בשמו וההגשה נחשבת עבור שניהם.
   - ההקלה – רק לאלו שנרשמו מראש כשותפים. ראו במצגת המתייחסת להרשמה לזוגות...
   - בשביל זה עושים מעבדה בזוגות!
   - למען הסר ספק, היעדרות של חבר צוות אחד אינה פוטרת את חבר הצוות השני מהגשה בזמן
3. **הקלה...** אם לא הגשת 3 הגשות בקורס מכל סיבה שהיא, לא נורא (אלא אם המטלה הוגדרה כמטלת חובה, ראה להלן)... זה לא יפגע בציון
   - מובן מאליו שקיימת חובה לשלוט בחומר הכלול במטלה, גם אם לא הגשת אותה!!!
4. **הקלה...** בסופו של הקורס, אם הגשת את סך המטלות וברשותך "עודף מטלות" הרווחת, והציון יחושב לפי המטלות הטובות.

בגלל המצב, מובן מאליו שתהיה התחשבות במשרתי המילואים.

מטלות\תרגילים להגשה – אחרי מיצוי ההקלות...

- הציון על מטלה שלא הוגשה - 0 (אפס !)
- אין להגיש בזוגות מטלה המוגדרת להגשה ביחיד
- המרצה מצפה שהסטודנטים יגישו את המטלות במועד הנדרש (בדרך כלל תוך שבוע) ללא קשר לכמות הזמן שניתנה בפועל לביצוע המטלה במהלך השיעור – וללא קשר לכמות המטלות הנדרשות להגשה באותו היום. בהחלט ייתכן שלמשימה לא יינתן זמן ביצוע בכתה, אך יידרש להגישה תוך שבוע, עם מטלה אחרת!
  - ייתכנו תרחישים במסגרת הקורס, הכוללים הגשה של מספר מטלות באותו היום (דוגמא: צירוף של מטלות שוטפות הכולל הגשת עבודת הכנה למעבדה חדשה והגשת דו"ח מסכם למעבדה קודמת, ובאותו היום מגיע מועד ההגשה של מטלה גדולה אחרת שניתנה לפני מספר שבועות). ייתכן שיום ההגשה הוא במקרה יום של בוחן...
- הגשה באיחור עלולה שלא להתאפשר (חסימת אפשרות הגשה באתר המודל). אם תתאפשר בכל זאת, אזי בהעדר סיבה מוצדקת או בהעדר תיאום עם המרצה תגרור הורדת ציון של 20% מציון המטלה
- מטלות חובה: במהלך הקורס עשוי המרצה להגדיר מטלות מסוימות כמטלות חובה. הגשת כל מטלות החובה היא תנאי להשתתפות הסטודנט במבחן המסכם (כמובן, המרצה יציין בפירוש אם מטלה מסוימת היא מטלת חובה)

ועוד דרישות

נוכחות

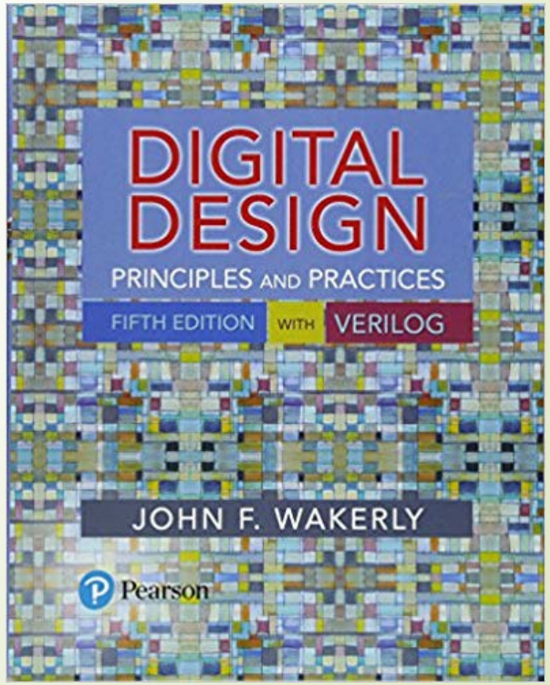
- **נוכחות מזכה בבונוס, בתוך מרכיב הבוחן**, לפי היקף הנוכחות, (החל ממפגש 2 שיתקיים ביום 12/11/2024)

שימו לב

- לפי התקנון, על הסטודנט להשיג ציון של לפחות 55 במבחן המסכם כתנאי לשקלול שאר מרכיבי הציון (מרכיב ציון התרגילים\מעבדות)

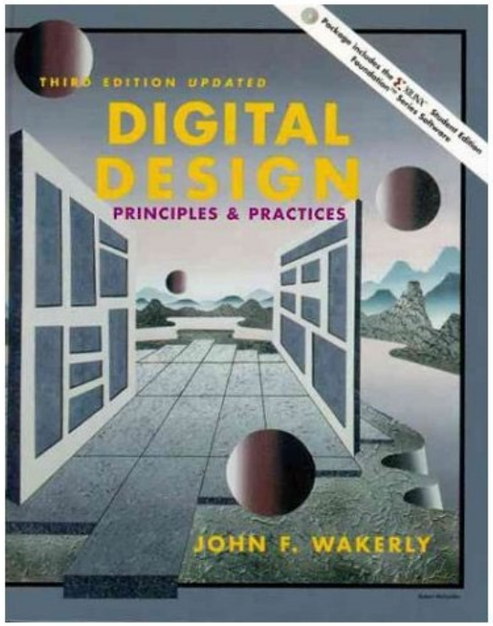
ספר מומלץ (כדאי להשיג את גירסה 5 העדכנית)

- Digital Design: Principles and Practices (5th Edition)
- Author: John F. Wakerly
- Publisher: Pearson; 5th edition (August 2018)
- ISBN-10:013446009X
- ISBN-13: 978-0134460093



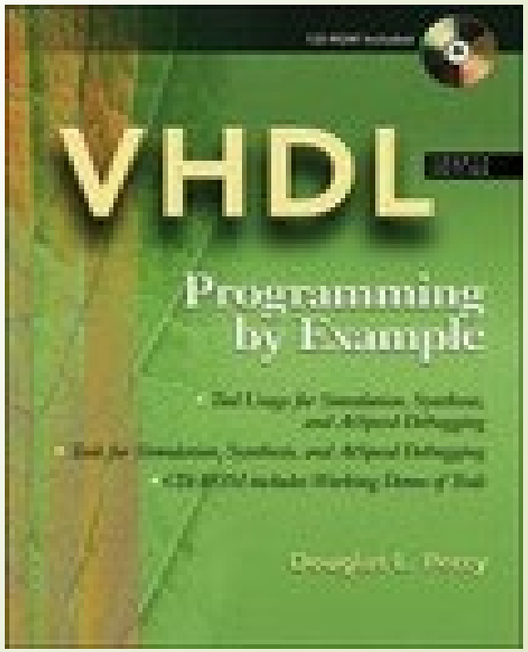
אבל למי שיש את גירסה 3 זה גם בסדר...

- Digital Design: Principles and Practices (3rd Edition)
- Author: John F. Wakerly
- Publisher: Prentice Hall; 3rd edition (August 2000)
- ISBN-10: 0130898961
- ISBN-13: 978-0130898968



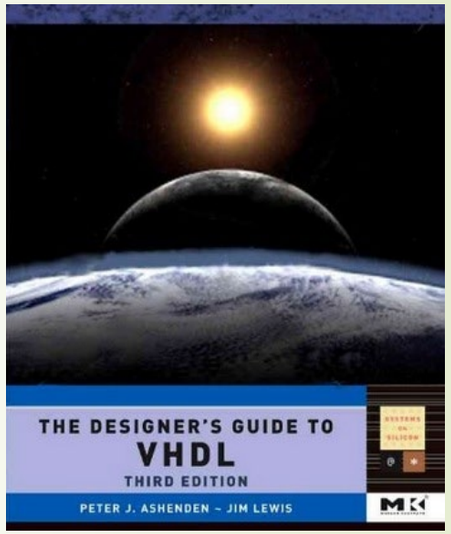
ספר מומלץ

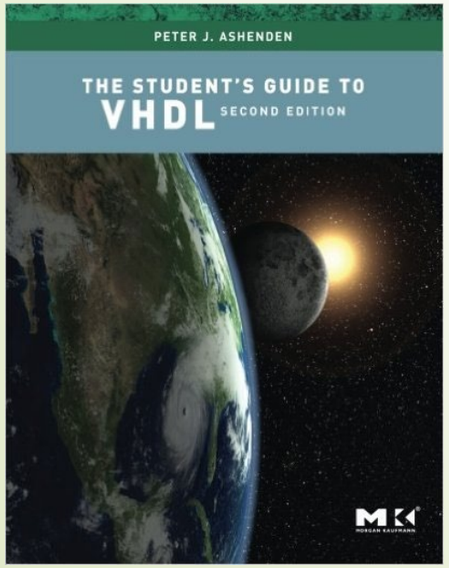
- VHDL, Programming by Example
- Author: Douglas Perry
- Publisher: McGraw-Hill Professional; 4th edition (May 2002)
- ISBN-10: 0070499446
- ISBN-13: 978-0070499447



עוד שני ספרים מומלצים...

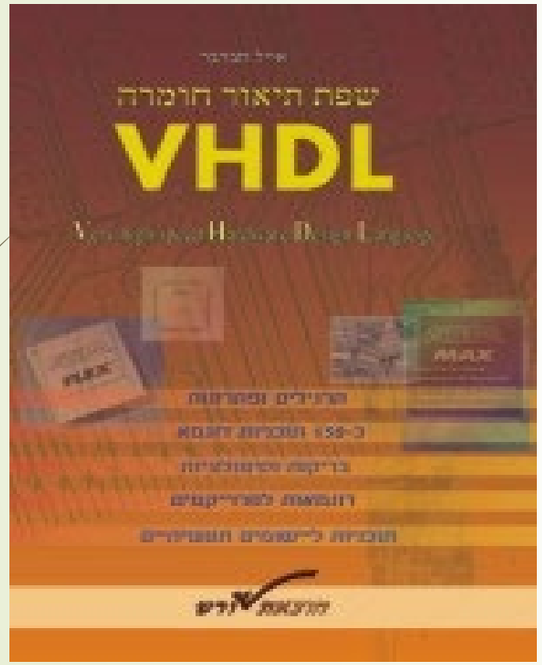
- The Designer's Guide to VHDL, 3rd Edition
- Author: Peter J. Ashenden
- Publisher: Morgan Kaufmann Publishers (May 2008)
- ISBN-10: 0120887851
- ISBN-13: 978-0120887859





- The Student's Guide to VHDL, 2nd Edition
- Author: :Peter J. Ashenden
- Publisher: Morgan Kaufmann Publishers (June 2008)
- ISBN-10: 1558608656
- ISBN-13: 978-1558608658

ולכל מי ששואל...



יצא לאור ספר לימוד שפת VHDL בעברית

400 עמודים הכוללים

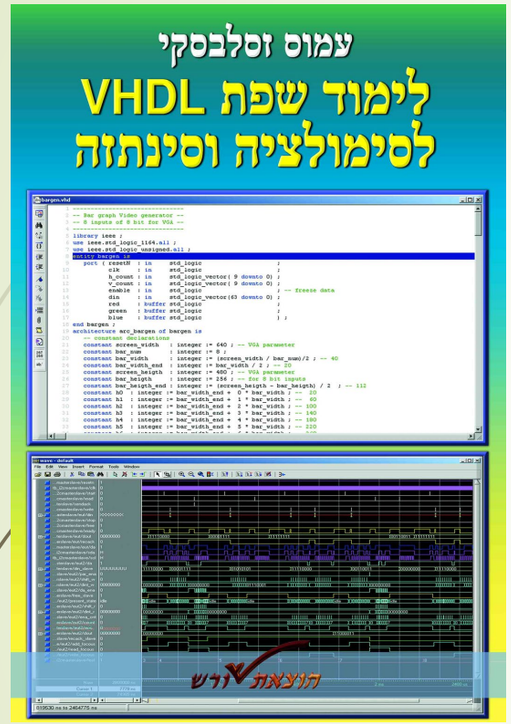
- לימוד כל פקודות השפה
- תרגילים ופתרונות
- 150 תוכניות דוגמא עם הסברים וסימולציות
- פרויקטונים

הוצאת "שורש" של אלי מיטב

כותב - חברבר אייל

052-2618596

וספר מומלץ בעברית...



- לימוד שפת VHDL לסימולציה וסינתזה
- מאת: עמוס זסלבסקי
- הוצאת "שורש" של אלי מיטב
- מהדורה שניה: אוקטובר 2012

- ראה: http://www.amos.eguru-il.com/books.html

- המחבר עמוס זסלבסקי הוא מהנדס אלקטרוניקה בוגר טכניון, בעל נסיון עשיר בתכן עם רכיבים מיתכנתים וכתיבת קוד בשפות תיאור חומרה שונות וחבר ACAP (תוכנית יועצים מומחים של Altera). הספר הוא תוצאה של נסיון עשיר ומגוון בהדרכה ובהעברת קורסים רבים ברחבי הארץ – בחברות היי-טק, בתעשיה ובאקדמיה.

דרושים

- איש קשר בין הסטודנטים למרצה (תלמיד שנה ג')

<u>תיאור התפקיד</u>

העברה מרוכזת של הודעות וחומר לימוד בין המרצה לסטודנטים

פניות אל המרצה

באפשרותכם לפנות אל המרצה בכל אחת מהדרכים הבאות:

- פניה בשעות קבלת תלמידים לשאלות\תשובות (בימי ג' לאחר ההרצאה, בין 20:55 ל- 21:40)
- משלוח דואר אלקטרוני לכתובת stroh@jct.ac.il
- פניה באמצעות אנשי הקשר

לֹא הַבַּיְשָׁן לָמֵד

אבות ב ,ה

אל תוותרו על הבנה של חומר הלימוד

- **אל תהססו לשאול שאלות** אם חומר הלימוד או הנושא אינו ברור לכם
- לפעמים, המרצה אינו נותן לשאול שאלה מייד, כי הוא באמצע הסבר או מהלך, שרק בסופו ניתן יהיה לשאול (ייתכן שהמשך ההסבר של המרצה ממילא יענה על השאלה). **תוכלו לשאול את השאלה עם סיום ההסבר**, כאשר המרצה ייתן זמן לשאלות.
- בגלל גודל הקבוצה, מספר השאלות שניתן לשאול במהלך הזמן המוקצב בשיעור מוגבל. **עדיין ניתן לפנות אל המרצה** לאחר ההרצאה (ראה בהסבר על "פניות אל המרצה")
- קרה ולא שאלת את המרצה (מאיזו סיבה שהיא), אנא השתדל לא לשאול את השכן... הרעש וההתלחשות בשאלה עלולים להפריע לשכן, לכל הכתה ואולי גם למרצה (**המרצה ממילא ישמח לענות אחר כך**)

וכמה דברים שחבל שצריך להזכיר אותם

(בפרט, לציבור של מהנדסים לעתיד, שהם אנשי תורה ומצוות)

אבל למרבה הצער, הסתבר שבשנים קודמות הם לא היו מובנים מאליהם...

- יש להגיע להרצאות בזמן
- יש לשמור על שקט בזמן ההרצאה (במיוחד, כאשר המרצה מבקש שמירה על השקט, הנדרשת לצורך הסבר הנושא הלימודי)
- "דעלך סני לחברך לא תעביד" - כאשר המרצה עונה לשאלה של סטודנט, המרצה מצפה שכל הכתה יהיו בשקט ויקשיבו לתשובה (ולפחות יכבדו את החבר שלהם, המקבל תשובה לשאלתו)
- רישום נוכחות פיקטיבי, כולל רישום נוכחות שלאחריו הסטודנט עוזב את הכתה - הם הונאה
- העתקת תרגיל והגשת התרגיל המועתק - היא הונאה
- המרצה אינו שוטר ואינו גננת...

כמה דברים שעורכי הדין שלנו רוצים שתדעו...

כלי התכנון

- המרכז האקדמי לב חתום על הסכמים אקדמיים עם יצרניות מובילות של כלי תכנון לוגי, כגון:
  - **Mentor Graphics – Siemens EDA**
  - **Synopsys**
  - **Xilinx-AMD**
- במסגרת הסכמים אלו מותקנים על מחשבי המרכז האקדמי לב כלי תכנון של חברות אלו בגירסה מלאה.
- לדוגמא, שמות של כמה מכלי התכנון שבהם תעשו שימוש במהלך הקורס (וזאת, מבלי לגרוע מהרשימה שמות של מוצרים אחרים הקיימים בבית-הספר במסגרת ההסכמים):
  - **סימולטור לוגי ModelSim/QuestaSim VHDL/Verilog**
  - **כלי לסינטזה לוגית Precision**
  - **Vivado – כלי לתכנון רכיבי FPGA של חברת Xilinx-AMD**
- כלים אלו נועדו למטרות לימודיות בלבד. חל איסור מוחלט להשתמש בכלים אלו המותקנים במרכז האקדמי לב למטרה מסחרית כלשהי.

שימו לב: כלים מסויימים ניתנים על ידי יצרניות הכלים באופן לגיטימי, בגירסה חינמית או גירסת סטודנט. המרצה ממליץ לנצל הזדמנות לימודית זו ולהתקין את אותם כלים מותרים ולגיטימיים על המחשב האישי, בהתאם לתנאים המוגדרים על ידי יצרני הכלים. פרטים בהמשך הקורס...

חומר הקורס

- חומר הקורס מיועד לשימוש פנימי במחלקת אלקטרוניקה. חל איסור להעביר את חומר הקורס או חלקו בכל צורה שהיא מודפסת או אלקטרונית לאנשים שאינם רשומים לקורס.

“

יְהִי רָצוֹן מִלְּפָנֶיךָ ה׳ אֱ-לֹקֵינוּ וֵא-לֹקֵי אֲבוֹתֵינוּ ,שֶׁתּוֹלִיכֵנוּ לְשָׁלוֹם וְתַצְעִידֵנוּ לְשָׁלוֹם וְתַדְרִיכֵנוּ לְשָׁלוֹם, וְתִסְמְכֵנוּ לְשָׁלוֹם, וְתַגִּיעֵנוּ לִמְחוֹז חֶפְצֵנוּ לְחַיִּים וּלְשִׂמְחָה וּלְשָׁלוֹם.

”