# TP: 2

# Additionneur et Soustracteur

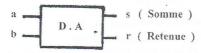
### I. Objectifs:

- A. Etudier et vérifier le fonctionnement d'un demi-additionneur puis d'un additionneur complet puis faire l'addition de deux nombres binaires
- B. Etudier et vérifier le fonctionnement d'un demi-soustracteur puis d'un soustracteur complet puis faire la soustraction de deux nombres binaires à deux bits

### II. Manipulations

### A. ADDITIONNEUR

### 1. DEMI-ADDITIONNEUR



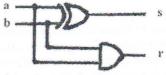


Figure 1 : Symbole d'un demi-additionneur

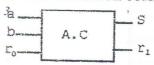
Figure 2 : Schéma logique (logigramme) d'un demi-additionneur

Table de vérité 1 : demi-additionneur

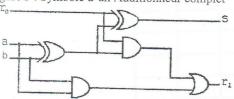
- Réaliser le montage de la figure.2 en la simulation.
- En utilisant des interrupteurs comme entrées a et b et deux lampes comme sorties s et r dresser sa table de vérité. (Lampe allumée =1; Lampe éteinte =0).
- Donner les équations algébriques des sorties s (somme) et r (retenue) en fonction de a et b.

a	b	r	S	
0	0			
0	1			
1	0			
1	1			

### 2. ADDITIONNEUR COMPLET



igure 3 : Symbole d'un Additionneur complet



d'un Additionneur complet

Réaliser le montage de la figure.4

Table de vérité 2 : Additionneur complet

a	b	$\mathbf{r}_0$	$r_1$	S
0	0	0		
0	0	1		
0	1	0		
0	1	1		
1	0	0		
1	0	1		
1	1	0		
1	1	1		

puis lancer la simulation.

## Institut des sciences et technologie

Option : Electromécanique

- En utilisant des interrupteurs comme entrées a, b et  $r_0$  et deux lampes comme sorties s et  $r_1$  dresser sa table de vérité. (Lampe allumée =1; Lampe éteinte =0).
- Donner les équations algébriques des sorties s (somme) et r<sub>1</sub> (retenue) en fonction de a, b et r<sub>0</sub>.

# 3. ADDITIONNEUR DE DEUX NOMBRES BINAIRES A DEUX BITS

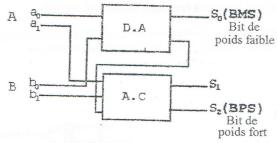


Figure 5 : Symbole d'un additionneur de deux nombres binaires a deux bits

- Réaliser le montage de la figure.5

puis lancer la simulation.

En utilisant des interrupteurs comme entrées  $a_0$ ,  $a_1$ ,  $b_0$  et  $b_1$  et trois lampes comme sorties  $S_0$ ,  $S_1$ , et  $S_2$  dresser sa table de vérité. (Lampe allumée =1; Lampe éteinte =0).

Table de vérité 3 : Additionneur de deux nombres binaires a deux bits

1	A B		A			CS Official	
$\mathbf{a}_1$	$\mathbf{a}_0$	$b_1$	, b <sub>0</sub>	$S_2$	$S_1$	$S_0$	
0	0	0	0				
0	0	0	1		The second secon		
0	0	1	0				
0	0	1	1				
0	1	0	0				
0	1	0	1				
0	1	1	0				
0	1	1	1				
1	0	0	0				
1	0	0	,. 1				
1	0	1	0			diam Amadahan Jehisassannya	
1	0	1	1				
1	1	0	0				
1	1	0	1			ACTION AND SAME OF	
1	1	1	0				
1	1	1	1	mezili			

#### B. SOUSTRACTEUR

#### 1. DEMI-SOUSTRACTEUR

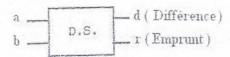


Figure 6: Symbole d'un demi-soustracteur (a-b)

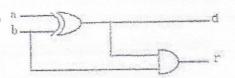


Figure 7 : Schéma logique (logigramme) d'un demi-soustracteur (a-b)

Table de vérité 4 : demi-soustracteur (a-b)

-	Réaliser le montage	e de	la	figure.7	
	lancer la simulation				

- En utilisant des interrupteurs comme entrées a et b et deux lampes comme sorties d et r dresser sa table de vérité (Lampe allumée =1; Lampe éteinte =0).
- Donner les équations algébriques des sorties d (différences) et r (emprunt ou retenue) en fonction de a et b.

a	b	r	D
0	0		
0	1	1000 9 10 2 TO 100 5 20 1	and the first state of the stat
1	0		William Mark
I	1	230000000000000000000000000000000000000	

#### 2. SOUSTRACTEUR COMPLET

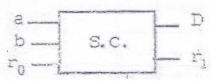


Figure 8 : Symbole d'un Soustracteur complet (a-b)

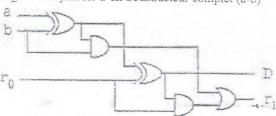


Figure 9 : Schéma logique (logigramme) d'un Soustracteur complet (a-b)

Table de vérité 5 : Soustracteur complet (a-b)

tote de verite 3. Soustracteur complet (							
b	r <sub>0</sub>	$r_1$	D				
0	0	100000000000000000000000000000000000000	The state of the s				
0	1	240					
1	0	THE STATE OF THE S					
1	1						
0	0		-				
0	1						
1	0	OTHER DESIGNATION OF THE PERSON OF THE PERSO					
1	1						
	b 0 0 1 1 0 0 1 1 1	$\begin{array}{c cccc} b & r_0 \\ \hline 0 & 0 \\ \hline 0 & 1 \\ \hline 1 & 0 \\ \hline 1 & 1 \\ \hline 0 & 0 \\ \hline 0 & 1 \\ \hline 1 & 0 \\ \hline \end{array}$	$\begin{array}{c ccccccccccccccccccccccccccccccccccc$				

puis lancer la simulation.

- Réaliser le montage de la figure.9
- En utilisant des interrupteurs comme entrées a, b et r<sub>0</sub> et deux lampes comme sorties D et r<sub>1</sub> dresser sa table de vérité. (Lampe allumée =1; Lampe éteinte =0).
- Donner les équations des sorties D (différences) et r<sub>1</sub> (emprunt ou retenue) en fonction de a, b et r<sub>0</sub>.

# 3. SOUSTRACTEUR DE DEUX NOMBRES BINAIRES A DEUX BITS

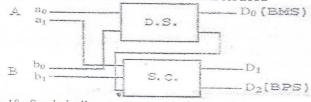


Figure 10 : Symbole d'un soustracteur de deux nombres binaires a deux bits (A-B)

## Institut des sciences et technologie

Option: Electromécanique

- Réaliser le montage de la figure 10 con le puis lancer la simulation.

En utilisant des interrupteurs comme entrées a<sub>0</sub>, a<sub>1</sub>, b<sub>0</sub> et b<sub>1</sub> et trois lampes comme sorties D<sub>0</sub>, D<sub>1</sub>, et D<sub>2</sub> dresser sa table de vérité. (Lampe allumée =1; Lampe éteinte =0).

Table de vérité 6 : Soustracteur de deux nombres binaires a deux bits (A-B)

A			В			
$a_1$	a <sub>0</sub>	b <sub>1</sub>	b <sub>0</sub>	$D_2$	$D_1$	$D_0$
0	0	0	0	- AND		
О	0	0	1			
0	0	1	0		ALANCATAMACES D. MAND	
0	0	1	1			
0	1	0	0		CONTRACTOR OF CHARLES	
0		0	1			NOS CONTROLLED
0	1	1	, 0		THE REAL PROPERTY.	2072
0	1	1	1		CTION ONLY WOODS IN	AND THE RESIDENCE OF THE PERSON NAMED IN
1	0	0	0			CONTRACTOR CONTROLS
1	0	0	1		TOTAL CHARLES AND	Alandon Representation of the Control
1	0	1	0		270 28084) 2502	
1	0	1	1			CHOMPSTON AND STREET, CO.
1	1	0	0		SECURITIONS PRESENTATE	ADDERED CREEKER
1	1	0	1		zmonios z auz	
1	1	1	0		The state of the s	
1	1	1	1	MERCENTAL TO THE PARTY	THE PERSON NAMED IN COLUMN	na formation and a second

### III) Questions:

Q1 : Combien faut-il de demi-additionneurs et d'additionneurs complets pour construire un additionneur à 5 bits ? Expliquer.

Q2 : Combien faut-il de demi-soustracteurs et de soustracteurs complets pour construire un soustracteur à 6 bits ? Expliquer.

Q3 : Dresser le schéma logique (logigramme) d'un circuit réalisant l'addition et la soustraction de deux nombres avec le minimum de portes logiques. Simuler ce circuit en utilisant Multisim.

### IV) Travail à effectuer

- Rédiger un compte-rendu de ce TP dans lequel vous exposerez tous les résultats.
- Répondre aux questions proposées
- Donner une conclusion à ce travail.

NOTE: AND « 7408 », OR « 7432 », NAND « 7400 », NOR «7402», XOR «7486», NOT «7404»