

UEM 2.2 Semestre 4 Matière : TP logique combinatoire et séquentielle
 Crédits : 2 Coefficient : 1
 Mode d'évaluation : contrôle continu : 100%

TP-N°1

Objectif du TP :- Appréhender et tester les différentes portes logiques

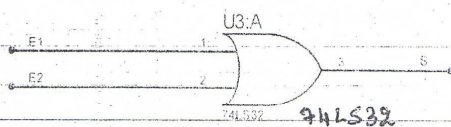
-Différencier entre les deux technologies de fabrication des circuits

Intégrés logiques TTL & CMOS

1-Test des portes logiques TTL (Transistor Transistor Logic)

• Premier montage

Câbler le composant et compléter la table de vérité

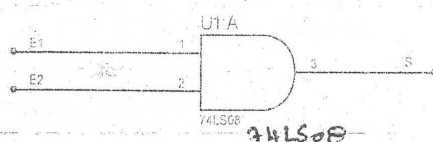


E1	E2	S
0	0	
0	1	
1	0	
1	1	

Donner le nom de la fonction obtenue.

• Deuxième montage

Câbler le composant et compléter la table de vérité

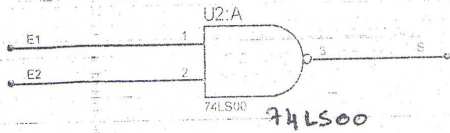


E1	E2	S
0	0	
0	1	
1	0	
1	1	

Donner le nom de la fonction obtenue.

• Troisième montage

Câbler le composant et compléter la table de vérité

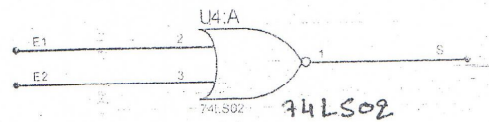


Donner le nom de la fonction obtenue.

E1	E2	S
0	0	
0	1	
1	0	
1	1	

• Quatrième montage

Câbler le composant et compléter la table de vérité

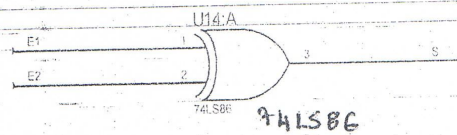


Donner le nom de la fonction obtenue.

E1	E2	S
0	0	
0	1	
1	0	
1	1	

• Cinquième montage

Câbler le composant et compléter la table de vérité



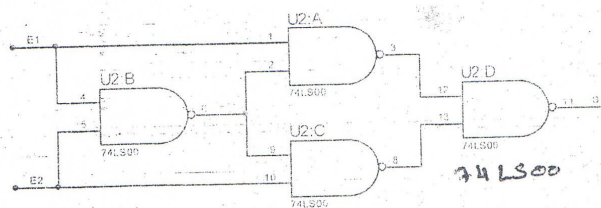
Donner le nom de la fonction obtenue.

E1	E2	S
0	0	
0	1	
1	0	
1	1	

Fonctions logiques en logique câblée

• Premier montage

Câbler les composants et compléter la table de vérité



E1	E2	S
0	0	
0	1	
1	0	
1	1	

Donner le nom de la fonction obtenue.

*** Deuxième montage**
Câbler les composants et compléter la table de vérité

E1	E2	S
0	0	
0	1	
1	0	
1	1	

Donner le nom de la fonction obtenue.

74LS04 74LS02

2-Test des portes logiques CMOS

Dans cette partie du TP, nous vérifions les mêmes tables de vérité en utilisant les portes logiques CMOS (Complementary Metal Oxide Semiconductor), en se servant des ressources annexées avec ce TP.

3. Universalité de l'opérateur NON OU

Réalisation des trois opérations booléennes
Câbler le montage et compléter la table de vérité

Donner le nom de la fonction obtenue.

Câbler le montage et compléter la table de vérité

E1	E2	S
0	0	
0	1	
1	0	
1	1	

Donner le nom de la fonction obtenue.

Câbler le montage et compléter la table de vérité



Donner le nom de la fonction obtenue.

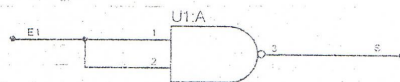
E1	E2	S
0	0	
0	1	
1	0	
1	1	

Conclure

4. Universalité de l'opérateur NON ET

Réalisation des trois opérations booléennes

Câbler le montage et compléter la table de vérité



Donner le nom de la fonction obtenue

E1	S
0	
1	

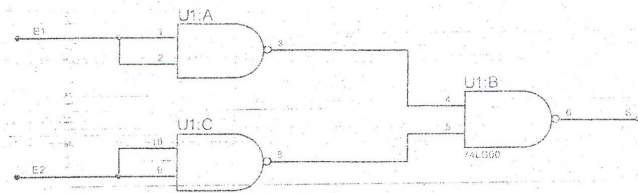
Câbler le montage et compléter la table de vérité



Donner le nom de la fonction obtenue.

E1	E2	S
0	0	
0	1	
1	0	
1	1	

Cabler le montage et compléter la table de vérité

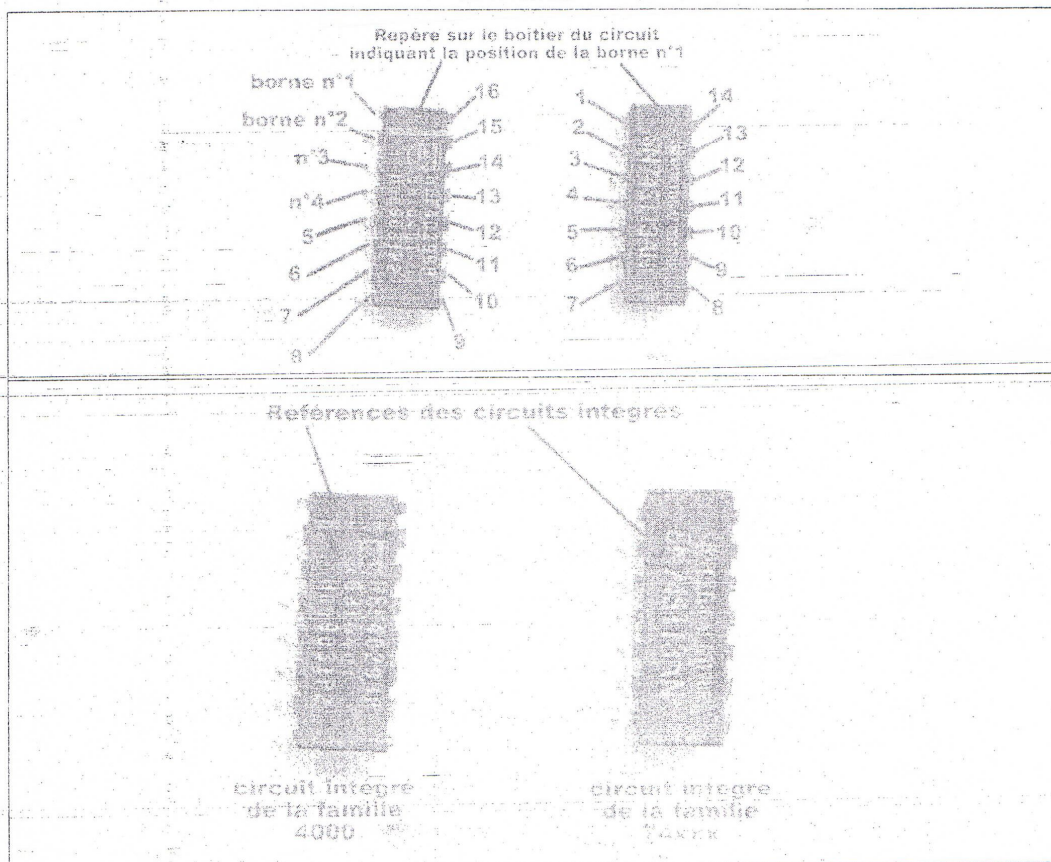


Donner le nom de la fonction obtenue.

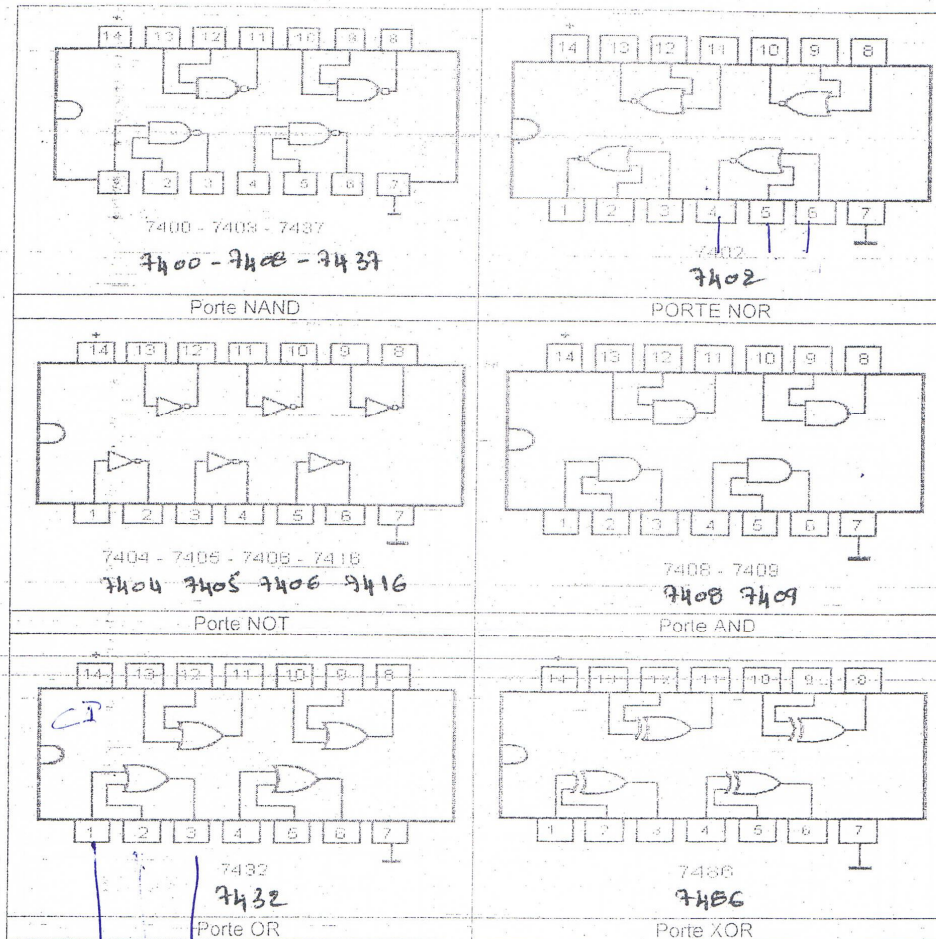
E1	E2	S
0	0	
0	1	
1	0	
1	1	

Conclure

ANNEXE



Brochage de quelques circuits logiques : famille TTL 74XX



4. Brochage de quelques circuits logiques : famille CMOS 40XX

